

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3818173号  
(P3818173)

(45) 発行日 平成18年9月6日(2006.9.6)

(24) 登録日 平成18年6月23日(2006.6.23)

(51) Int. Cl.

F I

|             |              |                  |      |       |      |
|-------------|--------------|------------------|------|-------|------|
| <b>G02F</b> | <b>1/133</b> | <b>(2006.01)</b> | G02F | 1/133 | 550  |
| <b>G09G</b> | <b>3/20</b>  | <b>(2006.01)</b> | G09G | 3/20  | 612T |
| <b>G09G</b> | <b>3/36</b>  | <b>(2006.01)</b> | G09G | 3/20  | 624B |
|             |              |                  | G09G | 3/20  | 642A |
|             |              |                  | G09G | 3/36  |      |

請求項の数 2 (全 11 頁)

|           |                               |
|-----------|-------------------------------|
| (21) 出願番号 | 特願2002-52059 (P2002-52059)    |
| (22) 出願日  | 平成14年2月27日 (2002.2.27)        |
| (65) 公開番号 | 特開2003-255303 (P2003-255303A) |
| (43) 公開日  | 平成15年9月10日 (2003.9.10)        |
| 審査請求日     | 平成16年3月30日 (2004.3.30)        |

|           |  |
|-----------|--|
| (73) 特許権者 | 000004329<br>日本ビクター株式会社<br>神奈川県横浜市神奈川区守屋町3丁目12番地 |
| (74) 代理人  | 100083806<br>弁理士 三好 秀和                           |
| (74) 代理人  | 100100712<br>弁理士 岩▲崎▼ 幸邦                         |
| (74) 代理人  | 100087365<br>弁理士 栗原 彰                            |
| (74) 代理人  | 100100929<br>弁理士 川又 澄雄                           |
| (74) 代理人  | 100108707<br>弁理士 中村 友之                           |

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1基板上には、少なくとも、画像蓄積用の第1トランジスタ、画像書き込み用の第2トランジスタ、画像消去用の第3トランジスタ、電荷蓄積用コンデンサ、及びこれらの素子上に画素電極が形成され、且つ当該画素電極は金属材料からなる第1電極層と、第2基板の共通電極と同一構成材料からなる第2電極層とを有し、液晶側に前記第2電極層が配置され、第2基板上には共通電極が形成され、前記画素電極と前記共通電極が対向するようにして、所定の間隙を有して前記第1基板と前記第2基板とを張り合わせ、前記所定の間隙に液晶層を注入してなる反射型の液晶パネルと、

前記第3トランジスタのゲートにリセット信号を供給するリセットパルス発生回路とを備え、

表示すべき画像の信号電圧を前記第1トランジスタを介して前記電荷蓄積用コンデンサに蓄積し、次いで前記電荷蓄積用コンデンサに蓄積された信号電圧を前記第2トランジスタを介して前記画素電極に書き込み、前記信号電圧を前記液晶層に所定期間保持させることにより各画素毎に画像表示を行う液晶表示装置であって、

前記画素電極に次画像の信号電圧を書き込む前に、前記リセットパルス回路から前記第3トランジスタのゲートにリセット信号を供給して、前記液晶層に保持されている前画像の信号電圧を消去することを特徴とする液晶表示装置。

【請求項2】

前記請求項1に記載の液晶表示装置において、前記第1電極層と第2電極層との間に、

10

20

誘電体材料からなる増反射膜を配置したことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に関し、特に高速に画像の書き替えを必要とする表示方式、たとえばフィールドシーケンシャル方式に好適な液晶表示装置に関する。

【0002】

【従来の技術】

液晶表示装置の新たなカラー化の手段として、物理的なカラーフィルタを使用せずに、3色の画像データの高速切り替えを利用したフィールドシーケンシャル方式が注目されている。 10

【0003】

フィールドシーケンシャル方式は、マトリックス状に配置された複数の画素で構成される液晶表示面の全体を、赤色、緑色、青色の単色画像データごとに一度に切り替え、この切り替えタイミングに合わせて、液晶表示面を照射する光源を、赤色光、緑色光、青色光と順次高速で切り替える。液晶表示面に形成される単色画像と、これを照射する対応する色光とを時系列的に高速切り替えすることによって、各色光に対応する残像を人の網膜上で合成してカラー画像を得るものである。

【0004】

通常、表示単位となる画素は、マトリックス状に配置された複数の走査信号線及び複数の画像信号線との各交差部に配置されているが、液晶表示面全体を一度に切り替えるために、走査信号線ごとに順次画像データを送ってゆき、すべての走査信号線に画像データが供給されたところで、面単位で同時に画像データを液晶セルに転送する。 20

【0005】

フィールドシーケンシャル方式では、カラーフィルタが不要になるだけでなく、単一画素で赤色、緑色、青色のすべての色を表示できるので、高い解像度が得られる。

【0006】

図5は、従来のフィールドシーケンシャル方式の液晶パネルの構成を示す。図5(a)は、液晶パネルの1画素に対応する等価回路図、図5(b)は画素部分の概略断面図、図5(c)は液晶パネルの駆動状態を説明する図である。 30

【0007】

上述したように、図5(a)に等価回路として示される画素が、X方向およびY方向にマトリックス状に複数個配置されて、液晶パネルの表示画面を構成する。各画素は、液晶セルLC、電荷蓄積用コンデンサC、画像信号線(VIDEO)から送られてくる画像データを電荷蓄積用コンデンサCに蓄積するための第1トランジスタTR1、電荷蓄積用コンデンサCに蓄積された画像データを液晶セルLCに書き込むための第2トランジスタTR2を含む。電荷蓄積用コンデンサCには、蓄積容量電圧(COM)が供給されている。

【0008】

電荷蓄積用コンデンサCへの画像データの蓄積は、X方向に延びる走査信号線(GATE)ごとに、線順次で行われる。すなわち、X方向に並ぶ画素の第1トランジスタTR1のゲートに走査信号を与えることにより、画像データがこの走査信号線上の電荷蓄積用コンデンサCに、一時的に蓄積される。この動作を、すべての走査信号線に対して順次行なってゆく。すべての走査信号線への書き込みが終了した時点で、第2トランジスタTR2のゲートに同期信号(SYNC)が供給され、電荷蓄積用コンデンサCに蓄積されていた電荷が、同時に液晶セルLCに印加される。これにより、単色光に対する画像データが液晶表示面全体に表示される。 40

【0009】

液晶パネルは、図5(b)の概略断面図に示されるように、ガラス基板113上にITO等の透明導電膜からなる共通電極117と、配向膜119が順次形成され、一方でSi(シリコン)基板111上に、Al等の金属からなる反射電極(画素電極)123と、配向 50

膜 1 1 9 が順次形成される。ガラス基板 1 1 3 側の配向膜 1 1 9 と、S i 基板 1 1 1 側の配向膜 1 1 9 とを所定の間隙を介して対向配置し、図示しない接着樹脂を用いて周囲を貼り合わせ、この所定の間隙に液晶材料を充填して構成される。反射電極 1 2 3 と、共通電極 1 1 7 と、この間に挟持される液晶層 1 1 2 とで各画素の液晶セル L C を構成する。さらに、S i 基板 1 1 1 上には、図 5 ( a ) の等価回路に示すスイッチング素子として、たとえば M O S トランジスタ ( 不図示 ) と、電荷蓄積用コンデンサ ( 不図示 ) が形成される。なお、共通電極 1 1 7 には、共通電極電圧 ( C E ) が供給されている。

#### 【 0 0 1 0 】

図 5 ( c ) に、従来の液晶パネルの動作を示す。第 2 トランジスタ T R 2 への同期信号 ( S Y N C ) の印加により、単色 ( たとえば赤色 ) の画像データ ( 画像 1 ) が液晶セル L C に同時に書き込まれる。この間、各画素の電荷蓄積用コンデンサ C には、次の色の画像データ ( たとえば緑色 ) の画像データ ( 画像 2 ) が走査信号線ごとに蓄積される。電荷蓄積用コンデンサ C に蓄積された画像データ ( 画像 2 ) は、次の S Y N C 信号のタイミングで、同時に液晶セル L C に書き込まれる。

#### 【 0 0 1 1 】

液晶セル L C への画像データの書き替えに同期して、光源の色光を切り替えて表示することで、人間の目には 3 色の画像が合成されたカラー画像として認識される。

#### 【 0 0 1 2 】

##### 【 発明が解決しようとする課題 】

上述した従来のフィールドシーケンシャル方式の液晶パネルでは、画面切り替え用の同期信号 ( S Y N C ) のタイミングで、画像データに応じて電荷蓄積用コンデンサ C に蓄積された電荷が、各画素の液晶セル L C に一度に書き込まれる。このとき、液晶セル L C を構成する液晶層 1 1 2 では、前回の画像データに対応する信号電圧が残っているところへ新たな画像データに対応する信号電圧が上書きされることになる。このため、新たに書き込まれた画像データに対応する信号電圧は、前回書き込まれた画像データの影響を受けて電圧レベルが変動してしまい、新たに書き込まれた画像データに対応する正しい信号電圧が液晶セル L C に印加されなくなる。これにより、階調表示が不正確になり、画質の低下を招くという問題が生じていた。

#### 【 0 0 1 3 】

また、画像データに対応する信号電圧が、前回の信号電圧に引きずられ、基準値に対して電圧値がずれてしまうため、いわゆる駆動電圧のシフトを引き起こす。この結果、画像データがゼロ電圧のときでも液晶セル L C には信号電圧が印加されたままの状態になり、いわゆる焼き付き ( 残像、留像 ) と呼ばれる現象が発生する。このような焼き付き現象も画質の低下を招く一因となる。

#### 【 0 0 1 4 】

さらに、図 5 ( b ) に示すように、共通電極 1 1 7 を I T O 等の透明電極とし、反射電極 1 2 3 を A l 等の金属電極とした場合は、配向膜 1 1 9 を介して異種の電極材料に液晶層 1 1 2 が挟持されることになるため、いわゆる電池が構成され、この電池の起電力により駆動電圧のシフトが引き起こされる。このような電池効果によっても、液晶セル L C には電圧が印加されたままの状態となり、焼き付き現象がさらに悪化するおそれがある。

#### 【 0 0 1 5 】

本発明の目的は、フィールドシーケンシャル方式で駆動される反射型の液晶表示装置において、前画像の信号電圧や電池効果による画質の低下を防止することにある。

#### 【 0 0 1 6 】

##### 【 課題を解決するための手段 】

請求項 1 に係わる液晶表示装置は、第 1 基板には少なくとも、画像蓄積用の第 1 トランジスタ、画像書き込み用の第 2 トランジスタ、画像消去用の第 3 トランジスタ、電荷蓄積用コンデンサ、及びこれらの素子上に画素電極が形成され、且つ当該画素電極は金属材料からなる第 1 電極層と、第 2 基板の共通電極と同一構成材料からなる第 2 電極層とを有し、液晶側に前記第 2 電極層が配置され、第 2 基板には共通電極が形成され、前記画素

10

20

30

40

50

電極と前記共通電極が対向するようにして、所定の間隙を有して前記第1基板と前記第2基板とを張り合わせ、前記所定の間隙に液晶層を注入してなる反射型の液晶パネルと、前記第3トランジスタのゲートにリセット信号を供給するリセットパルス発生回路とを備え、表示すべき画像の信号電圧を前記第1トランジスタを介して前記電荷蓄積用コンデンサに蓄積し、次いで前記電荷蓄積用コンデンサに蓄積された信号電圧を前記第2トランジスタを介して前記画素電極に書き込み、前記信号電圧を前記液晶層に所定期間保持させることにより各画素毎に画像表示を行う液晶表示装置であって、前記画素電極に次画像の信号電圧を書き込む前に、前記リセットパルス回路から前記第3トランジスタのゲートにリセット信号を供給して、前記液晶層に保持されている前画像の信号電圧を消去することを特徴とする。

10

請求項2に係わる液晶表示装置は、前記請求項1に記載の液晶表示装置において、前記第1電極層と第2電極層との間に、誘電体材料からなる増反射膜を配置したことを特徴とする。

#### 【0017】

請求項1の構成によれば、画面の切り替えに先立って、画素に保持されている信号電圧を消去することにより、前回書き込まれた画像の影響を排除することができる。したがって、画素には新たな画像に対応する正しい信号電圧を書き込むことができる。また、駆動電圧のシフトを生じることがないため、電池効果の発生を抑制することができる。

また、請求項2の構成によれば、画像をより明るく鮮明にすることができるので、特に反射型の液晶表示装置に適したものとなる。

20

#### 【0018】

好ましくは、上記構成において第1基板は、少なくとも、マトリックス状に配置された複数の走査信号線及び複数の画像信号線と、前記マトリックスの各交差部に配置された画素電極及び電荷蓄積用コンデンサと、同期信号が供給される同期信号線と、リセット信号が供給されるリセット信号線と、画素に保持された電圧を消去するための消去用配線と、ゲートが前記走査信号線に、ソースが前記画像信号線に、ドレインが前記電荷蓄積用コンデンサにそれぞれ接続される第1トランジスタと、ゲートが前記同期信号線に、ソースが前記電荷蓄積用コンデンサに、ドレインが前記画素電極にそれぞれ接続される第2トランジスタと、ゲートが前記リセット信号線に、ソースが前記画素電極に、ドレインが前記消去用配線にそれぞれ接続される第3トランジスタとを含む構成とする。

30

#### 【0021】

##### 【発明の実施の形態】

以下、本発明に係わる液晶表示装置の実施形態について、添付図面を参照しながら詳細に説明する。

#### 【0022】

図1は、本実施形態に係る液晶表示装置1の回路構成を、図2は、図1に示す液晶表示部9を構成する画素の等価回路図を、図3は、画素の断面形状を示す概略断面図をそれぞれ示している。なお、図2において、図5と同一符号は同等部分を表すものとする。

#### 【0023】

液晶表示装置1は、液晶表示部9と、液晶表示部9に種々の駆動信号を供給する画像信号線駆動回路2及び走査信号線駆動回路3と、同期パルス発生回路7と、リセットパルス供給回路8と、これらの駆動回路の動作を制御するシステムコントローラ6を備えている。

40

#### 【0024】

液晶表示部9は、主面上に電極等が形成された後述するSi基板とガラス基板との間に液晶層を保持した液晶パネルである。図示しないSi基板には、複数の画像信号線D1, D2... (以下、総称してD)と、画像信号線Dに交差する複数の走査信号線G1, G2... (以下、総称してG)が配置されている。両信号線の各交差部には、複数の画素PIXがマトリックス状に配置されている。

#### 【0025】

画像信号線駆動回路2は、画像信号線D1, D2...に画像データをサンプリングして、各

50

画素 P I X に画像データを供給する。走査信号線駆動回路 3 は、各走査信号線 G 1 , G 2 ... に走査信号を順次供給する。同期パルス発生回路 7 と、リセットパルス発生回路 8 は、それぞれ所定のタイミングで同期信号 S Y N C、リセット信号 R E S E T をそれぞれ生成し、各画素 P I X に供給する。

**【 0 0 2 6 】**

液晶表示部 9 を構成する各画素 P I X は、図 2 に示すように、第 1 ~ 第 3 トランジスタ T R 1 ~ T R 3、電荷蓄積用コンデンサ C、液晶セル L C を有する。液晶セル L C は、画素電極 4 と、この画素電極 4 に対向する共通電極 5 と、画素電極 4 と共通電極 5 の間に挟持される液晶層 1 2 により構成される。なお、第 1 トランジスタ T R 1、第 2 トランジスタ T R 2、第 3 トランジスタ T R 3 は、それぞれ本実施形態における画像蓄積用の第 1 トランジスタ、画像書き込み用の第 2 トランジスタ、画像消去用の第 3 トランジスタを構成する。

10

**【 0 0 2 7 】**

第 1 トランジスタ T R 1 のゲートは、走査信号が供給される走査信号線 G に接続され、ソースは画像データが供給される画像信号線 D に、ドレインは電荷蓄積用コンデンサ C に接続されている。第 2 トランジスタ T R 2 のゲートは、同期パルス発生回路 7 からの同期信号 S Y N C が供給される同期信号線 S に接続され、ソースは電荷蓄積用コンデンサ C に、ドレインは画素電極 4 に接続されている。第 3 トランジスタ T R 3 のゲートは、リセットパルス発生回路 8 からのリセット信号 R E S E T が供給されるリセット信号線 R に接続され、ソースは画素電極 4 に、ドレインは液晶層 1 2 に保持された電圧を消去するための消去用配線 E を介して、ガラス基板 1 3 上の I T O 共通電極 1 7 ( 図 3 ) に接続されている。図 2 では、消去用配線 E と I T O 共通電極 1 7 との電気的な接続を示すため記号 C E ( 共通電極電圧 ) を付している。

20

**【 0 0 2 8 】**

この液晶表示装置 1 は、以下のように動作する。

**【 0 0 2 9 】**

走査信号線駆動回路 3 は、走査信号線 G に順次走査信号を供給し、対応する走査信号線に沿って配置される画素 P I X の第 1 トランジスタ T R 1 のゲートに電圧を印加して、第 1 トランジスタ T R 1 をオンにする。一方、画像信号線駆動回路 2 は、画像信号線 D に画像データをサンプリングして、この画像データに対応する信号電圧を、第 1 トランジスタ T R 1 を介して電荷蓄積用コンデンサ C に電荷として蓄積する。各画素 P I X に供給される画像データは、単色光に対応する単色画像の画像データを表わす信号である。このような電荷蓄積用コンデンサ C への電荷の蓄積を、走査線単位で順次繰り返す。

30

**【 0 0 3 0 】**

すべての走査信号線 G について、電荷蓄積用コンデンサ C に画像データに対応する電荷が蓄積されたところで、リセットパルス発生回路 8 でリセット信号 R E S E T が生成される。リセット信号 R E S E T は、リセット信号線 R を介して第 3 トランジスタ T R 3 のゲートに印加される。このリセット信号により、第 3 トランジスタ T R 3 がオン状態となり、液晶セル L C にそれまで保持されていた前回の画像データに対応する信号電圧が消去用配線 E を通じて I T O 共通電極 1 7 に放電 ( 消去 ) される。

40

**【 0 0 3 1 】**

このような動作により、液晶セル L C の電圧印加状態をゼロ電位に戻し、次の画像データへの影響を排除することができる。

**【 0 0 3 2 】**

この後、同期パルス発生回路 7 で同期信号 S Y N C が生成され、同期信号線 S を介して第 2 トランジスタ T R 2 のゲートに供給される。同期信号 S Y N C の印加により、第 2 トランジスタ T R 2 がオン状態になり、各画素の電荷蓄積用コンデンサ C に蓄積されていた電荷が、一度に液晶セル L C に書き込まれる。このとき、新たに書き込まれる画像データは前回の画像データによる電圧印加状態に引きずられることなく、液晶セル L C には新たな画像データに対応する正しい信号電圧が書き込まれることになる。

50

## 【0033】

より具体的には、電荷蓄積用コンデンサCから、画像データに対応する信号電圧が液晶セルLCの画素電極4に印加されると、共通電極5に印加された共通電極電圧CEとの間で生じる電位差に応じて、液晶層112の配向状態が今回供給された画像データに対応した配向状態に変化する。したがって、液晶セルLCの液晶層12の光変調度は、画像データに対応した正しい電圧値に応じて変化し、画像データの情報量に応じた階調度をもつ画像を得ることができる。

## 【0034】

なお、図2では、液晶セルLCに保持された電圧を消去用配線Eを介してITO共通電極17に放電する例について示しているが、液晶表示部9の外部に放電するように構成することもできる。

10

## 【0035】

図3に、MOSトランジスタを用いて構成される画素PIXの断面構造を示す。ただし、図3(a)~(c)において、反射電極27、ITO共通電極17は、図2の画素電極4、共通電極5にそれぞれ対応する。また、図3(a)~(c)には、反射電極27に接続される第2トランジスタTR2のドレイン15のみが示されているが、アクティブマトリックスを構成する第1~第3トランジスタ(TR1~TR3)も、同様にSi基板11上に形成されている。各トランジスタのソース・ドレインは、たとえば不純物拡散によって形成される。また、ゲートはゲート絶縁膜を介して、ポリシリコン、金属等で形成される。

20

## 【0036】

図3(a)に示す構成例では、各画素は、ガラス基板13上に形成されるITO共通電極17と、Si基板11の絶縁層21上にITO共通電極17に対向して形成される反射電極27と、これらの電極17、27の間に配向膜19を介して保持される液晶層12を含む。反射電極27と、これに対向する部分のITO共通電極17と、この間に介在する液晶層12とで液晶セルLCを構成する。

## 【0037】

反射電極27は、従来用いられるAl膜(金属電極)23と、ITO共通電極17と同一の透明導電材料のITO膜24とを備え、ITO共通電極17がAl膜23よりも液晶層12側に形成された構造を有する。これにより、共通電極17と、反射電極27の対向する面とが同一材料の透明電極で構成されることになり、異種の電極材料による電池効果を抑制できる。したがって、駆動電圧のシフトが引き起こされることがなく、焼き付き現象の発生を防止することができる。

30

## 【0038】

図3(b)は、画素の別の構成例を示す。図3(b)に示す構成例は、従来のAl膜23の上方にITO膜24が配置され、さらに、Al膜23とITO膜24の間に、誘電体からなるミラー(増反射膜)25が挿入されている。ミラー25上のITO膜24は、共通電極17と同一材料で形成される透明導電膜である。Al膜23、ミラー25、ITO膜24で反射電極27を構成する。

## 【0039】

このような構成を有する画素によれば、図3(a)と同じく電池効果を抑制して焼き付き現象の発生を防止することができるだけでなく、画像をより明るく鮮明にすることができるので、特に反射型の液晶表示装置に適している。

40

## 【0040】

図3(c)は、画素のさらに別の構成例を示す。この構成例では、第2トランジスタTR2のドレイン15にITO膜24が直接接続され、ITO膜24の下方に、反射率を増大させるミラー25が挿入されている。ITO膜24とミラー25で、反射電極27を構成する。このような構成を有する画素についても、図3(b)と同等の効果を得ることができる。

## 【0041】

50

以上、図3(a)~(c)に示したように、Si基板11側の反射電極27から金属材料を取り除き、共通電極17と反射電極27の対向する面とを同一材料の透明電極で構成することにより、電極間の対称性がよくなり、異種の電極材料による電池効果を抑制することができる。このため、駆動電圧のシフトを生じることがなく、焼き付け現象を効果的に防止することができる。

#### 【0042】

なお、図3(a)~(c)において、Si基板11、ガラス基板13は、それぞれ本実施形態における第1基板、第2基板を構成する。また、ITO膜24は、本実施形態において、共通電極となるITO共通電極17と同一の透明導電材料からなる電極膜を構成する。

10

#### 【0043】

図4は、図1~3に示す液晶表示装置の駆動状態を説明する図である。上述したように、液晶表示部9の電荷蓄積用コンデンサCへの蓄積は線順次走査で行われる。走査信号線Gに接続された第1トランジスタTR1のゲートに、走査信号を与えることによって、第1トランジスタTR1がオン状態となり、画像信号線Dを介して供給される単色(たとえば緑色)の画像データ(画像2)が、この走査信号線上の画素の電荷蓄積用コンデンサCに電荷として蓄積される。

#### 【0044】

この動作を、走査信号線単位で順次進め、すべての走査信号線で電荷蓄積用コンデンサCへ画像データ(画像2)が蓄積されたところで、第3トランジスタTR3のゲートにリセット信号が印加され、それまで液晶セルLCに書き込まれていた前回の画像(たとえば赤色)の画像データ(画像1)の信号電圧が消去される。液晶セルLCの画像消去後に、第2トランジスタTR2のゲートに同期信号SYNCが印加され、電荷蓄積用コンデンサCに蓄積されていた画像データ(画像2)に対応する電荷が信号電圧として、一度に液晶セルLCに書き込まれる。

20

#### 【0045】

一方、電荷蓄積用コンデンサCから液晶セルLCへ緑色の画像データ(画像2)の信号電圧が書き込まれると、第1トランジスタTR1のゲートに走査信号が供給され、次の単色(たとえば青色)の画像データ(画像3)が、走査信号線単位で電荷蓄積用コンデンサCに電荷として蓄積される。電荷蓄積用コンデンサCへの蓄積が終了すると、液晶セルLCにそれまで書き込まれていた緑色の画像データ(画像2)の信号電圧が消去される。その後、第2トランジスタTR2がONして、電荷蓄積用コンデンサCに蓄積されていた青色の画像データ(画像3)に対応する電荷が信号電圧として、一度に液晶セルLCに書き込まれる。

30

#### 【0046】

このように、赤色、緑色、青色の各色についての画像が液晶セルLCに書き込まれた時点で1カラー画面を構成する。

#### 【0047】

液晶表示部9の画面書き替えに同期して、光源は、対応する赤色、緑色、青色の単色光を液晶表示部9の表示画面に照射する。これにより3色光の画像が高速で切り替えられて表示され、人間の目には3色が合成されたカラー画像として認識される。

40

#### 【0048】

本実施形態に係わる液晶表示装置1によれば、液晶表示部9での各色の画像形成時に、各液晶セルLCで前回の画像データの影響を引き起こすことなく、各液晶セルLCには新たな画像データに対応する正しい信号電圧を書き込むことができるため、階調表示が正確になる。また、駆動電圧のシフトを生じることがないため、電池効果の発生を抑制して、焼き付き現象の発生を防止することができる。したがって、前回書き込まれた画像データに起因する画質の低下を防止して、より適切な階調でカラー画像を合成することができる。

#### 【0049】

なお本実施形態では、液晶表示部9の画素にMOSトランジスタを用いた構成を例にして

50

説明したが、第1～第3トランジスタTR1～TR3として、TFT(Thin Film Transistor)や、その他同等に機能する半導体素子を用いた場合でも本発明の技術的思想を実現できることは言うまでもない。また、各トランジスタのゲート構造については、抵抗低減のためにシリサイド、ポリサイド等を適宜使用可能である。

【0050】

【発明の効果】

本発明によれば、画面の切り替えに先立って、液晶セルに保持されている前画像の信号電圧が消去されるので、新たな画像の信号電圧は、前画像の影響を受けることがなく、液晶セルには新たに書き込まれた画像の正しい信号電圧が印加され、階調表示が正確になる。また、駆動電圧のシフトを生じることがないので、電池効果の発生を抑制して、焼き付き現象の発生を防止することができる。このように、階調表示が正確になり、また焼き付き現象も発生することがないため、画質の低下を防止することができる。

10

【0051】

さらに、共通電極と画素電極の対向する面とを同一の透明導電材料で構成することにより、異種の電極材料による電池効果を抑制して、焼き付き現象のさらなる悪化を防止できる。

【図面の簡単な説明】

【図1】実施形態に係る液晶表示装置の回路構成図である。

【図2】液晶表示部を構成する画素の等価回路図である。

【図3】画素の断面形状を示す概略断面図である。

20

【図4】実施形態に係る液晶表示装置の駆動状態を説明する図である。

【図5】従来のフィールドシーケンシャル方式の液晶パネルの構成図である。(a)は液晶パネルの1画素に対応する等価回路図である。(b)は画素部分の概略構成図である。(c)は液晶パネルの駆動状態を説明する図である。

【符号の説明】

- 1 液晶表示装置
- 2 画像信号線駆動回路
- 3 走査信号線駆動回路
- 4 画素電極
- 5 共通電極
- 6 システムコントローラ
- 7 同期パルス発生回路
- 8 リセットパルス発生回路
- 9 液晶表示部
- 11 Si基板
- 12 液晶層
- 13 ガラス基板
- 17 ITO共通電極
- 19 配向膜
- 21 絶縁層
- 27 反射電極
- TR1 第1トランジスタ
- TR2 第2トランジスタ
- TR3 第3トランジスタ
- D 画像信号線
- G 走査信号線
- R リセット信号線
- S 同期信号線
- E 消去用配線
- SYNC 同期信号

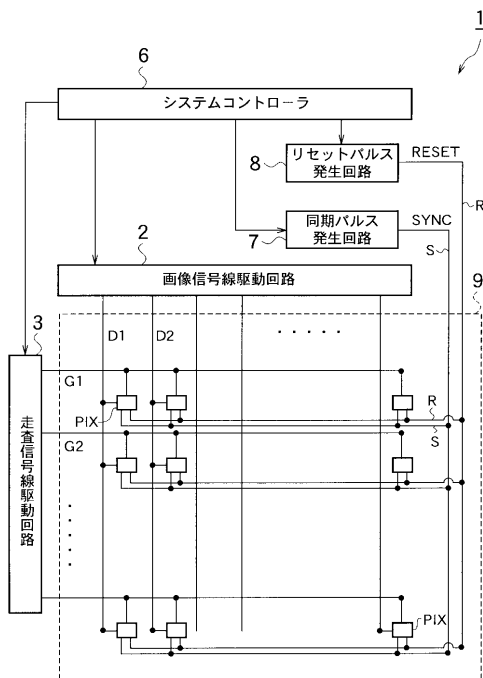
30

40

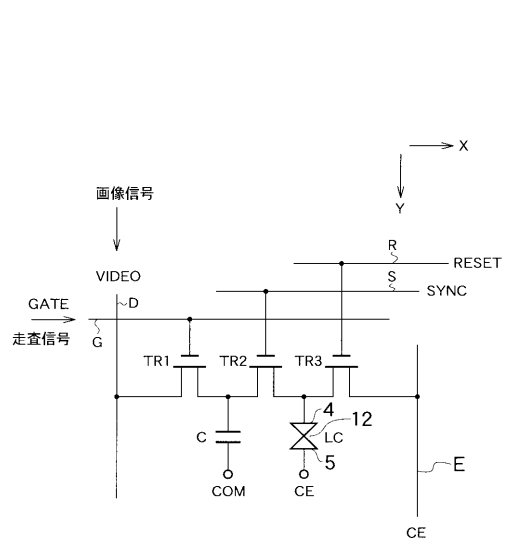
50

R E S E T リセット信号  
P I X 画素  
L C 液晶セル

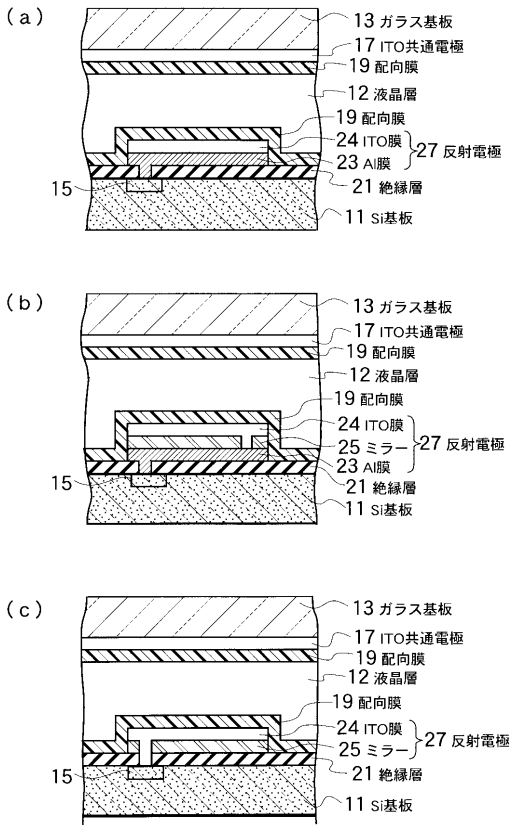
【図1】



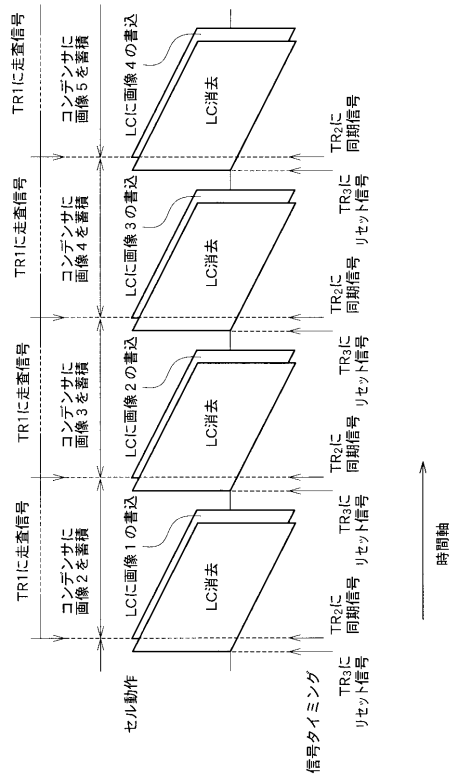
【図2】



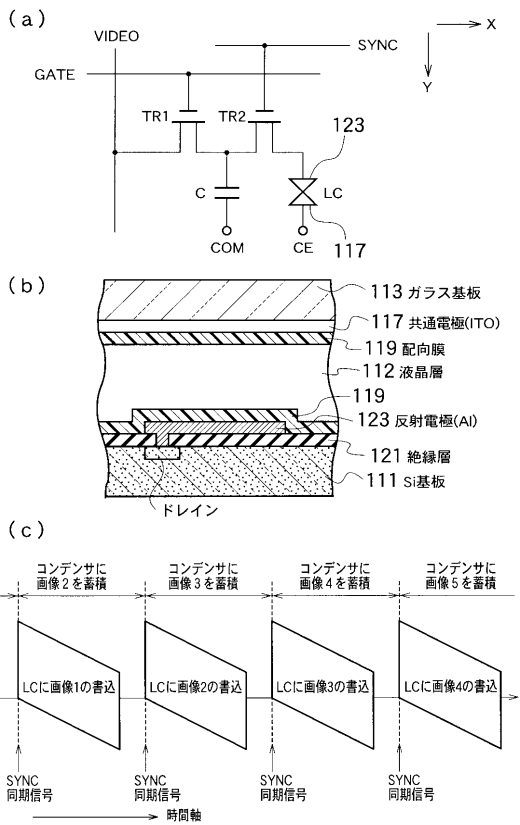
【 図 3 】



【 図 4 】



【 図 5 】



---

フロントページの続き

- (74)代理人 100095500  
弁理士 伊藤 正和
- (74)代理人 100101247  
弁理士 高橋 俊一
- (74)代理人 100098327  
弁理士 高松 俊雄
- (72)発明者 江口 稔康  
神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

審査官 藤田 都志行

- (56)参考文献 特開平09-114421(JP,A)  
特開平09-288261(JP,A)  
特開平06-110033(JP,A)  
特開平09-325348(JP,A)  
特開2000-200063(JP,A)  
特開2000-193937(JP,A)  
特開2001-108959(JP,A)  
特開平11-326953(JP,A)  
特開平11-002707(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133 550  
G09G 3/20 612T  
G09G 3/20 624B  
G09G 3/20 642A  
G09G 3/36

|                |  |         |            |
|----------------|--|---------|------------|
| 专利名称(译)        | 液晶表示装置   |         |            |
| 公开(公告)号        | <a href="#">JP3818173B2</a>  | 公开(公告)日 | 2006-09-06 |
| 申请号            | JP2002052059   | 申请日     | 2002-02-27 |
| [标]申请(专利权)人(译) | 日本胜利株式会社   |         |            |
| 申请(专利权)人(译)    | 日本有限公司Victor公司   |         |            |
| 当前申请(专利权)人(译)  | 日本有限公司Victor公司   |         |            |
| [标]发明人         | 江口 稔康  |         |            |
| 发明人            | 江口 稔康  |         |            |
| IPC分类号         | G02F1/133 G09G3/20 G09G3/36  |         |            |
| FI分类号          | G02F1/133.550 G09G3/20.612.T G09G3/20.624.B G09G3/20.642.A G09G3/36  |         |            |
| F-TERM分类号      | 2H093/NA15 2H093/NA16 2H093/NA53 2H093/NA65 2H093/NC34 2H093/NC35 2H093/NC40 2H093/NC43 2H093/NC49 2H093/ND17 2H093/ND34 2H193/ZA04 2H193/ZA19 2H193/ZD23 2H193/ZE20 5C006/AA14 5C006/AA22 5C006/AC11 5C006/AF44 5C006/AF51 5C006/AF71 5C006/BB16 5C006/BB28 5C006/BB29 5C006/BC06 5C006/BC13 5C006/BF15 5C006/BF34 5C006/BF49 5C006/EA01 5C006/FA12 5C006/FA25 5C006/FA34 5C006/FA54 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD08 5C080/EE17 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG08 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C080/JJ07 |         |            |
| 代理人(译)         | 三好秀<br>中村智之<br>伊藤雅一<br>高桥俊<br>高松俊夫   |         |            |
| 其他公开文献         | JP2003255303A  |         |            |
| 外部链接           | <a href="#">Espacenet</a>  |         |            |

摘要(译)

要解决的问题：提供一种液晶显示装置，其中防止了由于先前图像的信号电压导致的图像质量的劣化。 解决方案：用于擦除图像的第三晶体管TR3设置在每个像素中，栅极连接到复位信号线R，源极连接到液晶单元LC的像素电极4，漏极连接到擦除布线E。在将下一图像从电荷存储电容器C写入液晶单元LC之前，将复位信号RESET提供给第三晶体管TR3的栅极，以擦除保持在液晶单元LC中的先前图像的信号电压。通过接线E放电（擦除）。在屏幕切换时，由于可以将对应于新图像的正确信号电压施加到液晶单元LC，所以灰度显示变得准确，并且不会发生由于驱动电压的偏移引起的老化现象。可以预防。

【 图 1 】

