

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2008-112159

(P2008-112159A)

(43) 公開日 平成20年5月15日 (2008.5.15)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/133 (2006.01)	G02F 1/133 550	2H093
G09G 3/20 (2006.01)	G02F 1/133 575	5C006
G09G 3/36 (2006.01)	G09G 3/20 680H	5C080
	G09G 3/20 660K	
	G09G 3/20 621E	
審査請求 未請求 請求項の数 19 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2007-267815 (P2007-267815)	(71) 出願人	390019839
(22) 出願日	平成19年10月15日 (2007.10.15)		三星電子株式会社
(31) 優先権主張番号	10-2006-0104763		SAMSUNG ELECTRONICS
(32) 優先日	平成18年10月27日 (2006.10.27)		CO., LTD.
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道水原市靈通区梅灘洞 416
			416, Maetan-dong, Yeongtong-gu, Suwon-si,
			Gyeonggi-do 442-742
			(KR)
		(74) 代理人	110000051
			特許業務法人共生国際特許事務所
		(72) 発明者	文 承 彬
			大韓民国 ソウル市 衿川区 始興洞 9
			02-28番地
		最終頁に続く	

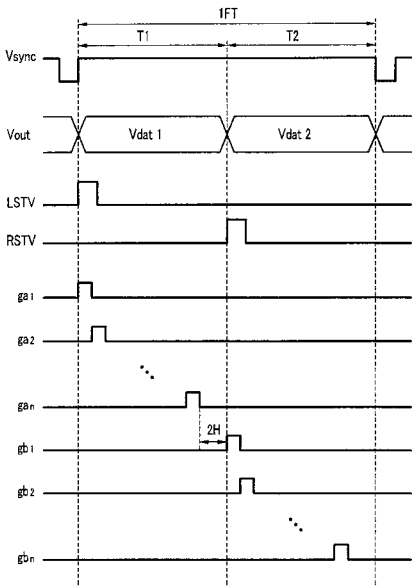
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】 両方向に互いに異なる画像を表示しながらも消費電流を減少させることができる液晶表示装置を提供する。

【解決手段】 互いに対向する第1面及び第2面を有し、前記第1面にて画像を表示する複数の第1画素及び前記第2面にて画像を表示する複数の第2画素を含む表示板と、前記第1画素及び前記第2画素に第1及び第2データ信号をそれぞれ供給するデータ駆動部と、前記第1及び第2画素にゲート信号を供給するゲート駆動部とを有し、前記ゲート駆動部及び前記データ駆動部は、第1区間の間、全ての第1画素に前記ゲート信号及び前記第1データ信号を供給した後、第2区間の間、全ての第2画素に前記ゲート信号及び前記第2データ信号を供給する。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

互いに対向する第 1 面及び第 2 面を有し、前記第 1 面にて画像を表示する複数の第 1 画素及び前記第 2 面にて画像を表示する複数の第 2 画素を含む表示板と、

前記第 1 画素及び前記第 2 画素に第 1 及び第 2 データ信号をそれぞれ供給するデータ駆動部と、

前記第 1 及び第 2 画素にゲート信号を供給するゲート駆動部とを有し、

前記ゲート駆動部及び前記データ駆動部は、第 1 区間の間、全ての第 1 画素に前記ゲート信号及び前記第 1 データ信号を供給した後、第 2 区間の間、全ての第 2 画素に前記ゲート信号及び前記第 2 データ信号を供給することを特徴とする液晶表示装置。

10

【請求項 2】

前記第 1 画素と前記第 2 画素は交互に配列されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 画素と接続される複数の第 1 ゲート線と、前記第 2 画素と接続される複数の第 2 ゲート線とを更に有し、

前記第 1 及び第 2 ゲート線は、交互に配列されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記第 1 データ信号が持ち得る値の個数は、前記第 2 データ信号が持ち得る値の個数と互いに異なることを特徴とする請求項 3 に記載の液晶表示装置。

20

【請求項 5】

前記第 1 及び第 2 データ信号のうちの一つは 2 値を有することを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記データ駆動部は、第 1 画像信号を受けて前記第 1 データ信号を生成する第 1 データ駆動回路と、

第 2 画像信号を受けて前記第 2 データ信号を生成する第 2 データ駆動回路とを含むことを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 7】

前記第 1 画像信号と前記第 2 画像信号は、互いにビット数が異なることを特徴とする請求項 6 に記載の液晶表示装置。

30

【請求項 8】

前記第 1 データ駆動回路は、三つ以上の階調電圧のうちの一つを選択して前記第 1 データ信号として出力し、前記第 2 データ駆動回路は二つの階調電圧のうちの一つを選択して前記第 2 データ信号として出力することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 9】

前記第 1 及び第 2 データ駆動回路は、それぞれ前記第 1 データ信号及び前記第 2 データ信号を出力する出力バッファを含むことを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

前記ゲート駆動部は、前記第 1 区間の間、前記第 1 ゲート線にゲートオン電圧を印加する第 1 ゲート駆動回路と、

前記第 2 区間の間、前記第 2 ゲート線にゲートオン電圧を印加する第 2 ゲート駆動回路とを含むことを特徴とする請求項 1 乃至 9 の何れか一項に記載の液晶表示装置。

40

【請求項 11】

前記第 1 ゲート駆動回路と前記第 2 ゲート駆動回路は、前記第 1 及び第 2 ゲート線を挟んで反対側両端に位置することを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 12】

前記第 1 区間と前記第 2 区間との間に休止区間が存在することを特徴とする請求項 10 に記載の液晶表示装置。

50

【請求項 13】

前記休止区間は、2 水平周期 [2 H] 以上であることを特徴とする請求項 12 に記載の液晶表示装置。

【請求項 14】

前記第 1 画素は透過型画素電極を含み、前記第 2 画素は反射型画素電極を含むことを特徴とする請求項 1 乃至 9 の何れか一項に記載の液晶表示装置。

【請求項 15】

複数の第 1 画素に順次にゲートオン電圧を供給する段階と、

前記第 1 画素に第 1 データ信号を供給して表示板の第 1 面に画像を表示する段階と、

前記第 1 画素と交互に配置されている複数の第 2 画素に順次にゲートオン電圧を供給する段階と、

前記第 2 画素に第 2 データ信号を供給して前記表示板の前記第 1 面と対向する第 2 面に画像を表示する段階とを有することを特徴とする液晶表示装置の駆動方法。

【請求項 16】

前記第 2 画素にゲート信号を供給する前に休止区間を有する段階を更に有することを特徴とする請求項 15 に記載の液晶表示装置の駆動方法。

【請求項 17】

前記休止区間は、前記ゲートオン電圧の継続時間の 2 倍以上であることを特徴とする請求項 16 に記載の液晶表示装置の駆動方法。

【請求項 18】

前記第 1 画素に第 1 データ信号を供給する段階は、三つ以上の階調電圧の中から第 1 画像信号に対応する階調電圧を選択する段階と、

前記選択した階調電圧を前記第 1 データ信号として前記第 1 画素に印加する段階とを含み、

前記第 2 画素に第 2 データ信号を供給する段階は、二つの階調電圧の中から第 2 画像信号に対応する階調電圧を選択する段階と、

前記選択した階調電圧を前記第 2 データ信号として前記第 2 画素に印加する段階とを含むことを特徴とする請求項 15 に記載の液晶表示装置の駆動方法。

【請求項 19】

前記第 1 画素は、入射光を透過させ、前記第 2 画素は入射光を反射させることを特徴とする請求項 15 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に、両方向に互いに異なる画像を表示しながらも消費電流を減少させることができる液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

一般に液晶表示装置は画素電極及び共通電極など電場生成電極が形成されている二枚の表示板とその間に入っている液晶層を含む液晶表示板組立体を含む。液晶表示装置は電場生成電極に電圧を印加して液晶層に電場を生成して、これを通じて液晶層の液晶分子の配向方向を決定して入射光の偏光を制御することによって画像を表示する。

【0003】

液晶表示装置は、自ら発光できない受光型表示装置であるので別途に具備されたバックライトアセンブリのランプから出る光を液晶層を通過させたり、自然光など外部から入る光を液晶層を一旦通過させたのち再び反射させて液晶層を再び通過させる。前者の場合を透過型液晶表示装置とし、後者の場合を反射型液晶表示装置とするが、後者の場合は主に中小型表示装置に使用される。また、環境によってバックライトアセンブリを使用したり外部光を使用することもする半透過型又は反射－透過型液晶表示装置が開発されて主に中小型表示装置に適用されている。

【0004】

半透過型液晶表示装置の場合、各画素に電氣的に互いに接続された透明電極と反射電極において、バックライトアセンブリから出る光は透明電極を通過させて表示に使用してバックライトアセンブリの反対側から入る外部光は反射電極に反射させて使用する。

携帯電話等で画像を両側面に表示しようとする時には二つの液晶表示板組立体を重ねて二つの液晶表示板組立体の外側面だけを表示に使用する。従って両側に画像を表示できるが厚さが厚くなってしまうという問題がある。

【0005】

また、携帯電話などの液晶表示装置の場合、一侧に主画像が表示される間、他側に時計及びマニュアルなどの単純な画像が表示される場合が多い。この時、両側の画像に対して高いビット数の画像信号及び多くの個数の階調電圧を用いれば駆動回路の大きさが増加して消費電力の側面で不利であるという問題がある。

【発明の開示】

【発明が解決しようとする課題】

【0006】

そこで、本発明は上記従来の液晶表示装置における問題点を鑑みてなされたものであって、本発明の目的は、両方向に互いに異なる画像を表示しながらも消費電流を減少させることができる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するためになされた本発明による液晶表示装置は、互いに対向する第1面及び第2面を有し、前記第1面にて画像を表示する複数の第1画素及び前記第2面にて画像を表示する複数の第2画素を含む表示板と、前記第1画素及び前記第2画素に第1及び第2データ信号をそれぞれ供給するデータ駆動部と、前記第1及び第2画素にゲート信号を供給するゲート駆動部とを有し、前記ゲート駆動部及び前記データ駆動部は、第1区間の間、全ての第1画素に前記ゲート信号及び前記第1データ信号を供給した後、第2区間の間、全ての第2画素に前記ゲート信号及び前記第2データ信号を供給することを特徴とする。

【0008】

前記第1画素と前記第2画素は交互に配列されることが好ましい。

前記第1画素と接続される複数の第1ゲート線と、前記第2画素と接続される複数の第2ゲート線とを更に有し、前記第1及び第2ゲート線は交互に配列されることが好ましい。

前記第1データ信号が持ち得る値の個数は前記第2データ信号が持ち得る値の個数と互いに異なることが好ましい。

前記第1及び第2データ信号のうちの一つは2値を有することが好ましい。

前記データ駆動部は、第1画像信号を受けて前記第1データ信号を生成する第1データ駆動回路と、第2画像信号を受けて前記第2データ信号を生成する第2データ駆動回路とを含むことが好ましい。

前記第1画像信号と前記第2画像信号は互いにビット数が異なることが好ましい。

【0009】

前記第1データ駆動回路は三つ以上の階調電圧のうちの一つを選択して前記第1データ信号として出力し、前記第2データ駆動回路は二つの階調電圧のうちの一つを選択して前記第2データ信号として出力することが好ましい。

前記第1及び第2データ駆動回路はそれぞれ前記第1データ信号及び前記第2データ信号を出力する出力バッファを含むことが好ましい。

前記ゲート駆動部は、前記第1区間の間、前記第1ゲート線にゲートオン電圧を印加する第1ゲート駆動回路と、前記第2区間の間、前記第2ゲート線にゲートオン電圧を印加する第2ゲート駆動回路とを含むことが好ましい。

前記第1ゲート駆動回路と前記第2ゲート駆動回路は、前記第1及び第2ゲート線を挟

10

20

30

40

50

んで反対側両端に位置することが好ましい。

前記第 1 区間と前記第 2 区間との間に休止区間が存在することが好ましい。

前記休止区間は、2 水平周期 [2 H] 以上であることが好ましい。

前記第 1 画素は透過型画素電極を含み、前記第 2 画素は反射型画素電極を含むことが好ましい。

【0010】

上記目的を達成するためになされた本発明による液晶表示装置の駆動方法は、複数の第 1 画素に順次にゲートオン電圧を供給する段階と、前記第 1 画素に第 1 データ信号を供給して表示板の第 1 面に画像を表示する段階と、前記第 1 画素と交互に配置されている複数の第 2 画素に順次にゲートオン電圧を供給する段階と、前記第 2 画素に第 2 データ信号を供給して前記表示板の前記第 1 面と対向する第 2 面に画像を表示する段階とを有することを特徴とする。

10

【0011】

前記第 2 画素にゲート信号を供給する前に休止区間を有する段階を更に有することが好ましい。

前記休止区間は、前記ゲートオン電圧の継続時間の 2 倍以上であることが好ましい。

前記第 1 画素に第 1 データ信号を供給する段階は、三つ以上の階調電圧の中から第 1 画像信号に対応する階調電圧を選択する段階と、前記選択した階調電圧を前記第 1 データ信号として前記第 1 画素に印加する段階とを含み、前記第 2 画素に第 2 データ信号を供給する段階は、二つの階調電圧の中から第 2 画像信号に対応する階調電圧を選択する段階と、前記選択した階調電圧を前記第 2 データ信号として前記第 2 画素に印加する段階とを含むことが好ましい。

20

前記第 1 画素は入射光を透過させ、前記第 2 画素は入射光を反射させることが好ましい。

【発明の効果】

【0012】

本発明に係る液晶表示装置及びその駆動方法によれば、表示板の両面にある瞬間の画像を表示する時、一面の画像を完全に表示した後、他面の画像を表示することによってデータ駆動部の出力バッファが定常状態に進入できる時間を確保できて安定した表示が可能であるという効果がある。

30

【発明を実施するための最良の形態】

【0013】

次に、本発明に係る液晶表示装置及びその駆動方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0014】

図面で各種の層又は領域を明確に表現するために厚さを拡大して示した。明細書全体を通じて類似の部分については同一の図面符号で示すものとする。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“直ぐ上”にある場合だけでなく、その中間に他の部分がある場合も含む。反対にある部分が他の部分の“直ぐ上”にあるとする時には中間に他の部分がないことを意味する。

40

【0015】

図 1 は、本発明の一実施形態による液晶表示装置のブロック図であり、図 2 は本発明の一実施形態による液晶表示装置で一つの画素の等価回路図である。

図 1 を参照すると、本発明の一実施形態による液晶表示装置は液晶表示板組立体 300、ゲート駆動部 400、データ駆動部 500、階調電圧生成部 800、照明部 900 及び信号制御部 600 を含む。

【0016】

図 1 を参照すると、液晶表示板組立体 300 はその構造から見る時、複数の信号線 ($G_1 \sim G_{2n}$ 、 $D_1 \sim D_m$) とこれに接続されていてほぼ行列形態で配列された複数対の第 1 及び第 2 画素 (PXa 、 PXb) を含む。反面、図 2 に示す等価回路から見る時、液晶

50

表示板組立体 300 は互いに対向する下部及び上部表示板 100、200 とその間に入っている液晶層 3 を含む。

信号線 ($G_1 \sim G_{2n}$ 、 $D_1 \sim D_m$) は下部表示板 100 に備えられており、ゲート信号 (“走査信号”とも言う) を伝達する複数対の第 1 及び第 2 ゲート線群 ($G_{a1} \sim G_{an}$ 、 $G_{b1} \sim G_{bn}$) とデータ電圧を伝達する複数のデータ線 ($D_1 \sim D_m$) を含む。ゲート線群 ($G_{a1} \sim G_{an}$ 、 $G_{b1} \sim G_{bn}$) はほぼ行方向にのびて互いに略平行して、データ線 ($D_1 \sim D_m$) はほぼ列方向にのびて互いに略平行する。

【0017】

第 1 画素 (PXa) と第 2 画素 (PXb) は液晶表示板組立体 300 の互いに反対側に画像を表示する。例えば、普通は第 1 画素 (PXa) が液晶表示板組立体 300 の後面に画像を表示すれば第 2 画素 (PXb) は前面に画像を表示するが、状況により前後反対にする場合もある。

【0018】

図 2 を参照すれば、一对を構成する第 1 及び第 2 画素 (PXa、PXb) はそれぞれのゲート線 (GLa、GLb) に接続されており、一つのデータ線 (DL) に同時に接続されている。各画素 (PXa、PXb) は信号線 (GLa、GLb、DL) に接続されたスイッチング素子 (Qa、Qb) とこれに接続された液晶キャパシタ (Clca、Clcb) 及びストレージキャパシタ (Csta、Cstb) を含む。

【0019】

スイッチング素子 (Qa、Qb) は下部表示板 100 に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 (GLa、GLb) と接続されており、入力端子はデータ線 (DL) と接続されており、出力端子は液晶キャパシタ (Clca、Clcb) 及びストレージキャパシタ (Csta、Cstb) と接続されている。

【0020】

液晶キャパシタ (Clca、Clcb) は下部表示板 100 の第 1 及び第 2 画素電極 191a、191b と上部表示板 200 の共通電極 270 を二つの電界形成電極 (第 1 の電極が 191a、191b、第 2 の電極が 270) とし、二つの電極 (191a、191b、270) の間の液晶層 3 は誘電体として機能する。画素電極 (191a、191b) はスイッチング素子 (Qa、Qb) と接続されて共通電極 270 は上部表示板 200 の全面に形成されていて共通電圧 (Vcom) が印加される。

【0021】

図 2 とは異なり、共通電極 270 が下部表示板 100 に備えられる場合もあり、この時には画素電極 (191a、191b) と共通電極 270 のうちの少なくとも一つが線状又は棒状で作られることができる。二つの画素電極 (191a、191b) のうちの一方は透過型、他方は反射型電極でありうる。例えば、第 1 画素電極 191a は透明な透過型電極であり、第 2 画素電極 191b は反射型電極でありうる。

【0022】

液晶キャパシタ (Clca、Clcb) の補助的な役割を果たすストレージキャパシタ (Csta、Cstb) は下部表示板 100 に具備された別途の信号線 (図示せず) と画素電極 (191a、191b) が絶縁体を間に置いて重畳されてこの別途の信号線には共通電圧 (Vcom) などの決められた電圧が印加される。

【0023】

一方、色表示を実現するためには各画素 (PXa、PXb) 対が基本色のうちの一つを固有に表示したり (空間分割)、各画素 (PX) 対が時間によって交互に基本色を表示するように (時間分割) して、これら基本色の空間的、時間的合計で所望の色相が認識されるようにする。基本色の例としては赤色、緑色、青色など三原色を挙げることができる。

図 2 は、空間分割の一例として一对の画素 (PXa、PXb) が画素電極 (191a、191b) に対応する上部表示板 200 の領域に基本色のうちの一つを示す色フィルタ 230 を備えることを示している。図 2 とは異なって色フィルタ 230 は下部表示板 100 の画素電極 191a、191b の上又は下に置いてよい。

10

20

30

40

50

液晶表示板組立体 300 には少なくとも一つの偏光子（図示せず）が備えられている。

【0024】

次に、本発明の一実施形態による液晶表示板組立体 300 の詳細構造について図 3～図 5 を参照して詳細に説明する。

図 3 は本発明の一実施形態による液晶表示板組立体の配置図であり、図 4 は図 3 の液晶表示板組立体を I V－I V 線に沿って切断した断面図であり、図 5 は図 3 の液晶表示板組立体を V－V 線に沿って切断した断面図である。

本実施形態による液晶表示板組立体 300 は互いに対向する下部表示板（以下、薄膜トランジスタ表示板）100 と上部表示板（以下、共通電極表示板）200、そして二つの表示板（100、200）の間に入っている液晶層 3 を含む。

10

【0025】

まず、薄膜トランジスタ表示板 100 について説明する。

透明なガラス又はプラスチックなどで作られた絶縁基板 110 上に複数対の第 1 及び第 2 ゲート線 121 a、121 b 及び複数の維持電極線 131 が形成されている。

第 1 及び第 2 ゲート線 121 a、121 b は主に横方向にのびて交互に配置されている。第 1 ゲート線 121 a は下に突出した複数の第 1 ゲート電極 124 a 及び他の層又は外部駆動回路との接続のための広い端部 129 a を含む。

【0026】

第 2 ゲート電極 124 b は第 1 ゲート線 121 a の下側に位置し、上に突出した複数の第 2 ゲート電極 124 b 及び他の層又は外部駆動回路との接続のための広い端部 129 b を含む。

20

ゲート信号を生成するゲート駆動回路（図示せず）は絶縁基板 110 上に付着される可撓性印刷回路フィルム（図示せず）上に装着されたり、絶縁基板 110 上に直接装着されたり、絶縁基板 110 に集積できる。ゲート駆動回路が絶縁基板 110 上に集積されている場合、ゲート線（121 a、121 b）が延長されてこれと直接接続できる。

【0027】

維持電極線 131 は所定の電圧が印加されてゲート線（121 a、121 b）と殆ど平行して延長される。各維持電極線 131 は、第 1 ゲート線 121 a と第 2 ゲート線 121 b の間に位置して下側に位置した第 2 ゲート線 121 b に近い。維持電極線 131 はゲート線（121 a、121 b）に比べて幅が広く、上に突出しており、交互に配列された複数の突出部 137、138 を含む。しかしながら、維持電極線 131 の形態及び配置は多様に変形できる。

30

【0028】

ゲート線（121 a、121 b）及び維持電極線 131 はアルミニウム（Al）やアルミニウム合金などアルミニウム系金属、銀（Ag）や銀合金など銀系金属、銅（Cu）や銅合金など銅系金属、モリブデン（Mo）やモリブデン合金などモリブデン系金属、クロム（Cr）、タンタル（Ta）及びチタン（Ti）などで形成することができる。

しかしながら、これらは物理的性質が異なる二つの導電膜（図示せず）を含む多重膜構造を有してもよい。このうちの一つの導電膜は信号遅延や電圧降下を減らすことができるように比抵抗が低い金属、例えばアルミニウム系金属、銀系金属、銅系金属などで形成される。

40

【0029】

これとは異なって、他の導電膜は異なる物質、特に ITO（酸化インジウム錫）及び IZO（酸化インジウム亜鉛）との物理的、化学的、電気的接触特性に優れた物質、例えばモリブデン系金属、クロム、タンタル、チタンなどで形成される。このような組み合わせの良い例としてはクロム下部膜とアルミニウム（合金）上部膜及びアルミニウム（合金）下部膜とモリブデン（合金）上部膜を挙げることができる。しかしながら、ゲート線（121 a、121 b）及び維持電極線 131 はその他にも多様な金属又は導電体で形成することができる。

【0030】

50

ゲート線（１２１ａ、１２１ｂ）及び維持電極線１３１の側面は絶縁基板１１０面に対して傾いており、その傾斜角は約３０°～約８０°であることが好ましい。

ゲート線（１２１ａ、１２１ｂ）及び維持電極線１３１上には窒化珪素（ SiN_x ）又は酸化珪素（ SiO_x ）などで作られたゲート絶縁膜１４０が形成されている。

ゲート絶縁膜１４０上には水素化非晶質シリコン（非晶質シリコンは略称 a-Si として使う）又は多結晶シリコンなどで作られた複数の第１及び第２島型半導体１５４ａ、１５４ｂが形成されている。半導体（１５４ａ、１５４ｂ）はそれぞれのゲート電極（１２４ａ、１２４ｂ）上に位置する。

【００３１】

第１半導体１５４ａ上には複数対の第１島型オーミックコンタクト部材１６３ａ、１６５ａが形成されており、第２半導体１５４ｂ上には複数対の第２島型オーミックコンタクト部材１６３ｂ、１６５ｂが形成されている。オーミックコンタクト部材（１６３ａ、１６３ｂ、１６５ａ、１６５ｂ）は燐などの n 型不純物が高濃度でドーピングされている n⁺ 水素化非晶質シリコンなどの物質で作られたりシリサイドで形成することができる。

半導体（１５４ａ、１５４ｂ）とオーミックコンタクト部材（１６３ａ、１６３ｂ、１６５ａ、１６５ｂ）の側面はまた絶縁基板１１０面に対して傾いており、傾斜角は３０°～８０°程度である。

【００３２】

オーミックコンタクト部材（１６３ａ、１６３ｂ、１６５ａ、１６５ｂ）及びゲート絶縁膜１４０上には複数のデータ線１７１と複数の第１及び第２ドレイン電極１７５ａ、１７５ｂが形成されている。

データ線１７１は、データ信号を伝達して主に縦方向にのびてゲート線（１２１ａ、１２１ｂ）及び維持電極線１３１と交差する。各データ線１７１はゲート電極（１２４ａ、１２４ｂ）に向かってのびた複数の第１及び第２ソース電極１７３ａ、１７３ｂと他の層又は外部駆動回路との接続のための広い端部１７９を含む。データ信号を生成するデータ駆動回路（図示せず）は絶縁基板１１０上に付着される可撓性印刷回路フィルム（図示せず）上に装着されたり、絶縁基板１１０上に直接装着されたり、絶縁基板１１０に直接集積できる。データ駆動回路が絶縁基板１１０上に集積される場合、データ線１７１が延長されてこれと直接接続できる。

【００３３】

第１及び第２ドレイン電極１７５ａ、１７５ｂはデータ線１７１と分離されており、それぞれ第１及び第２ゲート電極１２４ａ、１２４ｂを中心に第１及び第２ソース電極１７３ａ、１７３ｂと対向する。各ドレイン電極（１７５ａ、１７５ｂ）は広い拡張部１７７ａ、１７７ｂを有する一側端部と棒状である他側端部を含む。広い拡張部１７７ａ、１７７ｂは維持電極線１３１と重畳して、棒状端部はソース電極（１７３ａ、１７３ｂ）と対向する。

【００３４】

一つのゲート電極（１２４ａ、１２４ｂ）、一つのソース電極（１７３ａ、１７３ｂ）及び一つのドレイン電極（１７５ａ、１７５ｂ）は半導体（１５４ａ、１５４ｂ）と一緒に一つの薄膜トランジスタ（ＴＦＴ）を形成し、薄膜トランジスタのチャンネルはソース電極（１７３ａ、１７３ｂ）とドレイン電極（１７５ａ、１７５ｂ）の間の半導体（１５４ａ、１５４ｂ）に形成される。

【００３５】

データ線１７１及びドレイン電極（１７５ａ、１７５ｂ）はモリブデン、クロム、タンタル及びチタンなど耐火性金属又はこれらの合金で形成することが好ましく、耐火性金属膜（図示せず）と低抵抗導電膜（図示せず）を含む多重膜構造を持ち得る。多重膜構造の例としてはクロム又はモリブデン（合金）下部膜とアルミニウム（合金）上部膜の二重膜、モリブデン（合金）下部膜とアルミニウム（合金）中間膜とモリブデン（合金）上部膜の三重膜を挙げることができる。しかしながら、データ線１７１及びドレイン電極（１７５ａ、１７５ｂ）はその他にも多様な金属又は導電体で形成することができる。

10

20

30

40

50

データ線 171 及びドレイン電極 (175a、175b) また、その側面が絶縁基板 110 面に対して 30°～80°程度の傾斜角に傾いたことが好ましい。

【0036】

オーミックコンタクト部材 (163a、163b、165a、165b) はその下の半導体 (154a、154b) とその上のデータ線 171 及びドレイン電極 (175a、175b) の間にだけ存在してこれらの間の接触抵抗を低くする。半導体 (154a、154b) にはソース電極 (173a、173b) とドレイン電極 (175a、175b) の間を始めとしてデータ線 171 及びドレイン電極 (175a、175b) で遮らず露出した部分がある。

データ線 171、ドレイン電極 (175a、175b) 及び露出した半導体 154 部分上には保護膜 180 が形成されている。保護膜 180 は窒化シリコンや酸化シリコンなどの無機絶縁物で作られた下部膜 180p と有機絶縁物で作られた上部膜 180q を含む。

【0037】

上部保護膜 180q は 4.0 以下の誘電率を有することが好ましく、感光性を有することができ、その表面には凹凸が形成されている。しかしながら、保護膜 180 は無機絶縁物又は有機絶縁物などで作られた単一膜構造を有してもよい。

保護膜 180 には、データ線 171 の端部 179 を露出する複数の接触孔 182 と第 1 及び第 2 ドレイン電極 175a、175b の拡張部 177a、177b を露出する複数の接触孔 185a、185b が形成されており、保護膜 180 とゲート絶縁膜 140 にはゲート線 (121a、121b) の端部 129a、129b を露出する複数の接触孔 181a、181b が形成されている。

【0038】

保護膜 180 上には複数対の第 1 及び第 2 画素電極 191a、191b 及び複数の接触補助部材 81a、81b、82 が形成されている。

第 1 画素電極 191a と第 2 画素電極 191b は保護膜 180 の凹凸に沿って屈曲して形成されており、互いに分離されている。第 2 画素電極 191b は透明電極 192 及びその上の反射電極 194 を含む。透明電極 192 は省略できる。

【0039】

第 1 画素電極 191a と透明電極 192 は ITO 又は IZO などの透明な導電物質で形成されて、反射電極 194 はアルミニウム、銀、クロム又はその合金などの反射性金属で形成される。しかしながら、反射電極 194 はアルミニウム、銀又はその合金など低抵抗反射性上部膜 (図示せず) とモリブデン系金属、クロム、タンタル及びチタンなど ITO 又は IZO と接触特性が良い下部膜 (図示せず) の二重膜構造を持ち得る。

【0040】

第 1 画素電極 191a は接触孔 185a を通じて第 1 ドレイン電極 175a と物理的・電氣的に接続されており、第 1 ドレイン電極 175a からデータ電圧が印加される。第 2 画素電極 191b は接触孔 185b を通じて第 2 ドレイン電極 175b と物理的・電氣的に接続されており、第 2 ドレイン電極 175b からデータ電圧が印加される。

【0041】

データ電圧が印加された第 1 及び第 2 画素電極 191a、191b は共通電圧が印加される共通電極表示板 200 の共通電極 270 と共に電場を生成することによって二つの電極 (第 1 及び第 2 画素電極 191a、191b と共通電極 270) の間の液晶層 3 の液晶分子の配向方向をそれぞれ決定する。このように決定された液晶分子の配向方向によって液晶層 3 を通過する光の偏光が変わる。第 1 及び第 2 画素電極 191a、191b と共通電極 270 は液晶キャパシタを構成して薄膜トランジスタが遮断した後にも印加された電圧を維持する。

【0042】

薄膜トランジスタ表示板 100、共通電極表示板 200 及び液晶層 3 などを含む半透過型液晶表示板組立体 300 は第 1 画素電極 191a 及び第 2 画素電極 191b によってそれぞれ定義される透過領域及び反射領域で区画できる。

透過領域では液晶表示板組立体 300 の前面、つまり、共通電極表示板 200 側から入射された光が液晶層 3 を通過して後面、つまり、薄膜トランジスタ表示板 100 側に出ることによって表示を行う。反射領域では前面から入った光が液晶層 3 に入ってから第 2 画素電極 191b によって反射されて液晶層 3 を再び通過して前面に出ることによって表示を行う。この時、第 2 画素電極 191b の屈曲は光の反射効率を高めてくれる。

【0043】

第 1 及び第 2 画素電極 191a、191b 及びこれと接続された第 1 及び第 2 ドレイン電極 175a、175b の拡張部 177a、177b は突出部 137 を始めとした維持電極線 131 と重畳して液晶キャパシタの電圧維持能力を強化するストレージキャパシタを構成する。この時、維持電極線 131 の一部は第 1 ドレイン電極 175a の拡張部 177a と重畳し、他の一部は第 2 ドレイン電極 175b の拡張部 177b と重畳する。このように第 1 画素電極 191a 又は第 2 画素電極 191b を有する 2 つの画素 (PXa、PXb) のストレージキャパシタを一つの維持電極線 131 を通じて形成することによって透過率を確保できる。

【0044】

接触補助部材 81a、81b、82 はそれぞれ接触孔 181a、181b、182 を通じてゲート線 (121a、121b) の端部 129a、129b 及びデータ線 171 の端部 179 と接続される。接触補助部材 81a、81b、82 はゲート線 (121a、121b) の端部 129a、129b 及びデータ線 171 の端部 179 と外部装置との接着性を補完してこれらを保護する。

【0045】

次に共通電極表示板 200 について説明する。

透明なガラス又はプラスチックなどで作られた絶縁基板 210 上に遮光部材 220 が形成されている。遮光部材 220 はブラックマトリックスとも称し、第 1 画素電極 191a 及び第 2 画素電極 191b と対向する複数の開口領域を定義する一方、第 1 画素電極 191a 及び第 2 画素電極 191b の間の光漏れを防止する。

絶縁基板 210 上にはまた、複数の色フィルタ 230 が形成されており、遮光部材 220 に囲まれた開口領域内に殆ど全て入っていくように配置されている。色フィルタ 230 は第 1 画素電極 191a 及び第 2 画素電極 191b に沿って縦方向に長くのびて帯状に構成できる。各色フィルタ 230 は赤色、緑色及び青色の三原色など基本色のうちの一つを表示することができる。

【0046】

色フィルタ 230 及び遮光部材 220 上には蓋膜 250 が形成されている。蓋膜 250 は (有機) 絶縁物で形成することができ、色フィルタ 230 を保護して色フィルタ 230 が露出することを防止して平坦面を提供する。蓋膜 250 は省略できる。

蓋膜 250 上には共通電極 270 が形成されている。共通電極 270 は ITO や IZO など透明な導電体で作られることが好ましい。

これら表示板 (薄膜トランジスタ表示板 100、共通電極表示板 200) の内側面上には液晶層 3 を配向するための配向膜 (図示せず) が塗布されており、表示板 (100、200) の内側又は外側側面には一つ以上の偏光子 (図示せず) が備えられている。

液晶層 3 は、垂直配向又は水平配向されていることができる。

【0047】

液晶表示板組立体 300 はまた、薄膜トランジスタ表示板 100 と共通電極表示板 200 を支えて両者間に間隙を作る複数の弾性間隔材 (図示せず) を更に含む。

液晶表示板組立体 300 はまた、薄膜トランジスタ表示板 100 と共通電極表示板 200 を結合する密封材 (図示せず) を更に含むことができる。密封材は共通電極表示板 200 の周縁に位置する。

【0048】

照明部 900 は、図 4 に示すように、液晶表示板組立体 300 の薄膜トランジスタ表示板 100 より共通電極表示板 200 側に近く位置して、共通電極表示板 200 側から薄膜

10

20

30

40

50

トランジスタ表示板 100 側に光を照射する。照明部 900 は光を生成する光源（図示せず）と光源で生成された光を液晶表示板組立体 300 側に誘導及び拡散する導光板（図示せず）、光学シート（図示せず）などを含むことができる。導光板は共通電極表示板 200 と類似の外形を有することができて光学シートは導光板と共通電極表示板 200 の間に位置することができる。光源としては、蛍光ランプや発光ダイオードなどを用いることができ、導光板の側面に配置できる。

【0049】

再び図 1 を参照すれば、階調電圧生成部 800 は画素（PX）の透過率と関連した二対の階調電圧集合（又は基準階調電圧集合）を生成する。二対のうちの一対は共通電圧（Vcom）に対して正の値を有して他の一対は負の値を有する。

データ駆動部 500 は、液晶表示板組立体 300 のデータ線（ $D_1 \sim D_m$ ）と接続されており、データ電圧を生成してデータ線（ $D_1 \sim D_m$ ）に印加する。

【0050】

ゲート駆動部 400 は第 1 及び第 2 ゲート駆動回路 400L、400R を含み、それぞれのゲート駆動回路（400L、400R）は液晶表示板組立体 300 のゲート線群（ $G_{a1} \sim G_{an}$ 、 $G_{b1} \sim G_{bn}$ ）と接続されてゲートオン電圧（Von）とゲートオフ電圧（Voff）の組み合わせから成るゲート信号をゲート線群（ $G_{a1} \sim G_{an}$ 、 $G_{b1} \sim G_{bn}$ ）に印加する。

【0051】

第 1 ゲート駆動回路 400L は、液晶表示板組立体 300 の左側周縁近傍に位置し、第 1 ゲート線群（ $G_{a1} \sim G_{an}$ ）にゲート信号を印加し、第 2 ゲート駆動回路 400R は液晶表示板組立体 300 の右側周縁近傍に位置し、第 2 ゲート線群（ $G_{b1} \sim G_{bn}$ ）にゲート信号を印加する。第 1 ゲート駆動回路 400L 及び第 2 ゲート駆動回路 400R のどちらか一方が液晶表示板組立体 300 の最も上側に位置したゲート線（ G_{a1} または G_{b1} ）からゲートオン電圧（Von）を印加し始めて、一方のゲート駆動回路（400L または 400R）が最後ゲート線（ G_{an} または G_{bn} ）にゲートオン電圧（Von）を供給した後、他方のゲート駆動回路（400R または 400L）が最も上側に位置したゲート線（ G_{b1} または G_{a1} ）にゲートオン電圧（Von）を印加し始める。

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500などを制御する。

【0052】

このような駆動装置（ゲート駆動部 400、データ駆動部 500、信号制御部 600、階調電圧生成部 800）それぞれは少なくとも一つの集積回路チップの形態で液晶表示板組立体 300 上に直接装着されたり、可撓性印刷回路フィルム（図示せず）上に装着されて TCB（Tape Carrier Package）の形態で液晶表示板組立体 300 に付着されたり、別途の印刷回路基板（図示せず）上に装着されてもよい。これとは異なって、これら駆動装置（400、500、600、800）が信号線（ $G_{a1} \sim G_{an}$ 、 $G_{b1} \sim G_{bn}$ 、 $D_1 \sim D_m$ ）及び薄膜トランジスタスイッチング素子（Qa、Qb）などと一緒に液晶表示板組立体 300 に直接集積されてもよい。また、駆動装置（400、500、600、800）は単一チップで集積できて、この場合、これらのうちの少なくとも一つ又はこれらを構成する少なくとも一つの回路素子が単一チップの外側にあって

【0053】

以下、このような液晶表示装置の動作について詳細に説明する。

信号制御部 600 は外部のグラフィック制御器（図示せず）から入力画像信号（R、G、B）及びこの表示を制御する入力制御信号を受信する。入力画像信号（R、G、B）は各画素（PXa、PXb）の輝度情報載せており、輝度は決められた個数、例えば、1024（ $= 2^{10}$ ）、256（ $= 2^8$ ）又は 64（ $= 2^6$ ）個の階調を有している。入力制御信号の例としては垂直同期信号（Vsync）と水平同期信号（Hsync）、メインクロック信号（MCLK）、データイネーブル信号（DE）などがある。

【0054】

10

20

30

40

50

信号制御部 600 は、入力画像信号 (R、G、B) と入力制御信号に基づいて入力画像信号 (R、G、B) を液晶表示板組立体 300 の動作条件に合うように適切に処理してゲート制御信号 (CONT1) 及びデータ制御信号 (CONT2) などを生成した後、ゲート制御信号 (CONT1) をゲート駆動部 400 に送ってデータ制御信号 (CONT2) と処理したデジタル画像信号 (DAT1、DAT2) をデータ駆動部 500 に送る。

ゲート制御信号 (CONT1) は走査開始を指示する走査開始信号 (LSTV、RSTV) とゲートオン電圧 (Von) の出力周期を制御する少なくとも一つのクロック信号を含む。ゲート制御信号 (CONT1) はまた、ゲートオン電圧 (Von) の持続時間を限定する出力イネーブル信号 (OE) を更に含むことができる。

【0055】

データ制御信号 (CONT2) は一行の画素 (PX) に対するデジタル画像信号 (DAT1、DAT2) の伝送開始を知らせる水平同期開始信号 (STH) とデータ線 ($D_1 \sim D_m$) にアナログデータ電圧印加を促すロード信号 (LOAD) 及びデータクロック信号 (HCLK) を含む。データ制御信号 (CONT2) はまた、共通電圧 (Vcom) に対するデータ電圧の極性 (以下、“共通電圧に対するデータ電圧の極性”を縮めて“データ電圧の極性”という) を反転させる反転信号 (RVS) を更に含んでもよい。

【0056】

信号制御部 600 からのデータ制御信号 (CONT2) によって、データ駆動部 500 は一行の画素 (PXa、PXb) に対するデジタル画像信号 (DAT1、DAT2) を受信して、各デジタル画像信号 (DAT1、DAT2) に対応する階調電圧を選択することによってデジタル画像信号 (DAT1、DAT2) をアナログデータ電圧に変換した後、これを当該データ線 ($D_1 \sim D_m$) に印加する。

【0057】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 (CONT1) によってゲートオン電圧 (Von) をゲート線群 ($Ga_1 \sim Ga_n$ 、 $Gb_1 \sim Gb_n$) に印加してこのゲート線群 ($Ga_1 \sim Ga_n$ 、 $Gb_1 \sim Gb_n$) に接続されたスイッチング素子 (Qa、Qb) を導通させる。そうすれば、データ線 ($D_1 \sim D_m$) に印加されたデータ電圧が導通したスイッチング素子 (Qa、Qb) を通じて当該画素 (PXa、PXb) に印加される。

画素 (PXa、PXb) に印加されたデータ電圧と共通電圧 (Vcom) の差は液晶キャパシタ (Clc) の充電電圧、つまり、画素電圧として示される。液晶分子は画素電圧の大きさによってその配列を異にして、これにより液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は偏光子によって光の透過率変化で示され、これによって画素 (PXa、PXb) は画像信号 (DAT) の階調が示される輝度を表示する。

【0058】

1 水平周期 [“1H”とも使って、水平同期信号 (Hsync) 及びデータイネーブル信号 (DE) の一周期と同一である] を単位としてこのような過程を繰り返すことによって、全ての第 1 ゲート線群 ($Ga_1 \sim Ga_n$) に対して順次にゲートオン電圧 (Von) を印加して全ての第 1 画素 (PXa) にデータ電圧を印加して液晶表示板組立体 300 の一面に 1 フレームの画像を表示した後、全ての第 2 ゲート線群 ($Gb_1 \sim Gb_n$) に対して順次にゲートオン電圧 (Von) を印加して全ての第 2 画素 (PXa) にデータ電圧を印加して液晶表示板組立体 300 の他面に 1 フレームの画像を表示する。

【0059】

1 フレームが終われば、次フレームが始まって各画素 (PX) に印加されるデータ電圧の極性が直前フレームでの極性と反対になるようにデータ駆動部 500 に印加される反転信号 (RVS) の状態が制御される (“フレーム反転”)。この時、1 フレーム内でも反転信号 (RVS) の特性によって一つのデータ線を通じて流れるデータ電圧の極性が周期的に変わったり (例：行反転、点反転)、一つの画素行に印加されるデータ電圧の極性も互いに異なることができる (例：列反転、点反転)。

【0060】

10

20

30

40

50

一方、液晶表示板組立体 300 の両側面に画像を表示する場合、一側面には電話、ゲーム又はカメラなどの複雑な画像を表示して、他側面には時計又はマニュアルなどの単純な画像を表示することができる。このような場合には複雑な画像を表す（一般）デジタル画像信号（DAT1）は階調数が多くて、単純な画像を表す（単純）デジタル画像信号（DAT2）は階調数が少なくてもよい。従って、複雑な画像を表す（一般）デジタル画像信号（DAT1）のビット数は高く、単純な画像を表す（単純）デジタル画像信号（DAT2）のビット数は低くてもよい。

【0061】

以下、このような場合に適用することができるデータ駆動部 500 の例について図 6 を参照して詳細に説明する。

10

図 6 は、本発明の一実施形態によるデータ駆動部のブロック図である。

まず、本発明の一実施形態によるデータ駆動部 500 は図 6 に示すデータ駆動チップ 510 を少なくとも一つを含むことができる。

【0062】

データ駆動チップ 510 は、複雑な画像に相応する一般データ電圧（Vdat1）を生成する一般データ駆動回路 520 及び単純な画像に相応する単純データ電圧（Vdat2）を生成する単純データ駆動回路 530 を含む。単純データ電圧（Vdat2）は少ない数の値、例えば 2 値（binary data）を有することができて、一般データ電圧（Vdat1）は単純データ電圧（Vdat2）より多くの個数の値が持ち得る。

一般データ駆動回路 520 は順次に接続されているシフトレジスタ 521、ラッチ 523、デジタルーアナログ変換部 525 及び出力バッファ 527 を含む。

20

【0063】

シフトレジスタ 521 は水平同期開始信号（STH）（又はシフトクロック信号）が入ればデータクロック信号（HCLK）によって（一般）デジタル画像信号（DAT1）をラッチ 523 に伝達する。

ラッチ 523 は（一般）デジタル画像信号（DAT1）を記憶して、ロード信号（LOAD）によってデジタルーアナログ変換部 525 に記憶している（一般）デジタル画像信号（DAT1）を送る。

【0064】

デジタルーアナログ変換部 525 は階調電圧生成部 800 から階調電圧がを供給されて、（一般）デジタル画像信号（DAT1）をアナログデータ電圧に変換して出力バッファ 527 に送る。

30

出力バッファ 527 は、デジタルーアナログ変換部 525 からの出力電圧を一般データ電圧（Vdat1）としてデータ線（D₁～D_m）に出力し、これを 1 水平周期間維持する。

単純データ駆動回路 530 は、第 1 電圧（V1）と第 2 電圧（V2）が供給されて、（単純）デジタル画像信号（DAT2）によって第 1 及び第 2 電圧（V1、V2）のうちの一つの電圧を選択して単純データ電圧（Vdat2）として出力する。

【0065】

このような単純データ駆動回路 530 はまた、選択された第 1 又は第 2 電圧（V1、V2）を単純データ電圧（Vdat2）としてデータ線（D₁～D_m）に出力し、これを 1 水平周期間維持する出力バッファ（図示せず）を含む。

40

単純データ駆動回路 530 は単純な選択回路で実現できて、その回路の大きさは一般データ駆動回路 520 に比べて非常に小さいので、消費電力また小さい。

【0066】

次に図 7 を参照して本発明の一実施形態によるゲート駆動部 400 について詳細に説明する。

図 7 は、本発明の一実施形態によるゲート駆動部のブロック図である。

図 7 に示すゲート駆動部 400 は液晶表示板組立体 300 の左側に位置した第 1 ゲート駆動回路 400L と右側に位置した第 2 ゲート駆動回路 400R を含むシフトレジスタで

50

ある。それぞれのゲート駆動回路（４００Ｌ、４００Ｒ）は一行に配列されている複数のステージ（４１０Ｌ、４１０Ｒ）を含む。

【００６７】

ゲート駆動部４００には垂直同期開始信号（ＬＳＴＶ、ＲＳＴＶ）、第１及び第２クロック信号（ＣＬＫ１、ＣＬＫ２）及びゲートオフ電圧（Ｖｏｆｆ）が入力される。第１クロック信号（ＣＬＫ１）と第２クロック信号（ＣＬＫ２）は互いに反転した信号であってもよく、画素（ＰＸａ、ＰＸｂ）のスイッチング素子（Ｑａ、Ｑｂ）を駆動することができるよう各クロック信号（ＣＬＫ１、ＣＬＫ２）のハイレベル電圧はゲートオン電圧（Ｖｏｎ）と同じであり、ローレベル電圧はゲートオフ電圧（Ｖｏｆｆ）と同じであってもよい。

10

各ステージ（４１０Ｌ、４１０Ｒ）はセット端子（Ｓ）、リセット端子（Ｒ）、ゲート電圧端子（ＧＶ）、出力端子（ＯＵＴ）、そして第１及び第２クロック端子（ＣＫ１、ＣＫ２）を含む。

【００６８】

各ステージ（４１０Ｌ、４１０Ｒ）、例えば第１ゲート駆動回路４００Ｌに位置したｊ番目ステージ〔ＳＴ（ｊ）Ｌ〕のセット端子（Ｓ）には前段ステージ〔ＳＴ（ｊ－１）Ｌ〕のゲート出力、つまり、前段ゲート出力〔Ｇｏｕｔ（ｊ－１）Ｌ〕が、リセット端子（Ｒ）には次段ステージ〔ＳＴ（ｊ＋１）Ｌ〕のゲート出力、つまり、次段ゲート出力〔Ｇｏｕｔ（ｊ＋１）Ｌ〕が入力され、第１及び第２クロック端子（ＣＫ１、ＣＫ２）には第１及び第２クロック信号（ＣＬＫ１、ＣＬＫ２）がそれぞれ入力される。出力端子（ＯＵ

20

【００６９】

一方、例えば第２ゲート駆動回路４００Ｒに位置した（ｊ）番目ステージ〔ＳＴ（ｊ）Ｒ〕の場合、セット端子（Ｓ）に前段ゲート出力〔Ｇｏｕｔ（ｊ－１）Ｒ〕が入力されてリセット端子（Ｒ）に次段ゲート出力〔Ｇｏｕｔ（ｊ＋１）Ｒ〕が入力されて、出力端子（ＯＵＴ）はゲート線にゲート出力〔Ｇｏｕｔ（ｊ）Ｒ〕を送る。

【００７０】

第１及び第２ゲート駆動回路４００Ｌ、４００Ｒの各ステージは第１ゲート駆動回路４００Ｌのステージと第２ゲート駆動回路４００Ｒのステージとが交互に連続したステージの間で交互に第１及び第２クロック信号（ＣＬＫ１、ＣＬＫ２）が入力される。つまり、第１ゲート駆動回路４００Ｌのｊ番目ステージ〔ＳＴ（ｊ）Ｌ〕の第１クロック端子（ＣＫ１）には第１クロック信号（ＣＬＫ１）が入力され、第２クロック端子（ＣＫ２）には第２クロック信号（ＣＬＫ２）がそれぞれ入力され、それとは反対に第２ゲート駆動回路４００Ｒの（ｊ）番目ステージ〔ＳＴ（ｊ）Ｒ〕の第１クロック端子（ＣＫ１）には第２クロック信号（ＣＬＫ２）が入力され、第２クロック端子（ＣＫ２）には第１クロック信号（ＣＬＫ１）がそれぞれ入力される。

30

【００７１】

この時、隣接したステージ（４１０Ｌ、４１０Ｒ）の信号伝達は実際にはゲート線群（Ｇａ_１～Ｇａ_ｎ、Ｇｂ_１～Ｇｂ_ｎ）を通じて行われることができる。従って、各ステージ（４１０Ｌ、４１０Ｒ）は三本のゲート線と接続されて、その中の一本のゲート線はゲート出力を送って残り二本のゲート線は前段ゲート出力及び次段ゲート出力を受けることができる。

40

【００７２】

本発明の他の実施形態によれば、前段及び次段ステージに出力されるキャリア信号を送る別個の出力端子を各ステージにもう一つ置くことができ、出力端子（ＯＵＴ）に接続されるバッファを更に置いてよい。

整理すれば、第１及び第２ゲート駆動回路４００Ｌ、４００Ｒは独立的に駆動されて、両ゲート駆動回路（４００Ｌ、４００Ｒ）の各ステージ（４１０Ｌ、４１０Ｒ）は前段ゲート出力と次段ゲート出力に基づいて第１及び第２クロック信号（ＣＬＫ１、ＣＬＫ２）に同期してゲート出力を生成する。但し、それぞれの第１ステージ（ＳＴ１）には前段ゲ

50

ート出力の代わりに垂直同期開始信号（LSTV、RSTV）が入力されて使用される。

【0073】

以下、図8を参照して、図6のデータ駆動部及び図7のゲート駆動部を有する液晶表示装置の動作について詳細に説明する。

図8は、本発明の一実施形態による液晶表示装置の動作を示す信号波形図である。

【0074】

複数の第1画素（PXa）が複雑な画像を表示して複数の第2画素（PXb）が単純な画像を表示する場合、信号制御部600は外部のグラフィック制御器（図示せず）から1フレームの先行半フレーム（T1）間、複雑な画像に相応する（一般）デジタル画像信号（DAT1）を入力画像信号（R、G、B）として受信して、この表示を制御する入力制御信号を受信する。

10

信号制御部600は（一般）デジタル画像信号（DAT1）を処理して一般データ駆動回路520に送る。

【0075】

一般データ駆動回路520は各（一般）デジタル画像信号（DAT1）に対応する階調電圧を選択することによって（一般）デジタル画像信号（DAT1）を（アナログ）一般データ電圧（Vdat1）に変換した後、これを当該データ線（D₁～D_m）に印加する。

この時、第1ゲート駆動回路400Lは信号制御部600からのゲート制御信号（CONT1）によってゲートオン電圧（Von）を第1ゲート線群（Ga₁～Ga_n）に順次に印加して第1ゲート線群（Ga₁～Ga_n）に接続されたスイッチング素子（Qa）を導通させる。そうすれば、一般データ電圧（Vdat1）が当該第1画素（PXa）に印加されて第1画素（PXa）は（一般）デジタル画像信号（DAT1）の階調が示される輝度を表示する。

20

【0076】

一方、第2ゲート駆動回路400Rは走査開始信号（RSTV）が供給されなくてゲートオン電圧（Von）を出力しない。

第1ゲート駆動回路400Lが第1ゲート線群（Ga₁～Ga_n）にゲートオン電圧（Von）の出力を終えれば、信号制御部600は所定のブランキング区間を有した後、第2ゲート駆動回路400Rに走査開始信号（RSTV）を出力する。

30

【0077】

このようなブランキング区間の間、一般データ駆動回路520がオフされて、単純データ駆動回路530が導通されて単純データ駆動回路530の出力バッファ（図示せず）は定常状態に進入する。このようなブランキング区間は2水平期間以上であってもよい。

ブランキング区間が終われば、後行半フレーム（T2）間、信号制御部600は外部のグラフィック制御器（図示せず）から単純な画像に相応する単純画像信号（DAT2）を入力画像信号（R、G、B）として受信する。

【0078】

信号制御部600からのデータ制御信号（CONT2）によって、単純データ駆動回路530は一つの行の第2画素（PXb）に対する（単純）デジタル画像信号（DAT2）を受信して、各（単純）デジタル画像信号（DAT2）に対応する第1電圧（V1）又は第2電圧（V2）を選択して単純データ電圧（Vdat2）としてこれを当該データ線（D₁～D_m）に印加する。

40

【0079】

第2ゲート駆動回路400Rは信号制御部600からのゲート制御信号（CONT1）によってゲートオン電圧（Von）を第2ゲート線群（Gb₁～Gb_n）に順次に印加する。そうすれば、単純データ電圧（Vdat2）が当該画素（PXb）に印加されて第2画素（PXb）は単純な画像を表示する。

【0080】

（単純）デジタル画像信号（DAT2）が1ビットのデジタル信号である場合、赤色、

50

緑色及び青色の色フィルタを有する３個の第２画素（ PXb ）が組み合わせられた一つのドットが示されることが出来る色の個数は８つであり、８つの色の組み合わせで時計又はマニュアルなどのような単純な画像の表示が可能である。

【００８１】

従って、二つの異なる種類の画素（ PXa 、 PXb ）が互いに異なる画像を液晶表示板組立体３００の前面及び後面に表示することができる。前面と後面の画像はその大きさが同じでなくてもよく、これは設計によって多様であってもよい。

【００８２】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【００８３】

【図１】本発明の一実施形態による液晶表示装置のブロック図である。

【図２】本発明の一実施形態による液晶表示装置で一つの画素の等価回路図である。

【図３】本発明の一実施形態による液晶表示板組立体の配置図である。

【図４】図３の液晶表示板組立体を $IV-IV$ 線に沿って切断した断面図である。

【図５】図３の液晶表示板組立体を $V-V$ 線に沿って切断した断面図である。

【図６】本発明の一実施形態によるデータ駆動部のブロック図である。

【図７】本発明の一実施形態によるゲート駆動部のブロック図である。

【図８】本発明の一実施形態による液晶表示装置の動作を示す信号波形図である。

【符号の説明】

【００８４】

３	液晶層	
１００	下部表示板（薄膜トランジスタ表示板）	
１１０、２１０	絶縁基板	
１９１ａ	第１画素電極	
１９１ｂ	第２画素電極	
１９２	透明電極	
１９４	反射電極	
２００	上部表示板（共通電極表示板）	30
２２０	遮光部材	
２３０	色フィルタ	
２７０	共通電極	
３００	液晶表示板組立体	
４００	ゲート駆動部	
４００Ｌ	第１ゲート駆動回路	
４００Ｒ	第２ゲート駆動回路	
４１０Ｌ、４１０Ｒ	ステージ	
５００	データ駆動部	
５１０	データ駆動チップ	40
５２０	一般データ駆動回路	
５２１	シフトレジスタ	
５２３	ラッチ	
５２５	デジタル－アナログ変換部	
５２７	出力バッファ	
５３０	単純データ駆動回路	
６００	信号制御部	
８００	階調電圧生成部	
９００	照明部	
$D_1 \sim D_m$	データ線	50

10

20

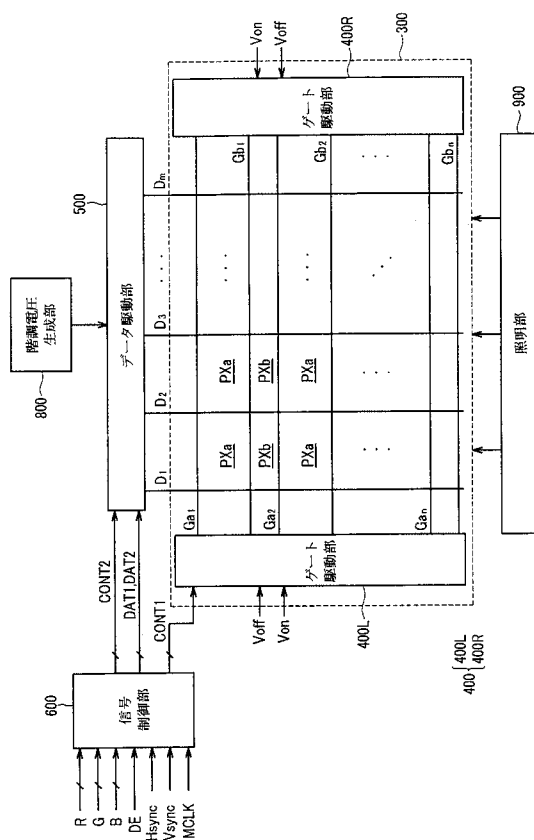
30

40

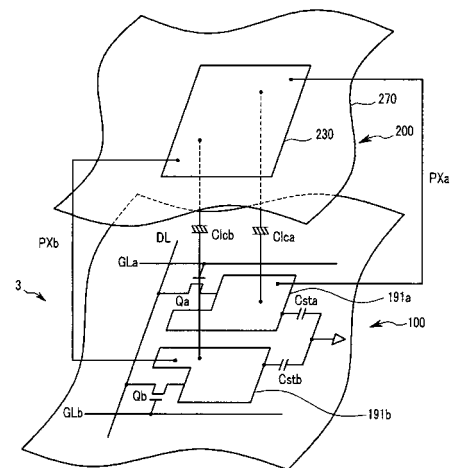
50

$G a_1 \sim G a_n$ 第1ゲート線群
 $G b_1 \sim G b_n$ 第2ゲート線群
 $P X a、P X b$ (第1及び第2)画素
 $Q a、Q b$ スイッチング素子

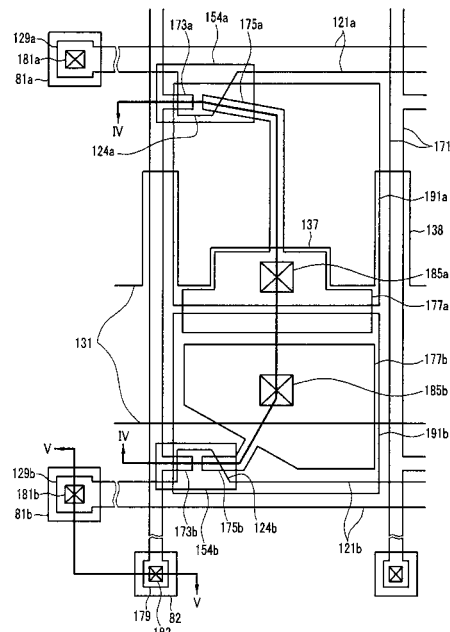
【図1】



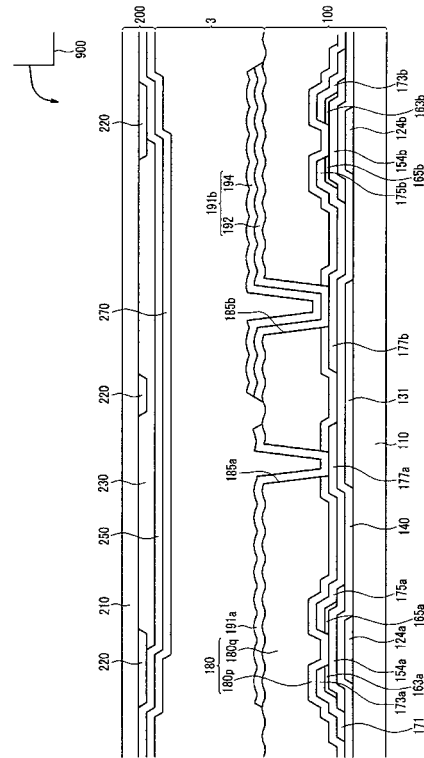
【図2】



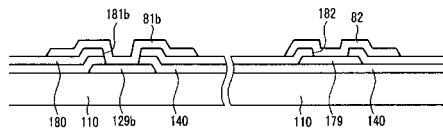
【図 3】



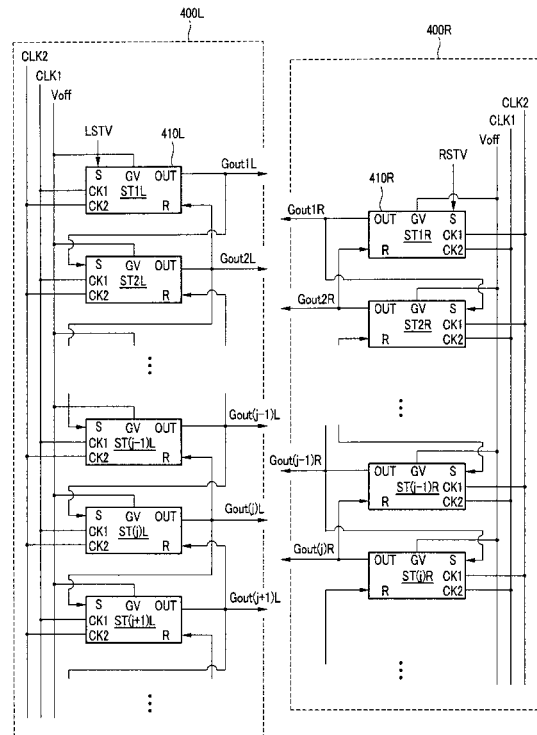
【図 4】



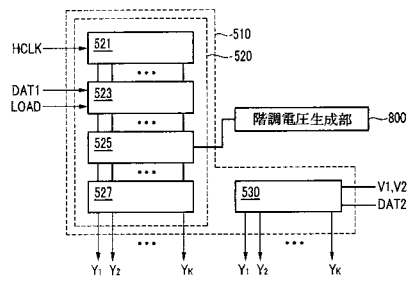
【図 5】



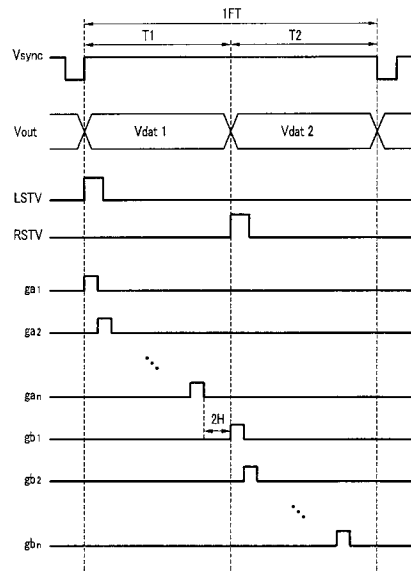
【図 7】



【図 6】



【図 8】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 2 K
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/36	
G 0 9 G	3/20	6 1 2 F
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 2 4 A
G 0 9 G	3/20	6 1 2 T

(72)発明者 安 寶 ヨン

大韓民国 京畿道 水原市 霊通区 網浦洞 536-13番地 ミリムビル 201号

(72)発明者 李 柱 亨

大韓民国 京畿道 果川市 別陽洞 住公アパート 504棟 1203号

Fターム(参考) 2H093 NA51 NC09 NC10 NC11 NC12 NC24 NC34 ND39 NE02 NE03
 5C006 AA02 AA16 AA22 AC11 AC22 AC24 AC27 AC28 AF27 AF38
 AF42 AF43 AF44 AF69 AF72 AF73 AF83 BA19 BB16 BB28
 BC03 BC06 BC12 BC20 BC22 BC23 BC24 BF03 BF13 BF25
 BF43
 5C080 AA10 BB07 CC01 CC03 CC07 DD26 EE01 EE17 EE29 EE30
 EE31 FF11 FF13 JJ02 JJ03 JJ04 JJ06 KK07 KK49

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2008112159A	公开(公告)日	2008-05-15
申请号	JP2007267815	申请日	2007-10-15
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	文承彬 安寶ヨン 李柱亨		
发明人	文 承 彬 安 寶 ヨン 李 柱 亨		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3688 G02F1/133555 G09G3/3648 G09G3/3677 G09G2300/0426 G09G2300/0443 G09G2300/0852 G09G2300/0861 G09G2310/0286		
FI分类号	G02F1/133.550 G02F1/133.575 G09G3/20.680.H G09G3/20.660.K G09G3/20.621.E G09G3/20.621.A G09G3/20.641.C G09G3/20.623.B G09G3/20.622.K G09G3/20.622.D G09G3/20.621.M G09G3/20.680.G G09G3/36 G09G3/20.612.F G09G3/20.611.A G09G3/20.624.A G09G3/20.612.T		
F-TERM分类号	2H093/NA51 2H093/NC09 2H093/NC10 2H093/NC11 2H093/NC12 2H093/NC24 2H093/NC34 2H093/ND39 2H093/NE02 2H093/NE03 5C006/AA02 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC22 5C006/AC24 5C006/AC27 5C006/AC28 5C006/AF27 5C006/AF38 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF69 5C006/AF72 5C006/AF73 5C006/AF83 5C006/BA19 5C006/BB16 5C006/BB28 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BC24 5C006/BF03 5C006/BF13 5C006/BF25 5C006/BF43 5C080/AA10 5C080/BB07 5C080/CC01 5C080/CC03 5C080/CC07 5C080/DD26 5C080/EE01 5C080/EE17 5C080/EE29 5C080/EE30 5C080/EE31 5C080/FF11 5C080/FF13 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK49 2H193/ZA04 2H193/ZD21 2H193/ZF22 2H193/ZF24 2H193/ZF36 2H193/ZP02 2H193/ZP03		
优先权	1020060104763 2006-10-27 KR		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示装置，该液晶显示装置能够在双向显示不同的图像的同时减少消耗电流。 提供具有彼此面对并且在第一表面上显示图像的第一表面和第二表面的多个第一像素以及在第二表面上显示图像的多个第二像素。 一种显示面板，包括：显示面板；将第一和第二数据信号提供给第一像素和第二像素的数据驱动器；以及将栅极信号提供给第一像素和第二像素的栅极驱动器。 然后，在第一时段期间向所有第一像素提供栅极信号和第一数据信号之后，在第二时段期间向所有第二像素提供栅极信号和第一数据信号之后，栅极驱动器和数据驱动器。 被提供有栅极信号和第二数据信号。 [选择图]图8

