

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-250457
(P2005-250457A)

(43) 公開日 平成17年9月15日(2005.9.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/36	G09G 3/36	2H093
G02F 1/133	G02F 1/133 550	5C006
G09G 3/20	G02F 1/133 575	5C080
	G09G 3/20 612U	
	G09G 3/20 621F	

審査請求 未請求 請求項の数 19 O L 外国語出願 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2005-17552 (P2005-17552)
 (22) 出願日 平成17年1月26日 (2005. 1. 26)
 (31) 優先権主張番号 60/539833
 (32) 優先日 平成16年1月27日 (2004. 1. 27)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 10/902898
 (32) 優先日 平成16年7月29日 (2004. 7. 29)
 (33) 優先権主張国 米国 (US)

(71) 出願人 502359574
 ジェネシス・マイクロチップ・インコーポ
 レーテッド
 GENESIS MICROCHIP, I
 NC.
 アメリカ合衆国 95002 カリフォル
 ニア、アルビソ、ゴールド・ストリート
 2150
 2150 Gold Street, Al
 viso, CA 95002 U. S. A

(74) 代理人 110000028
 特許業務法人明成国際特許事務所

最終頁に続く

(54) 【発明の名称】 LCDパネルを有するディスプレイにおけるフレームレート変換 (FRC) とピクセルオーバードライブのいずれかの動的な選択

(57) 【要約】 (修正有)

【課題】 液晶ディスプレイにおいて、フレームレート変換 (FRC) とピクセル電圧オーバードライブのいずれかを動的に選択可能とする。

【解決手段】 着信ビデオデータストリームのビデオ垂直リフレッシュレートが決定され、この決定に基づいて多数の利用可能なビデオデータストリーム調整プロトコルから、一つのビデオデータストリーム調整プロトコルのみが選択される。選択されたビデオデータストリーム調整プロトコルは、その後、ビデオデータデータストリームに適用される。

【選択図】 図1

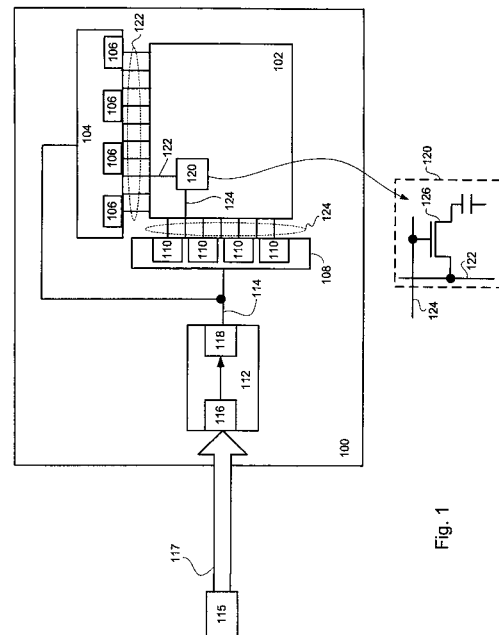


Fig. 1

【特許請求の範囲】

【請求項 1】

ビデオデータの格納に適したメモリリソースを有する液晶ディスプレイ（LCD）パネルを備えたディスプレイにおいて、複数のビデオ調整プロトコルのうち一つのみを一度に動的に選択することによって、関連するメモリリソースを節約する方法であって、

着信ビデオデータストリームの垂直リフレッシュレートを決定する工程と、

前記決定に基づいて、複数の利用可能なビデオ調整プロトコルから、一つのビデオ調整プロトコルのみを選択する工程と、

適切なビデオデータを内部に格納する前記メモリリソースを使用して、前記選択されたビデオ調整プロトコルのみを前記着信ビデオデータストリームに適用する工程と、
を備える方法。

10

【請求項 2】

請求項 1 記載の方法であって、

前記複数のビデオデータストリーム調整プロトコルは、フレームレート変換（FRC）プロトコルと液晶（LC）オーバドライブプロトコルとを含む、方法。

【請求項 3】

請求項 2 記載の方法であって、

前記 FRC プロトコルは、ネイティブフレームレートを表示フレームレートに低減するように構成されたフレームレート低減プロトコルである、方法。

【請求項 4】

請求項 3 記載の方法であって、さらに、

前記ビデオ垂直リフレッシュレートが閾値を上回る時には、前記フレームレート変換プロトコルのみを選択する工程と、

前記着信ビデオ垂直リフレッシュレートを望ましい垂直リフレッシュレートに低減する工程と、
を備える、方法。

20

【請求項 5】

請求項 4 記載の方法であって、さらに、

前記ビデオ垂直リフレッシュレートが前記閾値以下である時には、前記 LC ピクセルオーバドライブプロトコルのみを選択する工程を備える、方法。

30

【請求項 6】

請求項 1 記載の方法であって、

前記メモリリソースは、フレームバッファである、方法。

【請求項 7】

ビデオソースによって提供された着信ビデオデータストリームの調整に使用される複数のビデオ調整プロトコルのうち一つのみを動的に選択する装置であって、

前記着信ビデオデータストリームのネイティブ垂直リフレッシュレートを決定するように構成され、前記ビデオソースに結合されたビデオリフレッシュレート決定ユニットと、

前記ネイティブ垂直リフレッシュレートに基づいて前記一つのビデオ調整プロトコルのみを選択するように構成され、前記ビデオリフレッシュレート決定ユニットに結合されたセクタユニットと、

40

前記セクタユニットに結合され、前記選択されたビデオ調整プロトコルに関連するビデオ調整プロトコルユニットのみが有効化される複数のビデオ調整プロトコルユニットと、

前記選択されたビデオ調整プロトコルに必要なメモリソースの提供に相応しいサイズと速度とを有し、前記選択されたビデオ調整プロトコルの実行に使用されるビデオデータの格納に使用されるとともに、前記複数のビデオ調整プロトコルユニットの各々に結合されたメモリソースと、
を備える装置。

【請求項 8】

50

請求項 7 記載の装置であって、

前記装置は、液晶 (L C) ディスプレイデバイスに組み込まれている、装置。

【請求項 9】

請求項 8 記載の装置であって、

前記複数のビデオ調整プロトコルは、フレームレート変換 (F R C) プロトコルと L C ピクセルオーバドライブプロトコルとを含む、装置。

【請求項 10】

請求項 7 記載の装置であって、

前記メモリリソースは、単一のビデオフレームに適したビデオデータを格納するように適切に構成されたフレームバッファである、装置。

10

【請求項 11】

請求項 8 記載の方法であって、

前記 F R C プロトコルは、ネイティブフレームレートを表示フレームレートに低減するように構成されたフレームレート低減プロトコルである、方法。

【請求項 12】

請求項 11 記載の装置であって、

前記ビデオ垂直リフレッシュレートが閾値を上回る時には、前記フレームレート変換プロトコルのみが選択され、

前記ネイティブビデオ垂直リフレッシュレートは、望ましい垂直リフレッシュレートに低減される、装置。

20

【請求項 13】

請求項 12 記載の装置であって、

前記ネイティブビデオ垂直リフレッシュレートが前記閾値以下である時には、前記 L C ピクセルオーバドライブプロトコルのみが選択される、装置。

【請求項 14】

ビデオデータの格納に適したメモリリソースを有する液晶ディスプレイ (L C D) パネルを備えたディスプレイにおいて、複数のビデオ調整プロトコルのうち一つのみを一度に動的に選択することによって、関連するメモリリソースを節約するコンピュータプログラムであって、

着信ビデオデータストリームの垂直リフレッシュレートを決定するコンピュータコードと、

30

前記決定に基づいて、複数の利用可能なビデオ調整プロトコルから、一つのビデオ調整プロトコルのみを選択するコンピュータコードと、

前記選択されたビデオ調整プロトコルに関連するビデオデータを前記メモリリソースに格納するコンピュータコードと、

前記選択されたビデオ調整プロトコルを実施するコンピュータコードと、

前記コンピュータコードを格納するコンピュータ読み取り可能な媒体と、
を備えるコンピュータプログラム製品。

【請求項 15】

請求項 14 記載のコンピュータプログラム製品であって、

40

前記複数のビデオデータストリーム調整プロトコルは、フレームレート変換 (F R C) プロトコルと液晶 (L C) オーバドライブプロトコルとを含む、コンピュータプログラム製品。

【請求項 16】

請求項 15 記載のコンピュータプログラム製品であって、

前記 F R C プロトコルは、ネイティブフレームレートを表示フレームレートに低減するように構成されたフレームレート低減プロトコルである、コンピュータプログラム製品。

【請求項 17】

請求項 16 記載のコンピュータプログラム製品であって、さらに、

前記ビデオ垂直リフレッシュレートが閾値を上回る時には、前記フレームレート変換プ

50

ロトコルのみを選択し、

前記着信ビデオ垂直リフレッシュレートを望ましい垂直リフレッシュレートに低減する、コンピュータプログラム製品。

【請求項 18】

請求項 16 記載の方法であって、さらに、

前記ビデオ垂直リフレッシュレートが前記閾値以下である時には、前記 LC ピクセルオーバードライブプロトコルのみを選択する、方法。

【請求項 19】

請求項 14 記載の方法であって、

前記メモリリソースは、フレームバッファである、方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイデバイスに関する。特に、本発明は、LCD パネル駆動電子機器を使用及び駆動するための、メモリリソースの効率に優れた方法、装置、及びシステムを説明する。

【背景技術】

【0002】

液晶の応答時間の遅さが主な原因である「ゴースト」と呼ばれる動画の画質劣化（解像度低下及びぼやけ）は、LCD モニタに共通する問題である。LCD は液晶材料が電場の影響下で自らを配向する能力に依存するため、液晶材料の粘性によって、連続するフレーム間の時間よりも長くなる恐れのある反応遅延が発生する。ゴーストが発生するのは、輝度レベル間での何らかの急激な遷移（即ち、下降又は上昇遷移）直後のフレームの輝度値が、ターゲット輝度値から大幅に逸脱する時である。

20

【0003】

こうしたゴーストアーチファクトを低減又は更には排除する、LC ピクセルオーバードライブと呼ばれる一般的な手法は、指定されたフレーム内のターゲット輝度を提供するために計算されたオーバードライブ輝度値（オーバードライブピクセル電圧に対応する）を提供することに基づく。こうした LC ピクセルオーバードライブ手法の実施には、通常、新しいフレームの表示データを、以前のフレーム又は複数のフレームの表示データと比較することが関与する。この比較に基づいて、印加ピクセル電圧は、指定されたフレーム期間内にターゲット輝度値（又は、その実質的な部分）が達成されるように調節される。一般的な方法では、フレームバッファを使用して、以前のフレーム（群）の表示データを格納することを定め、その後、こうした表示データは、新しいフレームデータとの比較に使用される。通常のフレームバッファは、数ナノ秒程度のアクセス時間を有する、数メガバイト（3 乃至 5 メガバイト）程度のサイズのものにすることができる。

30

【0004】

現在、LCD パネルは、多数の要素（LC 材料の応答時間、及びライン期間は LCD セルの適切な帯電及び放電を可能にするのに十分な持続時間を有する必要があるという事実等）により制限された垂直リフレッシュ周波数の範囲内で動作している（約 50 乃至 60 Hz の範囲内）。しかしながら、PC は、CRT タイプのディスプレイで使用するために開発されており、CRT 技術において一般的なフリッカを減らすために、より高い垂直リフレッシュレート（75 Hz 及び 85 Hz 等）で表示画像を生成するように設計されている。しかしながら、こうした高いリフレッシュレートは、殆どの LCD パネルでは不要であると同時に、維持するのが困難である。したがって、こうした高いリフレッシュレートは、殆どの LCD パネルでは、多数のフレームレート変換（FRC）プロトコルのいずれかを使用して、任意のビデオソースでネイティブリフレッシュレートに関係なく LCD パネルを使用できるように低減する必要がある。LC ピクセルオーバードライブと同様に、現在利用可能な FRC プロトコルを実施するには、表示データを選択的に格納し読み出すように準備された、フレームバッファの形態の専用メモリを必要とする。

40

50

【0005】

上記のように、FRC及びオーバドライブでは、共に、LCDディスプレイコントローラがデータ操作のフレームバッファを有することが必要となる。FRCとLCピクセルオーバドライブとの両方を同時に有効にするには、これらの一方のみを有効にする際に必要なものより高いメモリ帯域幅が必要となる。より高いメモリ帯域幅は、結果として、LCDディスプレイコントローラ及びフレームバッファメモリコンポーネントの両方での、より高い実施コストを発生させる。

【発明の開示】

【発明が解決しようとする課題】

【0006】

10

したがって、入力垂直リフレッシュレートに基づいて、FRC又はLCピクセルオーバドライブのいずれかを選択的に可能にできることは、非常に望ましい。

【課題を解決するための手段】

【0007】

したがって、提供されるものは、ピクセル要素応答時間を低減し、高品質の高速動画の表示を可能にするか、或いは必要なフレームレート変換を提供する、液晶ディスプレイ(LCD)での実施に最適なメモリ効率に優れた方法、装置、及びシステムである。

【0008】

液晶ディスプレイ(LCD)パネルに基づくディスプレイにおいて、フレームレート変換(FRC)又はピクセル電圧オーバドライブのいずれかを選択する方法を開示する。この方法は、以下の工程を実行することで実施される。着信ビデオデータストリームのビデオ垂直リフレッシュレートが決定され、決定に基づいて、多数の利用可能なビデオデータストリーム調整プロトコルから、一つのビデオデータストリーム調整プロトコルのみが選択される。選択されたビデオデータストリーム調整プロトコルは、その後、ビデオデータストリームに適用される。

20

【0009】

好適な実施形態において、ビデオデータストリーム調整プロトコルには、ネイティブビデオデータストリーム垂直リフレッシュレートが、50Hz、又は60Hz、又は70Hz、又は状況に相応しいと考えられる全てのもの等の閾値以下である状況のためのLCピクセルオーバドライブプロトコルが含まれる。ネイティブ着信垂直リフレッシュレートが例えば60Hzより大きい状況では、ネイティブビデオデータストリーム垂直リフレッシュレートは、選択されたFRCプロトコルによって、およそ60Hzに低減される。当然ながら、閾値は、望ましいフレームレート値となるように任意の値にできる。

30

【0010】

別の実施形態では、ビデオソースによって提供された着信ビデオデータストリームを調整するのに使用される多数のビデオ調整プロトコルのうち一つのみを動的に選択する装置を開示する。装置は、着信ビデオデータストリームのネイティブ垂直リフレッシュレートを決定するように準備され、ビデオソースに結合されたビデオリフレッシュレート決定ユニットと、ネイティブ垂直リフレッシュレートに基づいて一つのビデオ調整プロトコルのみを選択するように準備され、ビデオリフレッシュレート決定ユニットに結合されたセレクトユニットと、セレクトユニットに結合された多数のビデオ調整プロトコルユニットとを含み、選択されたビデオ調整プロトコルに関連するビデオ調整プロトコルユニットのみが有効化され、更に、選択されたビデオ調整プロトコルに必要なメモリソースを提供するのに相応しいサイズ及び速度を有し、選択されたビデオ調整プロトコルを実施するのに使用するビデオデータを格納するために使用され、ビデオ調整プロトコルユニットのそれぞれに結合されたメモリソースを含む。

40

【0011】

本発明の別の実施形態では、多数のビデオ調整プロトコルのうち一度に一つのみを動的に選択し、これにより、ビデオデータを格納するのに適したメモリソースを有する液晶ディスプレイ(LCD)パネル内の関連するメモリソースを節約する、コンピュータプロ

50

グラム製品を開示する。コンピュータプログラム製品は、着信ビデオデータストリームの垂直リフレッシュレートを決定するコンピュータコードと、決定に基づいて、多数の利用可能なビデオ調整プロトコルから、一つのビデオ調整プロトコルのみを選択するコンピュータコードと、選択されたビデオ調整プロトコルに関連するビデオデータをメモリリソースに格納するコンピュータコードと、選択されたビデオ調整プロトコルを実施するコンピュータコードと、コンピュータコードを格納するためのコンピュータ読み取り可能な媒体とを含む。

【発明を実施するための最良の形態】

【0012】

次に、添付図面に例を示す本発明の特定の実施形態を詳細に参照する。本発明については、特定の実施形態に関連させて説明するが、説明する実施形態に本発明を限定するものではないことは理解されよう。反対に、特許請求の範囲によって定義される本発明の趣旨及び範囲内に含まれ得る変更、変形例、及び等価物を包含するものである。

10

【0013】

本発明は、パーソナルコンピュータ環境と家庭用電化製品との両方において使用されるデジタルディスプレイデバイス、特に、LCDパネルに関する。LCDパネルは現在利用可能なCRTディスプレイに比べて多数の利点を有するが、LCDパネルによって生成される画像がLCDセル内のLC材料の物理的再配置に依存するという事実は、LCDセルの応答時間を制限する。応答の制限は、高速の動きによってビデオフレーム間で大きな輝度の遷移が生じる状況において、ゴーストと呼ばれるモーションアーチファクトを発生させる。

20

【0014】

こうしたゴーストアーチファクトを低減又は更には排除する、LCピクセルオーバドライブと呼ばれる一般的な手法では、(通常は数メガバイト程度のフレームバッファの形態で)多量のメモリリソースを使用して、以前のフレーム(群)の表示データを格納し、その後、新しいフレームデータとの比較に使用する。従来のLCDパネルの設計において、これと同じメモリは、任意の数のフレームレート変換(FRC)プロトコル(特に、フレームレート低減)を同時に提供するのに使用され、これにより、LCDパネルは、ネイティブ垂直リフレッシュレートに関係なく、広範なビデオソースとのインタフェースが可能になる。

30

【0015】

しかしながら、FRC及びLCピクセルオーバドライブプロトコルとLCピクセルオーバドライブプロトコルとは、両方とも、データ操作のためのフレームバッファを必要とするため、FRCとLCピクセルオーバドライブとの両方を同時に有効にするには、一度にこれらの一方のみを有効にする際に必要なものより高いメモリ帯域幅が必要となる。より高いメモリ帯域幅は、結果として、LCDディスプレイ及びフレームバッファメモリコンポーネントの両方での、より高い実施コストを発生させる。そのため、一度に一つのビデオ補償プロトコル(FRC又はLCピクセルオーバドライブ等)のみがアクティブとなり、これにより、貴重なメモリリソースを維持する、メモリリソースの効率に優れたシステム、方法、及び装置について説明する。

40

【0016】

したがって、着信ビデオストリームのネイティブ垂直リフレッシュレートに基づいて、ネイティブ垂直リフレッシュレートが所定の閾値より大きい時には、FRCプロトコルによって、ネイティブビデオリフレッシュレートが低減され、或いは代替として、LCピクセルオーバドライブプロトコルによって、高速モーションアーチファクトが低減される。いずれの場合においても、一度に一つのプロトコルのみを実施するのに適したサイズ及び速度である同じメモリリソース(通常はフレームバッファ)が使用される。これにより、フレームバッファに代表されるメモリリソースは、FRCプロトコルとLCピクセルオーバドライブプロトコルとの両方が同時に有効化され作用可能となる場合に必要なものと比べて、実質的に低減される。

50

【0017】

次に、本発明について、本発明の実施する上で適切に準備されたインタフェースを組み込んだ代表的なLCDパネルの観点から説明する。しかしながら、以下の説明は、例示的な性質のものであり、したがって、本発明の範囲又は意図を制限するものと解釈すべきではないことに留意されたい。

【0018】

図1は、本発明の任意の実施形態での使用に適したアクティブマトリクス液晶ディスプレイデバイス100の例を示すブロック図である。液晶ディスプレイデバイス100は、液晶ディスプレイパネル102と、画像データを格納するのに適した多数のデータラッチ106を含むデータドライバ104と、ゲートドライバ論理回路110を含むゲートドライバ108と、データドライバ104及びゲートドライバ108を駆動するのに使用されるビデオ信号114を提供するタイミングコントローラユニット(TCONとも呼ばれる)112とを含む。通常、TCON112は、ビデオ信号117を出力するために適切に準備されたビデオソース115(パーソナルコンピュータ又は他の同様のデバイス)に接続される。

10

【0019】

説明する実施形態において、TCON112は、着信ビデオ信号のネイティブ垂直リフレッシュレートに基づいて、遅いLC応答時間によって発生するモーションアーチファクトを補償するか、或いは、ディスプレイデバイス100にとって最適と考えられるレートへとネイティブ垂直リフレッシュレートを低減する、フレームバッファ118に結合された補償回路116(下で更に詳細に説明する)を含む。LCDパネル102は、複数のデータバスライン122と複数のゲートバスライン124とを介してデータドライバ104に接続され、マトリクスとして配置された、多数の画素120を含む。説明する実施形態において、こうした画素120は、データバスライン122とゲートバスライン124との間に接続された複数の薄膜トランジスタ(TFT)126の形態をとる。データドライバ104は、データ信号(表示データ)をデータバスライン122に出力し、一方、ゲートドライバ108は、所定の走査信号を、水平同期信号と同期したタイミングで順番にゲートバスライン124に出力する。これにより、TFT126は、データ信号を転送するために所定の走査信号がゲートバスライン124に供給された時にオンとなり、データ信号は、データバスライン122に供給され、最終的には、画素120の選択された一つに供給される。

20

30

【0020】

動作中、補償回路116は、着信ビデオ信号117のネイティブ垂直リフレッシュレートを決定する。この決定に基づいて、多数のビデオ補償プロトコルのうち一つのみが実施される。ネイティブ垂直リフレッシュレートが所定の閾値(例えば、60Hz等)未満である状況において、補償回路116は、フレームバッファ116と共に、以前に決定されたLCピクセルオーバドライブプロトコルを適用することで、任意の高速モーションアーチファクトを低減する。こうしたLCピクセルオーバドライブプロトコルの一つは、指定されたフレーム期間内にターゲットピクセル輝度値を達成するために計算されたオーバドライブピクセル輝度値を適用することで、あるビデオフレームから別のビデオフレームへの高速の動きの影響を低減する

40

【0021】

代替として、ネイティブ垂直リフレッシュレートが所定の閾値(60Hz等)より大きいと補償回路116が決定した場合、着信ビデオ信号117の垂直リフレッシュレートは、LCディスプレイ100に適したものとなるように決定されたレートに低減される。しかしながら、この状況では(LCピクセルオーバドライブのみが有効となる前述の状況と同様に)、フレームバッファ118は、有効化されたFRCプロトコルを実施するためにのみ使用されることに留意されたい。これにより、必要となるメモリリソースの合計は、LCピクセルオーバドライブとFRCとの両方が同時に有効化された場合に必要なものと比べ、サイズと速度との両方において実質的に低減される。

50

【0022】

図2及び3は、本発明の実施形態による、LCピクセルオーバドライブ補償又はFRC補償のいずれかを提供する補償回路202を有する代表的なタイミングコントローラ(TCON)200を示している。TCON200は、図1において図示及び説明したTCON112の特定の一実施であり、したがって、例示的な性質のものであり、本発明の範囲又は意図のいずれかを制限するものと解釈するべきではないことに留意されたい。図示したように、TCON200は、フレームバッファ118を含み(或いは、これに結合され)、フレームバッファ118は、次に、補償回路202に結合される。説明する実施形態において、フレームバッファ118は、この例においてLCピクセルオーバドライブプロトコルユニット204によって(有効化時に)提供されるLCピクセルオーバドライブプロトコルと、FRCプロトコルユニット205によって(有効化時に)提供されるフレームレート変換とを含む、選択された補償プロトコルの一つの適切な実行に必要なメモリリソースを提供するように準備される。ユニット204及び205がフレームバッファ118に結合されていても、プロトコル提供ユニット204又は205の一方のみが一度に有効化され、これにより、フレームバッファ118に代表されるメモリリソースの量が節約されることに留意されたい。

10

【0023】

動作可能である時、ネイティブ垂直リフレッシュレートは、コンパレータユニット208に結合された垂直リフレッシュレート決定ユニット206によって決定される。コンパレータユニット208は、ネイティブ垂直リフレッシュレートを所定の閾値(明確にする目的のみから、以後、約60Hzと仮定する)と比較し、比較に基づいて、セクタ信号 S_1 をセクタユニット210に提供し、セクタ信号 S_1 によって、FRCユニット205が無効化され、LCピクセルオーバドライブユニット240が有効化され、スイッチユニット210は、着信ビデオデータストリーム117をLCピクセルオーバドライブユニット204へ方向付ける。ネイティブ垂直リフレッシュレートが60Hz未満で、FRCユニット205が無効化された時、着信ビデオ信号117は、LCピクセルオーバドライブユニット204のみへ送られる。LCピクセルオーバドライブユニット204は、その後、フレームバッファ118と共に、LCピクセルオーバドライブ補償ビデオ信号212をLCDパネルディスプレイ回路に提供する。

20

【0024】

代替として(図3に図示したように)、ネイティブ垂直リフレッシュレートが(垂直リフレッシュレート決定ユニット206によって決定された際に)60Hzを上回る時、コンパレータ208は、セクタ信号 S_2 を提供し、セクタ信号 S_2 によって、FRCユニット205が有効化され、LCピクセルオーバドライブユニット204が無効化され、スイッチユニット210は、着信ビデオデータストリーム117をFRCユニット205へ方向付ける。FRCユニット205は、フレームバッファ118と共に、着信ビデオデータストリームに必要なフレームレート変換(この場合は、ディスプレイ100がサポート可能なレートへの低減)を提供し、その後、着信ビデオデータストリーム(即ち、FRC補償ビデオ信号302)は、ディスプレイ回路に提供される。例えば、五つの入力フレーム毎の一つを落とす時、LCDパネルディスプレイの垂直リフレッシュレートは、ネイティブ垂直リフレッシュレートから20%低減される。

30

40

【0025】

図4は、本発明の実施形態による、液晶に基づくディスプレイパネルにおいてフレームレート変換(FRC)又はピクセルオーバドライブのいずれかを動的に選択するプロセス400を詳しく示すフローチャートを図示している。プロセス400は、入力ビデオストリームを受信することでプロセス402において開始され、プロセス404において、着信ビデオストリームのネイティブ垂直リフレッシュレートを決定する。プロセス406では、ディスプレイユニットの性能特性に基づいた所定の閾値に対して、ネイティブ垂直リフレッシュレートの比較が行われる。ネイティブ垂直リフレッシュレートが所定の閾値を上回ると決定された場合には、プロセス408において、LCピクセルオーバドライブ機

50

能が無効化され、プロセス410において、フレームレート変換(FRC)が有効化される。次に、プロセス412において、ネイティブ垂直リフレッシュレートは、有効化されたFRCを使用して、表示リフレッシュレートに変換される。

【0026】

反対に、プロセス406において、ネイティブ垂直リフレッシュレートが所定の閾値以下であると決定された場合には、プロセス414において、LCピクセルオーバドライブ機能が有効化され、プロセス416においてFRC機能が無効化される。次に、プロセス418において、遅いLC応答時間によって誘発されたモーションアーチファクトを補償するために、計算されたピクセルオーバドライブ値が、必要に応じて適用される。

【0027】

図5は、本発明を実施するのに利用されるシステム500を例示している。コンピュータシステム500は、本発明の実施可能なグラフィックスシステムの一例に過ぎない。システム500は、中央演算処理装置(CPU)510と、ランダムアクセスメモリ(RAM)520と、読み出し専用メモリ(ROM)525と、一つ以上の周辺機器530と、グラフィックスコントローラ560と、主記憶装置540及び550と、デジタルディスプレイユニット570とを含む。CPU510は、更に、トラックボール、マウス、キーボード、マイクロフォン、タッチセンシティブディスプレイ、トランスデューサカードリーダー、磁気又は紙テープリーダー、タブレット、スタイラス、音声又は手書認識器、或いは、当然ながら、他のコンピュータ等、その他の周知の入力デバイスといったデバイスを一部として含んでよい一つ以上の入出力デバイス590に結合される。グラフィックスコントローラ560は、アナログ画像データ及び対応する基準信号を生成し、その両方をデジタルディスプレイユニット570に提供する。アナログ画像データは、例えば、CPU510から、又は外部エンコード(図示なし)から受領したピクセルデータに基づいて生成できる。一実施形態において、アナログ画像データは、RGB形式で提供され、基準信号は、この技術において周知である V_{SYNC} 及び H_{SYNC} 信号を含む。しかしながら、本発明は、他の形式のアナログ画像、データ、及び/又は基準信号でも実施できると理解されたい。例えば、アナログ画像データは、同じく対応する時間基準信号を有するビデオ信号データを含むことができる。

10

20

【0028】

本発明の僅かな実施形態について説明してきたが、本発明は、本発明の趣旨又は範囲から逸脱することなく、他の多くの具体的な形態で実施し得ると理解されたい。本発明の例は、制限的ではなく例示的と考えられるべきであり、本発明は、ここで提示した詳細により制限されることなく、付記した特許請求の範囲とそのあらゆる等価物の範囲内で、修正してもよい。

30

【0029】

以上、本発明を好適な実施形態の観点から説明してきたが、本発明の範囲内に入る変形例、置換例、及び等価物が存在する。更に、本発明のプロセス及び装置の両方を実施する上で、数多くの代替方法が存在することに留意されたい。したがって、本発明は、本発明の本来の趣旨及び範囲内に入るこうした全ての変形例、置換例、及び等価物を含むものと解釈されるべきである。

40

【図面の簡単な説明】

【0030】

【図1】本発明の任意の実施形態での使用に適したアクティブマトリクス液晶ディスプレイデバイスの例を示すブロック図。

【図2】本発明の実施形態による、LCピクセルオーバドライブ補償又はFRC補償のいずれかを提供する補償回路を有する代表的なタイミングコントローラ(TCON)を示す図。

【図3】本発明の実施形態による、LCピクセルオーバドライブ補償又はFRC補償のいずれかを提供する補償回路を有する代表的なタイミングコントローラ(TCON)を示す図。

50

【図4】本発明の実施形態による、液晶に基づくディスプレイパネルにおいてフレームレート変換（FRC）又はピクセルオーバドライブのいずれかを動的に選択するプロセスを詳しく示すフローチャート。

【図5】本発明を実施するのに利用されるシステムを例示する図。

【符号の説明】

【0031】

100	... 液晶ディスプレイデバイス	
102	... 液晶ディスプレイパネル	
104	... データドライバ	
106	... データラッチ	10
108	... ゲートドライバ	
110	... ゲートドライバ論理回路	
112	... TCON	
114	... ビデオ信号	
115	... ビデオソース	
116	... フレームバッファ	
117	... ビデオ信号	
118	... フレームバッファ	
120	... 画素	
122	... データバスライン	20
124	... ゲートバスライン	
126	... TFT	
200	... TCON	
202	... 補償回路	
204	... LCピクセルオーバドライブプロトコルユニット	
204	... プロトコル提供ユニット	
205	... FRCプロトコルユニット	
206	... 垂直リフレッシュレート決定ユニット	
208	... コンパレータユニット	
210	... セレクタユニット	30
212	... LCピクセルオーバドライブ補償ビデオ信号	
240	... LCピクセルオーバドライブユニット	
302	... FRC補償ビデオ信号	
500	... コンピュータシステム	
510	... CPU	
530	... 周辺機器	
540	... 主記憶装置	
560	... グラフィックコントローラ	
570	... デジタルディスプレイユニット	
590	... 入出力デバイス	40

【 図 1 】

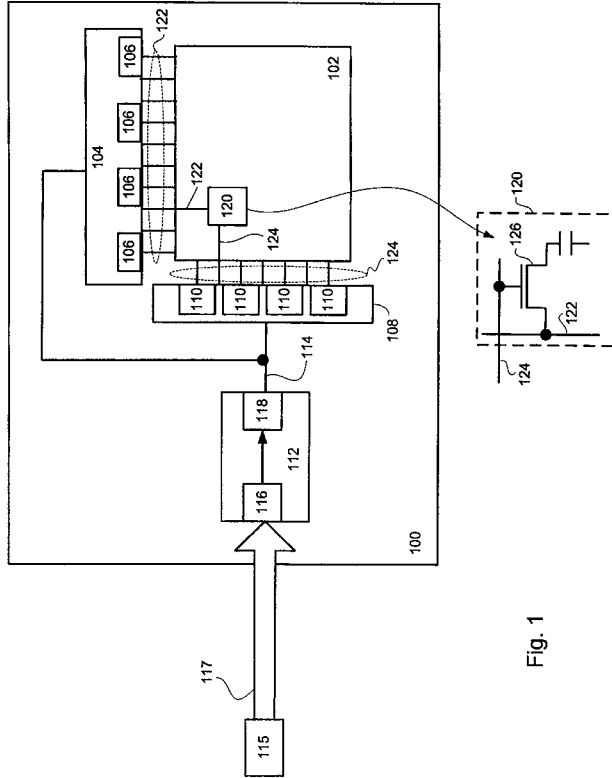


Fig. 1

【 図 2 】

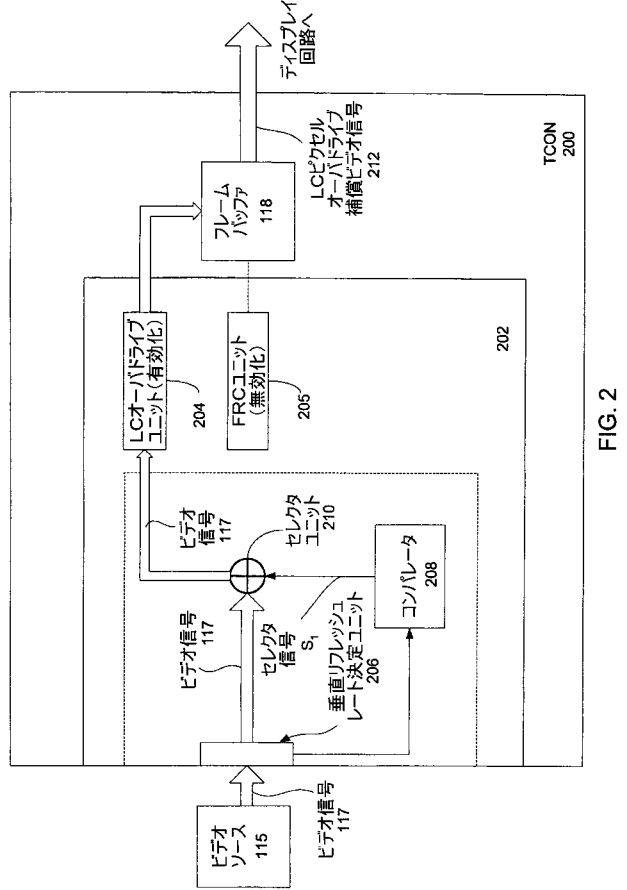


FIG. 2

【 図 3 】

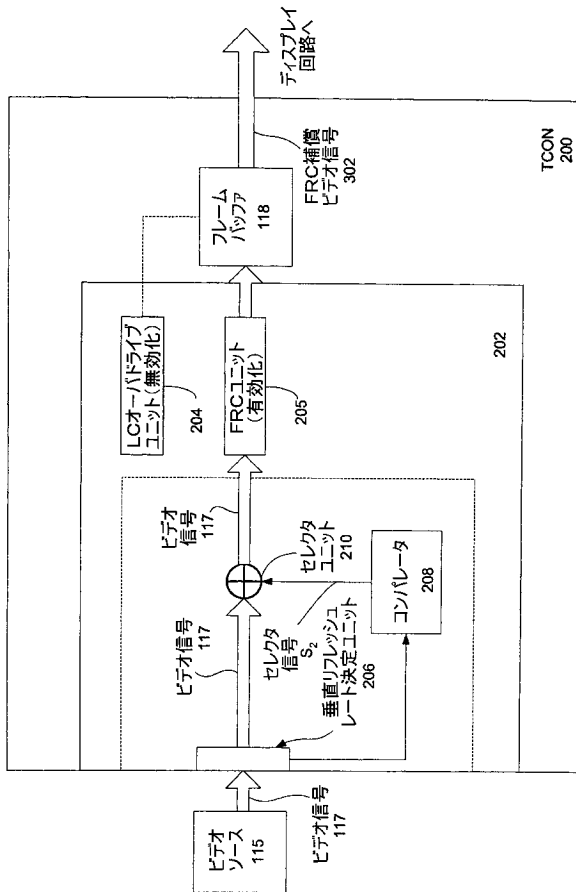


FIG. 3

【 図 4 】

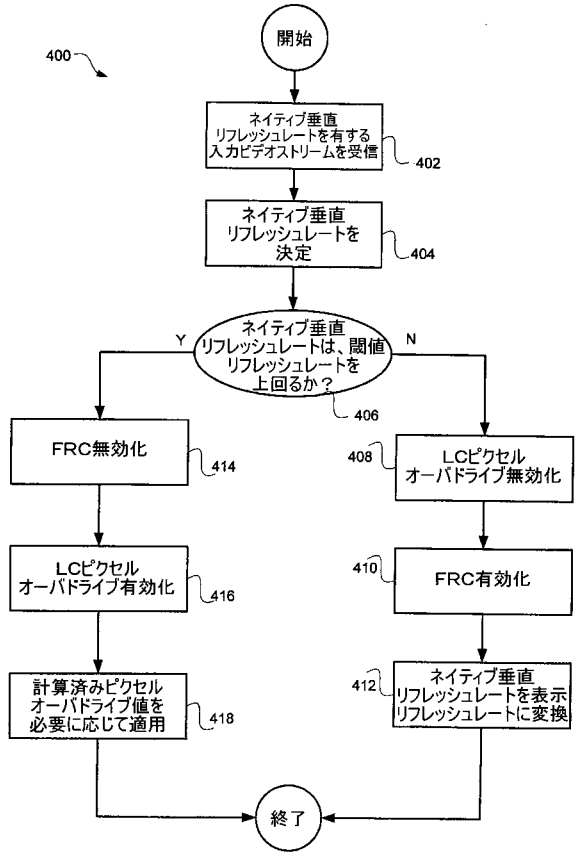


FIG. 4

【 図 5 】

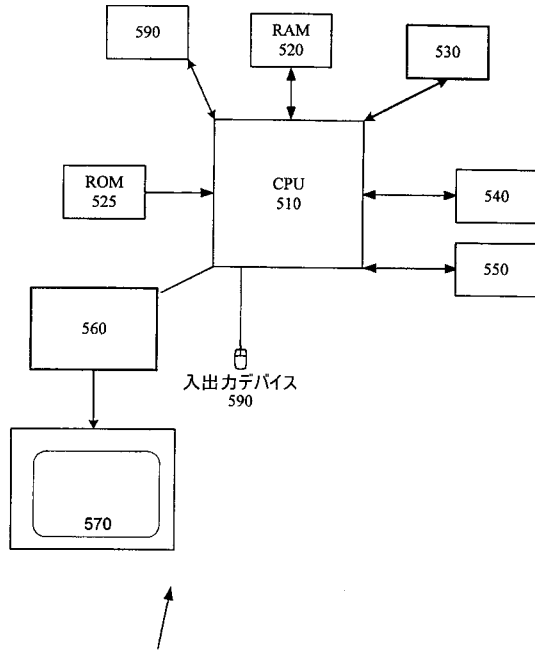


Fig. 5

フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)

G 0 9 G 3/20 6 2 1 K
 G 0 9 G 3/20 6 3 1 R
 G 0 9 G 3/20 6 4 1 R
 G 0 9 G 3/20 6 5 0 J
 G 0 9 G 3/20 6 6 0 V

(72)発明者 小林 修

アメリカ合衆国 カリフォルニア州 9 4 0 2 4 ロス・アルトス, フォーレン・リーフ・レーン,
 1 4 6 4

(72)発明者 アンダーズ・フリスク

アメリカ合衆国 カリフォルニア州 9 4 0 2 5 メンロ・パーク, シャロン・ロード, 2 3 9 1

F ターム(参考) 2H093 NA16 NC25 NC29 NC34 NC59 NC65 ND05 ND49

5C006 AF03 AF04 AF44 AF45 AF46 BB16 BF02 FA04 FA08 FA12
 FA29 FA44

5C080 AA10 BB05 DD08 DD22 EE19 EE29 FF07 FF11 GG09 GG15
 GG17 JJ02 JJ07

【外国語明細書】

1. TITLE OF THE INVENTION

DYNAMICALLY SELECTING EITHER FRAME RATE CONVERSION (FRC) OR PIXEL OVERDRIVE IN A N LCD PANEL BASED DISPLAY

2. DETAILED DESCRIPTION OF THE INVENTION

Field of the Invention

[0001] The invention relates to display devices. More specifically, the invention describes a memory resource efficient method, apparatus, and system for using driving LCD panel drive electronics.

OVERVIEW

[0002] Deterioration of image quality for moving images (such as reduced resolution and blurring) referred to as "ghosting" that is due primarily to the slower response time of liquid crystal is a common problem in LCD monitors. Since LCDs rely on the ability of the liquid crystal material to orient itself under the influence of an electric field, the viscous nature of the liquid crystal material causes a response delay that can be longer than the time between successive frames. Ghosting occurs when the luminance value for a frame immediately following any abrupt transitions between luminance levels (i.e., either a falling or a rising transition) deviates significantly from the target luminance value.

[0003] A popular technique for reducing or even eliminating these ghosting artifacts, referred to as LC pixel overdrive, is based upon providing an overdrive luminance value (corresponding to an overdrive pixel voltage) calculated to provide the target luminance within the specified frame. Implementation of these LC pixel overdrive techniques typically involves comparing the display data of a new frame to that display data of previous frame or frames. Based upon this comparison, the applied pixel voltage is adjusted such that the target luminance value (or a substantial portion, thereof) is achieved within the specified frame period. Common practice dictates that a frame buffer be used to store the display data of previous frame(s) that is then used to compare to the new frame data.

A typical frame buffer can be on the order of a few Megabytes (3 - 5) in size having access times on the order of a few nanoseconds.

[0004] Currently, LCD panels operate in a range of vertical refresh frequency (in the range of approximately 50 - 60 Hz) that is limited due to many factors (such as the response time of the LC material and the fact that the line period must be of sufficient duration to enable adequate charging and discharging of LCD cells). However, PCs were developed for use with CRT type displays and are designed to generate a display image with a higher vertical refresh rate (such as 75Hz and 85 Hz) in order to reduce flicker common to CRT technology. However, these higher refresh rates are both unnecessary and difficult to maintain for most LCD panels. Therefore these high refresh rates must be reduced for most LCD panels using any of a number of frame rate conversion (FRC) protocols such that a n LCD panel can be used with any video source regardless of its native refresh rate. As with LC pixel overdrive, implementing currently available FRC protocols requires dedicated memory in the form of a frame buffer arranged to selectively store and read out the display data.

[0005] As described above, both FRC and overdrive require the LCD display controller have a frame buffer for data manipulation. Enabling both FRC and LC pixel overdrive simultaneously requires higher memory bandwidth than is required for enabling only one of them. Higher memory bandwidth results in higher implemen

tation cost of both the LCD display controller and the frame buffer memory components.

[0006] Therefore, being able to selectively enable either FRC or LC pixel overdrive based upon an input vertical refresh rate is very desirable.

SUMMARY OF THE INVENTION

[0007] What is provided, therefore, is a memory efficient method, apparatus, and system suitable for implementation in Liquid Crystal Display (LCDs) that reduces a pixel element response time that enables the display of high quality fast motion images thereupon or provides necessary frame rate conversion.

[0008] In a liquid crystal display (LCD) panel based display, a method of dynamically selecting either frame rate conversion (FRC) or pixel voltage overdrive is disclosed. The method is carried out by performing the following operations. A video vertical refresh rate of an incoming video data stream is determined and based upon the determining, only one video data stream conditioning protocol from a number of available video data stream conditioning protocols is selected. The selected video data stream condition protocol is then applied to the video data stream.

[0009] In a preferred embodiment, the video data stream conditioning protocols include a LC pixel overdrive protocol for those situations where the native video data stream vertical refresh rate is less than or equal to a threshold value, such as 50 Hz, or 60 Hz, or 70 Hz, or whatever is deemed appropriate for the situation. For those situations where the native incoming vertical refresh rate is greater than, for example, 60 Hz, the native video data stream vertical refresh rate is reduced to approximately 60 Hz by way of a selected FRC protocol. Of course, the threshold values can be any value as are the desired frame rate values.

[0010] In another embodiment, an apparatus for dynamically selecting only one of a number of video conditioning protocols used to condition an incoming video data stream provided by a video source is disclosed. The apparatus includes a video refresh rate determinator unit coupled to the video source arranged to determine a native vertical refresh rate of the incoming video data stream, a selector unit coupled to the video refresh rate determinator unit arranged to select the only one video conditioning protocol based upon the native vertical refresh rate, and a number of video conditioning protocol units coupled to the selector unit, wherein only a video conditioning protocol unit associated with the selected video conditioning protocol is enabled, and a memory resource coupled to each of the video conditioning protocol units that is used to store video data used to implement the selected video conditioning protocol having a size and speed commensurate with providing the requisite memory resources for the selected video conditioning protocol.

[0011] In another embodiment of the invention, computer program product for dynamically selecting only one of a number of video conditioning protocols at a time thereby conserving an associated memory resource in a liquid crystal display (LCD) panel based display having a memory resource suitable for storing video data is disclosed. The computer program product includes computer code for determining a vertical refresh rate of an incoming video data stream, computer code for selecting only one video conditioning protocol from a number of available video conditioning protocols based upon the determining, computer code for storing video data associated with the selected video conditioning protocol in the memory resource, computer code for implementing the selected video conditioning proto

col, and computer readable medium for storing the computer code.

DETAILED DESCRIPTION OF SELECTED EMBODIMENTS

[0012] Reference will now be made in detail to a particular embodiment of the invention an example of which is illustrated in the accompanying drawings. While the invention will be described in conjunction with the particular embodiment, it will be understood that it is not intended to limit the invention to the described embodiment. To the contrary, it is intended to cover alternatives, modifications, and equivalents as may be included within the spirit and scope of the invention as defined by the appended claims.

[0013] The invention relates to digital display devices and in particular, LCD panels used in both personal computer environments as well as consumer electronics. Although LCD panels have a number of advantages over currently available CRT displays, the fact that the image produced by the LCD panel relies upon the physical rearrangement of the LC material in the LCD cell limits the response time of the LCD cell. The limited response results in motion artifacts, referred to as ghosting, in those situations where fast motion results in large luminance transitions between video frames.

[0014] A popular technique for reducing or even eliminating these ghosting artifacts referred to as LC pixel overdrive uses substantial memory resources (usually in the form of a frame buffer on the order of few megabytes) to store the display data of previous frame(s) that is then used to compare to the new frame data. In conventional LCD panel designs, this same memory is used to concurrently provide any of a number of frame rate conversion (FRC) protocols (especially frame rate reduction) thereby allowing the LCD panel to interface with a wide variety of video sources regardless of the native vertical refresh rate.

[0015] However, since both FRC and LC pixel overdrive protocol and the LC pixel overdrive protocol require a frame buffer for data manipulation, enabling both FRC and LC pixel overdrive concurrently requires higher memory bandwidth than is required for enabling only one of them at a time. Higher memory bandwidth results in higher implementation cost of both the LCD display and the frame buffer memory components. Therefore, a memory resource efficient system, method, and apparatus where only one video compensation protocol (such as FRC or LC pixel overdrive) is active at a time thereby preserving valuable memory resources is described.

[0016] Accordingly, based upon the native vertical refresh rate of an incoming video stream, the native video refresh rate is either reduced by way of a FRC protocol when the native vertical refresh rate is greater than a predetermined threshold, or in the alternative, fast motion artifacts are reduced by way of an LC pixel overdrive protocol. In either case, the same memory resources (typically a frame buffer) is used of a size and speed suitable for implementing only one of the protocols at a time. In this way, the memory resources represented by the frame buffer is substantially reduced over that required if both the FRC protocol and the LC pixel overdrive protocol were enabled and operational concurrently.

[0017] The invention will now be described in terms of a representative LCD panel that incorporates an interface suitably arranged to implement the invention. It should be noted, however, that the following description is exemplary in nature and should therefore not be construed as limiting either the scope or intent of the invention.

[0018] FIG. 1 is a block diagram showing an example of an active matrix liqui

d crystal display device 100 suitable for use with any embodiment of the invention. The liquid crystal display device 100 includes a liquid crystal display panel 102, a data driver 104 that includes a number of data latches 106 suitable for storing image data, a gate driver 108 that includes gate driver logic circuits 110, a timing controller unit (also referred to as a TCON) 112 that provides a video signal 114 used to drive the data driver 104 and the gate driver 108. Typically, the TCON 112 is connected to a video source 115 (such as a personal computer or other such device) suitably arranged to output a video signal 117.

[0019] In the described embodiment, the TCON 112 includes compensation circuitry 116 (described in more detail below) coupled to a frame buffer 118 that, based upon a native vertical refresh rate of an incoming video signal, either compensates for motion artifacts caused by slow LC response time or reduces the native vertical refresh rate to a rate deemed suitable for the display device 100. The LCD panel 102 includes a number of picture elements 120 that are arranged in a matrix connected to the data driver 104 by way of a plurality of data bus lines 122 and a plurality of gate bus lines 124. In the described embodiment, these picture elements 120 take the form of a plurality of thin film transistors (TFTs) 126 that are connected between the data bus lines 122 and the gate bus lines 124. The data driver 104 outputs data signals (display data) to the data bus lines 122 while the gate driver 108 outputs a predetermined scanning signal to the gate bus lines 124 in sequence at timings which are in sync with a horizontal synchronizing signal. In this way, the TFTs 126 are turned ON when the predetermined scanning signal is supplied to the gate bus lines 124 to transmit the data signals, which are supplied to the data bus lines 122 and ultimately to selected ones of the picture elements 120.

[0020] During operation, the compensation circuit 116 determines a native vertical refresh rate of the incoming video signal 117. Based upon this determination, only one of a number of video compensation protocols are implemented. In those situations where the native vertical refresh rate is less than a predetermined threshold value (such as, for example, 60 Hz), the compensation circuit 116, in conjunction with the frame buffer 118, reduces any fast motion artifacts (such as ghosting) by applying a previously determined LC pixel overdrive protocol.

One such LC pixel overdrive protocol reduces the effect of fast motion from one video frame to another by applying an overdrive pixel luminance value calculated to achieve the target pixel luminance value within the specified frame period.

[0021] Alternatively, in those cases where the compensation circuit 116 has determined that the native vertical refresh rate is greater than the predetermined threshold (such as 60 Hz), the vertical refresh rate of the incoming video signal 117 is reduced to that determined to be suitable for the LC display 100. It should be noted, however, that in this situation (as with the previously described situation whereby only LC pixel overdrive is enabled) the frame buffer 118 is only used to implement the enabled FRC protocol. In this way, the total memory resources required is substantially reduced in both size and speed over that which would be required if both LC pixel overdrive and FRC were enabled concurrently.

[0022] FIGS. 2 and 3 show a representative timing controller (TCON) 200 having a compensation circuit 202 that provides either LC pixel overdrive compensation or FRC compensation in accordance with an embodiment of the invention. It should be noted that the TCON 200 is one specific implementation of the TCON 112 sh

own and described in FIG. 1 and should therefore is exemplary in nature and should not be construed to limit either the scope or intent of the invention. As shown, the TCON 200 includes (or is coupled to) the frame buffer 118 that is, in turn, coupled to the compensation circuit 202. In the described embodiment, the frame buffer 118 is arranged to provide the requisite memory resources for the proper execution of the selected one of the compensation protocols that, in this example, includes a LC pixel overdrive protocol provided by a LC pixel overdrive unit 204 (when enabled) and a frame rate conversion provided by a FRC protocol unit 205 (when enabled). It should be noted that even though units 204 and 205 are coupled to the frame buffer 118, only one of the protocol providing units 204 or 205 is enabled at a time thereby conserving the amount of memory resources represented by the frame buffer 118.

[0023] When operational, the native vertical refresh rate is determined by a vertical refresh rate determination unit 206 coupled to a comparator unit 208. The comparator unit 208 compares the native vertical refresh rate to a predetermined threshold value (which hereinafter will be assumed to be approximately 60 Hz for sake of clarity only) and based upon the comparison provides a selector signal S_1 to a selector unit 210 that causes the FRC unit 205 to disable, the LC pixel overdrive unit 204 to enable and the switch unit 210 to direct the incoming video data stream 117 to the LC pixel overdrive unit 204. When the native vertical refresh rate is less than 60 Hz and the FRC unit 205 is disabled, the incoming video stream 117 is directed only to the LC pixel overdrive unit 204. The LC pixel overdrive unit 204 in conjunction with the frame buffer 118 then provides an LC pixel overdrive compensated video signal 212 to the LCD panel display circuitry.

[0024] Alternatively (as shown in FIG. 3), when the native vertical refresh rate is greater than 60 Hz (as determined by the vertical refresh rate determination unit 206), the comparator 208 provides a selector signal S_2 that causes the FRC unit 205 to enable, the LC pixel overdrive unit 204 to disable and the switch unit 210 to direct the incoming video data stream 117 to the FRC unit 205. The FRC unit 205 in combination with the frame buffer 118 provides the requisite frame rate conversion (in this case reducing it to that capable of being supported by the display 100) to the incoming video data stream that is, in turn, provided to the display circuitry (i.e., FRC compensated video signal 302). For example, when one of every five input frames is dropped, then the LCD panel display vertical refresh rate is reduced from the native vertical refresh rate by 20%.

[0025] FIG. 4 shows a flowchart detailing a process 400 for dynamically selecting either frame rate conversion (FRC) or pixel overdrive in a liquid crystal based display panel in accordance with an embodiment of the invention. The process 400 begins at 402 by receiving an input video stream and at 404 by determining the native vertical refresh rate of the incoming video stream. At 406, a comparison of the native vertical refresh rate is made to a predetermined threshold value that is based upon the performance characteristics of the display unit. If it has been determined that the native vertical refresh rate is greater than the predetermined threshold value, then at 408 an LC pixel overdrive capability is disabled and at 410 frame rate conversion (FRC) is enabled. Next, at 412, the native vertical refresh rate is converted to display refresh rate using the enabled FRC.

[0026] Alternatively, if it had been determined at 406 that the native vertical refresh rate is less than or equal to the predetermined threshold value, then

at 414 the LC pixel overdrive capability is enabled and the FRC capability being disabled at 416. Next, at 418, a calculated pixel overdrive value is applied as needed in order to compensate for motion artifacts induced by the slow LC response time.

[0027] FIG. 5 illustrates a system 500 employed to implement the invention. Computer system 500 is only an example of a graphics system in which the present invention can be implemented. System 500 includes central processing unit (CPU) 510, random access memory (RAM) 520, read only memory (ROM) 525, one or more peripherals 530, graphics controller 560, primary storage devices 540 and 550, and digital display unit 570. CPUs 510 are also coupled to one or more input/output devices 590 that may include, but are not limited to, devices such as, track balls, mice, keyboards, microphones, touch-sensitive displays, transducer card readers, magnetic or paper tape readers, tablets, styluses, voice or handwriting recognizers, or other well-known input devices such as, of course, other computers. Graphics controller 560 generates analog image data and a corresponding reference signal, and provides both to digital display unit 570. The analog image data can be generated, for example, based on pixel data received from CPU 510 or from an external encode (not shown). In one embodiment, the analog image data is provided in RGB format and the reference signal includes the V_{SYNC} and H_{SYNC} signals well known in the art. However, it should be understood that the present invention can be implemented with analog image, data and/or reference signals in other formats. For example, analog image data can include video signal data also with a corresponding time reference signal.

[0028] Although only a few embodiments of the present invention have been described, it should be understood that the present invention may be embodied in many other specific forms without departing from the spirit or the scope of the present invention. The present examples are to be considered as illustrative and not restrictive, and the invention is not to be limited to the details given herein, but may be modified within the scope of the appended claims along with their full scope of equivalents.

[0029] While this invention has been described in terms of a preferred embodiment, there are alterations, permutations, and equivalents that fall within the scope of this invention. It should also be noted that there are many alternative ways of implementing both the process and apparatus of the present invention.

It is therefore intended that the invention be interpreted as including all such alterations, permutations, and equivalents as fall within the true spirit and scope of the present invention.

3. BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1 is a block diagram showing an example of an active matrix liquid crystal display device suitable for use with any embodiment of the invention.

FIGS. 2 and 3 shows a representative timing controller (TCON) having a compensation circuit that provides either LC pixel overdrive compensation or FRC compensation in accordance with an embodiment of the invention.

FIG. 4 shows a flowchart detailing a process for dynamically selecting either frame rate conversion (FRC) or pixel overdrive in a liquid crystal based display panel in accordance with an embodiment of the invention.

FIG. 5 illustrates a system employed to implement the invention.

1. In a liquid crystal display (LCD) panel based display having a memory resource suitable for storing video data, a method of dynamically selecting only one of a number of video conditioning protocols at a time thereby conserving an asso

ciated memory resource, comprising:

determining a vertical refresh rate of an incoming video data stream;

selecting only one video conditioning protocol from a number of available video conditioning protocols based upon the determining; and

applying only the selected video conditioning protocol to the incoming video data stream using the memory resource to store appropriate video data therein.

2. A method as recited in claim 1, wherein the video data stream conditioning protocols include a frame rate conversion (FRC) protocol and a liquid crystal (LC) overdrive protocol.

3. A method as recited in claim 2, wherein the FRC protocol is a frame rate reduction protocol arranged to reduce a native frame rate to a display frame rate.

4. A method as recited in claim 3, further comprising:

when the video vertical refresh rate is greater than a threshold value, then

selecting only the frame rate conversion protocol; and

reducing the incoming video vertical refresh rate to a desired vertical refresh rate.

5. A method as recited in claim 4, further comprising:

when the video vertical refresh rate is less than or equal to the threshold value, then

selecting only the LC pixel overdrive protocol.

6. A method as recited in claim 1, wherein the memory resource is a frame buffer.

7. An apparatus for dynamically selecting only one of a number of video conditioning protocols used to condition an incoming video data stream provided by a video source, comprising:

a video refresh rate determinator unit coupled to the video source arranged to determine a native vertical refresh rate of the incoming video data stream;

a selector unit coupled to the video refresh rate determinator unit arranged to select the only one video conditioning protocol based upon the native vertical refresh rate; and

a number of video conditioning protocol units coupled to the selector unit, wherein only a video conditioning protocol unit associated with the selected video conditioning protocol is enabled; and

a memory resource coupled to each of the video conditioning protocol units that is used to store video data used to implement the selected video conditioning protocol having a size and speed commensurate with providing the requisite memory resources for the selected video conditioning protocol.

8. An apparatus as recited in claim 7, wherein the apparatus is incorporated into an liquid crystal (LC) display device.

9. An apparatus as recited in claim 8, wherein the number of video conditioning protocols includes a frame rate conversion (FRC) protocol and a LC pixel overdrive protocol.

10. An apparatus as recited in claim 7, wherein the memory resource is a frame buffer suitably arranged to store video data suitable for a single video frame.

11. A method as recited in claim 8, wherein the FRC protocol is a frame rate reduction protocol arranged to reduce a native frame rate to a display frame rate.

12. An apparatus as recited in claim 11, wherein when the video vertical refresh rate is greater than a threshold value, then only the frame rate conversion protocol is selected, and the native video vertical refresh rate is reduced to a

desired vertical refresh rate.

13. An apparatus as recited in claim 12, wherein when the native video vertical refresh rate is less than or equal to the threshold value, then only the LC pixel overdrive protocol is selected.

14. Computer program product for dynamically selecting only one of a number of video conditioning protocols at a time thereby conserving an associated memory resource in a liquid crystal display (LCD) panel based display having a memory resource suitable for storing video data, comprising:

computer code for determining a vertical refresh rate of an incoming video data stream;

computer code for selecting only one video conditioning protocol from a number of available video conditioning protocols based upon the determining;

computer code for storing video data associated with the selected video conditioning protocol in the memory resource;

computer code for implementing the selected video conditioning protocol; and

computer readable medium for storing the computer code.

15. Computer program product as recited in claim 14, wherein the video data stream conditioning protocols include a frame rate conversion (FRC) protocol and a liquid crystal (LC) overdrive protocol.

16. Computer program product as recited in claim 15, wherein the FRC protocol is a frame rate reduction protocol arranged to reduce a native frame rate to a display frame rate.

17. Computer program product as recited in claim 16, further comprising:

when the video vertical refresh rate is greater than a threshold value, then selecting only the frame rate conversion protocol; and

reducing the incoming video vertical refresh rate to a desired vertical refresh rate.

18. A method as recited in claim 16, further comprising:

when the video vertical refresh rate is less than or equal to the threshold, then

selecting only the LC pixel overdrive protocol.

19. A method as recited in claim 14, wherein the memory resource is a frame buffer.

1. ABSTRACT

In a liquid crystal display (LCD) panel based display, a method of dynamically selecting either frame rate conversion (FRC) or pixel voltage overdrive is disclosed. The method is carried out by performing the following operations. A video vertical refresh rate of an incoming video data stream is determined and based upon the determining, only one video data stream conditioning protocol from a number of available video data stream conditioning protocols is selected. The selected video data stream condition protocol is then applied to the video data stream.

2. REPRESENTATIVE DRAWING

Fig.1

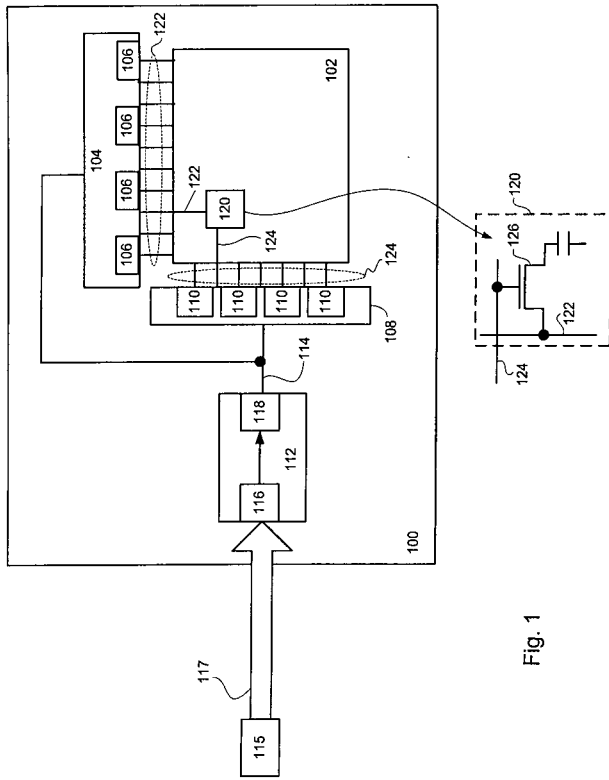


Fig. 1

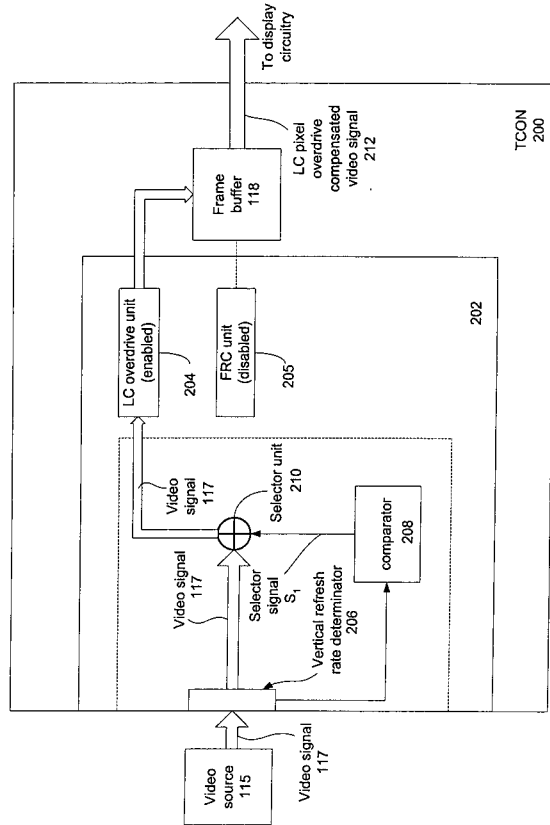


FIG. 2

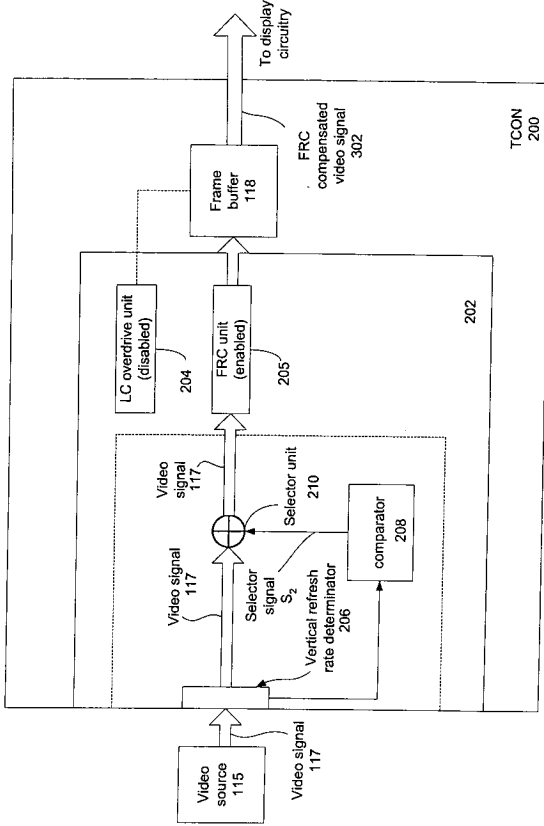


FIG. 3

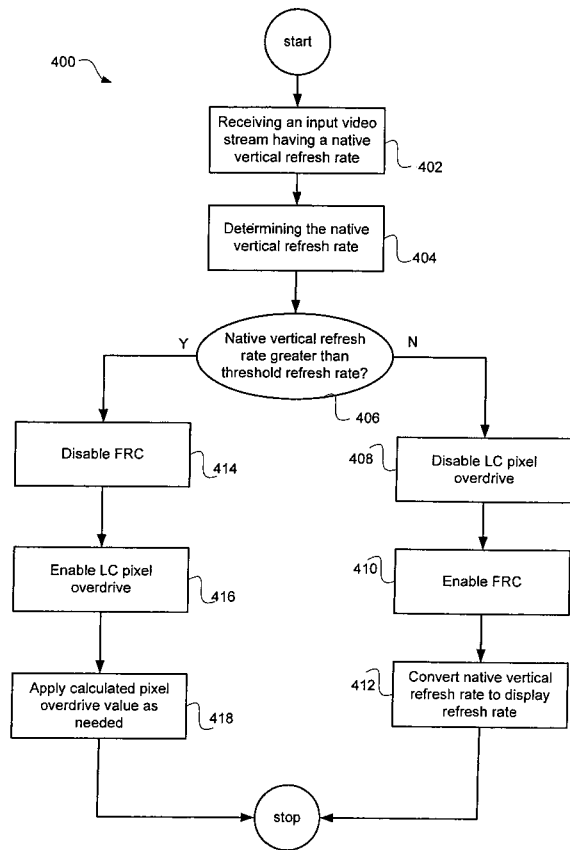


FIG. 4

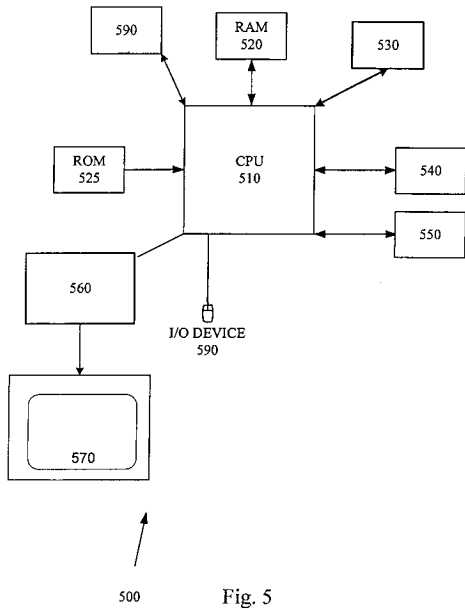


Fig. 5

