

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-78256

(P2004-78256A)

(43) 公開日 平成16年3月11日(2004.3.11)

(51) Int.Cl.⁷

G02F 1/1335

G02F 1/1368

H01L 29/786

F I

G02F 1/1335 500

G02F 1/1368

H01L 29/78 619B

テーマコード (参考)

2H091

2H092

5F110

審査請求 有 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願2003-394341 (P2003-394341)

(22) 出願日 平成15年11月25日 (2003.11.25)

(62) 分割の表示 特願2000-149711 (P2000-149711)
の分割

原出願日 平成4年12月9日 (1992.12.9)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100095728

弁理士 上柳 雅普

(74) 代理人 100107076

弁理士 藤綱 英吉

(74) 代理人 100107261

弁理士 須澤 修

(72) 発明者 村出 正夫

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 2H091 FA34Y FD04 GA13

2H092 JA34 JA40 JB22 JB24 JB33

JB51 JB56 KB25 NA16

最終頁に続く

(54) 【発明の名称】 アクティブ・マトリックス型液晶表示装置

(57) 【要約】

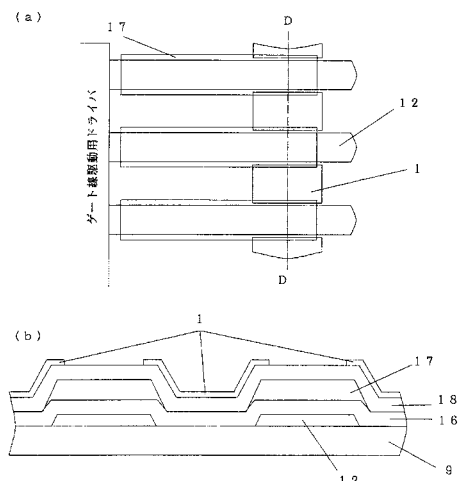
【課題】 本発明は、アクティブ・マトリックス型晶表示装置においてTFT基板上の画像表示領域外周部に遮光層を形成することを目的とする。

【解決手段】 本発明は、TFT基板上に遮光層1を形成することにより、画像表示領域外周部に見切りを有することを特徴とする。前記遮光層は金属あるいは金属化合物あるいは黒色系有機薄膜を用いることを特徴とする。

。

隣あうデータ線間または隣あうゲート線間のみにフォトリソグラフィ法により島状にパターニングして遮光層を島状に形成した。これにより、見切り領域を遮光することが可能となり、第1層間絶縁膜及び第2層間絶縁膜不良による表示不良を抑制できる。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

一対の基板間に液晶を有し、前記一対の基板の一方の基板に複数のゲート線と、複数のデータ線と、前記ゲート線とデータ線の交差に対応して設けられたトランジスタと、前記トランジスタに対応して設けられた画素電極とを有する画像表示領域と、前記ゲート線を駆動するゲート線駆動用ドライバを具備したアクティブ・マトリックス型表示装置において、

前記画像表示領域と前記ゲート線駆動用ドライバとの間の前記一方の基板上には、隣り合うゲート線間に島状に形成された遮光層を具備することを特徴とするアクティブ・マトリックス型表示装置。

10

【請求項 2】

前記遮光層は、前記データ線と同一膜からなることを特徴とする請求項 1 に記載のアクティブ・マトリックス型表示装置。

【請求項 3】

前記遮光層は、前記データ線上に形成された絶縁膜上に設けられていることを特徴とする請求項 1 に記載のアクティブ・マトリックス型表示装置。

【請求項 4】

前記ゲート線上を覆う遮光層をさらに備えていることを特徴とする請求項 1 に記載のアクティブ・マトリックス型表示装置。

【請求項 5】

一対の基板間に液晶を有し、前記一対の基板の一方の基板に複数のゲート線と、複数のデータ線と、前記ゲート線とデータ線の交差に対応して設けられたトランジスタと、前記トランジスタに対応して設けられた画素電極とを有する画像表示領域と、前記データ線に接続されたサンプルホルダーを具備したアクティブ・マトリックス型表示装置において、

前記画像表示領域と前記サンプルホルダーとの間の前記一方の基板上には、隣り合うデータ線間に島状に形成された遮光層を具備することを特徴とするアクティブ・マトリックス型表示装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブ・マトリックス型液晶表示装置に関する。

30

【背景技術】

【0002】

従来、アクティブ・マトリックス型液晶表示装置の画素スイッチ素子を構成する TFT は、図 8 に示すように画素電極 19 とデータ線 17 が同層で TFT を形成していたため、データ線が最上層になり、データ線間に遮光層を形成し画像表示領域外周部に見切りを形成することができなかった。よって、図 9 に示すように対向基板 22 上のカラーフィルタ（以下、CF と称す）23 外周部に遮光層 27 で見切りを形成していた。

【発明の開示】

【発明が解決しようとする課題】

40

【0003】

TFT 基板 26 と対向基板 22 を貼り合わせる方法として、紫外線照射によりシール剤 22 を硬化させているが、この際、画像表示領域 25 に形成している TFT 素子を保護するために対向基板側から紫外線光を照射する。対向基板上の遮光層 27 は紫外線光を通さないため、シール剤 24 を確実に硬化させるためには、対向基板上の CF 外周部遮光層 27 から対向基板端までシール用の透明絶縁領域を設けなければならない。前記透明絶縁領域により、画像表示領域外周部の見切りとなる遮光領域面積を拡大することができないため、モジュールに組み込む際の合わせ精度が要求され、実装の簡略化、低コスト化の妨げとなる問題点を有する。また、TFT 基板側の画像表示領域 25 の拡大が図れず、画素数の増加や画像表示領域がバックライトの光を透過する割合である開口率を向上することが

50

できないといった微細化の妨げとなる問題点をも有する。

【課題を解決するための手段】

【0004】

本発明の透明基板上にＴＦＴ素子を有する画素をマトリックス状に構成するアクティブ・マトリックス型液晶表示装置は、一对の基板間に液晶を有し、前記一对の基板の一方の基板に複数のゲート線と、複数のデータ線と、前記ゲート線とデータ線の交差に対応して設けられたトランジスタと、前記トランジスタに対応して設けられた画素電極とを有する画像表示領域と、前記ゲート線を駆動するゲート線駆動用ドライバを具備したアクティブ・マトリックス型表示装置において、

前記画像表示領域と前記ゲート線駆動用ドライバとの間の前記一方の基板上には、隣り合うゲート線間に島状に形成された遮光層を具備することを特徴とする。また、前記遮光層は、前記データ線と同一膜からなることを特徴とする。さらに、前記ゲート線上を覆う遮光層をさらに備えていることを特徴とする。 10

【0005】

また、本発明のアクティブ・マトリックス型液晶表示装置は、一对の基板間に液晶を有し、前記一对の基板の一方の基板に複数のゲート線と、複数のデータ線と、前記ゲート線とデータ線の交差に対応して設けられたトランジスタと、前記トランジスタに対応して設けられた画素電極とを有する画像表示領域と、前記データ線に接続されたサンプルホルダーを具備したアクティブ・マトリックス型表示装置において、

前記画像表示領域と前記サンプルホルダーとの間の前記一方の基板上には、隣り合うデータ線間に島状に形成された遮光層を具備することを特徴とする。 20

【発明の効果】

【0006】

隣り合うデータ線間または隣り合うゲート線間のみにフォトリソグラフィ法により島状にパターンニングして遮光層を島状に形成した。これにより、見切り領域を遮光することが可能となり、第１層間絶縁膜及び第２層間絶縁膜不良による表示不良を抑制できる。

【発明を実施するための最良の形態】

【0007】

本発明のアクティブ・マトリックス型液晶表示装置のＴＦＴ基板の構成図を、図１に示す。本発明のアクティブ・マトリックス型液晶表示装置のＴＦＴ基板側画素領域外周部に遮光層１を形成することにより、画像表示領域を明確化している。前記アクティブ・マトリックス型液晶表示装置は、データ線駆動用ドライバとゲート線駆動用ドライバを画素と同一基板上に内蔵している。データ線は、サンプルホルダーに取り込んだビデオ信号を画素に順次送信している。またゲート線には、走査信号を印加している。走査信号によりＯＮしたＴＦＴ２は、データ線に取り込まれたビデオ信号を液晶セル３に書き込む。液晶はここではダイナミックメモリーとして使われる。一般に液晶の時定数は１００ｍｓ前後であるから、これより短い周期でリフレッシュすれば十分信号を保持することができる。また、必要に応じて保持容量を液晶容量と並列に付加すると保持特性はさらに向上する。保持容量の構成の仕方としては、透明導電膜を画素電極の下に設ける方法、前段のゲート線に画素電極を重ねる方法、専用の容量線をゲート線または信号線と平行に配置して作り込む方法等がある。 30 40

【0008】

次に、本発明のアクティブ・マトリックス型液晶表示装置のＴＦＴ基板の工程プロセスについて詳細に説明する。図２、図３は、本発明のアクティブ・マトリックス型液晶表示装置のＴＦＴ基板の工程断面図を表している。

【0009】

透明絶縁性基板９上にチャネル導電膜１０を５００～１５００オングストローム成膜する。チャネル導電膜としては、駆動用ドライバを内蔵するため、ＣＭＯＳ構造が形成可能でＴＦＴのＯＮ／ＯＦＦ比が高い多結晶シリコンを使用する。多結晶シリコン成膜方法としては、モノシラン（以下、ＳｉＨ₄と称す）を５５０～６５０の温度で熱分解して 50

堆積する減圧CVD (Chemical Vapor Deposition) 法がある。また、更にTFTのON電流を向上させるために、前駆膜としてプラズマCVD装置や減圧CVD装置により非晶質シリコンを堆積した後、550~650 で4時間以上の熱アニールを施すことにより、シリコン結晶を1 μ m以上に大粒径化することができる。結晶を大粒径化するには、熱アニールの他にエキシマ・レーザやアルゴン・レーザなどのレーザアニール等がある。次に、前記多結晶シリコン膜をフォトリソグラフィ法により島状にパターニングした後、ゲート絶縁膜11を形成する。ゲート絶縁膜には透明絶縁性基板として石英基板を使用した場合、MOS工程を流用した高温ドライ酸化により緻密で信頼性の高い酸化膜を形成できる。また、窒化膜やHTO (High Temperature CVD Silicon Dioxide Film) 等を用いても良い。次にゲート線12を形成する。ゲート線材料としては、多結晶シリコンを使用する。しかし、多結晶シリコンはシート抵抗が20 Ω 以上と高いため、横方向の画素数が増大するとゲート走査線遅延を生じ易くなる。そこで、更に低抵抗なモリブデンシリサイド (以下、MoSi_xと称す) やタングステンシリサイド (以下、WSi_xと称す) などの金属化合物やクロム (以下、Crと称す) やモリブデン (以下、Moと称す)、タングステン (以下、Wと称す) などの金属配線を使用する場合もある。次に、ゲート線をマスクとして、イオン打ち込みにより、自己整合的にソース領域13、ドレイン領域14を形成する。

【0010】

次に、基板全面に第1の層間絶縁膜を形成する。第1の層間絶縁膜は、常圧CVD法や、テトラエトキシシラン (以下、TEOSと称す) ガスを用いてSiO₂膜を成膜する。前記SiO₂膜の他にプラズマCVD法を用いて窒化膜を成膜しても良い。次に、データ線と多結晶シリコンで形成したチャネル導電層10を導通させるためにソース領域13上に開孔部を開け、データ線17を形成する。データ線の材料としては、アルミニウム (以下、Alと称す) やCr, Mo, Wなどのメタル配線を行う。データ線と同層に画素電極19を形成してもかまわないが、データ線が最上層にくるため、データ線間上に画像表示領域見切り用の遮光層1を形成できない。また、画素が高精細化してくると、パターンルール上、データ線と画素電極間のライン・アンド・スペースが厳しくなり、容量カップリングが大きくなる。これにより、リーク電流が大きくなり、コントラスト不足による表示品質劣化の原因となる。そこで、本発明ではデータ線を画素電極より下層に埋め込んだ。これにより、画素電極とデータ線のスペースを考慮する必要がなく、画素電極領域を広げることが可能となり、光を透過させることができる開口部面積を稼ぐことができる。データ線をフォトリソグラフィ法によりパターニングした後、基板全面に第2層間絶縁膜を成膜する。第2層間絶縁膜の成膜方法としては、データ線材料として使用する金属薄膜の溶融温度以下の温度で処理しなければならない。そこで、データ線にAlを使用する場合、450 以下の低温で絶縁膜を形成する必要がある。そこで、プラズマTEOS装置やプラズマ・オゾンTEOS装置、常圧オゾンTEOS装置などで低温に絶縁膜を形成する。

【0011】

前記第2層間絶縁膜上に金属あるいは金属化合物をスパッタ法等により堆積し、フォトリソグラフィ法によりパターニングして遮光層1を形成する。前記遮光層は、画像表示領域外周部の見切りだけでなく、図3(c)のように画像表示領域中のデータ線やゲート線上を遮光することも可能である。前記遮光層としては、Al, Cr, Mo, W等の金属薄膜や、MoSi_x, WSi_x等の金属化合物薄膜の他に、黒色系の有機薄膜を用いても良い。次に、ドレイン領域14上にウエット・エッチングあるいはドライ・エッチングにより開孔し、画素電極19でをスパッタ法により成膜し、フォトリソグラフィ法によりパターニングする。画素電極としては、透明導電膜であるインジウム・スズ酸化物 (以下、ITOと称す) 等を用いる。遮光層と画素電極の工程は逆でも問題ない。以上の工程により、TFTを形成する。

【0012】

次に、画像表示領域外周部の構成を実施例に基づいて説明する。最初に、データ線のサ

サンプルホルダーと画素間に形成する遮光層について２種類の構造を試みた。第１の構造の平面図及び断面図を図４に示す。図４（ｂ）は、図４（ａ）のＡ－Ａ'線の断面を表している。透明絶縁性基板上９に第１層間絶縁膜１６が堆積し、前記絶縁膜上にデータ配線１７が通り、第２層間絶縁膜１８上に遮光膜が堆積される。前記遮光膜は金属あるいは金属化合物により形成するため、第２の層間絶縁膜に欠陥がある場合、データ線同士が遮光膜を介してショートし、縦方向の線欠陥を生じる可能性がある。データ線は、Ａ１等の金属により配線するので、それ自体、遮光層の役目を果たす。そこで、第２の構造として図５に示すように隣あうデータ線間のみに遮光膜１をフォトリソグラフィ法により島状に形成した。これにより、絶縁膜不良によるデータ線同士がショートするのを大幅に防ぐことが可能となり、表示不良を抑制できる。

10

【実施例】

【００１３】

次に、ゲート線駆動用ドライバと画素間に形成する遮光層についても本実施例では、２種類の構造を試みた。第１の構造の平面図及び断面図を図６に示す。図６（ｂ）は、図６（ａ）のＣ－Ｃ'線の断面図を表している。透明絶縁性基板９上にゲート線１２を形成し、前記ゲート線の上に第１層間絶縁膜１６と第２層間絶縁膜１８を成膜し、最上層に遮光膜１を形成した構造をしている。また、ゲート線は最下層に埋め込まれているため、第１層間絶縁膜上にデータ線で使用する金属薄膜を遮光膜１の代わりに形成しても良い（図示なし）。この構造は、前記図４で示したデータ線の構造と同様に層間絶縁膜に欠陥が生じた場合、ゲート配線同士でショートし、横方向の線欠陥になる可能性がある。そこで第２の構造として図７に示すように隣あうゲート線間にフォトリソグラフィ法により島状にパターンニングして遮光層１を形成した。この際、ゲート線が多結晶シリコンなどの透過性の材料を用いた場合は、図７（ｂ）に示すように第１層間絶縁膜１６上に、ゲート線膜上１２を覆うようにデータ線１７で使用した金属材料を島状に堆積する。これにより、見切り領域を遮光することが可能となり、第１層間絶縁膜及び第２層間絶縁膜不良による表示不良を抑制できる。

20

【００１４】

画像表示領域外周部の見切りをＴＦＴ基板上に作り込むことにより、以下の効果が得られた。

【産業上の利用可能性】

30

【００１５】

（１）図１０に示すように、従来のシール領域に遮光領域を広げることができるため見切り幅が広がる。これにより、本発明の液晶表示装置をテレビやビデオムービー、プロジェクター等のモジュールに組み込む際の合わせ精度に余裕ができるため、実装面での簡略化、低コスト化が図れる。

【００１６】

（２）図１２に示すように、対向基板上の遮光層２７を形成せずに、ＴＦＴ基板２６上の遮光層１上部にシール領域を形成できるため、ＴＦＴ基板に形成した画像表示領域２５を広げることが可能となり、アクティブ・マトリックス型液晶表示装置の外形サイズを拡大させることなく、画素数の増加や開口率の向上を図れる。

40

【図面の簡単な説明】

【００１７】

【図１】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の平面構成図。

【図２】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の画素ＴＦＴのデータ線形成までの工程断面図。

【図３】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の画素ＴＦＴの前記図２以降の工程断面図。

【図４】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のサンプルホルダーと画像表示領域間の構成図。（ａ）は平面図。（ｂ）はＡ－Ａ'線上の断面図。

【図５】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のサンプルホル

50

ダーと画像表示領域間の構成図。(a)は平面図。(b)はB - B'線上の断面図。

【図6】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のゲート線駆動用ドライバと画像表示領域間の構成図。(a)は平面図。(b)はC - C'線上の断面図。

【図7】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置のゲート線駆動用ドライバと画像表示領域間の構成図。(a)は平面図。(b)はD - D'線上の断面図。

【図8】従来のアクティブ・マトリックス型液晶表示装置の画素TF Tの断面図。

【図9】従来のアクティブ・マトリックス型液晶表示装置の断面図。

【図10】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の断面図。

10

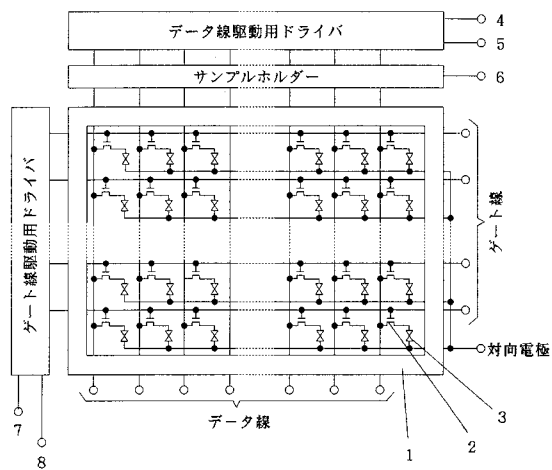
【図11】本発明の実施例を示すアクティブ・マトリックス型液晶表示装置の断面図。

【符号の説明】

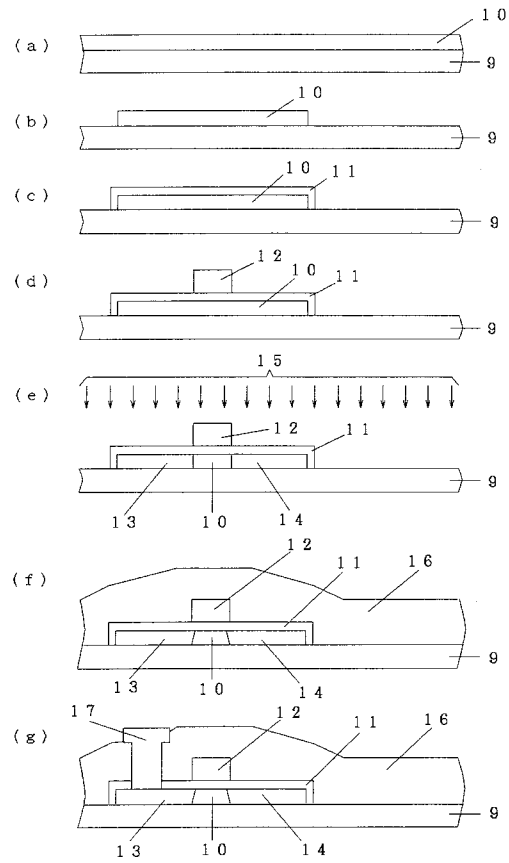
【0018】

- | | | |
|----|----------------------------|----|
| 1 | 遮光層 | |
| 2 | TF T素子 | |
| 3 | 液晶セル | |
| 4 | データ線駆動用クロック信号入力端子 | |
| 5 | データ線駆動用スタート信号入力端子 | |
| 6 | ビデオ信号入力端子 | |
| 7 | ゲート線駆動用クロック信号入力端子 | 20 |
| 8 | ゲート線駆動用スタート信号入力端子 | |
| 9 | 透明絶縁性基板 | |
| 10 | チャネル導電層 | |
| 11 | ゲート絶縁膜 | |
| 12 | ゲート線 | |
| 13 | ソース領域 | |
| 14 | ドレイン領域 | |
| 15 | イオン不純物 | |
| 16 | 第1層間絶縁膜 | |
| 17 | データ線 | 30 |
| 18 | 第2層間絶縁膜 | |
| 19 | 画素電極 | |
| 20 | 液晶 | |
| 21 | 偏向板 | |
| 22 | 対向基板 | |
| 23 | カラーフィルター | |
| 24 | シール剤 | |
| 25 | 画像表示領域(画素) | |
| 26 | TF T基板 | |
| 27 | 対向基板側画像表示領域(カラーフィルター)外周遮光層 | 40 |

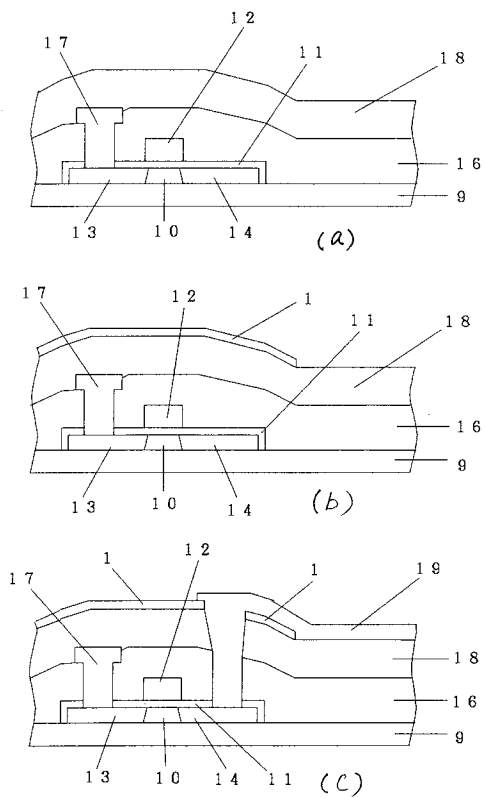
【図 1】



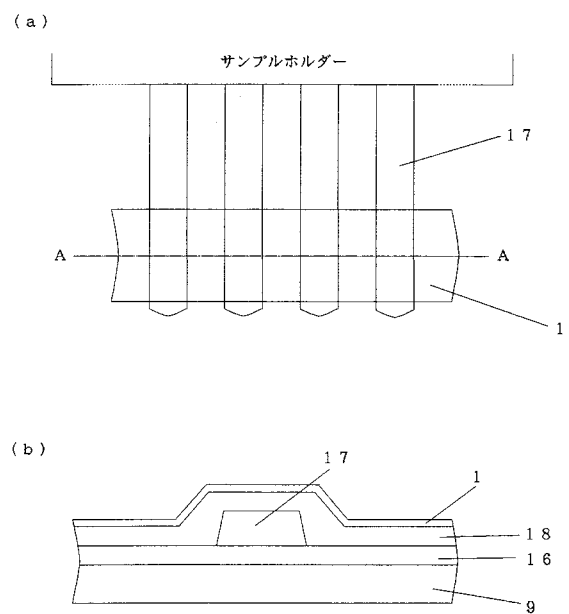
【図 2】



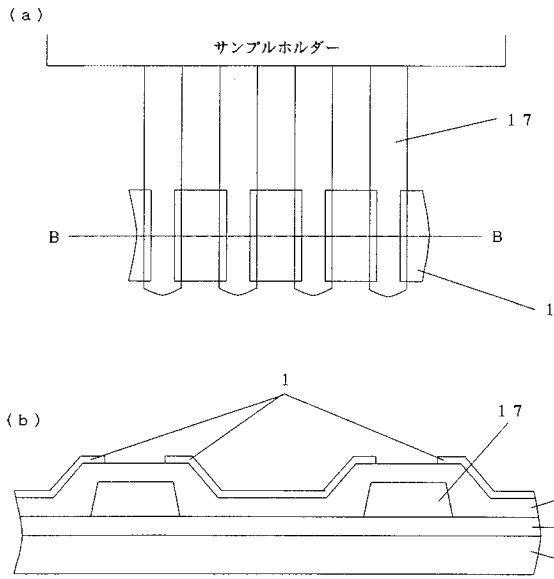
【図 3】



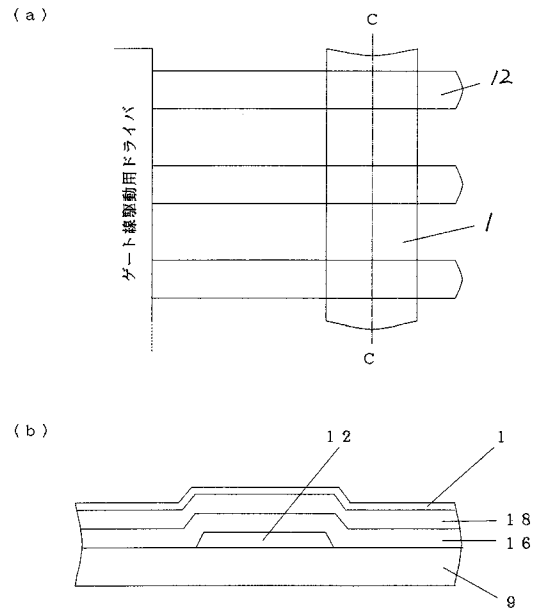
【図 4】



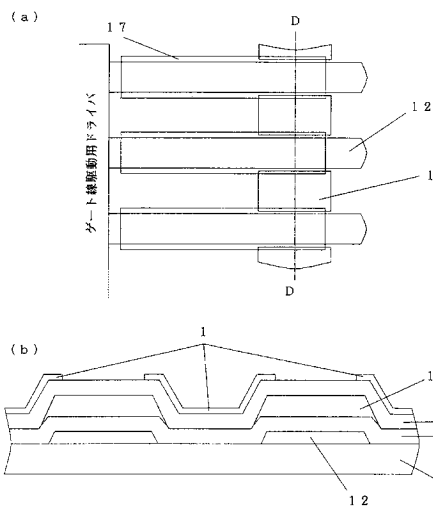
【図 5】



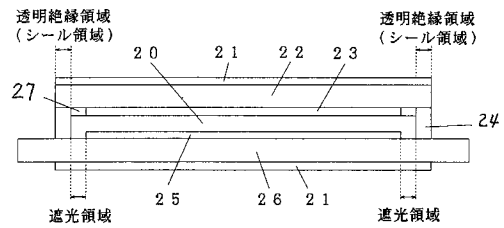
【図 6】



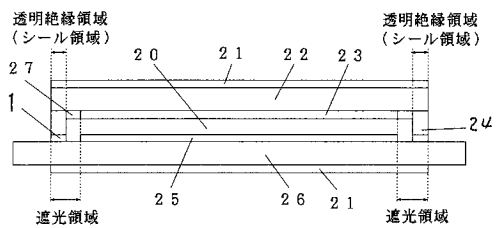
【図 7】



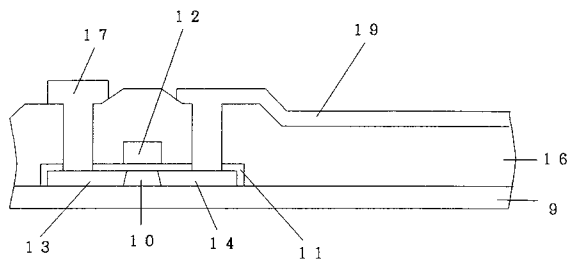
【図 9】



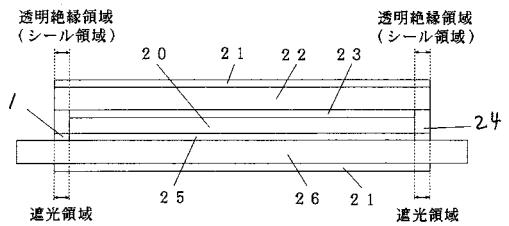
【図 10】



【図 8】



【図 11】



フロントページの続き

F ターム(参考) 5F110 AA30 BB02 CC02 DD03 EE04 EE05 EE09 FF02 FF03 FF23
GG02 GG13 GG24 GG25 GG45 GG47 HJ13 NN03 NN23 NN24
NN35 NN45 NN46 NN47 NN49 NN54 NN72 PP01 PP03 PP10
QQ11

专利名称(译)	有源矩阵型液晶显示装置		
公开(公告)号	JP2004078256A	公开(公告)日	2004-03-11
申请号	JP2003394341	申请日	2003-11-25
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	村出正夫		
发明人	村出 正夫		
IPC分类号	G02F1/1335 G02F1/1368 H01L29/786		
FI分类号	G02F1/1335.500 G02F1/1368 H01L29/78.619.B		
F-TERM分类号	2H091/FA34Y 2H091/FD04 2H091/GA13 2H092/JA34 2H092/JA40 2H092/JB22 2H092/JB24 2H092/JB33 2H092/JB51 2H092/JB56 2H092/KB25 2H092/NA16 5F110/AA30 5F110/BB02 5F110/CC02 5F110/DD03 5F110/EE04 5F110/EE05 5F110/EE09 5F110/FF02 5F110/FF03 5F110/FF23 5F110/GG02 5F110/GG13 5F110/GG24 5F110/GG25 5F110/GG45 5F110/GG47 5F110/HJ13 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN35 5F110/NN45 5F110/NN46 5F110/NN47 5F110/NN49 5F110/NN54 5F110/NN72 5F110/PP01 5F110/PP03 5F110/PP10 5F110/QQ11 2H092/GA59 2H191/FA13Y 2H191/FD04 2H191/GA19 2H192/AA24 2H192/BC31 2H192/CB02 2H192/EA03 2H192/EA22 2H192/EA32 2H192/EA43 2H192/FA39 2H192/FB02 2H291/FA13Y 2H291/FD04 2H291/GA19		
代理人(译)	须泽 修		
其他公开文献	JP3614166B2		
外部链接	Espacenet		

摘要(译)

种类：A1本发明的目的是在有源矩阵型晶体显示装置中的TFT基板上的图像显示区域的外周部分上形成遮光层。 解决方案：本发明的特征在于通过在TFT基板上形成光屏蔽层1而在图像显示区域的外周部分处分离。其中，遮光层由金属或金属化合物或黑色有机薄膜制成。 并且通过光刻法仅在相邻数据线之间或相邻栅极线之间图案化成岛状，以形成不透光的光阻挡层。这使得可以屏蔽分离区域，并且可以抑制由于第一层间绝缘膜和第二层间绝缘膜中的缺陷导致的缺陷显示。 点域7

