

(19)日本国特許庁（J P）

(12) **公開特許公報** (A)

(11)特許出願公開番号
特開2002－251170

(P2002－251170A)

(43)公開日 平成14年9月6日(2002.9.6)

(51)Int.Cl ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	621		621 B
	642		642 A

審査請求 未請求 請求項の数 5 O L (全 6 数) 最終頁に続く

(21)出願番号 特願2001－48781(P2001－48781)

(22)出願日 平成13年2月23日(2001.2.23)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 岡田 英和

香川県高松市古新町8番地の1 松下寿電子
工業株式会社内

(74)代理人 100095555

弁理士 池内 寛幸 (外 5 名)

F タ-ム (参考) 2H093 NA16 NA31 NC34 ND10

5C006 AC26 AF46 BB16 BC06 FA23

FA25 FA26 FA34

5C080 AA10 BB05 DD05 DD30 FF07

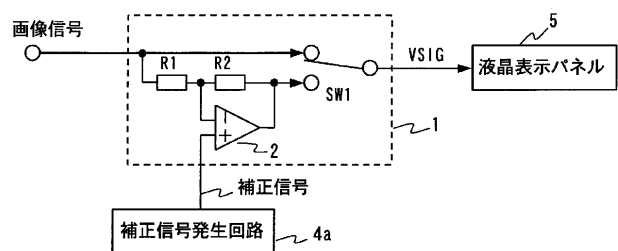
JJ02 JJ03 JJ04 JJ05

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 アクティブマトリクス型液晶表示パネルにおいて液晶に印加される電位の偏りを解消して、フリッカーや焼き付きといった画質課題を生じることなく画像表示品位を保つことができる液晶表示装置を提供する。

【解決手段】 画像信号に補正信号を重畳させる第1の補正回路1を有し、補正信号は、液晶表示パネル5の特性に起因して生じる、液晶画素に印加される電位の偏りを補正するように調整される。



【特許請求の範囲】

【請求項1】 アクティブマトリクス型液晶表示パネルを用いた液晶表示装置において、画像信号に補正信号を重ねさせる第1の補正回路を有し、前記補正信号は、前記液晶表示パネルの特性に起因して生じる、液晶画素に印加される電位の偏りを補正するように調整されていることを特徴とする液晶表示装置。

【請求項2】 前記補正信号は、サンプリング用薄膜トランジスタのゲートソース間容量あるいはゲートドレイン間容量に起因して前記液晶画素に対する印加電位に生じるオフセット電圧の、画面水平方向における偏りを補正するように調整されている請求項1記載の液晶表示装置。

【請求項3】 前記第1の補正回路は、画像信号を周期的に非反転および反転を繰り返すように処理して前記アクティブマトリクス型液晶表示パネルに供給する反転手段を有し、反転時に前記補正信号を画像信号に重ねさせる様に構成されていることを特徴とする請求項1または2記載の液晶表示装置。

【請求項4】 前記第1の補正回路の動作に起因する前記液晶画素の位置に応じた輝度の偏りを補正する補正信号を画像信号に重ねさせる第2の補正回路を備えたことを特徴とする請求項1から3のいずれか1項に記載の液晶表示装置。

【請求項5】 前記第2の補正回路は、前記第1の補正回路に入力される前の画像信号に対して補正信号を重ねさせることを特徴とする請求項4記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示パネルを用いて、画像を表示する液晶表示装置に関するものである。

【0002】

【従来の技術】液晶表示装置に用いられるアクティブマトリクス型液晶表示パネルの例が、図6に示される。m行n列のマトリクス状に配置された液晶画素LC（LC11～LCmn）に対して、個々の液晶画素を駆動するための画素制御用薄膜トランジスタT（T11～Tmn）が配置されている。各行毎に画素制御用薄膜トランジスタTのゲートが、行状のゲート線Y（Y1～Ym）にそれぞれ接続されている。各列毎に画素制御用薄膜トランジスタTのソースが、列状のソース線X（X1～Xn）にそれぞれ接続されている。各ゲート線Yは行制御回路7に接続されている。各ソース線Xは、サンプリング用薄膜トランジスタTS（TS1～TSn）を介して、画像信号VSI Gが入力される端子に接続されている。各サンプリング用薄膜トランジスタTSのゲートは、列制御回路8に接続されている。

【0003】次に図7を参照して、図6の液晶表示装置の具体的な動作を説明する。行制御回路7は、外部の制

御回路から供給される制御信号に基づいて、各ゲート線Xを線順次走査し、一水平期間（1H）毎に一行分の液晶画素LCを選択する。列制御回路8は、外部の制御回路から供給される制御信号に基づいて、サンプリング用薄膜トランジスタTS（TS1～TSn）にサンプリング信号S（S1～Sn）を出力し、画像信号VSI Gを各ソース線Xに順次サンプリングする。選択された1行分の液晶画素LCに点順次で画像信号VSI Gの書き込みが行われる。液晶画素LCに書き込まれた所定のレベルの画像信号は、対向電極電位VCとの間で一定期間保持される。

【0004】図8は、従来の液晶表示パネルの駆動回路を示す。この回路は、反転及び非反転入力と出力端子を持つ演算増幅器2と、抵抗R1、R2と、選択回路SW1とを有する。この回路によれば、入力された画像信号が、演算増幅器2と抵抗R1、R2により構成された反転回路により反転され、非反転信号と、反転回路の出力である反転信号とが、選択回路SW1により周期的に切り替えられて、VSI Gとして液晶表示パネル5に入力される。それにより、液晶画素LCには直流電圧が印加されない様になっている。

【0005】

【発明が解決しようとする課題】サンプリング用薄膜トランジスタTSは、短期間で画像信号VSI Gをソース線Xにサンプリングする必要があるため、トランジスタサイズを大きくしてオン抵抗を低く抑えている。そのため、トランジスタのゲートソース間容量、およびゲートドレイン間容量が大きく、サンプリング用薄膜トランジスタTSがオフする際、サンプリング信号Sのレベル変化がゲートソース間容量もしくはゲートドレイン間容量を通じてソース線Xの電位を低下させる、いわゆるプッシュダウンが発生する。

【0006】プッシュダウン電圧は、液晶画素LCが対向電極電位VCに対して正極性に書き込まれる時も、負極性に書き込まれる時も常に一方のオフセット電圧として作用する。また、ゲート線Yには、抵抗成分、および容量成分が配線全体にわたって分布しているため、行制御回路7から遠ざかるにつれてゲート波形がなまり、画素制御用薄膜トランジスタTにおけるプッシュダウン電圧が、図9に示すように減少する。このため液晶表示パネルの面内で、液晶画素に書き込まれる電位に偏りが生じ、フリッカーや焼き付きといった画質課題を生じる。

【0007】図10に、従来例のプッシュダウン電圧が発生したときの液晶画素の電位を示す。図には、反転期間と非反転期間が同時に示されている。画素電位は、サンプリング用薄膜トランジスタTSによりサンプリングされた、それぞれの液晶画素の電位をプロットしたものである。通常反転期間と非反転期間の比率は同じに制御することから、液晶画素の電位は平均すると、図中に示

す画素中心電位となる。対向電極電位VCは、通常フリッカーや焼き付きを防ぐために、画素中心電位に調整される。従って図に示すように従来例では、液晶表示パネルの面内で、液晶画素に書き込まれる電位に偏りが生じ、フリッカーや焼き付きといった画質課題を生じる。

【0008】本発明は、上記のような液晶に印加される電位の偏りを解消して、フリッカーや焼き付きといった画質課題を生じることなく画像表示品位を保つことができる液晶表示装置を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明の液晶表示装置は、アクティブマトリクス型液晶表示パネルを用いた液晶表示装置であって、基本構成として、画像信号に補正信号を重畳させる第1の補正回路を有する。前記補正信号は、前記液晶表示パネルの特性に起因して生じる、液晶画素に印加される電位の偏りを補正するように調整される。

【0010】この構成によれば、フリッカーや焼き付きといった画質課題を生じることなく画像表示品位を保つことができる。

【0011】上記構成において、前記補正信号は、サンプリング用薄膜トランジスタのゲートソース間容量あるいはゲートドレイン間容量に起因して、前記液晶画素の画面水平方向の位置に応じて生じる偏りを補正するように調整することができる。

【0012】上記構成において好ましくは、前記第1の補正回路は、画像信号を周期的に非反転および反転を繰り返すように処理して前記アクティブマトリクス型液晶表示パネルに供給する反転手段を有し、反転時に前記補正信号を画像信号に重畳させる様に構成される。これにより、液晶表示装置の駆動に適した補正回路を構成することができる。

【0013】また上記の基本構成に対して、好ましくは、前記第1の補正回路の動作に起因する前記液晶画素の位置に応じた輝度の偏りを補正する補正信号を画像信号に重畳させる第2の補正回路を備える。これにより、第1の補正回路の動作によって派生する問題を解消して、より品位の高い表示が可能となる。

【0014】また上記構成において好ましくは、前記第2の補正回路は、前記第1の補正回路に入力される前の画像信号に対して補正信号を重畳させる構成とする。

【0015】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0016】（第1の実施の形態）図1に、本発明の第1の実施の形態における液晶表示装置に用いられる駆動回路を示す。この駆動回路は、本発明の基本構成に従って構成され、第1の補正回路1のみを備える。なお、アクティブマトリクス型液晶表示パネルは、図6に示したものと同様の構成である。

【0017】第1の補正回路1は、反転及び非反転入力と出力端子を持つ演算増幅器2と、抵抗R1、R2と、選択回路SW1から構成されている。演算増幅器2と抵抗R1、R2により構成された反転回路からの反転信号と、非反転信号とが、選択回路SW1により周期的に切り替えられる。以下の説明ではこの切り替え周期は、一例として一水平期間（1H）毎であるものとする。補正信号発生回路4aは、液晶表示パネル5で生じる液晶に印加される電位の偏りを補正する補正信号を生成し、演算増幅器2の非反転入力に供給する。

【0018】図2に、この構成の回路により駆動される液晶画素の電位を示す。図に示すVSI中心電圧が補正信号として、図1の補正信号発生回路4aより演算増幅器2の非反転入力に供給される。この補正信号は、図に示すように、画素中心電位の偏りを小さくするような波形に調整されている。これにより、フリッカーや焼き付きといった画質課題を抑制することが可能となる。

【0019】（第2の実施の形態）第1の実施の形態の構成によれば、フリッカーや焼き付きは抑制できるが、図2に示す画素電位から判るように、輝度の偏りを生じてしまう。この問題は、第2の実施の形態の構成により解決できる。図3に、本発明の第2の実施の形態における液晶表示装置に用いられる駆動回路を示す。この駆動回路は、基本構成である第1の補正回路1に加えて、第2の補正回路3を備える。

【0020】第2の補正回路3は、加算回路で構成されている。第2の補正回路3には、第1の補正回路に供給される補正信号に起因して生ずる輝度の偏りを補正する補正信号が、補正信号発生回路4bから供給される。第2の補正回路3は、この補正信号を画像信号に重畳させる。図4に第2の補正回路3の一構成例を示す。

【0021】図5に、上記構成の回路により駆動される液晶画素の電位を示す。図3の補正信号発生回路4bから第2の補正回路3に供給される補正信号は、図5のVSI（非反転）に示すように、画素電位（非反転）の輝度の偏りが小さくなるように調整され、画像信号に重畳される。また、図5のVSI（反転）は、第1の実施の形態と同様に、第1の補正回路1により図のように補正され、図のような偏りが小さい画素電位（反転）が得られる。以上の構成によれば、フリッカーや焼き付き、及び輝度の偏りという画質課題を抑制することができる。

【0022】なお、第2の補正回路3を用いなくとも、輝度の偏りが画像表示上問題ない場合もあり、そのような場合には、第2の補正回路は省略可能である。

【0023】

【発明の効果】本発明によれば、アクティブマトリクス型液晶表示パネルを用いた液晶表示装置において、フリッカーや焼き付き及び輝度の偏りなどの画質課題を生じることなく、良好な表示品位を保つことができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態における液晶表示装置に用いられる駆動回路の構成を示すブロック図

【図2】 本発明の第1の実施の形態におけるアクティブマトリクス型液晶表示パネルの液晶画素電位を示す図

【図3】 本発明の第2の実施の形態における液晶表示装置に用いられる駆動回路の構成を示すブロック図

【図4】 本発明の第2の実施の形態に用いられる第2の補正回路の構成例を示す図

【図5】 本発明の第2の実施の形態におけるアクティブマトリクス型液晶表示パネルの液晶画素電位を示す図

【図6】 アクティブマトリクス型液晶表示パネルの構成を示すブロック図

【図7】 アクティブマトリクス型液晶表示パネルのタイミングチャート

* 【図8】 従来例の液晶表示装置に用いられる駆動回路の構成を示すブロック図

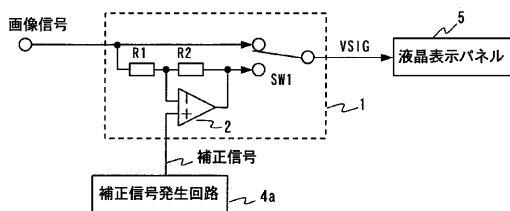
【図9】 アクティブマトリクス型液晶表示パネルのプッシュダウン電圧分布を示す図

【図10】 従来例のアクティブマトリクス型液晶表示パネルの液晶画素電位を示す図

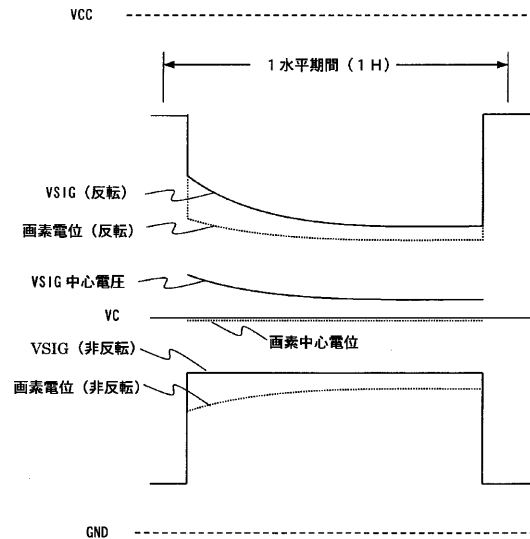
【符号の説明】

- 1 第1の補正回路
- 2 演算増幅器
- 3 第2の補正回路
- 4 a、4 b 補正信号発生回路
- 5 液晶表示パネル
- 7 行制御回路
- 8 列制御回路

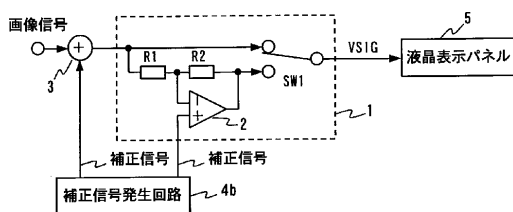
【図1】



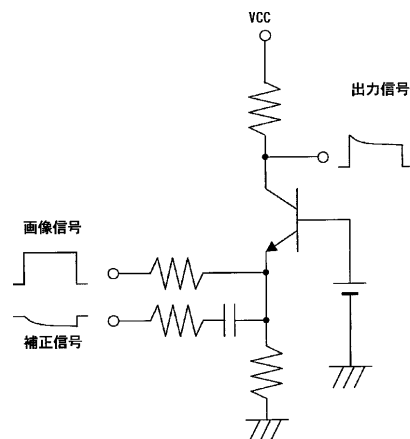
【図2】



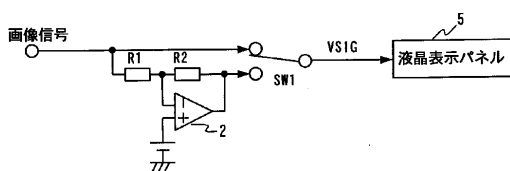
【図3】



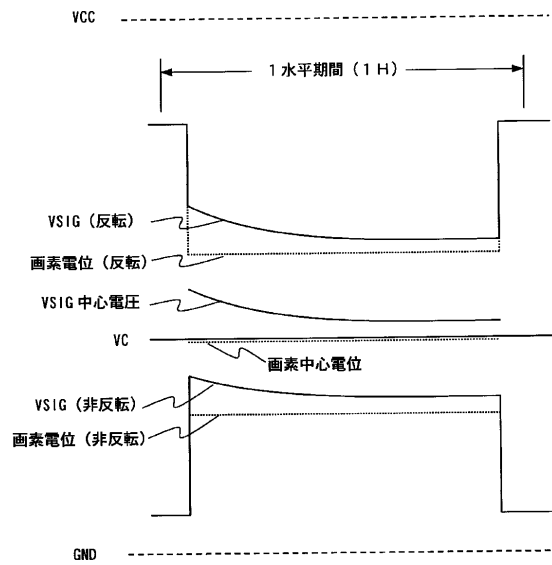
【図4】



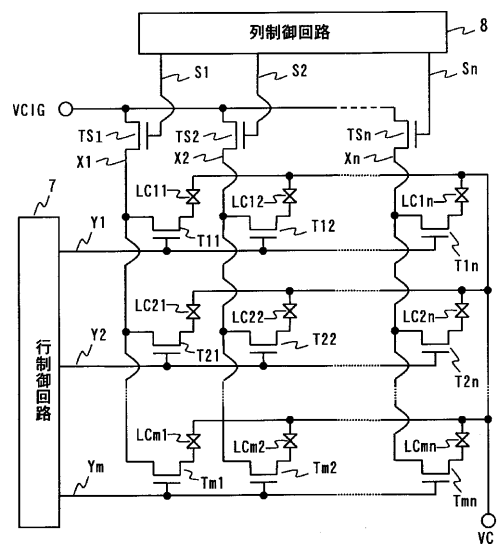
【図8】



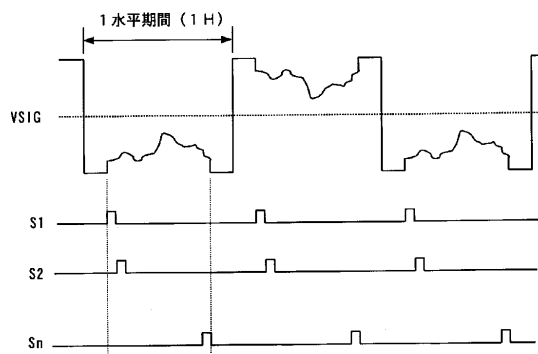
【図5】



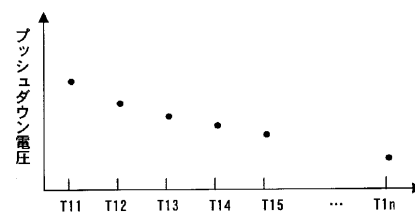
【図6】



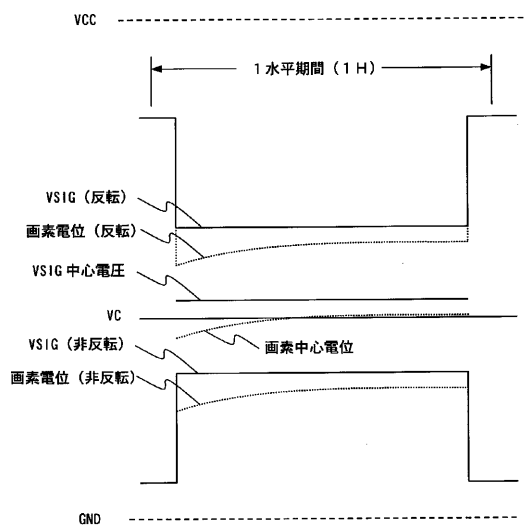
【図7】



【図9】



【図10】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/20	6 7 0	G 0 9 G 3/20	6 7 0 K

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002251170A	公开(公告)日	2002-09-06
申请号	JP2001048781	申请日	2001-02-23
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	岡田英和		
发明人	岡田 英和		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.E G09G3/20.621.B G09G3/20.642.A G09G3/20.670.K		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NC34 2H093/ND10 5C006/AC26 5C006/AF46 5C006/BB16 5C006/BC06 5C006/FA23 5C006/FA25 5C006/FA26 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD30 5C080/FF07 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H193/ZA04		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，该液晶显示装置能够消除施加在有源矩阵液晶显示面板中的液晶上的电势的偏差，并保持图像显示质量，而不会引起诸如闪烁和图像残留的图像质量问题。提供用于将校正信号叠加在图像信号上的第一校正电路1，并且该校正信号校正由液晶显示面板5的特性引起的施加到液晶像素的电势的偏置。已调整。

