

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト* (参 考)	
G 0 2 F 1/133	550	G 0 2 F 1/133	550	2 H 0 9 3
G 0 9 G 3/20	622	G 0 9 G 3/20	622	A 5 C 0 0 6
	623		623	A 5 C 0 8 0
	624		624	B
	670		670	K

審査請求 未請求 請求項の数 2 O L (全 6 数) 最終頁に続く

(21)出願番号	特願2000 - 368882(P2000 - 368882)	(71)出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成12年12月4日(2000.12.4)	(72)発明者	山崎 信生 埼玉県深谷市幡羅町一丁目9番地2号 株式 会社東芝深谷工場内
		(74)代理人	100083806 弁理士 三好 秀和 (外 7 名)

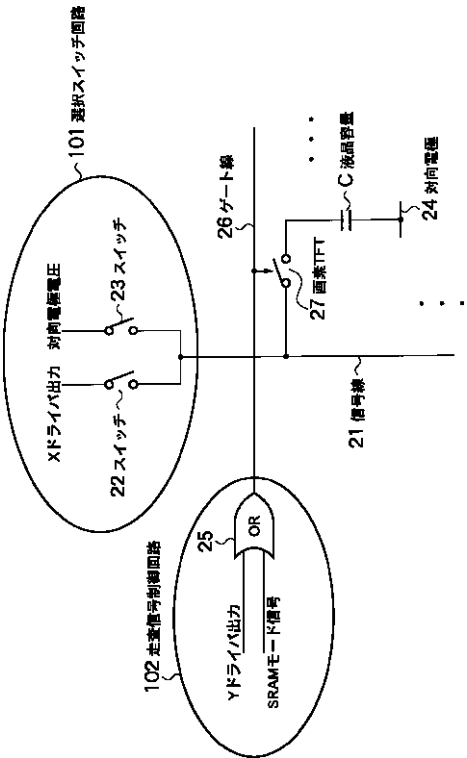
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 画面の特定領域に S R A M を内蔵した液晶表示装置において、 S R A M 駆動時の非表示部分の画素に直流電圧が印加されないようにして、画素の劣化を防止する。

【解決手段】 S R A M 駆動時には、 H レベルの S R A M モード信号により走査信号制御回路 1 0 2 の O R 回路 2 5 から常にハイレベルの走査信号を出力させて画素 T F T 2 7 をオン状態としておき、この間に選択スイッチ回路 1 0 1 のスイッチ 2 2 をオフ、スイッチ 2 3 をオンとして、対向電極電圧を信号線 2 1 に出力するように構成して、通常画素領域 1 の液晶容量 C に画素 T F T 2 7 を介して対向電極電圧が印加されるようにして、前記非表示部分の画素に直流電圧が掛からないようにした。



【特許請求の範囲】

【請求項 1】 互いに交差する複数の信号線と複数の走査線の各交点付近に配置された画素電極と、前記走査線に供給された走査信号により前記信号線に供給された信号電圧を前記画素電極に印加するスイッチ素子と、所定の対向電位に設定された対向電極と、前記電極間に介在された液晶層とを含む複数の画素がマトリクス状に配置され、且つ前記複数の画素が、静止画信号電圧記憶用の記憶素子を含む画素で構成される第 1 の画素部と、前記記憶素子を含まない画素で構成される第 2 の画素部とに分割され、前記記憶素子に保持されている静止画信号電圧を前記第 1 の画素部を構成する各画素の前記画素電極に印加することにより、前記第 1 の画素部でのみ静止画表示を行う機能を有する液晶表示装置において、前記静止画表示の期間中、前記第 2 の画素部を構成する各画素の前記画素電極に前記対向電位と同電位の信号電圧を印加する対向電位印加手段を、具備することを特徴とする液晶表示装置。

【請求項 2】 前記対向電位印加手段は、静止画表示期間中に前記対向電位と同電位の信号電圧を前記信号線に供給する選択スイッチ回路と、静止画表示期間中に前記第 2 の画素部を構成する各画素の前記スイッチ素子のみに定常的に走査信号を供給する走査信号制御回路とを備えることを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画面内の特定領域の画素に S R A M を備えたアクティブマトリクス型の液晶表示装置に係り、特に S R A M 保持データの表示時における非表示部分の劣化を防止するための駆動回路技術に関する。

【0002】

【従来の技術】T F T（薄膜トランジスタ）を用いたアクティブマトリクス型液晶表示装置は、軽量、薄型、低消費電力等の長を活かし、テレビ、携帯情報端末或いは、グラフィックディスプレイ等の表示素子として盛んに利用されている。最近では、従来のアモルファスシリコンに比べて電子移動度が高いポリシリコン T F T を比較的低温のプロセスで形成する技術が確立したことにより T F T の小型化が可能となり、また不純物ドーピングプロセスの導入によって相補型トランジスタ（C M O S トランジスタ）の形成が可能になったことなどから、ガラス基板上に駆動回路を一体形成した T F T 液晶表示装置も出現している。

【0003】また、C M O S 回路を形成できることを利用して、一画素内に液晶印加電圧を静的に保持しうる、いわゆる S R A M を内蔵した T F T 液晶表示装置も開発されている。

【0004】以下、“表示データ”とは動画や中間調表示などの通常駆動時に用いる通常の表示データをいい、

“静止画表示データ”とは待機時に用いる静止画用の表示データをいう。また、S R A M 保持データとは画素内の S R A M に保持された静止画表示データを指すものとする。

【0005】元来、液晶表示装置は液晶材料が交流駆動を必要とするという問題及び T F T 素子の電圧保持能力の問題の 2 点から、静止画表示を行う際にも通常駆動時と同じ表示データや制御信号などを表示フレーム毎に与える必要があるため、各ドライバ回路、システム回路（グラフィックコントローラ）を常に動作させなければならず、消費電力を低減させることが難しかった。これに対して S R A M を内蔵した液晶表示装置では、静止画表示を行うときは S R A M に保持されている S R A M 保持データで表示を行い、この間はドライバ回路、システム回路を待機状態とすることにより消費電力を低減させることができるため、特にバッテリー駆動されることが多い携帯情報機器の省電力化に貢献することができる。

【0006】上記のような携帯情報機器において、機器の待機時に静止画表示を行うという用途としては、例えば画面の一部にカレンダーや時計の表示を行うなど、画面の特定領域にのみ S R A M 機能が要求されるものが多く、この場合は画面の特定領域にのみ S R A M を内蔵すればよいことになる。

【0007】図 3 は、画面の特定領域にのみ S R A M を内蔵した液晶表示装置の構成例を示したブロック図である。液晶表示装置 10 は、S R A M を備えていない画素で構成される通常画素領域 1 と S R A M を備えた画素で構成される S R A M 内蔵画素領域 2 により画面が上下分割で構成され、さらに、これら通常画素領域 1 と S R A M 内蔵画素領域 2 を駆動して、画像を表示するための X ドライバ（信号線ドライバ）3 と Y ドライバ（走査線ドライバ）4 とを備えている。図 4 は、図 3 に示した通常画素領域 1 と S R A M 内蔵画素領域 2 の回路図である。通常画素領域 1 は、S R A M を備えていない通常画素部 100 のみで構成され、S R A M 内蔵画素領域 2 は、通常画素部 100 と S R A M 部 200 の 2 つのブロックから構成されている。ここで、S R A M 部 200 に保持されている S R A M 保持データによって表示することを S R A M 駆動と呼ぶことにする。

【0008】S R A M 駆動時には、各領域の画素 T F T 12 はオフに固定、また S R A M 内蔵画素領域 2 のスイッチ S W - C はオンに固定し、2 段インバータ 14、15 の出力をスイッチ S W - A、S W - B で交互に選択（on/off）して、S R A M 内蔵画素領域 2 の画素容量 C へ図 5 に示すように S R A M 保持データ（S R A M 駆動開始時に書き込まれる）を与える。これと同時に対向電極 13 の電位も反転駆動を行い、画素容量 C に与えられた S R A M 保持データの信号電圧（図 5 の“画素”）と対向電極電圧（図 5 の“対向”）との位相関係を周期的に交互に切り替えて白/黒の 2 値表示を行う。

このとき、通常画素領域 1 では、画素 T F T 1 2 がオフとなっているため、画素容量 C はフローティング状態になっている。このため、通常駆動時に画素容量 C に与えられた表示データの信号電圧を制御することが出来ず、電流のリークや寄生容量によるカップリングの影響を受けて、画素容量 C に直流電圧が印加されうる状態にあることになる。

【0009】

【発明が解決しようとする課題】上記のような画面の特定領域にのみ S R A M を内蔵した液晶表示装置では、S R A M 駆動時に、S R A M 保持データによる静止画像が表示される部分以外の S R A M の形成されていない部分（以下、非表示部分）の画素に印加された表示データの信号電圧はフローティング状態になる。それ故、これら画素に印加された信号電圧を制御することができず、場合によっては画素容量 C、即ち液晶材料に直流電圧が印加されて劣化を起こす恐れがあった。

【0010】本発明は、上述の如き従来の課題を解決するためになされたもので、その目的は、S R A M 駆動時の非表示部分の画素に直流電圧が印加されないようにして、液晶の劣化を防止した信頼性の高い液晶表示装置を提供することである。

【0011】

【課題を解決するための手段】上記目的を達成するために、請求項 1 の発明は、互いに交差する複数の信号線と複数の走査線の各交点付近に配置された画素電極と、前記走査線に供給された走査信号により前記信号線に供給された信号電圧を前記画素電極に印加するスイッチ素子と、所定の対向電位に設定された対向電極と、前記電極間に介在された液晶層とを含む複数の画素がマトリクス状に配置され、且つ前記複数の画素が、静止画信号電圧記憶用の記憶素子を含む画素で構成される第 1 の画素部と、前記記憶素子を含まない画素で構成される第 2 の画素部とに分割され、前記記憶素子に保持されている静止画信号電圧を前記第 1 の画素部を構成する各画素の前記画素電極に印加することにより、前記第 1 の画素部でのみ静止画表示を行う機能を有する液晶表示装置において、前記静止画表示の期間中、前記第 2 の画素部を構成する各画素の前記画素電極に前記対向電位と同電位の信号電圧を印加する対向電位印加手段を具備することを特徴とする。

【0012】請求項 2 の発明は、請求項 1 において、前記対向電位印加手段は、静止画表示期間中に前記対向電位と同電位の信号電圧を前記信号線に供給する選択スイッチ回路と、静止画表示期間中に前記第 2 の画素部を構成する各画素の前記スイッチ素子のみに定期的に走査信号を供給する走査信号制御回路とを備えることを特徴とする。

【0013】好ましい形態として、前記静止画信号電圧記憶用の記憶素子として、例えば S R A M が用いられ

る。

【0014】好ましい形態として、前記対向電位と同電位の信号電圧は、前記対向電極に対向電位を供給する対向電極電圧生成回路、又は前記信号線に映像信号電圧を供給する信号線ドライバから出力する。

【0015】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。なお、本実施形態の基本構成は図 3 及び図 4 と同じであるために説明を省略するものとし、ここでは特徴的な構成についてのみ説明する。

【0016】図 1 は、図 4 に示す通常画素領域 1 と図 3 に示す X ドライバ 3 及び Y ドライバ 4 の部分構成例を示した回路図である。X ドライバ 3 の出力側には、X ドライバ 3 から出力される表示データと、図示しない対向電極電圧生成回路から出力される対向電極 2 4 の電圧（対向電極電圧）のいずれか一方を選択して信号線 2 1 に出力する選択スイッチ回路 1 0 1 として、スイッチ 2 2、2 3 が接続されている。また、Y ドライバ 4 の出力側には、Y ドライバ 4 からの出力と図示しないコントロール IC から出力される S R A M モード信号を入力とし、出力はゲート線 2 6 に接続する走査信号制御回路 1 0 2 として、オア回路 2 5 が接続されている。選択スイッチ回路 1 0 1 と走査信号制御回路 1 0 2 は対向電位印加手段として機能している。

【0017】通常画素領域 1 は、信号線 2 1 に画素 T F T 2 7 を介して画素を形成する液晶容量 C が接続され、この液晶容量 C の他方の電極は対向電極 2 4 となっている。

【0018】次に、本実施形態の動作について説明する。通常駆動時は、図 2 に示すように S R A M モード信号はローレベル（L）で、走査信号制御回路 1 0 2 のオア回路 2 5 の出力は Y ドライバ 4 の出力 X となり、ゲート線 2 6 には X が出力されて、画素 T F T 2 7 がオン・オフされる。なお出力 X とは、画素 T F T 2 7 をオンするハイレベルの走査信号と、オフするローレベルの走査信号の両方が含まれ、一定周期でハイレベル／ローレベルに交番する走査信号が出力 X となる。

【0019】一方、選択スイッチ回路 1 0 1 ではスイッチ 2 2 がオン、スイッチ 2 3 がオフとなり、X ドライバ 3 からの出力（表示データ）が選択されて信号線 2 1 に出力される。これにより、所定のタイミングで表示データが液晶容量 C に印加されて画像が表示される。

【0020】通常駆動時は、S W - B、S W - C（図 4）がオフすることで S R A M 内蔵画素領域 2 の各画素から S R A M 部 2 0 0 が切り離され、通常画素領域 1 と同様に X ドライバ 3 の出力に対応する画像が表示される。即ち、通常駆動時、全面で通常の画像が表示される。

【0021】S R A M 駆動時は、図 2 に示すように、S R A M モード信号はハイレベル（H）で、走査信号制御

回路 102 の OR 回路 25 の出力は Y ドライバ 4 の出力 X に係わらず常にハイレベルとなり、ゲート線 26 にはハイレベルの信号が出力される。すなわち、この場合は常にハイレベルの走査信号が出力されるので、通常画素領域 1 の画素 TFT 27 はオンしたままとなる。

【0022】一方、選択スイッチ回路 101 ではスイッチ 22 がオフ、スイッチ 23 がオンとなり、図示しない対向電極電圧生成回路から出力される対向電極電圧が選択されて信号線 21 に出力される。これにより、通常画素領域 1 の液晶容量 C には画素 TFT 27 を介して対向電極電圧が印加されることになる。

【0023】SRAM 駆動時では、SRAM 内蔵画素領域 2 は図 4、図 5 で説明した従来例と同様の動作を行って、SRAM の保持データが SRAM 内蔵画素領域 2 に静止画表示される。

【0024】ここで、SRAM モード信号をハイレベル (H) の信号としている理由は、SRAM 駆動を開始する際に、静止画データの SRAM への書き込み (この間は通常駆動) → SRAM データ保持という順を取る必要があり、回路の動作開始時には SRAM モード信号はロ

ーでなければならないためである。

【0025】本実施形態によれば、SRAM 駆動時に、通常画素領域 1 の各画素に対向電極電圧を与えているため、液晶への直流電圧印加を防止することができ、通常画素領域 1 の劣化を防止することができる。

【0026】なお、本実施形態では対向電極電圧を図示しない対向電極電圧生成回路から出力するようにしてい

るが、対向電極電圧として対向電位と同電位の信号電圧を X ドライバ 3 から供給するように構成してもよい。

【0027】

【発明の効果】以上に説明したように、本発明の液晶表示装置によれば、SRAM 駆動時に非表示部分の画素に対向電極電圧を与えることで、これら画素の液晶への直流電圧印加を防ぐことができるため、液晶の劣化を防止して信頼性の高い液晶表示装置を提供することができる。

【図面の簡単な説明】

【図 1】通常画素部、X ドライバ及び Y ドライバの部分構成例を示した回路図。

【図 2】通常駆動時と SRAM 駆動時の信号状態を示す説明図。

【図 3】画面の特定領域にのみ SRAM を内蔵した液晶表示装置の構成例を示したブロック図。

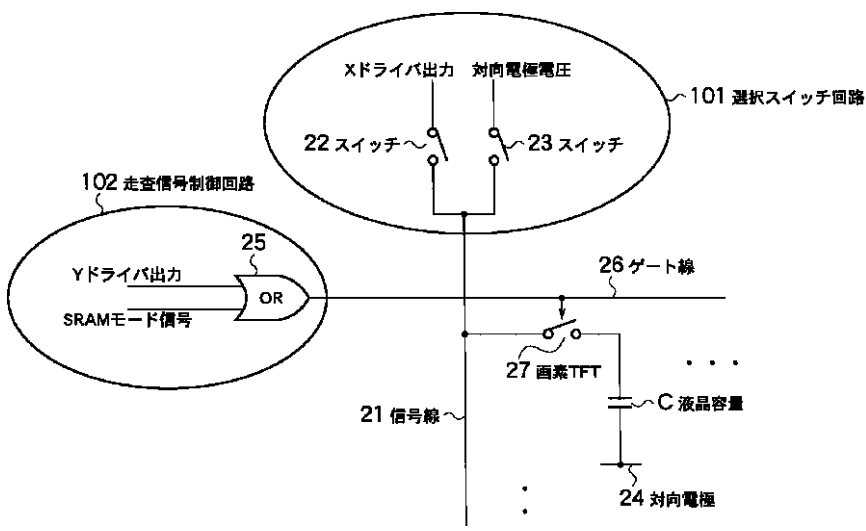
【図 4】図 3 に示した通常画素領域と SRAM 内蔵画素領域の回路図。

【図 5】図 4 に示した装置の SRAM 駆動時の動作説明図。

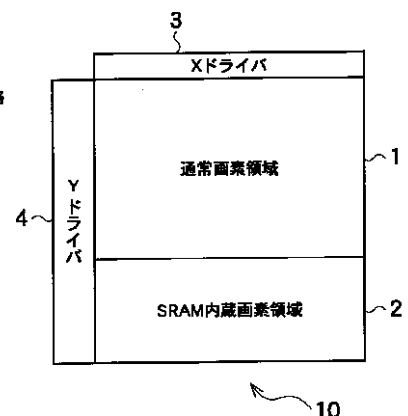
【符号の説明】

1 ... 通常画素領域、2 ... SRAM 内蔵画素領域、3 ... X ドライバ、4 ... Y ドライバ、21 ... 信号線、22, 23 ... スイッチ、24 ... 対向電極、25 ... OR 回路、26 ... ゲート線、27 ... 画素 TFT、100 ... 通常画素部、200 ... SRAM 部、C ... 液晶容量

【図 1】



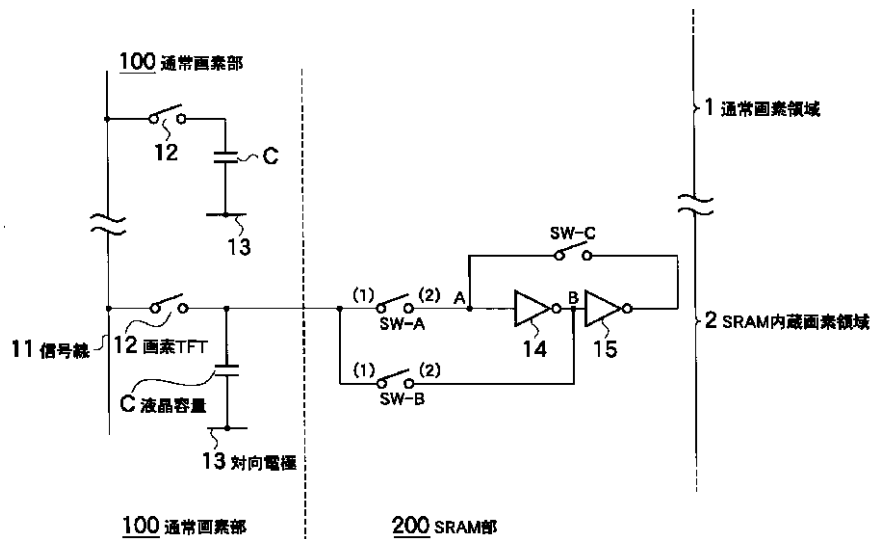
【図 3】



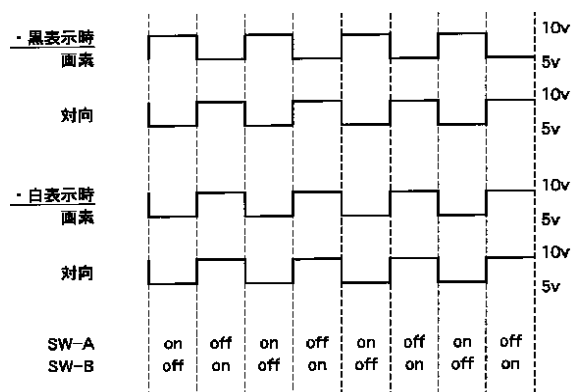
【図2】

	通常駆動時	SRAM駆動時
SRAMモード信号	L	H
Yドライバ出力	X	X
ゲート線出力	X	H
信号線出力	Xドライバ出力	対向電極電圧

【図4】



【図5】



フロントページの続き

F ターム(参考) 2H093 NA16 NA43 NC09 NC28 NC34
ND35
5C006 AA02 AF46 AF59 BB16 BC06
BF02 BF26 EC05 EC13 FA33
FA37 FA38
5C080 AA10 BB05 CC10 DD29 JJ01
JJ03 JJ04 KK02 KK07 KK43

[illegible]