

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5060770号
(P5060770)

(45) 発行日 平成24年10月31日(2012.10.31)

(24) 登録日 平成24年8月10日(2012.8.10)

(51) Int.Cl.	F I	
G09G 3/36 (2006.01)	G09G 3/36	
G09G 3/20 (2006.01)	G09G 3/20	6 2 1 F
G02F 1/133 (2006.01)	G09G 3/20	6 4 1 P
	G09G 3/20	6 3 1 B
	G09G 3/20	6 4 1 Q
請求項の数 10 (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2006-302318 (P2006-302318)	(73) 特許権者	390019839
(22) 出願日	平成18年11月8日(2006.11.8)		三星電子株式会社
(65) 公開番号	特開2007-286585 (P2007-286585A)		Samsung Electronics
(43) 公開日	平成19年11月1日(2007.11.1)		Co., Ltd.
審査請求日	平成21年10月19日(2009.10.19)		大韓民国京畿道水原市靈通区三星路129
(31) 優先権主張番号	10-2006-0034678		129, Samsung-ro, Yeon
(32) 優先日	平成18年4月17日(2006.4.17)		gtong-gu, Suwon-si, G
(33) 優先権主張国	韓国 (KR)		yeonggi-do, Republic
			of Korea
		(74) 代理人	100121382
			弁理士 山下 託嗣
		(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
最終頁に続く			

(54) 【発明の名称】 表示パネルの駆動装置、及びそれを有する表示装置

(57) 【特許請求の範囲】

【請求項1】

映像データをフレーム単位で順次貯蔵する1つのメモリ、
 現在のフレームに対応する第1映像データが外部から入力されると前記メモリに貯蔵し、前記メモリから直前のフレームに対応する第2映像データを読み出し、現在のフレームで前記第1映像データと前記第2映像データとを出力するメモリコントロール部、
 前記メモリコントロール部から出力された前記第1映像データのを受け、第1サブ映像データと、前記第1サブ映像データの階調値よりも低い階調値を有する第2サブ映像データとの対に変換して出力する第1変換部、
 前記メモリコントロール部から出力された前記第2映像データのを受け、第3サブ映像データと、前記第3サブ映像データの階調値よりも低い階調値を有する第4サブ映像データとの対に変換して出力する第2変換部、
前記第1サブ映像データと前記第3サブ映像データとの差分値に基づいて前記第1サブ映像データを補償し、第1補正映像データとして出力する第1補償部、
前記第2サブ映像データと前記第4サブ映像データとの差分値に基づいて前記第2サブ映像データを補償し、第2補正映像データとして出力する第2補償部、及び、
 前記第1補正映像データと前記第2補正映像データとが出力されるタイミングを制御する出力部、
 を有する、表示パネルの駆動装置。

【請求項2】

10

20

前記映像データの示す階調値と電圧レベルとの間の関係が第 1 ガンマ曲線で表され、
 前記第 1 サブ映像データの示す階調値と電圧レベルとの間の関係が、前記第 1 ガンマ曲線とは異なる第 2 ガンマ曲線で表され、
 前記第 2 サブ映像データの示す階調値と電圧レベルとの間の関係が、前記第 1 ガンマ曲線と前記第 2 ガンマ曲線とのいずれとも異なる第 3 ガンマ曲線で表され、
 同一の階調値では、前記第 2 ガンマ曲線、前記第 1 ガンマ曲線、及び前記第 3 ガンマ曲線の順に高い電圧レベルを示す、
 請求項 1 に記載の駆動装置。

【請求項 3】

前記映像データが第 1 階調値を示すとき、
 前記第 1 サブ映像データが、前記第 2 ガンマ曲線上で前記第 1 階調値に対応する電圧レベルに前記第 1 ガンマ曲線上で対応する第 2 階調値、を示し、
 前記第 2 サブ映像データが、前記第 3 ガンマ曲線上で前記第 1 階調値に対応する電圧レベルに前記第 1 ガンマ曲線上で対応する第 3 階調値、を示す、
 請求項 2 に記載の駆動装置。

10

【請求項 4】

前記第 1 補償部は、
 前記第 1 サブ映像データに対応する電圧レベルと前記第 3 サブ映像データに対応する電圧レベルとの間の差が第 1 基準値以下であれば、前記第 1 補正映像データに対応する電圧レベルを前記第 3 サブ映像データに対応する電圧レベルと同一にし、
 前記差が前記第 1 基準値より大きければ、前記第 1 補正映像データに対応する電圧レベルを前記第 3 サブ映像データに対応する電圧レベルより第 1 補正值だけ高くする、
 請求項 1 に記載の駆動装置。

20

【請求項 5】

前記第 2 補償部は、
 前記第 2 サブ映像データに対応する電圧レベルと前記第 4 サブ映像データに対応する電圧レベルとの間の差が第 2 基準値以下であれば、前記第 2 補正映像データに対応する電圧レベルを前記第 4 サブ映像データに対応する電圧レベルと同一にし、
 前記差が前記第 2 基準値より大きければ、前記第 2 補正映像データに対応する電圧レベルを前記第 4 サブ映像データに対応する電圧レベルより第 2 補正值だけ高くする、
 請求項 1 に記載の駆動装置。

30

【請求項 6】

前記出力部が前記第 1 補正映像データと前記第 2 補正映像データとを交互に出力する、
 請求項 1 に記載の駆動装置。

【請求項 7】

映像データをフレーム単位で順次貯蔵する 1 つのメモリ、
 連続する二つのフレームのそれぞれに対応する映像データが外部から入力されると、第 1 補正映像データと第 2 補正映像データとに順番に変換して出力するタイミングコントローラ、

外部から印加される電源電圧に応じてガンマ基準電圧を出力するガンマ基準電圧発生部、

40

前記ガンマ基準電圧に基づき、第 1 期間では前記第 1 補正映像データを第 1 データ電圧に変換して出力し、第 2 期間では前記第 2 補正映像データを第 2 データ電圧に変換して出力するデータ駆動部、

前記第 1 期間では第 1 ゲート信号を出力し、前記第 2 期間では第 2 ゲート信号を出力するゲート駆動部、並びに、

前記第 1 ゲート信号と前記第 1 データ電圧とが入力される第 1 サブ画素、及び前記第 2 ゲート信号と前記第 2 データ電圧とが入力される第 2 サブ画素、をそれぞれ含む複数の画素、を有する表示部、
 を備えた表示装置であり、

50

前記タイミングコントローラが、

現在のフレームに対応する第1映像データが外部から入力されると前記メモリに貯蔵し、前記メモリに貯蔵された直前のフレームに対応する第2映像データを読み出し、現在のフレームで前記第1映像データと前記第2映像データとを出力するメモリコントロール部、

前記メモリコントロール部から出力された前記第1映像データのを受け、第1サブ映像データと、前記第1サブ映像データの階調値よりも低い階調値を有する第2サブ映像データとの対に変換して出力する第1変換部、

前記メモリコントロール部から出力された前記第2映像データのを受け、第3サブ映像データと、前記第3サブ映像データの階調値よりも低い階調値を有する第4サブ映像データとの対に変換して出力する第2変換部、

前記第1サブ映像データと前記第3サブ映像データとの差分値に基づいて前記第1サブ映像データを補償し、前記第1補正映像データとして出力する第1補償部、

前記第2サブ映像データと前記第4サブ映像データとの差分値に基づいて前記第2サブ映像データを補償し、前記第2補正映像データとして出力する第2補償部、及び、

前記第1補正映像データと前記第2補正映像データとが出力されるタイミングを制御する出力部、

を有する、表示装置。

【請求項8】

前記表示部が、

1 水平走査期間のうち、前記第1サブ画素が駆動される前半に前記第1ゲート信号が入力される第1ゲートライン、

1 水平走査期間のうち、前記第2サブ画素が駆動される後半に前記第2ゲート信号が入力される第2ゲートライン、及び、

1 水平走査期間の前半に前記第1データ電圧が入力され、後半に前記第2データ電圧が入力されるデータライン、

をさらに有する、請求項7に記載の表示装置。

【請求項9】

前記第1サブ画素が、

前記第1ゲートラインと前記データラインとに電氣的に接続され、前記第1ゲート信号に応じて前記第1データ電圧を出力する第1スイッチング素子、及び、

前記第1データ電圧を保持する第1液晶キャパシタ、
を含み、

前記第2サブ画素が、

前記第2ゲートラインと前記データラインとに電氣的に接続され、前記第2ゲート信号に応じて前記第2データ電圧を出力する第2スイッチング素子、及び、

前記第2データ電圧を保持する第2液晶キャパシタ、
を含む、

請求項8に記載の表示装置。

【請求項10】

前記第1データ電圧が前記第2データ電圧より高い、請求項9に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置に関し、特にそれに搭載される表示パネルの駆動装置に関する。

【背景技術】

【0002】

一般に、液晶表示装置は陰極線管表示装置と比べ、薄型化には優れている反面、広視野角化や側面視認性には劣っている。液晶表示装置の更なる広視野角化を実現させる技術として、近年例えば、PVA (Patterned Vertical Alignment)、MVA (Multi-domai

10

20

30

40

50

n Vertical Alignment)、及びS - PVA (Super - Patterned Vertical Alignment)が開発されている。特にS - PVAモードの液晶表示装置では、各画素が二つのサブ画素から成る。一つの画素に対して一つの階調が指定されるとき、その画素に含まれる二つのサブ画素のそれぞれに対しては互いに異なる電圧が印加される。それにより、その画素には互いに異なる輝度を示す二つのドメインが形成される。この時、液晶表示装置の画面を眺める人の目にはそれら二つのドメインの輝度の中間値が認識される。特に画面の側方では中程度の階調以下でのガンマ曲線の歪みが補償される。その結果、液晶表示装置の視野角が拡がり、更にその側面視認性が向上する。

【特許文献1】特開2001 - 264818号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

近年、S - PVAモードの液晶表示装置には、液晶の応答の高速化を目的として、DCC (Dynamic Capacitance Compensation)方式が採用されている。DCC方式は、各画素の階調値を、現在のフレームでの目標値と直前のフレームでの階調値とを考慮して補正することにより、液晶の応答速度を更に高めている。従来のDCC方式による表示パネルの駆動装置は、外部から入力された各画素に対する階調値をまず補正し、その補正された階調値に基づき、各画素に含まれる二つのサブ画素に対する階調値の対を決定する。その場合、同じ画素に含まれる二つのサブ画素に対する階調値は同様に補正されている。しかし、厳密には、それら二つのサブ画素の間では最適な補正值が異なる。従って、ガンマ曲線の歪みを更に高精度で補償することが困難であるので、従来のS - PVAモードの液晶表示装置では液晶の応答速度の更なる向上や更なる高画質化がいずれも困難である。

本発明の目的は、映像データをサブ画素ごとに独立に補正することにより、液晶の応答速度の更なる向上と更なる高画質化とを共に実現可能な駆動装置、の提供にある。

【課題を解決するための手段】

【0004】

本発明による表示パネルの駆動装置は、メモリ、メモリコントロール部、第1変換部、第2変換部、第1補償部、第2補償部、及び出力部を含む。メモリは映像データをフレーム単位で順次貯蔵する。メモリコントロール部は、現在のフレームに対応する第1映像データを外部から入力してメモリに貯蔵し、メモリから直前のフレームに対応する第2映像データを読み出し、現在のフレームで第1映像データと第2映像データとを出力する。第1変換部は、メモリコントロール部から出力された第1映像データを入力し、互いに異なる階調値を示す第1サブ映像データと第2サブ映像データとの対に変換して出力する。第2変換部は、メモリコントロール部から出力された第2映像データを入力し、互いに異なる階調値を示す第3サブ映像データと第4サブ映像データとの対に変換して出力する。第1補償部は、第3サブ映像データを利用して第1サブ映像データを補償し、第1補正映像データとして出力する。第2補償部は、第4サブ映像データを利用して第2サブ映像データを補償し、第2補正映像データとして出力する。出力部は、第1補正映像データと第2補正映像データとが出力されるタイミングを制御する。

【0005】

本発明による表示装置は、メモリ、タイミングコントローラ、ガンマ基準電圧発生部、データ駆動部、ゲート駆動部、及び表示部を含む。メモリは映像データをフレーム単位で順次貯蔵する。タイミングコントローラは、連続する二つのフレームのそれぞれに対応する映像データを外部から入力し、第1補正映像データと第2補正映像データとに順番に変換して出力する。ガンマ基準電圧発生部は、外部から印加される電源電圧に応じてガンマ基準電圧を出力する。データ駆動部は、ガンマ基準電圧に基づき、第1期間では第1補正映像データを第1データ電圧に変換して出力し、第2期間では第2補正映像データを第2データ電圧に変換して出力する。ゲート駆動部は、第1期間では第1ゲート信号を出力し、第2期間では第2ゲート信号を出力する。表示部は複数の画素を有する。各画素は、第1ゲート信号と第1データ電圧とが入力される第1サブ画素、及び第2ゲート信号と第2

10

20

30

40

50

データ電圧とが入力される第2サブ画素、を含む。タイミングコントローラは特に、本発明による上記の駆動装置と同様に構成され、同様に機能する。

【発明の効果】

【0006】

本発明による上記の駆動装置及び表示装置は、外部から提供された映像データをまず、各画素に含まれる二つのサブ画素に対する第1サブ映像データと第2サブ映像データとの対に変換する。その後、第1サブ映像データと第2サブ映像データとを別々に補正し、第1補正映像データと第2補正映像データとの対に変換する。このように、第1サブ映像データと第2サブ映像データとのそれぞれが独立に補正されるので、第1サブ画素と第2サブ画素とのそれぞれに対して最適な補正映像データが提供される。その結果、ガンマ曲線の歪みが更に高精度で補償されるので、本発明による表示装置では従来の表示装置より、液晶の応答速度及び画質がいずれも更に向上する。

10

【0007】

本発明による上記の駆動装置及び表示装置ではまた、映像データが、第1サブ映像データと第2サブ映像データとの対に変換される前にメモリに貯蔵される。それにより、本発明による表示装置では従来の表示装置とは異なり、サブ映像データごとにメモリを分ける必要がないので、表示装置に利用されるメモリの総数が削減可能である。

【発明を実施するための最良の形態】

【0008】

以下、添付の図を参照して本発明の望ましい実施形態をより詳細に説明する。

20

図1は本発明の一実施形態による液晶表示装置のブロック図であり、図2は図1に示したタイミングコントローラの内部ブロック図である。図1に示されているように、本発明の一実施形態による液晶表示装置700は、表示部100、ゲート駆動部200、データ駆動部300、ガンマ基準電圧発生部400、タイミングコントローラ500、第1メモリ610、及び第2メモリ620を含む。

【0009】

表示部100には表示パネルが含まれ、表示パネルには、ゲート電圧が入力される多数のゲートラインGL1~GL2nと、データ電圧が入力される多数のデータラインDL1~DLmとが具備されている。多数のゲートラインGL1~GL2nと多数のデータラインDL1~DLmとによって表示部100には多数の画素領域のマトリックスが区切られている。各画素領域には、第1サブ画素111及び第2サブ画素112から成る画素110が具備されている。第1サブ画素111は第1薄膜トランジスタTr1及び第1液晶キャパシタC_{LC1}から成り、第2サブ画素112は第2薄膜トランジスタTr2及び第2液晶キャパシタC_{LC2}から成る。

30

【0010】

ゲート駆動部200は、表示部100に具備された多数のゲートラインGL1~GL2nと電氣的に接続され、それらのゲートラインGL1~GL2nにゲート信号を提供する。データ駆動部300は、表示部100に具備された多数のデータラインDL1~DLmと電氣的に接続され、それらのデータラインDL1~DLmに対して第1データ電圧または第2データ電圧を印加する。タイミングコントローラ500は、外部のグラフィックコントローラ(図1には示されていない)から映像データD-in及び各種の制御信号O-CSを入力する。タイミングコントローラ500は、映像データD-inを補償して第1補正映像データD-Hn'または第2補正映像データD-Ln'を出力する。また、タイミングコントローラ500は、各種の制御信号O-CS(例えば、垂直同期信号、水平同期信号、メインクロック、データイネーブル信号など)に基づき、第1制御信号CT1、第2制御信号CT2、及び第3制御信号CT3を出力する。

40

【0011】

第1制御信号CT1はゲート駆動部200の動作を制御するための信号であり、ゲート駆動部200に提供される。第1制御信号CT1は、ゲート駆動部200に動作開始を指示するための垂直開始信号、ゲート電圧の出力タイミングを決めるためのゲートクロック信号、及びゲート電圧のオンパルス幅を決めるための出力イネーブル信号などを含む。ゲート駆動部200は、タイミングコントローラ500から入力した第1制御信号CT1に応じ、ゲート信号を複数

50

のゲートラインGL1～GL2nに順番に出力する。

【 0 0 1 2 】

第2制御信号CT2はデータ駆動部300の動作を制御するための信号であり、データ駆動部300に提供される。第2制御信号CT2は、データ駆動部300の動作開始を指示するための水平開始信号、データ電圧の極性を反転させるための反転信号、及びデータ駆動部300から第1データ電圧または第2データ電圧が出力されるタイミングを決めるための出力指示信号などを含む。データ駆動部300は、タイミングコントローラ500から入力した第2制御信号CT2に応じ、画素マトリックスの各行に第1補正映像データD - Hn'または第2補正映像データD - Ln'を交互に出力する。

【 0 0 1 3 】

ガンマ基準電圧発生部400は外部から電源電圧を入力し、タイミングコントローラ500から入力した第3制御信号CT3に応じてガンマ基準電圧 $V_{G\text{MMA}}$ を生成する。データ駆動部300は、ガンマ基準電圧発生部400から入力したガンマ基準電圧 $V_{G\text{MMA}}$ に基づき、第1サブ画素111を駆動すべき第1期間では第1補正映像データD - Hn'を第1データ電圧に変換して出力し、第2サブ画素112を駆動すべき第2期間では第2補正映像データD - Ln'を第2データ電圧に変換して出力する。ここで、好ましくは、第1データ電圧が第2データ電圧より高い。

【 0 0 1 4 】

図2に示されているように、タイミングコントローラ500は、変換部510、第1メモリコントロール部520、第2メモリコントロール部530、第1補償部540、第2補償部550、及び出力部560を含む。変換部510は外部から映像データD - inをフレーム単位で入力し、各フレームの映像データD - inを、互いに異なる階調値を示す第1サブ映像データD - Hn及び第2サブ映像データD - Lnの対に変換して出力する。より具体的には、第1サブ映像データD - Hnが第2サブ映像データD - Lnより高い階調値を示す。

【 0 0 1 5 】

第1メモリコントロール部520は、第1メモリ610から、あらかじめ貯蔵された直前のフレームの第1サブ映像データD - Hn - 1を読み出す。一方、変換部510から提供された現在のフレームの第1サブ映像データD - Hnを第1メモリ610に貯蔵する。第2メモリコントロール部530は、第2メモリ620から、あらかじめ貯蔵された直前のフレームの第2サブ映像データD - Ln - 1を読み出す。一方、変換部510から提供された現在のフレームの第2サブ映像データD - Lnを第2メモリ620に貯蔵する。ここで、第1メモリ610と第2メモリ620とはそれぞれ、映像データをフレーム単位で貯蔵するフレームメモリである。

【 0 0 1 6 】

第1補償部540は、直前のフレームの第1サブ映像データD - Hn - 1に基づいて現在のフレームの第1サブ映像データD - Hnを補償し、第1補正映像データD - Hn'として出力する。特に、直前のフレームの第1サブ映像データD - Hn - 1が対応する電圧レベルと、現在のフレームの第1サブ映像データD - Hnが対応する電圧レベルとの間の差が、あらかじめ設定された第1基準値より大きければ、第1補償部540は、現在のフレームの第1サブ映像データD - Hnに、あらかじめ設定された第1補正值 Δ_1 を加えて第1補正映像データD - Hn'を生成する。一方、上記の差が第1基準値以下であれば、第1補償部540は、現在のフレームの第1サブ映像データD - Hnと同一の第1補正映像データD - Hn'を生成する。

【 0 0 1 7 】

第2補償部550は、直前のフレームの第2サブ映像データD - Ln - 1に基づいて現在のフレームの第2サブ映像データD - Lnを補償し、第2補正映像データD - Ln'として出力する。特に、直前のフレームの第2サブ映像データD - Ln - 1が対応する電圧レベルと、現在のフレームの第2サブ映像データD - Lnが対応する電圧レベルとの間の差が、あらかじめ設定された第2基準値より大きければ、第2補償部550は、現在のフレームの第2サブ映像データD - Lnに、あらかじめ設定された第2補正值 Δ_2 を加えて第2補正映像データD - Ln'を生成する。一方、上記の差が第2基準値以下であれば、第2補償部550は、現在のフレームの第2サブ映像データD - Lnと同一の第2補正映像データD - Ln'を生成する。

10

20

30

40

50

【0018】

出力部560は、第1補償部540から第1補正映像データD - Hn'を入力し、第2補償部550から第2補正映像データD - Ln'を入力する。出力部560は更に、第1サブ画素が駆動されるべき第1期間では第1補正映像データD - Hn'を出力し、第2サブ画素が駆動されるべき第2期間では第2補正映像データD - Ln'を出力する。

【0019】

このように、本発明の一実施形態による液晶表示装置では、各フレームの映像データD - inがまず第1サブ映像データD - Hn及び第2サブ映像データD - Lnの対に変換され、その後、第1サブ映像データD - Hn及び第2サブ映像データD - Lnのそれぞれが個別に補償され、第1補正映像データD - Hn'及び第2補正映像データD - Ln'の対に変換される。従って、第1サブ画素に最適な第1補正映像データD - Hn'が提供されると共に、第2サブ画素に最適な第2補正映像データD - Ln'が提供される。

10

【0020】

図3は本発明の別の実施形態による液晶表示装置のブロック図であり、図4は図3に示されているタイミングコントローラの内部ブロック図である。尚、図3に示されている構成要素のうち、図1に示されている構成要素と同様な構成要素に対しては同一の参照符号を付記し、それらに対する具体的な説明については、図1に示されている構成要素の説明を援用する。

【0021】

図3に示されているように、本発明の別の実施形態による液晶表示装置900は、表示部100、ゲート駆動部200、データ駆動部300、ガンマ基準電圧発生部400、タイミングコントローラ800、及びメモリ630を含む。図4に示されているように、タイミングコントローラ800は、メモリコントロール部810、第1変換部820、第2変換部830、第1補償部840、第2補償部850、及び出力部860を含む。

20

【0022】

メモリコントロール部810は、現在のフレームに対応する映像データD - inを外部から入力する。メモリコントロール部810は、メモリ630から、あらかじめ貯蔵されている直前のフレームに対応する映像データD - in - 1を読み出す。一方、現在のフレームに対応する映像データD - inをメモリ630に貯蔵する。それにより、メモリコントロール部810は各フレームについて、そのフレームの映像データD - inと直前のフレームの映像データD - in - 1とを同時に出力する。

30

【0023】

第1変換部820は、現在のフレームの映像データD - inを入力し、互いに異なる階調値を示す第1サブ映像データD - Hn及び第2サブ映像データD - Lnの対に変換して出力する。より具体的には、第1サブ映像データD - Hnは第2サブ映像データD - Lnより高い階調値を示す。第2変換部830は、直前のフレームの映像データD - in - 1を入力し、互いに異なる階調値を示す第3サブ映像データD - Hn - 1及び第4サブ映像データD - Ln - 1の対に変換して出力する。より具体的には、第3サブ映像データD - Hn - 1は第4サブ映像データD - Ln - 1より高い階調値を示す。

【0024】

第1補償部840は、第2変換部830から入力した第3サブ映像データD - Hn - 1に基づき、第1変換部820から入力した第1サブ映像データD - Hnを補償し、第1補正映像データD - Hn'として出力する。特に、第3サブ映像データD - Hn - 1が対応する電圧レベルと、第1サブ映像データD - Hnが対応する電圧レベルとの間の差が第1基準値より大きければ、第1補償部840は第1サブ映像データD - Hnに第1補正值を1を加えて第1補正映像データD - Hn'を生成する。一方、上記の差が第1基準値以下であれば、第1補償部840は第1サブ映像データD - Hnと同一の第1補正映像データD - Hn'を生成する。

40

【0025】

第2補償部850は、第2変換部830から入力した第4サブ映像データD - Ln - 1に基づき、第1変換部820から入力した第2サブ映像データD - Lnを補償し、第2補正映像データD - L

50

n' として出力する。特に、第4サブ映像データ $D - Ln - 1$ が対応する電圧レベルと、第2サブ映像データ $D - Ln$ が対応する電圧レベルとの間の差が第2基準値より大きければ、第2補償部850は第2サブ映像データ $D - Ln$ に第2補正值 2 を加えて第2補正映像データ $D - Ln'$ を生成する。一方、上記の差が第2基準値以下であれば、第2補償部850は第2サブ映像データ $D - Ln$ と同一の第2補正映像データ $D - Ln'$ を生成する。

【0026】

出力部860は、第1補償部840から第1補正映像データ $D - Hn'$ を入力し、第2補償部850から第2補正映像データ $D - Ln'$ を入力する。出力部860は更に、第1サブ画素が駆動されるべき第1期間では第1補正映像データ $D - Hn'$ を出力し、第2サブ画素が駆動されるべき第2期間では第2補正映像データ $D - Ln'$ を出力する。

10

【0027】

このように、本発明の別の実施形態による液晶表示装置では、各フレームの映像データ $D - in$ がまず第1サブ映像データ $D - Hn$ 及び第2サブ映像データ $D - Ln$ の対に変換され、その後、第1サブ映像データ $D - Hn$ 及び第2サブ映像データ $D - Ln$ のそれぞれが個別に補償され、第1補正映像データ $D - Hn'$ 及び第2補正映像データ $D - Ln'$ の対に変換される。従って、第1サブ画素に最適な第1補正映像データ $D - Hn'$ が提供されると共に、第2サブ画素に最適な第2補正映像データ $D - Ln'$ が提供される。また、タイミングコントローラ800は映像データ $D - in$ を、第1サブ映像データ $D - Hn$ 及び第2サブ映像データ $D - Ln$ の対に変換する前に、まず、メモリ630に貯蔵する。従って、液晶表示装置900では、映像データ $D - in$ をフレーム単位で順次貯蔵するためのメモリが一つで十分であるので、液晶表示装置900に利用されるメモリの総数が削減される。

20

【0028】

図5は、図4に示されている第1補償部の入力信号と出力信号とを示したグラフである。図6は、図4に示されている第2補償部の入力信号と出力信号とを示したグラフである。図5及び図6において、x軸は各フレームの期間を表し、y軸は各補償部の出力電圧の絶対値 V を表す。図5に示されている第1グラフ $G1$ は第1補償部840(図4参照)に入力された入力信号を示し、第2グラフ $G2$ は第1補償部840から出力された出力信号を示す。図6に示されている第3グラフ $G3$ は第2補償部850(図4参照)に入力される入力信号を示し、第4グラフ $G4$ は第2補償部850から出力された出力信号を示す。

30

【0029】

第1グラフ $G1$ が示すように、第1補償部840に対する入力信号の電圧レベルが、 $n - 2 \sim n - 1$ 番目のフレームでは $2V$ に維持され、 $n \sim n + 3$ 番目のフレームでは $6V$ に維持されている。例えば第1基準値があらかじめ $3V$ に設定されている場合、第2グラフ $G2$ が示すように、 n 番目のフレームの第1サブ映像データ $D - Hn$ が対応する電圧レベルと、 $n - 1$ 番目のフレームの第3サブ映像データ $D - Hn - 1$ が対応する電圧レベルとの間の差 $4V$ が第1基準値($3V$)より大きい。従って、第1補償部840は n 番目のフレームでは、第1サブ映像データ $D - Hn$ より第1補正值(例えば $0.5V$)だけ高い第1補正映像データ $D - Hn'$ を出力する。

【0030】

一方、第3グラフ $G3$ が示すように、第2補償部850に対する入力信号の電圧レベルが、 $n - 2 \sim n - 1$ 番目のフレームでは $1V$ に維持され、 $n \sim n + 3$ 番目のフレームでは $4V$ に維持されている。例えば第2基準値があらかじめ $2V$ に設定されている場合、第4グラフ $G4$ が示すように、 n 番目のフレームの第2サブ映像データ $D - Ln$ が対応する電圧レベルと、 $n - 1$ 番目のフレームの第4サブ映像データ $D - Ln - 1$ が対応する電圧レベルとの間の差 $3V$ が第2基準値($2V$)より大きい。従って、第2補償部850は n 番目のフレームでは、第2サブ映像データ $D - Ln$ より第2補正值(例えば $0.5V$)だけ高い第2補正映像データ $D - Ln'$ を出力する。ここで、第2基準値は第1基準値とは独立に設定可能であり、第2補正值は第1補正值とは独立に最適化可能である。

40

【0031】

図7は、図3に示されている、第1データライン、第1ゲートライン、及び第2ゲートラインのそれぞれに対して印加される信号の波形図である。図7に示されているように、

50

第1ゲートラインGL1に対して印加される第1ゲート信号は、1水平走査期間(1H)のうち、第1サブ画素が駆動される前半(H/2)でハイ状態に維持される。一方、第2ゲートラインGL2に対して印加される第2ゲート信号は、1水平走査期間(1H)のうち、第2サブ画素が駆動される後半(H/2)でハイ状態に維持される。第1薄膜トランジスタTr1は第1ゲート信号に応じ、第1データラインDL1に対して印加された第1データ電圧 V_H を第1液晶キャパシタ C_{LC1} に出力する。第2薄膜トランジスタTr2は第2ゲート信号に応じ、第1データラインDL1に対して印加された第2データ電圧 V_L を第2液晶キャパシタ C_{LC2} に出力する。ここで、第2データ電圧 V_L は第1データ電圧 V_H より低い。第1液晶キャパシタ C_{LC1} には第1データ電圧 V_H が保持され、第2液晶キャパシタ C_{LC2} には第2データ電圧 V_L が保持される。

10

【0032】

図8は、映像データの示す各画素の階調と、その画素に含まれる第1サブ画素及び第2サブ画素のそれぞれに対して印加される電圧との間の関係を示したグラフである。図8では、x軸は階調値を表し、y軸は電圧レベルVを表す。図8において、第5グラフG5は映像データD-in(図4参照)の第1ガンマ曲線を示し、第6グラフG6は第1サブ映像データD-Hn(図4参照)の第2ガンマ曲線を示し、第7グラフG7は第2サブ映像データD-Ln(図4参照)の第3ガンマ曲線を示す。図8に示されているように、同一の階調値(例えば第1階調値Gray1)に対し、第2ガンマ曲線、第1ガンマ曲線、及び第3ガンマ曲線の順に電圧レベルが高い。

【0033】

20

映像データD-inが第1階調値Gray1を示す場合、第1サブ映像データD-Hnの示すべき階調値が、第1階調値Gray1に第2ガンマ曲線G6上で対応する第1データ電圧 V_H と第1ガンマ曲線G5上で対応する第2階調値Gray2、に設定される(図8に示されている破線の矢印A1参照)。一方、第2サブ映像データD-Lnの示すべき階調値は、第1階調値Gray1に第3ガンマ曲線G7上で対応する第2データ電圧 V_L と第1ガンマ曲線G5上で対応する第3階調値Gray3、に設定される(図8に示されている一点鎖線の矢印A2参照)。従って、第1サブ画素に対しては第1データ電圧 V_H が印加され、第2サブ画素に対しては第2データ電圧 V_L が印加される。それにより、同じ画素に含まれる二つのサブ画素間では、階調と輝度との関係が異なる。特に、その画素に対して同一の階調が指定された場合、第1サブ画素の輝度は第2サブ画素の輝度より高い。この時、液晶表示パネルを眺める人の目には、第1データ電圧 V_H に対応する輝度と第2データ電圧 V_L に対応する輝度との中間値が認識される。その結果、特に液晶表示パネルの側方では、中程度の階調以下でのガンマ曲線の歪曲が補償される。こうして、視野角が更に拡大され、かつ側面視認性が向上する。

30

【0034】

図9は、図1に示されている表示部に含まれる一つの画素を示す平面図である。図10は、図9に示されている切断線I-I'に沿った断面図である。図9及び図10に示されているように、表示部100(図3参照)は液晶表示パネルを含む。その液晶表示パネルは、互いに向かい合うアレイ基板120とカラーフィルタ基板130、及びアレイ基板120とカラーフィルタ基板130との間に挟まれている液晶層140から成る。

【0035】

40

アレイ基板120の第1ベース121では、第1方向D1に延びている第1ゲートラインGL1と第2ゲートラインGL2、及び第1方向D1と直交する第2方向D2に延びている第1データラインDL1により、各画素領域が区切られている。各画素領域には、第1サブ画素と第2サブ画素とから成る画素が具備されている。特にアレイ基板120では、第1サブ画素が第1薄膜トランジスタTr1及び(第1液晶キャパシタ C_{LC1} の第1電極である)第1画素電極PE1を含み、第2サブ画素が第2薄膜トランジスタTr2及び(第2液晶キャパシタ C_{LC2} の第1電極である)第2画素電極PE2を含む。第1薄膜トランジスタTr1のゲート電極は第1ゲートラインGL1から分岐されている。第2薄膜トランジスタTr2のゲート電極は第2ゲートラインGL2から分岐されている。第1薄膜トランジスタTr1及び第2薄膜トランジスタTr2の各ソース電極はいずれも、第1データラインDL1から分岐されている。第1薄膜トランジ

50

スタTr1のドレイン電極は第1画素電極PE1に接続されている。第2薄膜トランジスタTr2のドレイン電極は第2画素電極PE2に接続されている。図10に示されているように、アレイ基板120は更に、ゲート絶縁膜121、保護膜122、及び有機絶縁膜123を、第1画素電極PE1及び第2画素電極PE2の下に備え、それらの膜で第1ゲートラインGL1及び第2ゲートラインGL2をカバーしている。

【0036】

カラーフィルタ基板130では、第2ベース131の上に、ブラックマトリックス132、カラーフィルタ層133、及び共通電極134が形成されている。ブラックマトリックス132は、第1ゲートラインGL1及び第2ゲートラインGL2が形成された領域を含む非有効表示領域に形成され、その領域からの漏れ光を防止する。カラーフィルタ層133は画素ごとに、レッド、グリーン、及びブルーのいずれかの色素を含み、液晶層140を通過した光を画素ごとに、上記三色のいずれかの色光に選別する。共通電極134はカラーフィルタ層133の上に形成され、第1液晶キャパシタ C_{LC1} 及び第2液晶キャパシタ C_{LC2} の各第2電極として利用される。共通電極134では特に、第1画素電極PE1の中央部と対向する部分が除去され、第1開口部OP1が形成されている。同様に、第2画素電極PE2の中央部と対向する部分が除去され、第2開口部OP2が形成されている。その結果、各画素領域の液晶層140には、液晶分子141の配向方向が互いに異なる8個のドメインが形成される。各画素領域がそれら8個のドメインに分割されることにより、液晶表示パネルの視野角が更に拡大される。

10

【0037】

以上、本発明の好ましい実施形態を説明した。しかし、当業者は特許請求の範囲に記載されている本発明の思想及び目的から逸脱しない範囲で、本発明の上記の実施形態を多様に修正し、及び変更できるであろう。従って、それらの修正や変更も当然に、本発明の技術的範囲に属すると解されるべきである。

20

【図面の簡単な説明】

【0038】

【図1】本発明の一実施形態による液晶表示装置のブロック図

【図2】図1に示されているタイミングコントローラの内部ブロック図

【図3】本発明の他の実施形態による液晶表示装置のブロック図

【図4】図3に示されているタイミングコントローラの内部ブロック図

【図5】図4に示されている第1補償部の入力信号と出力信号とを示すグラフ

【図6】図4に示されている第2補償部の入力信号と出力信号とを示すグラフ

【図7】図3に示されている、第1データライン、第1ゲートライン、及び第2ゲートラインのそれぞれに対して印加される信号の波形図

【図8】本発明の実施形態による液晶表示装置について、映像データの示す各画素の階調値と、その画素に含まれる第1サブ画素及び第2サブ画素のそれぞれに対して印加される電圧との間の関係を示したグラフ

【図9】図1に示されている表示部に含まれる一つの画素の平面図

【図10】図9に示されている切断線I-I'に沿った断面図

【符号の説明】

【0039】

- 100 表示部
- 200 ゲート駆動部
- 300 データ駆動部
- 400 ガンマ基準電圧発生部
- 500 タイミングコントローラ
- 510 変換部
- 520 第1メモリコントロール部
- 530 第2メモリコントロール部
- 560 出力部
- 540 第1補償部

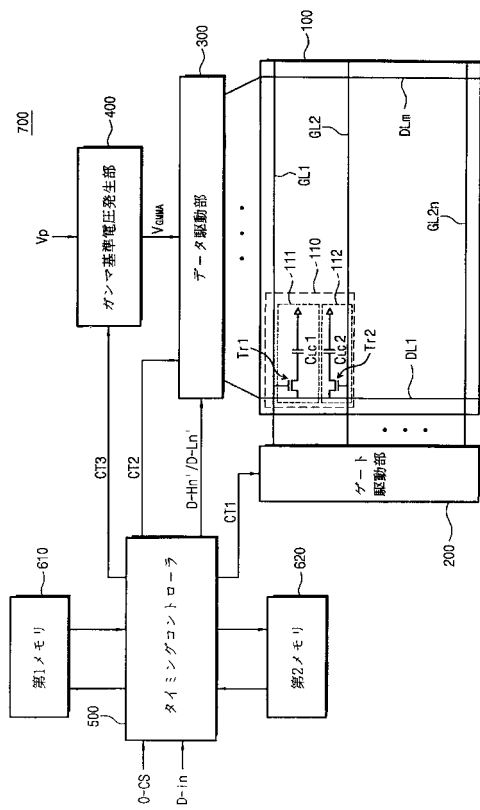
30

40

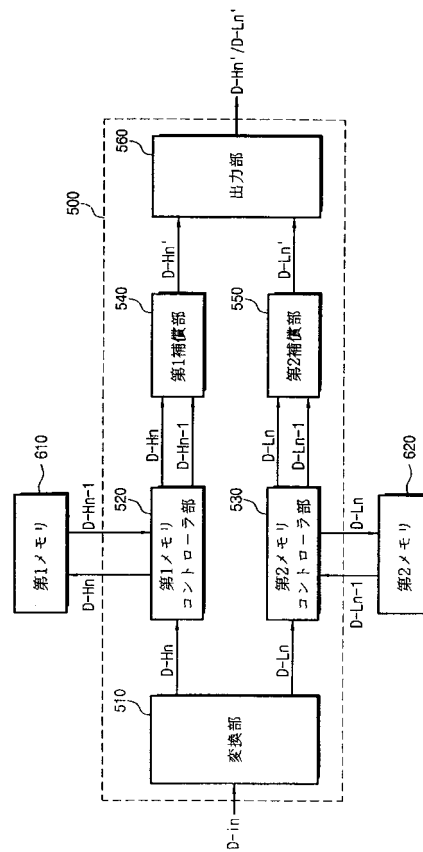
50

- 550 第2補償部
- 610 第1メモリ
- 620 第2メモリ
- 700 液晶表示装置

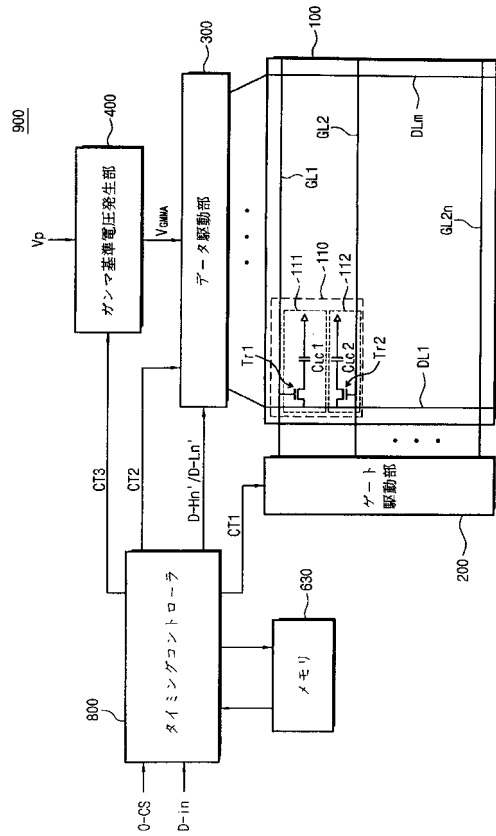
【図1】



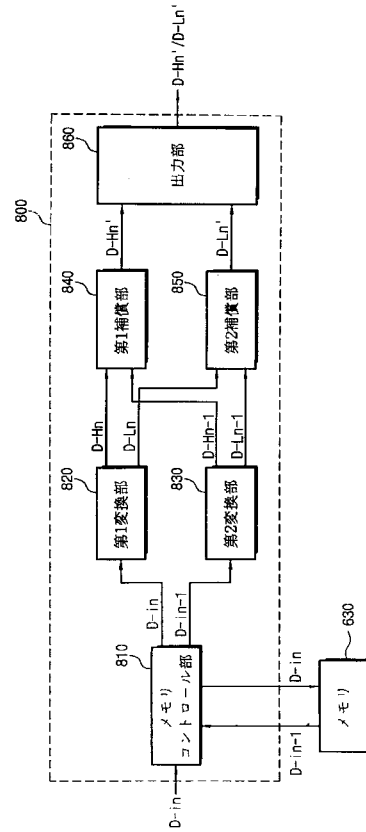
【図2】



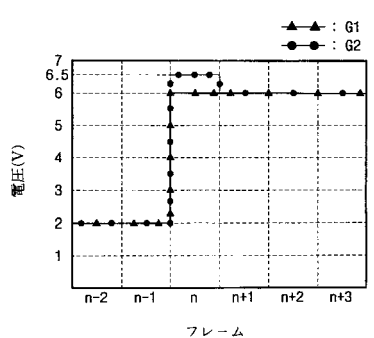
【図3】



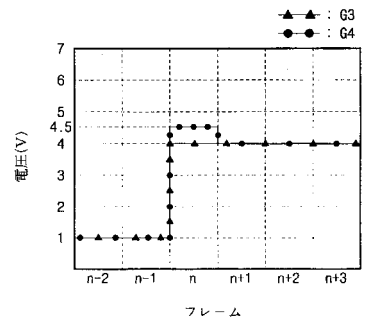
【図4】



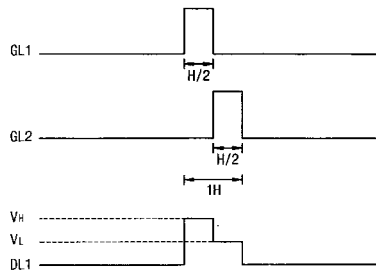
【図5】



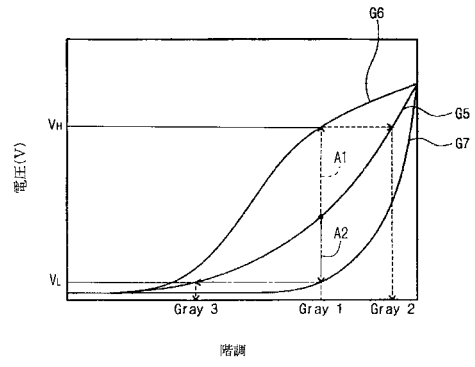
【図6】



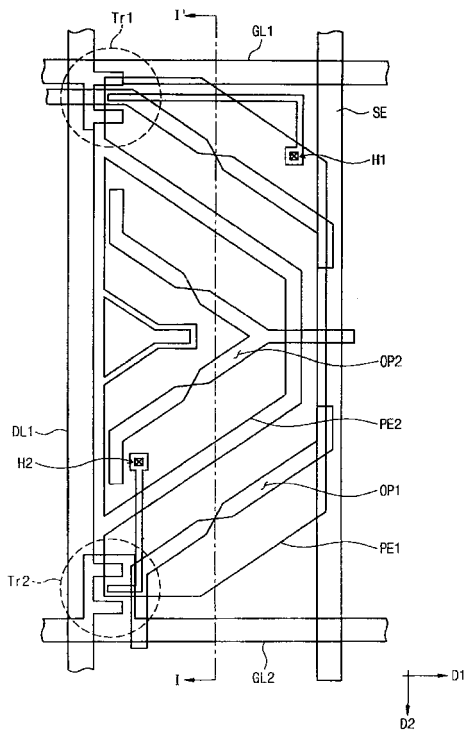
【図7】



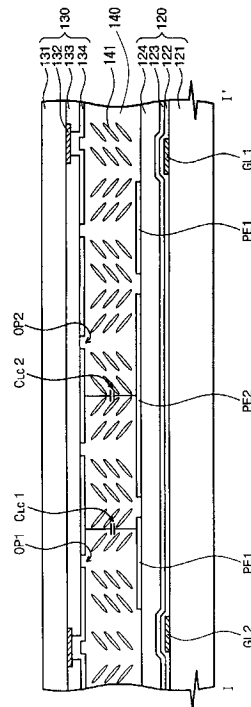
【図8】



【図9】



【図10】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 1 2 U
	G 0 9 G	3/20	6 1 2 F
	G 0 9 G	3/20	6 2 4 B
	G 0 9 G	3/20	6 4 1 G
	G 0 9 G	3/20	6 4 1 K
	G 0 9 G	3/20	6 2 2 P
	G 0 9 G	3/20	6 2 3 Y
	G 0 9 G	3/20	6 3 1 R
	G 0 2 F	1/133	5 7 5
	G 0 2 F	1/133	5 7 0
	G 0 2 F	1/133	5 5 0

(72)発明者 金 宇 哲
大韓民国京畿道議政府市佳陵1洞642-17號

審査官 福村 拓

(56)参考文献 特開平05-341734(JP,A)
特開2005-316211(JP,A)
特開2005-107491(JP,A)
特開2005-172882(JP,A)
特開2005-352315(JP,A)
特開2004-302270(JP,A)
特開2003-295160(JP,A)
特開2002-258244(JP,A)
特開2001-265298(JP,A)
特開2006-039538(JP,A)
特開2006-011427(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 3 6
G 0 2 F 1 / 1 3 3
G 0 9 G 3 / 2 0

专利名称(译)	显示面板的驱动装置和具有该驱动装置的显示装置		
公开(公告)号	JP5060770B2	公开(公告)日	2012-10-31
申请号	JP2006302318	申请日	2006-11-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金宇哲		
发明人	金宇哲		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G2300/0443 G09G2320/0252 G09G2320/028 G09G2320/0673 G09G2340/16		
FI分类号	G09G3/36 G09G3/20.621.F G09G3/20.641.P G09G3/20.631.B G09G3/20.641.Q G09G3/20.612.U G09G3/20.612.F G09G3/20.624.B G09G3/20.641.G G09G3/20.641.K G09G3/20.622.P G09G3/20.623.Y G09G3/20.631.R G02F1/133.575 G02F1/133.570 G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA43 2H093/NA53 2H093/NC13 2H093/NC15 2H093/NC16 2H093/NC29 2H093/NC34 2H093/ND06 2H093/ND33 2H093/ND34 2H093/NE03 2H093/NF09 2H193/ZA04 2H193/ZD23 2H193/ZP03 2H193/ZQ08 5C006/AC24 5C006/AF03 5C006/AF04 5C006/AF06 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF46 5C006/BA19 5C006/BB16 5C006/BC06 5C006/BC16 5C006/BF02 5C006/FA12 5C006/FA21 5C006/FA44 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD08 5C080/DD22 5C080/EE19 5C080/EE29 5C080/FF07 5C080/FF11 5C080/GG09 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	山下大洁嗣		
审查员(译)	福村拓		
优先权	1020060034678 2006-04-17 KR		
其他公开文献	JP2007286585A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为显示面板提供驱动装置，通过子像素独立地校正图像数据，提高液晶的响应速度并改善图像质量。Z SOLUTION：在显示面板的驱动装置中，存储器以帧为单位顺序存储图像数据。存储器控制器在将与当前帧相对应的当前图像数据存储于存储器中的同时从存储器中读出与刚在前一帧相对应的图像数据，并输出刚刚在图像数据和当前图像数据之前。第一转换器将从存储器控制器输出的当前图像数据转换为一对第一子图像数据和第二子图像数据。第二转换器将刚从存储器控制器输出的图像数据转换为一对第三子图像数据和第四子图像数据。第一补偿器使用第三子图像数据补偿第一子图像数据。第二补偿器使用第四子图像数据补偿第二子图像数据。Z

