

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4884281号

(P4884281)

(45) 発行日 平成24年2月29日(2012.2.29)

(24) 登録日 平成23年12月16日(2011.12.16)

(51) Int.Cl. F I
GO2F 1/1368 (2006.01) GO2F 1/1368
HO1L 21/336 (2006.01) HO1L 29/78 612Z
HO1L 29/786 (2006.01)

請求項の数 9 (全 53 頁)

(21) 出願番号	特願2007-103355 (P2007-103355)	(73) 特許権者	390019839
(22) 出願日	平成19年4月11日(2007.4.11)		三星電子株式会社
(62) 分割の表示	特願平10-374131の分割		Samsung Electronics
原出願日	平成10年12月28日(1998.12.28)		Co., Ltd.
(65) 公開番号	特開2007-199736 (P2007-199736A)		大韓民国京畿道水原市靈通区梅灘洞416
(43) 公開日	平成19年8月9日(2007.8.9)		416, Maetan-dong, Yeongtong-gu, Suwon-si,
審査請求日	平成19年4月11日(2007.4.11)		Gyeonggi-do, Republic of Korea
(31) 優先権主張番号	1997P79791	(74) 代理人	100121382
(32) 優先日	平成9年12月31日(1997.12.31)		弁理士 山下 託嗣
(33) 優先権主張国	韓国(KR)	(74) 代理人	100094145
(31) 優先権主張番号	1998P2311		弁理士 小野 由己男
(32) 優先日	平成10年1月26日(1998.1.26)	(74) 代理人	100106367
(33) 優先権主張国	韓国(KR)		弁理士 稲積 朋子
(31) 優先権主張番号	1998P2312		
(32) 優先日	平成10年1月26日(1998.1.26)		
(33) 優先権主張国	韓国(KR)		

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

絶縁基板と、
 前記絶縁基板上に形成されているシリコン層と、
 前記シリコン層を覆っているゲート絶縁膜と、
 前記ゲート絶縁膜上に形成されているゲート電極と、
 保持電極を含み、前記ゲート絶縁膜上に形成されている保持電極線と、
 前記ゲート電極及び前記保持電極線の上に形成されている層間絶縁膜と、
 前記層間絶縁膜上に形成されている画素電極とを有し、
 前記シリコン層は、
 ドーピングされているソース領域及び前記画素電極と電氣的に連結されているドレイン領域と、
 前記ソース領域と前記ドレイン領域との間に位置してドーピングされていないチャンネル領域と、
 前記ドレイン領域と隣接し、かつ前記チャンネル領域とは分離されてドーピングされていない保持領域と、
 前記保持領域の周縁に隣接して前記ドレイン領域と連結されてドーピングされている第3領域と、
 前記ドレイン領域及び前記第3領域から分離されており、前記保持領域を挟んで前記ドレイン領域及び前記第3領域と対向し、かつ前記保持領域と隣接して配置され、ドーピン

10

20

グされた第 4 領域とを含んでおり、

前記保持電極は、前記保持領域上に位置しており、

前記第 3 領域及び前記第 4 領域が前記保持領域を挟み込むように形成されており、

前記第 3 領域から前記第 4 領域に向かう第 1 方向における前記保持領域の第 1 長さは、前記第 1 方向と交差する第 2 方向における前記保持領域の第 2 長さよりも短い、
液晶表示装置。

【請求項 2】

前記ソース領域と前記ドレイン領域とのそれぞれに連結されているソース電極とドレイン電極、をさらに有する、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記ゲート電極及び前記保持電極を覆い、前記ソース領域及び前記ドレイン領域をそれぞれ露出させている第 1 及び第 2 接触口、を含む層間絶縁膜、をさらに有し、

前記ソース電極と前記ドレイン電極とが前記層間絶縁膜上に形成され、前記第 1 及び第 2 接触口を通じて前記ソース領域と前記ドレイン領域とにそれぞれ連結される、請求項 1 に記載の液晶表示装置。

【請求項 4】

前記シリコン層がポリシリコンからなる、請求項 1 に記載の液晶表示装置。

【請求項 5】

前記ゲート絶縁膜は 500 ~ 3,000 の厚さを有する、請求項 1 に記載の液晶表示装置。

【請求項 6】

前記ゲート絶縁膜はシリコンダイオキサイドまたはシリコンナイトライドからなる、請求項 1 に記載の液晶表示装置。

【請求項 7】

前記ソース領域、前記ドレイン領域、前記第 1 領域、前記ゲート絶縁膜、前記ゲート電極を含んで薄膜トランジスタが形成されており、

前記保持電極には、前記画素電極及び前記ドレイン電極に印加される画像信号電圧の最大値より、前記薄膜トランジスタのしきい電圧以上高い電圧が印加される、請求項 2 に記載の液晶表示装置。

【請求項 8】

前記画素電極が前記第 3 領域と複数の位置で連結されている、請求項 2 に記載の液晶表示装置。

【請求項 9】

前記ゲート絶縁膜には前記第 3 領域を露出させている複数の接触口が形成されており、前記接触口を通じて前記画素電極が前記第 3 領域と連結されている、請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、保持蓄電器を有する液晶表示装置、その製造方法及びその駆動方法に関する。

【背景技術】

【0002】

一般に、薄膜トランジスタ液晶表示装置は画像信号を伝達するためのデータ線、走査信号を伝達するためのゲート線、三端子スイッチング素子である薄膜トランジスタ、液晶蓄電器及び保持蓄電器を含み、保持蓄電器の構造によって独立配線方式または前段ゲート方式の液晶表示装置と区分される。

前者は保持蓄電器の形成のために画素内に独立的な配線を形成する場合であり、後者は前段ゲート線を利用する場合である。

【0003】

10

20

30

40

50

以下、独立配線方式の液晶表示装置の駆動原理及び従来の液晶表示装置の構造について図面を参照して説明する。

図1は従来の独立配線方式の液晶表示装置の画素等価回路図である。

横方向の多数のゲート線G1、G2と縦方向の多数のデータ線D1、D2、D3が配列されており、ゲート線G1、G2とデータ線D1、D2、D3とが交差して画素領域をなし、画素領域を横切る形態で保持電極用配線COM1、COM2が形成されている。

画素領域内には薄膜トランジスタTFTが形成されており、薄膜トランジスタTFTのゲート端子gはゲート線G1、G2と連結されており、ソース端子及びドレイン端子s、dはそれぞれデータ線D1、D2、D3及び液晶蓄電器LCと連結されている。

また、ドレイン端子dは保持電極用配線COM1、COM2と連結されているので保持蓄電器STGが形成されている。

【0004】

ゲート線G1を通じて薄膜トランジスタTFTのゲート端子gに開電圧が印加されるとデータ線D1、D2、D3の画像信号が薄膜トランジスタTFTを通じて液晶蓄電器LC及び保持蓄電器STG内に伝送されることで液晶蓄電器LC及び保持蓄電器STGが充電され、この充電された電荷は、次の周期で薄膜トランジスタTFTに再びゲート開電圧が印加されるまでに保持される。

一般に、ゲート電圧が開状態から閉電圧に変わるとき、画素電圧が多少降下するが、保持蓄電器STGはこの変動幅を減らす役割を果たす。

【0005】

一般に、液晶表示装置の薄膜トランジスタは非晶質シリコン層または多結晶シリコン層を活性層として有し、ゲート電極と活性層の相対的な位置によってトップゲート方式とボトムゲート方式とに分れる。

多結晶シリコン薄膜トランジスタの場合、ゲート電極が半導体層の上部に位置するトップゲート方式が主に利用される。

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、従来の技術によるトップゲート方式の多結晶シリコン薄膜トランジスタ液晶表示装置の保持蓄電器は、シリコン層のうちのドーピングされた保持領域及びその上の保持電極、そして、その間に置かれたゲート絶縁膜からなる。

また、保持電極、その上部に置かれた画素電極、そして、その間に置かれた層間絶縁膜及び保護膜からなる絶縁層によってまた他の保持蓄電器が形成される。

この時、層間絶縁膜と保護絶縁膜の厚さがそれぞれ5000程度で500～3,000の厚さのゲート絶縁膜に比べて遥かに厚いため、画素電極と保持電極との間には相対的に小さい値の保持容量が形成され、保持蓄電器としての大きな役割が果たせない。

【0007】

このような構造では、保持電極とシリコン層の保持領域による保持蓄電器を形成するために、保持領域が電極の役割を果たすようにするためのイオンドーピング工程をさらに要する。

すなわち、フォトリソ膜を形成し、マスクを利用してパターニングした後、フォトリソ膜が除去された部分を通じてイオンをシリコン層に注入して拡散させる工程を要する。

【0008】

本発明は、前記に鑑みてなされたもので、その目的は、薄膜トランジスタ及び保持蓄電器の形成の際、写真エッチング工程及び保持蓄電器のためのイオンドーピング工程を省略することで製造工程を単純化することにある。

また、本発明の他の目的は保持容量を十分に確保することにある。

また、本発明の他の目的は画素間に形成される保持容量の偏差を減らすことにある。

【0009】

さらに、本発明の他の目的は保持蓄電器の一つの電極となるシリコン領域の有効抵抗を低めることにある。

【課題を解決するための手段】

【0010】

絶縁基板と、
前記絶縁基板上に形成されているシリコン層と、
前記シリコン層を覆っているゲート絶縁膜と、
前記ゲート絶縁膜上に形成されているゲート電極と、
保持電極を含み、前記ゲート絶縁膜上に形成されている保持電極線と、
前記ゲート電極及び前記保持電極線の上に形成されている層間絶縁膜と、
前記層間絶縁膜上に形成されている画素電極とを有し、
前記シリコン層は、
ドーピングされているソース領域及び前記画素電極と電氣的に連結されているドレイン領域と、

10

前記ソース領域と前記ドレイン領域との間に位置してドーピングされていないチャンネル領域と、

前記ドレイン領域と隣接し、かつ前記チャンネル領域とは分離されてドーピングされていない保持領域と、

前記保持領域の周縁に隣接して前記ドレイン領域と連結されてドーピングされている第3領域と、

20

前記ドレイン領域及び前記第3領域から分離されており、前記保持領域を挟んで前記ドレイン領域及び前記第3領域と対向し、かつ前記保持領域と隣接して配置され、ドーピングされた第4領域とを含んでおり、

前記保持電極は、前記保持領域上に位置しており、

前記第3領域及び前記第4領域が前記保持領域を挟み込むように形成されており、

前記第3領域から前記第4領域に向かう第1方向における前記保持領域の第1長さは、前記第1方向と交差する第2方向における前記保持領域の第2長さよりも短い、液晶表示装置を提供する。

【0011】

ここで、前記ソース領域と前記ドレイン領域とのそれぞれに連結されているソース電極とドレイン電極、をさらに有する。

30

【0012】

ここで、

前記ゲート電極及び前記保持電極を覆い、前記ソース領域及び前記ドレイン領域をそれぞれ露出させている第1及び第2接触口、を含む層間絶縁膜、をさらに有し、

前記ソース電極と前記ドレイン電極とが前記層間絶縁膜上に形成され、前記第1及び第2接触口を通じて前記ソース領域と前記ドレイン領域とにそれぞれ連結される。

【0013】

ここで、前記シリコン層がポリシリコンからなる。

ここで、前記ゲート絶縁膜は500～3,000の厚さを有する。

40

【0014】

ここで、前記ゲート絶縁膜はシリコンダイオキサイドまたはシリコンナイトライドからなる。

【0015】

ここで、

前記ソース領域、前記ドレイン領域、前記第1領域、前記ゲート絶縁膜、前記ゲート電極を含んで薄膜トランジスタが形成されており、

前記保持電極には、前記画素電極及び前記ドレイン電極に印加される画像信号電圧の最大値より、前記薄膜トランジスタのしきい電圧以上高い電圧が印加される。

【0016】

50

ここで、前記画素電極が前記第3領域と複数の位置で連結されている。

ここで、前記ゲート絶縁膜には前記第3領域を露出させている複数の接触口が形成されており、前記接触口を通じて前記画素電極が前記第3領域と連結されている。

【0017】

このように、下部及び上部保持蓄電器用電極とその間に置かれた薄い厚さの保持蓄電器用絶縁膜で保持蓄電器が形成されるので、大きい保持容量を確保することができ、絶縁膜はそれぞれの画素毎に均一の厚さに維持されるので、画素間の保持容量の偏差を減らすことができる。

また、従来の保持電極を形成するためにシリコン層をドーピングする必要がないので、工程が単純となる。

【発明の効果】

【0018】

以上のように、本発明による液晶表示装置及びその製造方法は、別途の追加工程なしで保持蓄電器を形成することができ、保持蓄電器の誘電体を均一に、且つ薄く形成することができるため、十分な保持容量を確保するばかりか、画素別の保持容量の偏差を減少することができる。

また、電荷蓄積層の抵抗を減少することにより、画像電圧が充電されるのにかかる時間が減る効果が得られる。

【発明を実施するための最良の形態】

【0019】

以下、本発明の実施例について図面に基づいて詳細に説明する。

第1実施例を通じて、保持容量電極下部に置かれたシリコン層をドーピングしないまま保持蓄電器の役割を果たすようにする液晶表示装置構造及び駆動方法について説明する。

図2は本発明の第1実施例による液晶表示装置を薄膜トランジスタ及び保持線を中心に示した配置図であり、図3は図2のIII-III線による断面図である。

【0020】

図2乃至図3に示したように、透明な絶縁基板100上に多結晶シリコン層200が形成されており、多結晶シリコン層200が形成されている基板100上にはシリコンダイオキサイド(SiO₂)やシリコンナイトライド(SiNx)からなるゲート絶縁膜300が500～3,000の厚さで形成されている。

ゲート絶縁膜300上にはシリコン層200と交差するようにアルミニウム、クロム、モリブデン-タングステンの単一膜または二重膜で作られたゲート線400が横方向に形成されている。

ゲート絶縁膜300のシリコン層200と重畳する部分は、ゲート電極410となる。

また、保持電極線430は、ゲート線400と平行に同一層に同一物質で形成されている。

保持電極線430のうち、シリコン層200の一部を横切り、シリコン層200と重畳する部分が、保持電極420となる。

【0021】

この時、シリコン層200のうち、ゲート電極410下部に置かれた部分はドーピングされておらず、その両側はそれぞれn形の不純物でドーピングされていて、それぞれチャネル領域220とソース領域210及びドレイン領域230となる。

また、ドレイン領域230と隣接しており、保持電極420下部に位置する部分は、ドーピングされておらず、この部分を保持領域240とする。

【0022】

ゲート線400及び保持電極線430などのゲート配線上部には、シリコンダイオキサイド、シリコンナイトライドなどの物質からなる層間絶縁膜500が、約3,000～10,000の厚さで形成されている。

ゲート絶縁膜300と層間絶縁膜500とは、ソース領域及びドレイン領域210、230を露出する接触口C1、C2を有している。

10

20

30

40

50

【 0 0 2 3 】

層間絶縁膜 5 0 0 上には、データ線 6 0 0 が、クロムまたはモリブデンなどの物質を用いて縦方向に形成されている。

データ線 6 0 0 から延びてシリコン層 2 0 0 の一部、すなわち、ソース領域 2 1 0 と重畳する部分が、ソース電極 6 1 0 となる。

ゲート線 4 0 0 を中心にして反対側でシリコン層 2 0 0 の一部、すなわちドレイン領域 2 3 0 と重畳する部分が、ドレイン電極 6 2 0 となる。

ソース電極 6 1 0 及びドレイン電極 6 2 0 は、層間絶縁膜 5 0 0 に形成されている接触口 C 1、C 2 を通じて、それぞれソース領域 2 1 0 及びドレイン領域 2 3 0 と連結されている。

10

【 0 0 2 4 】

データ線 6 0 0、ソース電極 6 1 0、ドレイン電極 6 2 0 を含むデータ配線上を、シリコンオキサイド、シリコンナイトライドからなる保護絶縁膜 7 0 0 が、3 , 0 0 0 ~ 1 0 , 0 0 0 程度の厚さで覆っている。

データ線 6 0 0 とゲート線 4 0 0 とが交差する部分の内側には、I T O (indium-tin-oxide) 透明画素電極 8 0 0 が形成されている。

画素電極 8 0 0 は、保護絶縁膜 7 0 0 に形成されている経路口 C 3 を通じてドレイン電極 6 2 0 と連結されており、保持電極線 4 3 0 と重畳している。

【 0 0 2 5 】

このように、保持領域 2 4 0、保持電極 4 2 0 及びその間に位置したゲート絶縁膜 3 0 0 を含む保持蓄電器構造で、保持領域 2 4 0 はドーピングされていないので、保持蓄電器としての役割を十分に果たすためには、次のように液晶表示装置を駆動しなければならない。

20

図 4 は、第 1 実施例による液晶表示装置の保持電極に加わった電圧 V が、画像信号電圧に比べ、薄膜トランジスタのしきい電圧 V_{th} 以上に加わった時の状態を示した断面図である。

【 0 0 2 6 】

ゲート電極 4 1 0 に開電圧が印加されるとソース領域 2 1 0 とドレイン領域 2 3 0 との間に電子が移動できるチャンネルが生じ、このチャンネルを通じて画像信号電圧が画素電極 8 0 0 に印加される。

30

また、保持電極 4 2 0 には一定の大きさの直流または交流電圧 V が印加される。

保持電極 4 2 0 に印加される電圧 V が画像信号電圧の最高値に比べて薄膜トランジスタのしきい電圧 V_{th} 以上の値を有する場合、シリコン層のドレイン領域 2 3 0 と隣接しているドーピングされていない保持領域 2 4 0 の上層部に電荷蓄積層 2 4 1 が形成される。この電荷蓄積層 2 4 1 は、電極の役割を果たすようになる。

このように形成された蓄積層 2 4 1 は大きい抵抗値を有するが、導電体としての役割を果たすため、保持電極の役割を果たすことができる。

【 0 0 2 7 】

このように、ドーピングされていない保持領域 2 4 0 を保持蓄電器の一つの電極として使用し得るため、このような構造の液晶表示装置の製造に際してドーピング工程の回数を 1 回減らすことができる。

40

以下、第 1 実施例による液晶表示装置の製造方法について図 2 及び図 5 乃至図 1 4 を参照して説明する。

【 0 0 2 8 】

まず、図 5 に示すように、絶縁基板 1 0 0 上に多結晶シリコン層 2 0 0 を形成する。この時、シリコン層 2 0 0 の結晶性を増大するために熱処理やレーザアニーリングを実施することも可能である (図 5) 。

次いで、図 6 に示すように、シリコンダイオキサイドやシリコンナイトライドを 5 0 0 ~ 3 , 0 0 0 の厚さに蒸着し、ゲート絶縁膜 3 0 0 を形成する。

【 0 0 2 9 】

50

図 7 に示すように、ゲート配線用伝導性物質を蒸着した後パターニングしてゲート線 400、410 及び保持電極線 420、430 を含むゲート配線を形成する。

前述の通り、ゲート線 400 の一部であるゲート電極 410 と保持電極線 430 の一部である保持電極 420 は、シリコン層 200 の上部に位置する。

図 8 に示すように、配線 400、410、420、430 をマスクにしてシリコン層 200 にイオンを注入拡散させることにより、ソース 210 及びドレイン領域 230 を形成する。

この時、ゲート電極 410 及び保持電極 420 の下部はドーピングされていないため、それぞれチャンネル領域 220 と保持領域 240 をなし、保持領域 240 はドレイン領域 230 と隣接する。

【0030】

次いで、図 9 に示すように、層間絶縁膜 500 を形成することによってゲート電極 410 と、後で形成するソース電極及びドレイン電極間を絶縁する。

その後、図 10 に示すように、シリコン層 200 のソース領域及びドレイン領域 210、230 上部のゲート絶縁膜 300 と層間絶縁膜 500 とを除去することにより、接触口 C1、C2 を形成する。

【0031】

図 11 に示すように、アルミニウム、クロム、モリブデンまたはモリブデン - タングステンのようなデータ配線用金属を蒸着してパターニングし、データ線 600、ソース電極 610 及びドレイン電極 620 を形成する。

この過程でソース電極 610 及びドレイン電極 620 が、接触口 C1、C2 を通じてソース領域 210 及びドレイン領域 230 と連結される。

【0032】

図 12 に示すように、上部に保護絶縁膜 700 を塗布した後、ドレイン電極 620 上部をエッチングして、図 3 に示す経路口 C3 を形成する。

最後に、図 14 に示すように、ITO のような透明導電物質を蒸着してパターニングすることで保持電極 420 上部に画素電極 800 を形成する。

この段階で画素電極 800 が経路口 C3 を通じてドレイン電極 620 と連結される。

【0033】

前述したように、保持電極 420 に印加される電圧を調節することにより、保持領域 240 を保持蓄電器の一つの電極に利用することができるため、保持領域 240 をイオンドーピングする必要がない。

以下、本発明の第 2 実施例による液晶表示装置について説明する。

第 2 実施例においては、シリコン層を保持蓄電器の一つの電極として使用せず、保持電極用金属パターンを別途設ける構造である。

データ配線用金属と保持電極用金属パターンとは、最下層に形成されている。

【0034】

図 15 は第 2 実施例による液晶表示装置の配置図であり、図 16 は図 15 の VII - VII 線による断面図であり、図 17 は図 15 の VIII - VIII 線による断面図である。

図 15、図 16 及び図 17 に示したように、絶縁基板 100 上に縦方向にデータ線 600 が形成されている。

データ線 600 の一部は、延長されてソース電極 611 をなす。

保持電極用金属パターン 621 は、データ線 600 と平行に、同一物質で同一層に形成されている。

ソース電極 611 から保持電極用金属パターン 621 に至る部分までにシリコン層 200 が形成され、ソース電極 611 及び保持電極用金属パターン 621 と連結されている。

ドーピングシリコン層 200 の上にはシリコンダイオキサイド及び / またはシリコンナイトライドの物質を用い、ゲート絶縁膜 300 が 500 ~ 3,000 の厚さに形成されている。

【0035】

10

20

30

40

50

ゲート絶縁膜 300 上には、ゲート線 400 が、ソース電極 611 と保持電極用金属パターン 621 との間のシリコン層 220 と一部重畳するように、横方向に形成されている。

前記重畳する部分のゲート線 400 は、ゲート電極 410 の役割を果たす。

シリコン層のうちでゲート電極 410 下部の領域 220 は、ドーピングされておらず、チャンネルが形成される。

このチャンネル領域 220 を中心として両側にはドーピングされている二つの領域 210、230 がある。

ソース電極 611 上に位置したドーピングされた部分をソース領域 210、保持電極用金属パターン 621 上に位置したドーピングされた部分をドレイン領域 230 とする。

10

【0036】

ゲート絶縁膜 300 上には、保持電極線 430 がゲート線 400 と平行に同一物質で形成されている。

保持電極線 430 のうちの一部はゲート絶縁膜 300 を間において保持電極用金属パターン 621 と重畳し、保持蓄電器を形成する。

その上には保護絶縁膜 700 が、シリコンダイオキサイドやシリコンニトライドなどの物質を用いて 3,000 ~ 10,000 の厚さに形成されている。

保護絶縁膜 700 上には、ITO 画素電極 800 が、ゲート線 400 とデータ線 600 とで定義される画素領域内に形成されている。

この時、画素電極 800 は、保護絶縁膜 700 及びゲート絶縁膜 300 に形成されている接触口 C4 を通じ、保持電極用金属パターン 621 の端縁にわたっているドレイン領域 230 と直接に接触している。

20

【0037】

このように、ソース領域 210 がソース電極 611 と直接に接触しており、ドレイン領域 230 は画素電極 800 と直接接触しているため、層間絶縁膜の形成を要せず、従来のソース電極及びドレイン電極とソース領域及びドレイン領域とを連結するための接触口の形成も要しない。

データ線とゲート線との交差部の断面図である図 17 に示すように、データ配線 600 とゲート配線 400 との間にゲート絶縁膜 300 のみが存在する場合、二つの配線 600、400 間に短絡が発生し得るので、その交差部にシリコンパターン 201 を置くと短絡の発生を抑制することができる。

30

【0038】

図 18 及び図 19 は、第 3 実施例に係る液晶表示装置の平面図及び断面図を示している。

本実施例の液晶表示装置は、第 2 実施例と同様の構造を有するが、画素電極がシリコン層ではない保持電極用金属パターンと直接に接触している点に差がある。

具体的には、第 3 実施例の液晶表示装置は、第 2 実施例と同様に薄膜トランジスタ及び保持電極構造を有する。

但し、画素電極 800 が、ドレイン領域 230 と接触せず、保護絶縁膜 700 及びゲート絶縁膜 300 に開いた接触口 C5 を通じて保持電極用金属パターン 621 と直接に接触する。

40

【0039】

第 2 及び第 3 実施例においては、保持電極用金属パターン 621、ゲート絶縁膜 300 及び保持電極 420 からなる保持蓄電器と、保持電極 420、保護絶縁膜 700 及び画素電極 800 からなる保持蓄電器とが形成され得る。

従来に比べて保持蓄電器をなす誘電体 300、700 の厚さが薄いため、十分な保持容量を形成することができる。

【0040】

以下、第 2 及び第 3 実施例による液晶表示装置の製造方法について、図 15、図 16 及び図 20 乃至図 27 を参照して説明する。

50

図 20 乃至図 27 は、第 2 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

まず、図 20 に示すように、透明な絶縁基板 100 上にデータ配線用金属を蒸着した後パターニングし、データ線 600、ソース電極 611 及び保持電極用金属パターン 621 を形成する。

【0041】

図 21 に示すように、形成したパターンの上に直接シリコン層 200 を蒸着した後、ソース電極 611 から保持電極用金属パターン 621 に至る部分にシリコン層 200 が残るようにパターニングする。

この時、必要であればシリコン層 200 の結晶層を増大するためにレーザアニーリングや熱処理を行うことも可能である。

また、データ線 600 とゲート線 400 及び保持電極 420 間の短絡を防止するために、配線が互いに交差する部分にもシリコンパターン 201、202 を残し得る。

【0042】

次いで、図 22 に示すように、シリコンダイオキサイドやシリコンナイトライドなどの物質でゲート絶縁膜 300 を形成し、その上にゲート配線用金属を蒸着した後パターニングする。

これにより図 23 に示すように、ゲート線 400 及びゲート電極 410 と保持電極 420 とを形成する。

【0043】

ゲート電極 410 をマスクにしてシリコン層 200 にイオンドーピングを行うことにより、図 24 に示すソース領域及びドレイン領域 210、230 を形成する。

このとき、ドーピングされた不純物を活性化するために、レーザアニーリングや熱処理を行うことも可能である。

図 25 に示すように、形成されたパターンの上に保護絶縁膜 700 を蒸着し、ドレイン領域 230 または保持電極用金属パターン 621 上部のゲート絶縁膜 300 及び保護絶縁膜 700 を除去して接触口 C4、C5 を形成する。

【0044】

その後、図 27 に示すように、ITO 物質を蒸着してパターニングし、画素電極 800 を形成する。

画素電極 800 は接触口 C4 を通じてドレイン領域 230 と直接に連結される。

また、画素電極 800 を、接触口 C5 を通じて保持電極用金属パターン 621 と直接に連結することも可能である。

【0045】

このように、シリコン層をデータ金属配線上に直接形成するため、従来の工程で必要とした接触口のエッチング工程を要しない。

また、層間絶縁膜の蒸着工程及び保持電極を形成するためのイオンドーピング工程も省略することができる。

以下、本発明の第 4 乃至第 6 実施例による液晶表示装置について説明する。

これらの実施例はシリコン層と保持電極とからなる保持蓄電器を利用せず、保持電極と画素電極とからなる保持蓄電器を利用しつつ、誘電体の厚さを減らした構造である。

【0046】

図 28 は第 4 乃至第 6 実施例に係る薄膜トランジスタ及び保持蓄電器を示した配置図であり、図 29 乃至図 31 はそれぞれ図 28 のXIII - XIII 線による第 4 乃至第 6 実施例による断面図である。

図 28 及び図 29 に示したように、透明な絶縁基板 100 上に部分的にドーピングされた多結晶シリコン層 200 が形成されている。

シリコン層 200 の上に、ゲート絶縁膜 300 が、シリコンナイトライドやシリコンダイオキサイドなどの物質で全面的に形成されている。

横方向にゲート線 400 が形成されており、シリコン層 200 と重畳するゲート線 400

10

20

30

40

50

の部分がゲート電極 4 1 0 の役割を果たす。

ゲート電極 4 1 0 の下部に位置したシリコン領域 2 2 0 はドーピングされておらず、この領域を中心として両側にそれぞれイオンドーピングされたソース及びドレイン領域 2 1 0、2 3 0 が位置する。

【 0 0 4 7 】

また、図 2 8 に示すように、ゲート線 4 0 0 と並んで保持電極線 4 3 0 が形成されており、この保持電極線 4 3 0 の一部が保持電極 4 2 0 の役割を果たす。

ゲート線 4 0 0 や保持電極線 4 3 0 の上を、シリコンダイオキサイドやシリコンナイトライドなどの物質からなる層間絶縁膜 5 0 0 が 3, 0 0 0 ~ 1 0, 0 0 0 の厚さで覆っている。

10

ソース領域 2 1 0 及びドレイン領域 2 3 0 上部のゲート絶縁膜 3 0 0 及び層間絶縁膜 5 0 0 には、ソース領域 2 1 0 及びドレイン領域 2 3 0 を露出する接触口 C 6、C 7 がそれぞれ形成されている。

層間絶縁膜 5 0 0 の上には、データ線 6 0 0、ソース電極 6 1 0 及びドレイン電極 6 2 0 が形成されている。

ソース電極 6 1 0 及びドレイン電極 6 2 0 は、接触口 C 6、C 7 を通じ、ソース領域 2 1 0 及びドレイン領域 2 3 0 と連結されている。

【 0 0 4 8 】

データ線 6 0 0、ソース電極 6 1 0 及びドレイン電極 6 2 0 の上に、ドレイン電極 6 2 0 面を露出する接触口 C 8 を有する保護絶縁膜 7 0 0 が形成されている。

20

保持電極 4 2 0 上部においては、保護絶縁膜 7 0 0 の全部と一定の厚さの層間絶縁膜 5 0 0 とが除去されている。

I T O 画素電極 8 0 0 が、その上に形成されており、接触口 C 8 を通じてドレイン電極 6 2 0 と接触している。

【 0 0 4 9 】

ここで、画素電極 8 0 0、保持電極 4 2 0 及び二つの電極 4 2 0、8 0 0 間に位置する層間絶縁膜 5 0 0 により保持蓄電器が構成されるが、二つの電極 4 2 0、8 0 0 の重畳部分においては保護絶縁膜 7 0 0 が除去されているばかりか層間絶縁膜 5 0 0 も厚さが薄くなって保持容量値が増加する。

しかし、このような構造で保持蓄電器の層間絶縁膜 5 0 0 部の厚さを一定にするのは難しい。

30

【 0 0 5 0 】

保持電極 4 2 0 上部の層間絶縁膜 5 0 0 の厚さを均一にするための構造について、図 3 0 乃至図 3 1 の第 5 及び第 6 実施例を通じて説明する。

図 3 0 に示したように、第 5 実施例は層間絶縁膜 5 1 0、5 2 0 が二重になっていることを除いては第 4 実施例と同様の構造を有する。

層間絶縁膜 5 1 0、5 2 0 は、5 0 0 ~ 3, 0 0 0 の厚さの下側の第 1 層間絶縁膜 5 1 0 と、3, 0 0 0 ~ 1 0, 0 0 0 の厚さの上側の第 2 層間絶縁膜 5 2 0 とに分けられ、保持電極 4 2 0 上部の第 2 層間絶縁膜 5 2 0 は除去されている。

【 0 0 5 1 】

40

図 3 1 に示したように、第 6 実施例においては第 5 実施例と同様に二重の層間絶縁膜 5 1 1、5 2 0 が形成されている。

但し、第 1 層間絶縁膜 5 1 1 がゲート電極 4 1 0 や保持電極 4 2 0 などのゲート配線上部にのみ形成されている。

第 2 層間絶縁膜 5 2 0 は、第 5 実施例と同様に、保持電極 4 2 0 上部でのみ除去されている。

【 0 0 5 2 】

第 5 及び第 6 実施例のような構造は、第 4 実施例と同様に保持蓄電器をなす誘電体の厚さを薄くして保持容量を増加することができるばかりか、その厚さが第 1 層間絶縁膜の厚さで均一に維持され得る。

50

以下、前述の第4乃至第6実施例による液晶表示装置の製造方法について説明する。

この製造方法においては保持蓄電器を作るとき、ドーピングされたシリコンパターンを電極として利用しないため、シリコンパターンのイオンドーピング工程を省略できる。また、保持蓄電器の誘電体の厚さを減らして保持容量を増加させるために、一定の厚さの層間絶縁膜をエッチングする工程で、別途の追加工程なしで進む。

【0053】

図32乃至図39は第4実施例による製造方法を工程順序に従って示した断面図である。

最初に、図32に示すように、透明な絶縁基板100上にシリコン層200を形成する。

前述の実施例と同様に、シリコンの結晶性を増大させる目的で熱処理やレーザアニーリングを実施してもよい。

シリコン層200の上にゲート絶縁膜300を500～3,000の厚さで全面的に形成した後、ゲート配線用金属を蒸着してパターンニングし、ゲート線400、ゲート電極410及び保持電極420を含むゲートパターンを形成する。

【0054】

次いで、ゲートパターンをマスクにしてシリコン層200にイオンドーピングを行い、図33に示すソース領域210及びドレイン領域230を形成する。

図34に示すように、ゲートパターン上に層間絶縁膜500を積層する。

その後、図35に示すように、ソース領域210及びドレイン領域230上に位置したゲート絶縁膜300と層間絶縁膜500とを除去し、それぞれの接触口C6、C7を形成する。

【0055】

層間絶縁膜500上にデータ配線用金属を蒸着してパターンニングし、図36に示すように、データ線600とその分枝であるソース電極610及びドレイン電極620を形成する。

ソース電極610及びドレイン電極620は、接触口C6、C7を通じ、それぞれソース領域210及びドレイン領域230と連結される。

【0056】

図37に示すように、パターンニングしたデータ配線用金属の上に保護絶縁膜700を蒸着する。

保護絶縁膜700は、層間絶縁膜500とエッチング比が同一の物質で形成される。

次に、図38に示すように、保護絶縁膜700をエッチングし、ドレイン電極620及び保持電極420上部の層間絶縁膜500を露出し、露出した層間絶縁膜500の一部をエッチングする。

この時、層間絶縁膜500の厚さが500～3,000残るようにエッチング時間を調節する。

【0057】

そして、図39に示すように、ITO物質を蒸着し、パターンニングして画素電極800を形成する。

画素電極800は、接触口C8を通じてドレイン電極620と接触し、保持電極420と一部が重畳する。

このように、ドレイン電極620上部の保護絶縁膜700を除去する段階で、保持電極420上部の層間絶縁膜500の一部を除去することにより、その厚さを薄くする。

しかし、均一な厚さを有するように調節するのが難しい。

【0058】

図40乃至図45は、第5実施例に係る液晶表示装置の製造方法を工程順序に従って示した断面図である。

第5実施例の液晶表示装置は、層間絶縁膜を二重に形成し、それぞれの膜のエッチング比を異ならせることを特徴とする。

10

20

30

40

50

図 3 2 及び図 3 3 のような工程により、シリコン層 2 0 0 のソース領域 2 1 0、ドレイン領域 2 3 0、ゲート絶縁膜 3 0 0、ゲート線 4 0 0、ゲート電極 4 1 0 及び保持電極 4 2 0 などを形成する。

その後、第 1 層間絶縁膜 5 1 0 とその上に第 2 層間絶縁膜 5 2 0 を、それぞれ 5 0 0 ~ 3 , 0 0 0 、 3 , 0 0 0 ~ 1 0 , 0 0 0 の厚さで次々に積層する。

第 1 及び第 2 層間絶縁膜 5 1 0、5 2 0 のエッチング選択比は大きくしなければならず、第 1 層間絶縁膜 5 1 0 は第 2 層間絶縁膜 5 2 0 に比べて小さいエッチング比を有する物質で形成する。

【 0 0 5 9 】

次いで、図 4 1 に示すように、ソース領域 2 1 0 及びドレイン領域 2 3 0 上部のゲート絶縁膜 3 0 0 と、第 1 及び第 2 層間絶縁膜 5 1 0、5 2 0 とを同時にエッチングし、それぞれの接触口 C 6、C 7 を形成する。

10

図 4 2 に示すように、形成した接触口の上にデータ配線用金属を蒸着してパターニングし、接触口 C 6、C 7 を通じてソース領域 2 1 0 及びドレイン領域 2 3 0 とそれぞれ接触するソース電極 6 1 0 及びドレイン電極 6 2 0 とデータ線 6 0 0 とを形成する。

【 0 0 6 0 】

図 4 3 に示すように、第 2 層間絶縁膜 5 2 0 と同一のエッチング比を有する物質で保護絶縁膜 7 0 0 を蒸着する。

その後、図 4 4 に示すように保護絶縁膜 7 0 0 をエッチングし、ドレイン電極 6 2 0 上部に接触口 C 8 を形成し、保持電極 4 2 0 上部の第 2 層間絶縁膜 5 2 0 を露出する。

20

次いで、露出した第 2 層間絶縁膜 5 2 0 を除去して経路口 C 9 を形成する。

前述のように、第 1 層間絶縁膜 5 1 0 は第 2 層間絶縁膜 5 2 0 よりエッチング比が小さく、第 2 層間絶縁膜 5 2 0 の保護絶縁膜 7 0 0 と同一のエッチング比を有するため、第 2 層間絶縁膜 5 2 0 のみが除去される。

【 0 0 6 1 】

その後、図 4 5 に示すように、ITO 物質を蒸着してパターニングし、画素電極 8 0 0 を形成する。

画素電極 8 0 0 は接触口 C 8 を通じてドレイン電極 6 2 0 と接触し、経路口 C 9 を覆う。

以上では層間絶縁膜 5 1 0、5 2 0 をエッチング比が異なる二重膜で形成することにより、層間絶縁膜の厚さが均一に残る。

30

【 0 0 6 2 】

図 4 6 乃至図 4 9 は、第 6 実施例に係る液晶表示装置の製造方法を工程順序に従って示した断面図である。

第 6 実施例の液晶表示装置は、第 5 実施例と同様に二重層間絶縁膜 5 1 0、5 2 0 をエッチング比を異ならせて形成するが、下部層間絶縁膜をゲート配線のパターン形成の際、同時にパターニングする点において差を有する。

【 0 0 6 3 】

最初に、図 4 6 に示すように、透明な絶縁基板 1 0 0 上にシリコン層 2 0 0 を形成してゲート絶縁膜 3 0 0 を積層する。

その後、ゲート配線用金属膜を積層して第 1 層間絶縁膜 5 1 1 を 5 0 0 ~ 3 , 0 0 0 程

40

度に積層した後、ゲートパターンと同時に第 1 層間絶縁膜 5 1 1 をパターニングする。

すなわち、ゲート線 4 0 0、ゲート電極 4 1 0 及び保持電極 4 2 0 を含むゲートパターン上にのみ第 1 層間絶縁膜 5 1 1 が残るようにする。

【 0 0 6 4 】

図 4 7 に示すように、ゲートパターン 4 0 0、4 1 0、4 2 0 をマスクにしてシリコン層 2 0 0 をイオンドーピングすることでソース領域 2 1 0 及びドレイン領域 2 3 0 を形成する。

次いで、図 4 8 に示すように、第 1 層間絶縁膜 5 1 1 よりエッチング比が大きく、保護絶縁膜 7 0 0 とはそのエッチング比が同一の物質で第 2 層間絶縁膜 5 2 0 を蒸着する。

【 0 0 6 5 】

50

その後、第5実施例と同様な方法で、図49に示すデータ線600、ソース電極及びドレイン電極610、620、保護絶縁膜700などを形成してエッチングする。

エッチングの過程において、エッチング比が小さい第1層間絶縁膜511は残るようになり、保持電極420上部の保護絶縁膜700と第2層間絶縁膜とは除去される。

最後に、画素電極800を形成して薄膜トランジスタ及び保持蓄電器を完成する。

【0066】

第5及び第6実施例においては、保持蓄電器用層間絶縁膜510、511がエッチング時に過エッチング防止層として用いられる。

層間絶縁膜510、511を多重層に構成することも可能である。

以上で、本発明による液晶表示装置及びその製造方法を独立配線方式を中心として説明したが、このような実施例は前段ゲート方式にも適用し得る。

前段ゲート方式に適用する場合、前段ゲート線の一部が保持電極の役割を果たす。

また、以上の実施例は非晶質シリコンを半導体層とする場合においても適用し得る。

【0067】

以下、本発明の第7実施例による構造について説明する。

第7実施例においては保持容量電極下部に置かれたシリコン層をドーピングしないまま保持蓄電器の役割を果たすようにする液晶表示装置の構造及び駆動方法が提示される。

図50は本発明の第7実施例による液晶表示装置を示した配置図であり、図51は図50のXX-XX線による断面図であり、図52は保持線とシリコン層及びゲート電極を拡大して示した配置図である。

【0068】

図50乃至図51に示したように、透明な絶縁基板100上には、多結晶シリコン層200が横方向に長く形成されている。

多結晶シリコン層200が形成されている基板100上には、二酸化シリコンや窒化シリコンからなるゲート絶縁膜300が、500〜3,000の厚さで全面にわたって形成されている。

【0069】

ゲート絶縁膜300上にはゲート線400が横方向に形成されており、その一部が延長されて形成されることでゲート電極410となり、ゲート電極410はシリコン層200の一部と重畳する。

また保持線430がゲート線400と平行に同一層に同一物質で形成されており、シリコン層200と一部が重畳する。

シリコン層200と重畳する部分の保持線430が保持電極420となる。

【0070】

図52に示したように、シリコン層200は幅が狭い部分と幅が広い部分とに分けられ、ゲート電極410は幅が狭い部分と重畳し、ゲート電極410を中心としてその左側は幅が狭く右側は幅が広い。

保持線430は、シリコン層200のうち、幅が広い部分と重畳し、重畳部の長さLの部分で上下に幅が拡張され、重畳面積を大きくしている。

本実施例で拡張部における保持電極420の幅W1はシリコン層200の幅W0より大きく、その周縁がシリコン層200の外側に位置する構造になっている。

拡張部の長さLは幅W1より長い。

【0071】

一方、シリコン層200のうちでゲート電極410及び保持電極420下部に置かれた部分はドーピングされていない。

その残りの部分は、n形の不純物でドーピングされており、ドーピングされた部分はゲート電極410及び保持電極420によって多数の領域に分れる。

ゲート電極410下部のドーピングされていない領域は、薄膜トランジスタのチャンネルが形成されるチャンネル領域220であり、保持電極420下部のドーピングされていない領域は、保持領域240である。

チャンネル領域 220 両側のドーピングされた領域は、それぞれソース領域 210 及びドレイン領域 230 となり、ドレイン領域 230 は保持領域 240 と隣接する。

これらの領域以外にもシリコン層 200 と保持電極 420 の長さ及び幅の差のために、保持線 430 外側に露出するシリコン層領域 250、260 が生じ、これらの領域もドーピングされており、保持領域 240 に隣接してドレイン領域 230 とは分離されている。

【0072】

ゲート線 400、ゲート電極 410 及び保持線 430 などのゲート配線上部には、層間絶縁膜 500 が形成されている。

ゲート絶縁膜 300 及び層間絶縁膜 500 は、ソース領域 210 及びドレイン領域 230 を露出する接触口 C1、C2 を有している。

10

層間絶縁膜 500 上にはデータ線 600 が縦方向に形成されてゲート線 400 及び保持線 430 と交差している。

データ線 600 の一部は接触口 C1 を通じてソース領域 210 と連結される。

ゲート電極 410 を中心としてデータ線 600 の反対側には、データ配線用金属で形成されているドレイン電極 620 が、接触口 C2 を通じてドレイン領域 230 と連結されている。

【0073】

データ線 600 が形成されている層間絶縁膜 500 は保護絶縁膜 700 で覆われている。

保護絶縁膜 700 には、ドレイン電極 620 を露出する経路口 C3 が開いている。

20

データ線 600 とゲート線 400 とが交差して定義される画素領域 PX 内側の保護絶縁膜 700 上にはITO透明画素電極 800 が形成されている。

画素電極 800 は、経路口 C3 を通じてドレイン電極 620 と連結されており、保持電極 420 と重畳している。

【0074】

一方、第7実施例とは異なり、ドレイン領域 230 が画素電極 800 と直接連結されることも可能である。

これについて図53及び図54を参照して説明する。

図53は本発明の第8実施例による液晶表示装置の配置図であり、図54は図53のXXII-XXII線による断面図であって、ドレイン電極のための金属パターンが存在しない構造である。

30

【0075】

図53及び図54に示したように、保護絶縁膜 700、層間絶縁膜 500、ゲート絶縁膜 300 にドレイン領域 230 を露出する接触口 C10 が開いている。

画素電極 800 が、接触口 C10 を通じてドレイン領域 230 と直接連結されている。

この点を除き、第8実施例の液晶表示装置は第7実施例と同一の構造を有する。

前述のように、保持領域 240、保持電極 420 及びその間に位置したゲート絶縁膜 300 が保持蓄電器を形成する。

ここで保持領域 240 は、ドーピングされていないため、その自体では導体としての役割を果せない。

40

保持蓄電器の一つの電極としての役割を果すようにするためには、次のように電圧を印加する。

【0076】

図55は、電圧印加時の保持蓄電器が形成される原理を説明するための図面である。

保持電極に加わった電圧 V が画像信号電圧に比べて薄膜トランジスタのしきい電圧 V_{th} 以上に加わったときの状態を示した断面図である。

ゲート電極 410 に開電圧が印加されると、ソース領域 210 とドレイン領域 230 との間に位置するチャンネル領域 220 に電子が移動できるチャンネルが生じる。

このチャンネルを通じ、ソース領域 210 からの画像信号電圧がデータ線 600 及びドレイン領域 230 を経て画素電極 800 へ印加される。

50

【 0 0 7 7 】

この時、画像信号電圧の最高値に比べて薄膜トランジスタのしきい電圧 V_{th} 以上の値を有する電圧 V_{st} を保持電極 420 に印加すると、保持電極 420 が通常の電界効果のトランジスタにおけるゲート電極の役割を果し、ドレイン領域 230 と隣接しているドーピングされていない保持領域 240 の上層部に電荷蓄積層 241 が形成される。

このように形成された電荷蓄積層 241 は導電層であるので、保持電極の役割が果せる。

【 0 0 7 8 】

保持電極 420 に印加される電圧波形の例を図 56 及び図 57 に示した。

図 56 及び図 57 は、共通電圧、ゲート電圧、画像電圧、保持電圧の波形図である。

ゲート電圧 V_g 及び画像電圧 V_{ds} は、それぞれ一つのゲート線及びデータ線に印加される信号電圧である。

共通電圧 V_{com} は共通電極に印加される信号電圧であり、保持電圧 V_{st} は保持線または保持電極に印加される電圧である。

【 0 0 7 9 】

ゲート開信号はそれぞれのゲート線に順次に印加され、いずれかのゲート線に開信号が印加される時、そのゲート線と連結されている画素の画像信号がそれぞれのデータ線を通じて印加される。

この画像信号は開いた薄膜トランジスタを通じて該当画素の液晶蓄電器に印加される。

このような方法ですべての画素に画像信号が印加されると、再度それぞれのゲート線に順次にゲート開信号が印加され、前述の動作を繰返す。

但し、この時の画像信号は共通電圧に対して直前の画像信号とは反対の極性、すなわち、反転された値を有する。

【 0 0 8 0 】

従って、図 56 及び図 57 で、一つのゲート線に印加されるゲート電圧 V_g は、一定の周期でパルス状の開電圧が印加される形態の波形を示し、画像電圧 V_{ds} は一定の周期で共通電圧 V_{com} に対して反転される形態の波形を示す。

一方、共通電圧 V_{com} は図 56 のように一定の大きさを維持し続ける直流であるが、図 57 のようにゲート電圧 V_g の周期と同一の周期で、低い値と高い値とを繰返す交流の形態を有し得、かかる共通電圧 V_{com} の形態によって保持電圧 V_{st} の波形も変化させ得る。

すなわち、図 56 のように共通電圧 V_{com} が直流であれば保持電圧も直流とし、図 57 のように共通電圧 V_{com} が交流であれば保持電圧も交流とすることができる。

後者の場合には共通電圧 V_{com} が高い値を有すると保持電圧 V_{st} も高い値を、反対に共通電圧 V_{com} が低い値を有すると保持電圧 V_{st} も低い値を有するようにするのが好ましい。

【 0 0 8 1 】

図 56 及び図 57 に示したように、二つの場合のいずれにおいても、保持電極 420 に印加される保持電圧 V_{st} の最少値は、画像電圧 V_{ds} の最大値よりしきい電圧 V_{th} 以上にならなければならない。

図 58 は保持電圧 V_{st} の大きさによる保持容量の変化を示したグラフであって、画像電圧 V_{ds} をそれぞれ 0、5、10 V と異ならせて保持電圧 V_{st} を変化させた時の保持容量 C_{st} 値の変化を示している。

【 0 0 8 2 】

画像電圧 V_{ds} が 0 V である場合、保持電圧 V_{st} 値が薄膜トランジスタのしきい電圧 V_{th} である約 3.5 V 以上となると、約 575 ファラッドの保持容量が生じ、これは一般に伝導性電極を使用した場合と同一程度の保持容量値である。

また、画像電圧 V_{ds} がそれぞれ 5 V、10 V である場合、保持電圧 V_{st} が画像電圧より 3.5 V だけさらに大きい 8.5 V、13.5 V 以上が印加される時に保持容量 C_{st} が生じる。

しかし、画像電圧 V_{ds} が 0 V である場合とは異なり、保持容量 C_{st} が保持電圧 V_{st}

10

20

30

40

50

の大きさによって異なるようになる。

すなわち、図 5 8 から、画像電圧 V_{ds} より 3 . 5 V だけ大きい保持電圧 V_{st} が印加されると、保持容量 C_{st} が急激に増加し始め、保持電圧 V_{st} が大きくなることによって増加率が段々小さくなり、画像電圧 V_{ds} が 0 である時の保持容量値に近づいていくことがわかる。

【 0 0 8 3 】

図 5 9 は、画像電圧 V_{ds} の最大値が 1 0 V であり、薄膜トランジスタのしきい電圧が 3 . 5 V である場合、保持電圧 V_{st} がそれぞれ 1 0 V、1 4 V である時の画素の充電特性を示すグラフであって、ゲート開電圧が印加されると (T 1) 充電されて始めて最大値に到達し、ゲート閉電圧が印加されると (T 2) 充電電圧が瞬間的に少し減少する曲線を現し、この時の電圧降下分を通常、キックバック電圧という。

10

【 0 0 8 4 】

保持電極 4 2 0 に印加される保持電圧 V_{st} が 1 0 V である場合、1 4 V である場合に比べて画素に最大電圧 1 0 V が速く充電されるが、ゲート電圧 V_g がオフになると、1 4 V である場合に下がる電圧降下幅 V_1 より電圧降下幅 V_2 が大きい。

この結果から、画像電圧の最大値よりしきい電圧以上に大きい保持電圧が印加される場合には、保持容量が生じて充電時間が遅延し、キックバック電圧が減少することがわかる。

【 0 0 8 5 】

このように、保持電極 4 2 0 に適切な電圧を印加することにより、ドーピングされていない保持領域 2 4 0 を保持蓄電器の一つの電極として使用することができるので、保持領域 2 4 0 をドーピングするための工程を別途に要しない。

20

以下、第 7 及び第 8 実施例による液晶表示装置の製造方法について、図 5 0 乃至図 5 4 及び図 6 0 乃至図 6 9 を参照して説明する。

【 0 0 8 6 】

まず、図 6 0 に示すように、透明な絶縁基板 1 0 0 上に多結晶シリコン層 2 0 0 を形成する。

シリコン層 2 0 0 の結晶性を増大させるために、熱処理やレーザアニーリングを実施してもよい。

次いで、図 6 1 に示すように、二酸化シリコンや窒化シリコンを 5 0 0 ~ 3 , 0 0 0 の厚さで蒸着し、ゲート絶縁膜 3 0 0 を形成する。

30

【 0 0 8 7 】

図 6 2 に示すように、ゲート絶縁膜 3 0 0 上にゲート配線用導電性物質を蒸着した後にパターニングし、ゲート線 4 0 0、4 1 0 及び保持電極線 4 2 0、4 3 0 を含むゲート配線を形成する。

前述のようにゲート線 4 0 0 の分枝であるゲート電極 4 1 0 と保持電極線 4 3 0 の一部である保持電極 4 2 0 は、シリコン層 2 0 0 上部に位置する。

【 0 0 8 8 】

配線 4 0 0、4 1 0、4 2 0、4 3 0 をマスクにしてシリコン層 2 0 0 にイオンを注入拡散することにより、図 6 3 に示すソース領域 2 1 0 及びドレイン領域 2 3 0 を形成する。

40

ゲート電極 4 1 0 及び保持電極 4 2 0 の下部はドーピングされていないため、それぞれチャンネル領域 2 2 0 と保持領域 2 4 0 をなし、保持領域 2 4 0 はドレイン領域 2 3 0 と隣接する。

また、前述のように、保持領域 2 4 0 と隣接し、ドレイン領域 2 3 0 と隔離されたドーピング領域 2 5 0、2 6 0 も生じる。

【 0 0 8 9 】

図 6 4 に示すように、ゲート配線上に層間絶縁膜 5 0 0 を形成することによりゲート線 4 0 0、ゲート電極 4 1 0 及び保持線 4 3 0 と、後で形成するデータ線及びドレイン電極との間を絶縁させる。

50

その後、シリコン層 200 のソース領域 210 及びドレイン領域 230 上部のゲート絶縁膜 300 と層間絶縁膜 500 とを除去することにより、図 65 に示す接触口 C1、C2 を形成する。

但し、第 8 実施例の構造においてはこの段階で接触口 C2 を形成しなくてもよい。

【0090】

さらに、図 66 に示すように、クロムやモリブデンなどのデータ配線用金属を蒸着してパターンニングし、データ線 600 及びドレイン電極 620 を形成する。

この時、データ線 600 の一部及びドレイン電極 620 は接触口 C1、C2 を通じてソース領域 210 及びドレイン領域 230 とそれぞれ連結される。

但し、第 8 実施例の構造においてはドレイン電極 620 を形成しなくてもよい。

10

【0091】

図 67 に示すように、データ配線の上に保護絶縁膜 700 を塗布した後、図 68 に示すようにドレイン電極 620 上部をエッチングして経路口 C3 を形成する。

但し、第 7 実施例の構造においてはドレイン領域 230 上部のゲート絶縁膜 300、層間絶縁膜 500 及び保護絶縁膜 700 を除去して接触口 C10 を形成する。

最後に、図 69 に示すように、ITO などの透明導電物質を蒸着してパターンニングし、保持電極 420 上部に画素電極 800 を形成する。

この段階で画素電極 800 が経路口 C3 を通じてドレイン電極 620 と連結される。

但し、第 8 実施例の構造においては、画素電極 800 が接触口 C10 を通じて直接にドレイン領域 230 と連結される。

20

【0092】

前述のように、保持電極 420 に印加される電圧を調節することにより保持領域 240 を保持蓄電器の一つの電極として利用することができるため、保持領域 240 をイオンドーピングする必要がなく、マスク数を減少させることができる。

前記図 59 から、薄膜トランジスタにゲート開電圧が印加されても画素の電圧が瞬時に画像電圧に到達するのではなく、一定の時間にわたって次第に画像電圧値に到達することがわかっている。

これは配線及び蓄電器の抵抗及び静電容量のために発生する現象である。

このことから、液晶表示装置の等価回路図を図 70 に示す。

但し、図 70 において抵抗は保持蓄電器のみを考慮したものであって、保持領域 240 の抵抗が R_{st1} で示され、保持蓄電器 STG と直列に連結されている。

30

詳細に説明すれば、互いに絶縁して交差するゲート線 G 及びデータ線 D にそれぞれゲート g 及びソース s が連結された薄膜トランジスタ TFT のドレイン d に、液晶蓄電器 LC と保持蓄電器 STG が並列に連結されており、ドレイン d と保持蓄電器 STG との間に抵抗 R_{st1} が連結されている構造である。

【0093】

この時、保持領域 240 の抵抗値 R_{st1} は次のような要因によって決定される。

ドレイン領域 230 及び保持電極 420 に電圧が印加されると、ドレイン領域 230 の電荷が保持領域 240 に移動して電荷が蓄積される。

この時、ドレイン領域 230 の電荷が保持領域 240 の右側端部まで移動する経路の長さは L となり、抵抗 R_{st1} はこの長さに比例する。

40

そこで、蓄電器の充電時間は抵抗に比べて電荷の移動距離を縮小することが好ましい。

【0094】

従って、電荷が移動する経路を短くして保持領域 240 の抵抗を減らすための実施例を提示する。

図 71 は本発明の第 9 実施例に係る液晶表示装置の配置図であって、シリコン層、保持電極線及びゲート電極のみを示したものであって、図 50 または図 53 の構造に適用され得る。

図 71 に示したように、第 9 実施例においては保持電極 420 の幅 $W3$ がシリコン層 200 の幅 $W2$ より狭く、保持電極 420 の周縁がシリコンパターン 200 の内側に入るよう

50

に設計されている。

図 5 2 に示した構造と保持容量を同一にするためには、拡張された部分の長さは L と同一にし、拡張された部分の幅 W_3 をシリコン層 2 0 0 の幅 W_0 と同一にすればよい。

【 0 0 9 5 】

このような構造においては、保持領域 2 4 0 上部周縁全体にドレイン領域 2 3 0 と連結されたドーピングされた周縁領域 2 5 0 が生じ、下部周縁全体にドレイン領域 2 3 0 と隔離されているドーピングされた周縁領域 2 6 0 が生じる。

このような液晶表示装置の保持電極 4 2 0 に保持電圧 V_{st} が印加されると、保持領域 2 4 0 の上部に電荷蓄積層 2 4 1 が形成される。

この時、ドーピングされた周縁領域 2 5 0 の抵抗が電荷蓄積層 2 4 1 の抵抗より小さいため、ドレイン領域 2 3 0 の電荷がまず周縁領域 2 5 0 に移動した後、保持領域 2 4 0 を縦方向に横切って W_3 だけの距離を移動する。

保持電極 4 2 0 の拡張部の幅 W_3 は長さ L より短いため、図 5 2 の構造に比べて電荷の移動距離が短くなり、これによって保持領域 2 4 0 の抵抗も小さくなる。

【 0 0 9 6 】

図 7 2 は図 5 2 による構造及び図 7 1 による構造の液晶表示装置の画素充電特性を示したグラフである。

図 7 2 で、図 5 2 の構造を有する液晶表示装置の充電特性曲線が点線で示した a であり、図 7 1 の構造を有する液晶表示装置の充電特性曲線が実線 b である。

いずれにおいても保持容量には差がないのでキックバック電圧 V には差がないが、b の場合が a より充電時間が短いことがわかる。

【 0 0 9 7 】

第 9 実施例による液晶表示装置においては、保持領域 2 4 0 の抵抗は減少するが、周縁領域 2 5 0 部分の抵抗が保持領域 2 4 0 の抵抗に加わる。

これを等価回路図を通じて示すと、図 7 3 のようになる。

すなわち、保持領域 2 4 0 の抵抗 R_{st2} とドレイン d との間に周縁領域 2 5 0 の抵抗 R_1 が連結されている構造である。

【 0 0 9 8 】

周縁領域 2 5 0 の抵抗 R_1 値は、保持領域 2 4 0 の抵抗減少分よりは少ないが、この抵抗 R_1 を減少すると充電時間をもっと速くすることができる。

従って、周縁領域 2 5 0 の抵抗を減少させた実施例を提示する。

配置図である図 7 4 及び図 7 4 の XXXV - XXXV 線による断面図である図 7 5 に示した構造は、本発明の第 1 0 実施例による液晶表示装置である。

図 7 1 に示した第 9 実施例と基本構造は同一である。

但し、シリコン層 2 0 0 のドーピングされた上部周縁領域 2 5 0 が、ゲート絶縁膜 3 0 0、層間絶縁膜 5 0 0、保護絶縁膜 7 0 0 に開いており、横方向に配列された多数の接触口 C 1 1 を通じてその上の I T O 画素電極 8 0 0 と連結されている。

【 0 0 9 9 】

このような構造においては、画素電極 8 0 0 の抵抗がドーピングされた周縁領域 2 5 0 の抵抗より小さいため、電荷が画素電極 8 0 0 を経路として周縁領域 2 5 0 の全体に広がり、再度保持領域 2 4 0 に移動するため、結果的に周縁領域 2 5 0 の抵抗も相対的に縮小し、これによって充電時間も減る。

配線図である図 7 6 及び図 7 6 の XXXVII - XXXVII 線による断面図である図 7 7 に示した第 1 1 実施例においては、保持領域 2 4 0 下部に位置したドーピングされた周縁領域 2 6 0 と画素電極 8 0 0 がゲート絶縁膜 3 0 0、層間絶縁膜 5 0 0 及び保護膜 7 0 0 に開いた接触口 C 1 2 を通じて連結されている。

その他の構造は第 9 実施例と類似する。

【 0 1 0 0 】

このような構造においては、ドレイン領域 2 3 0 からの電荷が上部周縁領域 2 5 0 だけではなく、抵抗が低い画素電極 8 0 0 を通じて下部周縁領域 2 6 0 へも移動する。

従って、上部及び下部周縁領域 250、260 から電荷が同時に保持領域 240 に移動するため、二つの領域 250、260 から出発する電荷が実際に移動する距離は、保持領域 240 の幅の半ばの距離となる。

抵抗もこれによって縮小し、充電時間も短くなる。

【0101】

このような構造を等価回路図を通じて示すと図 78 のようであり、便宜上、保持蓄電器 STG と抵抗成分のみを示した。

図 78 で、R2、R3 は、それぞれ上部周縁領域 250 及び下部周縁領域 260 の抵抗であり、Rst3 及び Rst4 はそれぞれの保持領域 240 のうち、上・下部の片側の領域の抵抗である。

図 76 の構造が図 71 の構造と同一であれば、 $Rst3 = Rst4 = (Rst) \times 2$ 、 $R2 = R1$ となる。

下部周縁領域 260 の抵抗が上部周縁領域 250 の抵抗と類似していると、 $R3 = R2 = R1$ となる。

従って、全体抵抗は $(R1 \times 2) + (Rst \times 2 \times 4)$ となり、図 71 の構造に比べて抵抗が非常に縮小することがわかる。

【0102】

次に、図 76 の構造に加えて周縁領域 250、260 の抵抗をさらに減らす構造の第 12 及び第 13 実施例について説明する。

図 79 及び図 80 に示した第 12 及び第 13 実施例は、(1) ドーピングされた下部周縁領域 260 と ITO 画素電極 800 が、ゲート絶縁膜 300、層間絶縁膜 500、保護絶縁膜 700 に開いており、横方向に配列された多数の接触口 C13 を通じて連結されるか、(2) ドーピングされた上部及び下部周縁領域 250、260 のすべてと ITO 画素電極 800 とが、ゲート絶縁膜 300、層間絶縁膜 500 及び保護絶縁膜 700 に開いている多数の接触口 C11、C13 を通じて連結されるようにすることにより、抵抗を低めている例である。

これは前述のように、周縁領域 250、260 に比べて抵抗の低い ITO 画素電極 800 が電荷の移動経路となるからである。

【0103】

図 81 乃至図 86 は周縁領域と ITO 画素電極とを連結する代わりに、ITO より抵抗の小さい金属パターンを周縁領域と連結することで電荷の移動経路を金属パターンに誘導する実施例を示している。

図 81 は本発明の第 14 実施例による液晶表示装置の配置図であり、図 82 は図 81 の XLII - XLII 線の断面図であり、基本構造は前述の実施例と同様である。

【0104】

ドーピングされた周縁領域 250、260 及び保持電極 420 上部の層間絶縁膜 500 上に金属パターン 630 が形成されて保持電極 420 と重畳しており、画素電極 800 は金属パターン 630 と重畳していない。

金属パターン 630 は、ドーピングされた上部及び下部周縁領域 250、260 と、ゲート絶縁膜 300 及び層間絶縁膜 500 に形成されている多数の接触口 C14、C15 を通じて接触している。

【0105】

この構造は、基本的に図 80 の構造と類似しているが、抵抗の大きい画素電極 800 の代わりに抵抗の小さい金属パターン 630 を利用するため、抵抗がさらに縮小する。

また、保持電極 420、層間絶縁膜 500 及び金属パターン 630 がまた他の保持蓄電器を形成するため、保持容量が増加する効果がある。

図 83 及び図 84 は、本発明の第 15 実施例による液晶表示装置の配置図及び XLIV - XLIV 線による断面図である。

金属パターン 640、650 は、ドーピングされた周縁領域 250、260 上部にのみ形成されており、ゲート絶縁膜 300 及び層間絶縁膜 500 に形成されている多数の接触口

10

20

30

40

50

C 1 4、C 1 5を通じて周縁領域 2 5 0、2 6 0に連結されている。

【 0 1 0 6 】

第 1 4 実施例と同様に周縁領域 2 5 0、2 6 0の抵抗を低める構造である。

しかし、この場合は保持電極 4 2 0と金属パターン 6 4 0、6 5 0が重畳しないため、保持電極 4 2 0と金属パターン 6 4 0、6 5 0による保持蓄電器が形成されない。

図 8 5 及び図 8 6 は本発明の第 1 6 実施例による液晶表示装置の配置図及びXLVI - XLVI 線による断面図である。

【 0 1 0 7 】

その基本構造及び効果は第 1 4 実施例と同様であるが、ITO画素電極 8 0 0が保持電極 2 4 0上部の保護膜 7 0 0上に形成されている点が異なる。

10

本発明の第 9 乃至第 2 6 実施例による液晶表示装置を製造する方法は、保持電極 4 2 0をシリコンパターン 2 0 0より内側に形成する点と、データ線 6 0 0を作る時に金属パターン 6 3 0、6 4 0、6 5 0を共に作る点などを除いたら、第 1 及び/または第 8 実施例による製造方法と同一である。

【 0 1 0 8 】

図 8 7 は本発明の第 1 7 実施例による独立配線方式の液晶表示装置の配置図であり、図 8 8 は図 8 7 のXLVII - XLVII 線による断面図である。

図 8 7 及び図 8 8 に示したように、透明な絶縁基板 1 0 0上に多結晶シリコン層 2 0 0が形成されている。

多結晶シリコン層 2 0 0が形成されている基板 1 0 0上には、二酸化シリコンや窒化シリコンからなるゲート絶縁膜 3 0 0が、5 0 0 ~ 3 , 0 0 0 の厚さで形成されている。

20

【 0 1 0 9 】

ゲート絶縁膜 3 0 0上にはシリコン層 2 0 0と交差するゲート線 4 0 0が横方向に形成されており、シリコン層 2 0 0と重畳する部分はゲート電極 4 1 0となる。

また、保持線 4 3 0がゲート線 4 0 0と平行に、同一層に同一物質で形成されており、その一部が保持電極 4 2 0となる。

この時、配線 4 0 0、4 1 0、4 2 0、4 3 0は二重膜または多重膜で形成し得る。

【 0 1 1 0 】

また、シリコン層 2 0 0の場合、ゲート電極 4 1 0下部に置かれた部分はドーピングされていないチャンネル領域 2 2 0となり、その両側部はそれぞれn形の不純物でドーピングされていてソース領域 2 1 0及びドレイン領域 2 3 0となる。

30

5 0 0 ~ 2 , 5 0 0 の厚さを有する第 1 絶縁膜 5 1、5 2が、ゲート線 4 0 0、ゲート電極 4 1 0、保持線 4 3 0、保持電極 4 2 0などの配線上に形成されている。

第 1 絶縁膜 5 1、5 2は、単一膜または多重膜で形成されている。

この絶縁膜 5 1、5 2上には金属パターン 6 1、6 2が形成されているが、保持電極 4 2 0上部の第 1 絶縁膜 5 2上に形成されている金属パターン 6 2が保持蓄電器のまた他の電極となる。

この場合、配線 4 0 0、4 1 0、4 2 0、4 3 0、第 1 絶縁膜 5 1、5 2及び金属パターン 6 1、6 2は同一形態を有する。

【 0 1 1 1 】

40

第 1 絶縁膜 5 1、5 2上には第 2 絶縁膜、すなわち、層間絶縁膜 5 0 0が全面にわたって積層されている。

層間絶縁膜 5 0 0及びゲート絶縁膜 3 0 0は、ソース領域 2 1 0及びドレイン領域 2 3 0を露出する接触口 C 1、C 2を有している。

層間絶縁膜 5 0 0上には、データ線 6 0 0が、チタニウムまたは窒化チタニウムなどで縦方向に形成されている。

データ線 6 0 0から分岐した部分は、ソース領域 2 1 0と接触口 C 1を通じて連結され、ソース電極 6 1 0をなす。

ゲート電極 4 1 0を中心としてソース電極 6 1 0の反対側には、接触口 C 2を通じてドレイン領域 2 3 0と連結されるドレイン電極 6 2 0が形成されている。

50

【 0 1 1 2 】

データ線 6 0 0、ソース電極 6 1 0 及びドレイン電極 6 2 0 を含むデータ配線上は、保護絶縁膜 7 0 0 により覆われている。

保護絶縁膜 7 0 0 にはドレイン電極 6 2 0 を露出する接触口 C 3 が形成されており、保護絶縁膜 7 0 0 及び層間絶縁膜 5 0 0 には保持蓄電器用金属パターン 6 2 を露出する経路口 C 1 6 が形成されている。

【 0 1 1 3 】

保護絶縁膜 7 0 0 上には、データ線 6 0 0 とゲート線 4 0 0 とが交差して定義される領域内に、ITO 透明画素電極 8 0 0 が形成されている。

画素電極 8 0 0 は接触口 C 3 を通じてドレイン電極 6 2 0 と連結され、経路口 C 1 6 を通じて保持蓄電器用金属パターン 6 2 と接触している。

保持蓄電器をなす保持電極 4 2 0、その上部の第 1 絶縁膜 5 2 及び金属パターン 6 2 は、それぞれ多重膜で形成されていることも可能である。

このことを図 8 9 を参照してさらに説明する。

【 0 1 1 4 】

図 8 9 は図 8 8 の P 部分を拡大した断面図であって、保持蓄電器の多重膜構造を示す。図 8 9 に示したように、ゲート絶縁膜 3 0 0 上にゲート配線用金属で形成された保持電極 4 2 0 は、アルミニウム 4 2 1 及びチタニウム膜 4 2 2 からなる二重膜で形成されている。

保持電極 4 2 0 上には二重膜または三重膜で第 1 絶縁膜 5 2 が形成されている。第 1 絶縁膜 5 2 は、二酸化シリコン膜 1 5 2 及び窒化シリコン膜 2 5 2 の二重膜または二酸化シリコン膜 1 5 2、窒化シリコン膜 2 5 2 及び二酸化シリコン膜 3 5 2 の三重膜で形成されている。

【 0 1 1 5 】

また、第 1 絶縁膜 5 2 上に形成されている金属パターン 6 2 は、下層 1 6 2 及び上層 2 6 2 の二重膜または多重膜からなっており、最上層 2 6 2 は第 2 絶縁膜 5 0 0 及び保護絶縁膜 7 0 0 よりエッチング比の小さいクロム膜、モリブデン膜またはネオジム膜で形成されている。

金属パターン 6 2 は画素電極 8 0 0 と接触している。

【 0 1 1 6 】

このような構造は前段ゲート方式にも適用することができ、図 9 0 及び図 9 1 を参照して説明する。

図 9 0 は本発明の第 1 8 実施例による前段ゲート方式の液晶表示装置の配置図であり、図 9 1 は図 9 0 の LI - LI 線による断面図である。

前段ゲート方式においては、前段ゲート線の一部が保持電極の役割を果たす。

【 0 1 1 7 】

図 9 0 及び図 9 1 に示したように、前段ゲート線 4 0 1 の一部である第 1 保持電極 4 4 0、その上の保持蓄電器用絶縁膜 5 4 及び第 2 保持電極 6 4 が保持蓄電器をなしている。第 2 保持電極 6 4 は、画素電極 8 0 0 と経路口 C 1 6 を通じて接触している。

前段ゲート線 4 0 1 と画素電極 8 0 0 とが重畳する部分で保持蓄電器が形成される点を除き、前述の独立配線方式の液晶表示装置と構造が同一である。

【 0 1 1 8 】

以上のように、本発明による液晶表示装置においては、保持蓄電器用絶縁膜 5 4 が最少 5 0 0 の厚さに維持され得るため、保持容量を増加することができる。

以下、このような本発明の第 1 7 実施例による液晶表示装置の製造方法について、独立配線方式による図 8 7 及び図 9 2 A 乃至図 1 0 2 を参照して説明する。

図 9 2 に示すように、透明な絶縁基板 1 0 0 上に多結晶シリコン層 2 0 0 を形成する。シリコン層 2 0 0 の結晶性を増大するために熱処理やレーザアニーリングを実施し得る。

【 0 1 1 9 】

図 9 3 に示すように、窒化シリコンや二酸化シリコンを 5 0 0 ~ 3 , 0 0 0 の厚さで

10

20

30

40

50

蒸着してゲート絶縁膜 300 を形成する。

図 9 4 に示すように、アルミニウムでゲート配線用導電膜 402 を蒸着した後、その上に二酸化シリコンからなる 500 ~ 2, 500 の厚さの第 1 絶縁膜 50 及び保持蓄電器用金属膜 60 を順序に積層する。

ゲート配線用導電膜 402 はアルミニウム膜（図示しない）及びチタニウム膜（図示しない）を連続に蒸着して二重膜に形成することができる。

第 1 絶縁膜 50 は、二酸化シリコン層及び窒化シリコン層の二重層または酸化シリコン層、窒化シリコン層及び酸化シリコン層からなる多重層に形成することができる。

また、保持蓄電器用金属膜 60 を、最上部層が ITO 物質のエッチング液に対してエッチング比の小さいモリブデン膜、ネオジム膜またはクロム膜である多重膜に積層することも可能である。

10

【0120】

図 9 5 に示すように、ゲート配線用導電膜 402、第 1 絶縁膜 50 及び保持蓄電器用金属膜 60 を同時にパターニングしてゲート線 400、ゲート電極 410、保持電極 420 及び保持電極線 430 を含むゲートパターンを形成する。

従って、ゲートパターン上部に形成される絶縁膜パターン及び金属パターンは、ゲートパターンと同一のパターンに形成される。

この過程で、保持電極 420、保持電極 420 上部に形成された第 1 絶縁膜 52 及びその上に形成された保持蓄電器用金属パターン 62 からなる保持蓄電器を形成する。

20

【0121】

次に、ゲートパターンをマスクにしてシリコン層 200 にイオンドーピングを行うことによって、図 9 6 に示すソース領域 210 及びドレイン領域 230 を形成する。

その上に、図 9 7 に示すように、第 2 絶縁膜 500 を積層し、図 9 8 に示すようにソース領域 210 及びドレイン領域 230 上に位置したゲート絶縁膜 300 と第 2 絶縁膜 500 とを除去してそれぞれの接触口 C1、C2 を形成する。

ゲート電極 410 上部に接触口が必要である場合には、ソース領域 210 及びドレイン領域 230 を露出する接触口 C1、C2 を 3 段階にわたって実施しなければならない。

これについては図 103 乃至図 105C を参照してさらに説明する。

【0122】

接触口を形成後、図 9 9 に示すようにチタニウムまたは窒化チタニウムなどのデータ配線用金属を蒸着してパターニングし、データ線 600、その分枝であるソース電極 610 及びドレイン電極 620 を形成する。

30

ソース領域 210 及び 230 は、接触口 C1、C2 を通じてそれぞれソース電極 610 及びドレイン電極 620 と連結される。

【0123】

形成したデータ線パターンの上に、図 100 に示すように保護絶縁膜 700 を蒸着する。

保護絶縁膜 700 は、第 2 絶縁膜 500 とエッチング比が同一である物質で形成される。

次に、ドレイン電極 620 上部の保護絶縁膜 700、保持蓄電器用金属パターン 62 上部の保護絶縁膜 700 及び第 2 絶縁膜 500 をエッチングし、図 101 に示す接触口 C3 と経路口 C16 とを形成する。

40

保持蓄電器用金属パターン 62 上部の絶縁層 500、700 の厚さはドレイン電極 620 上部の絶縁層 700 の厚さより厚いため、ドレイン電極 620 上部では過エッチングが発生する。

【0124】

次に、図 102 に示すように、ITO 物質を蒸着し、パターニングして画素電極 800 を形成する。

画素電極 800 は、接触口 C3 を通じてドレイン電極 620 と接触し、また経路口 C16 を通じて保持蓄電器用金属パターン 62 と接触する。

前述のように、多重膜で形成されている保持蓄電器用金属パターン 62 の最上層は ITO

50

エッチング液に対して耐性の強い物質で形成されているため、エッチストッパの役割を果す。

従って、その下部の絶縁膜 5 2 の厚さを均一に維持することができる。

また、ド레인電極 6 2 0 は、チタニウムまたは窒化チタニウムで形成されているため、過エッチングされている接触口 C 3 を通じて I T O エッチング液が染込んでもド레인電極 6 2 0 の腐食が起き難い。

【 0 1 2 5 】

以下、図 1 0 3 乃至図 1 0 5 を参照して図 9 8 の工程、すなわち、ソース領域及びド레인領域上部に接触口を形成する過程についてより詳しく説明する。

まず、図 1 0 3 に示すように、ソース領域 2 1 0 及びド레인領域 2 3 0 上部及び保持蓄電器用金属パターン 6 2 上部の第 2 絶縁膜 5 0 0 をエッチングする。

10

その後、図 1 0 4 に示すように、ゲート電極 4 1 0 上部の金属パターン 6 1 をエッチングする。

その後、図 1 0 5 に示すように、ソース領域 2 1 0 及びド레인領域 2 3 0 上部に位置したゲート絶縁膜 3 0 0 及びゲート電極 4 1 0 上部の第 1 絶縁膜 5 1 をエッチングし、ソース領域 2 1 0 及びド레인領域 2 3 0 及びゲート電極 4 1 0 を露出する。

【 0 1 2 6 】

このようなゲート電極上部の接触口 C 1 6 は、データ配線とゲート配線を回路的に連結する必要のある際に形成する。

このような実施例のように、保持蓄電器用の二つの電極とその間に位置した絶縁層で構成される保持蓄電器は、ドーピングされたシリコンパターンを保持蓄電器の電極として利用せず、ゲート配線用金属で保持蓄電器の一つの電極を形成するため、シリコンパターンのイオンドーピング工程が省略される。

20

また、ゲート配線工程で同時に保持蓄電器が形成されるため、別途の工程を追加する必要がない。

【図面の簡単な説明】

【 0 1 2 7 】

【図 1】従来の液晶表示装置の画素等価回路図である。

【図 2】本発明の第 1 実施例による液晶表示装置の配置図である。

【図 3】図 2 の III - III 線による断面図である。

30

【図 4】電圧印加時の保持蓄電器の形成を示した図面である。

【図 5】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 6】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 7】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 8】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 9】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 1 0】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 1 1】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 1 2】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 1 3】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

40

【図 1 4】本発明の第 1 実施例による液晶表示装置の製造方法を示した断面図である。

【図 1 5】本発明の第 2 実施例による液晶表示装置の配置図である。

【図 1 6】図 1 5 の VII - VII 線による断面図である。

【図 1 7】図 1 5 の VIII - VIII 線による断面図である。

【図 1 8】本発明の第 3 実施例による液晶表示装置の配置図である。

【図 1 9】図 1 8 の X - X 線による断面図である。

【図 2 0】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 2 1】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

50

【図 2 2】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 2 3】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 2 4】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 2 5】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 2 6】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

10

【図 2 7】本発明の第 2 実施例に液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 2 8】本発明の第 4 実施例乃至第 6 実施例による液晶表示装置の配置図である。

【図 2 9】図 2 8 のXIII - XIII 線による第 4 乃至第 6 実施例による断面図である。

【図 3 0】図 2 8 のXIII - XIII 線による第 4 乃至第 6 実施例による断面図である。

【図 3 1】図 2 8 のXIII - XIII 線による第 4 乃至第 6 実施例による断面図である。

【図 3 2】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 3 3】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

20

【図 3 4】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 3 5】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 3 6】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 3 7】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 3 8】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

30

【図 3 9】第 4 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 0】第 5 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 1】第 5 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 2】第 5 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 3】第 5 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

40

【図 4 4】第 5 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 5】第 5 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 6】第 6 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 7】第 6 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図 4 8】第 6 実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

50

【図４９】第６実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図５０】本発明の第７実施例による液晶表示装置の配置図である。

【図５１】図５０のXX-XX線による断面図である。

【図５２】図５０でのシリコン層、保持線及びゲート電極のみを示した配置図である。

【図５３】本発明の第８実施例による液晶表示装置の配置図である。

【図５４】図５３のXXII-XXII線による断面図である。

【図５５】電圧印加時に保持蓄電器が形成される原理を説明するための図面である。

【図５６】液晶表示装置に印加されるそれぞれの信号電圧の波形図である。

【図５７】液晶表示装置に印加されるそれぞれの信号電圧の波形図である。

【図５８】保持電圧の大きさによる保持容量の変化を示したグラフである。

【図５９】画素電極に印加される電圧の充電特性を示したグラフである。

【図６０】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６１】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６２】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６３】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６４】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６５】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６６】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６７】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６８】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図６９】本発明の第８実施例による液晶表示装置の製造方法を工程順序に従って示した断面図である。

【図７０】本発明の第７及び第８実施例による液晶表示装置の等価回路図である。

【図７１】本発明の第９実施例による液晶表示装置のシリコン層、保持線及びゲート電極の配置図である。

【図７２】図５２及び図７１の構造の液晶表示装置の画素電極に印加される電圧の充電特性を示したグラフである。

【図７３】本発明の第９実施例による液晶表示装置の等価回路図である。

【図７４】本発明の第１０実施例による液晶表示装置の配置図である。

【図７５】図７４のXXXV-XXXV線による断面図である。

【図７６】本発明の第１１実施例による液晶表示装置の配置図である。

【図７７】図７６のXXXVII-XXXVII線による断面図である。

【図７８】本発明の第１１実施例による液晶表示装置の等価回路図である。

【図７９】本発明の第１２及び第１３実施例による液晶表示装置の配置図である。

【図８０】本発明の第１２及び第１３実施例による液晶表示装置の配置図である。

【図８１】本発明の第１４実施例による液晶表示装置の配置図である。

【図８２】図８１のXLII-XLII線による断面図である。

【図８３】本発明の第１５実施例による液晶表示装置の配置図である。

【図８４】本発明のXLIV-XLIV線による断面図である。

【図８５】本発明の第１６実施例による液晶表示装置の配置図である。

10

20

30

40

50

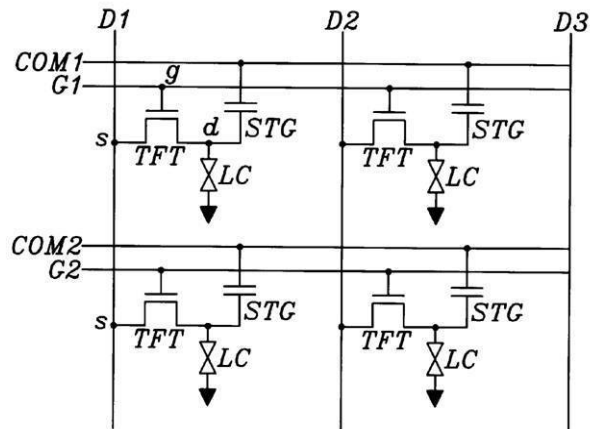
- 【図 8 6】図 8 5 の XLVI - XLVI 線による断面図である。
- 【図 8 7】本発明の第 1 7 実施例による液晶表示装置の配置図である。
- 【図 8 8】図 8 7 の XLVIII - XLVIII 線による断面図である。
- 【図 8 9】図 8 8 の P 部分に対する断面図である。
- 【図 9 0】本発明の第 1 8 実施例による液晶表示装置の配置図である。
- 【図 9 1】図 9 0 の LI - LI 線に対する断面図である。
- 【図 9 2】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 3】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 4】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 5】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 6】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 7】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 8】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 9 9】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 1 0 0】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 1 0 1】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 1 0 2】本発明の第 1 7 実施例による液晶表示装置の製造方法を工程順に示した断面図である。
- 【図 1 0 3】図 9 8 の工程をより詳細に示した断面図である。
- 【図 1 0 4】図 9 8 の工程をより詳細に示した断面図である。
- 【図 1 0 5】図 9 8 の工程をより詳細に示した断面図である。

10

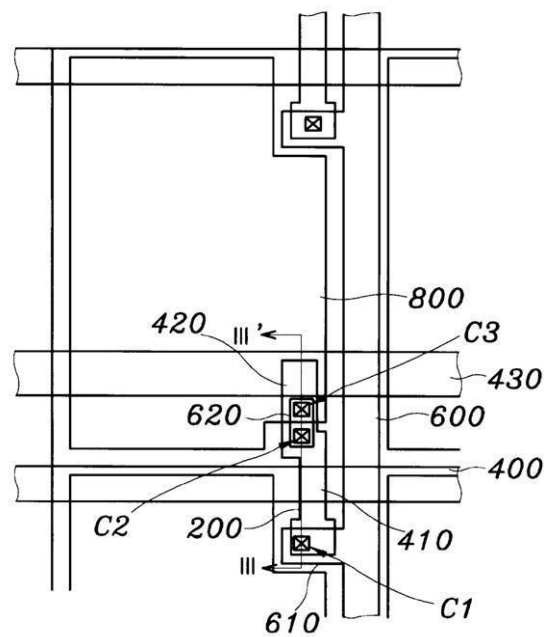
20

30

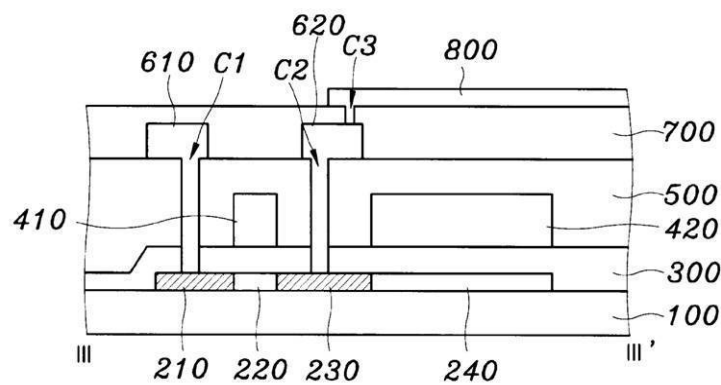
【図1】



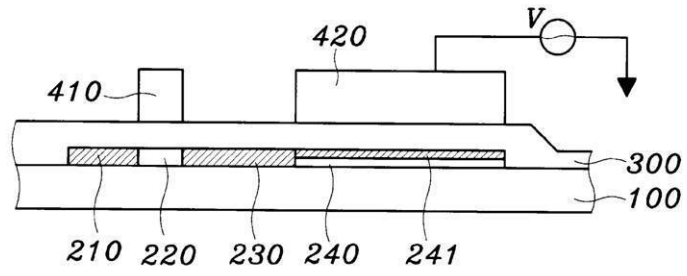
【図2】



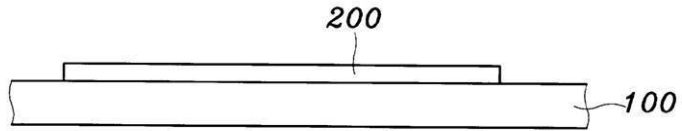
【図3】



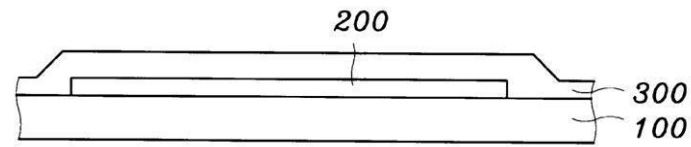
【 図 4 】



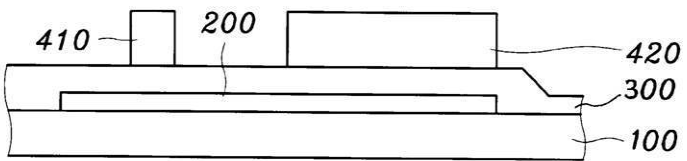
【 図 5 】



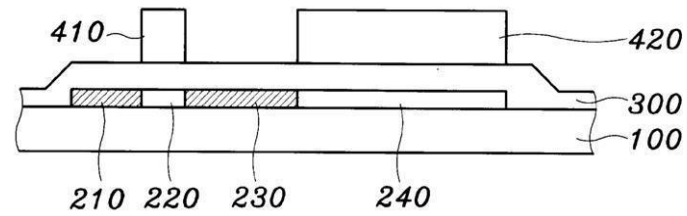
【 図 6 】



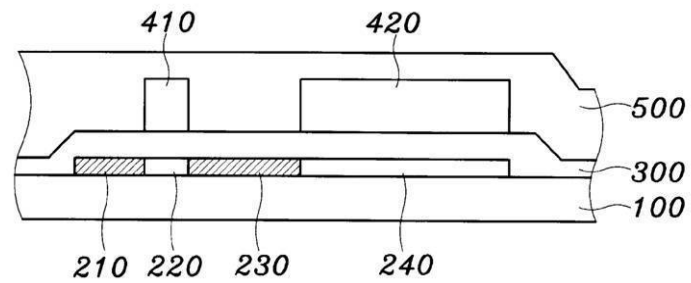
【圖 7】



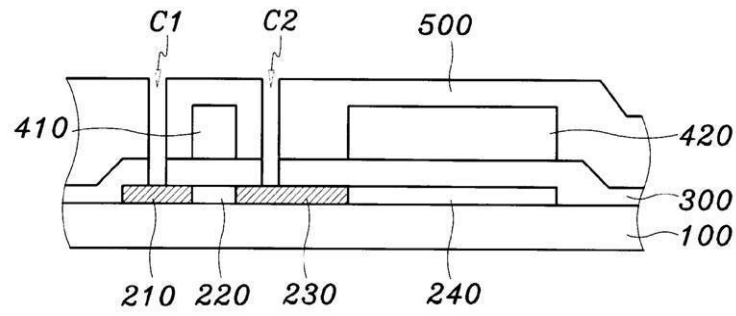
【圖 8】



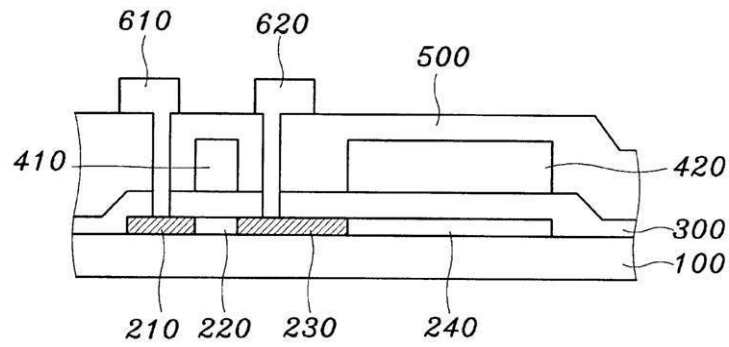
【 図 9 】



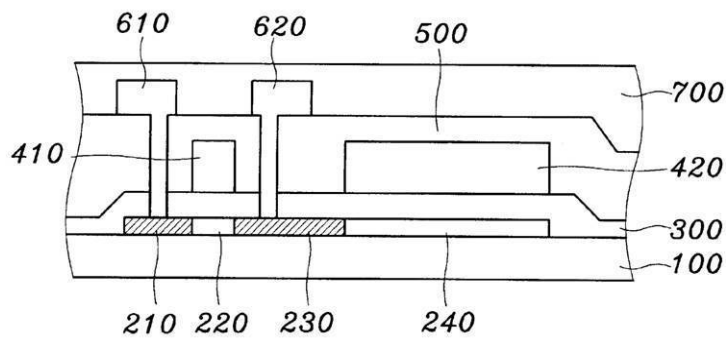
【図10】



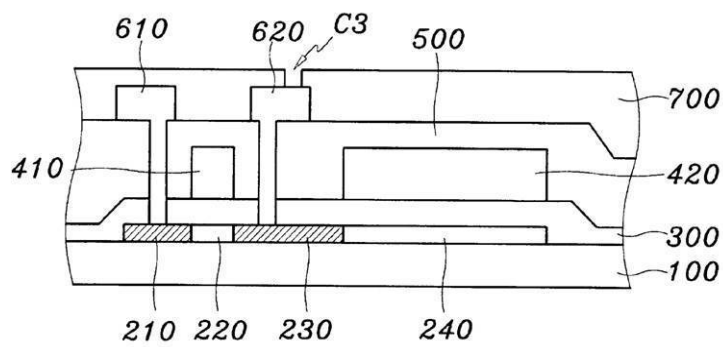
【図11】



【図12】



【図13】



[illegible]

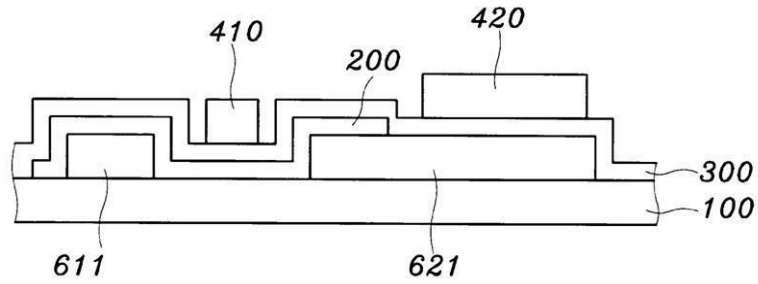
A cross-sectional view of a semiconductor device structure. The structure consists of a substrate 100, a first layer 300, and a second layer 400. A central region 201 is defined by a patterned layer 600. The structure is shown between two cross-sections, VIII and VIII'.

[illegible]

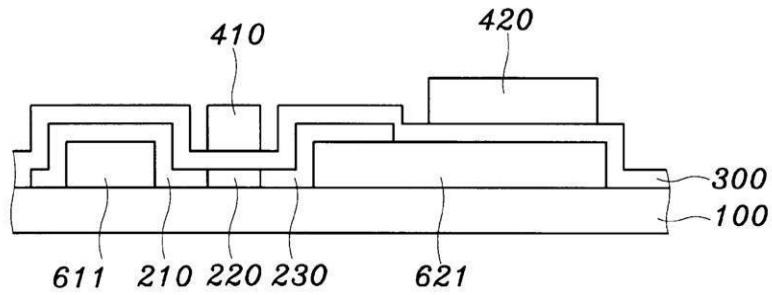
Figure 1 shows a perspective view of a substrate 100. The substrate is a rectangular plate with two rectangular openings, 611 and 621, positioned along its top edge. Opening 611 is on the left, and opening 621 is on the right. The substrate is labeled 100 at the bottom right corner.

A cross-sectional view of a semiconductor device. A substrate 100 is shown at the bottom. On top of the substrate, there is a gate stack 200. The gate stack 200 consists of a gate electrode 621 and a gate insulating layer 611. The gate electrode 621 is located on the right side of the gate stack, and the gate insulating layer 611 is located on the left side of the gate stack.

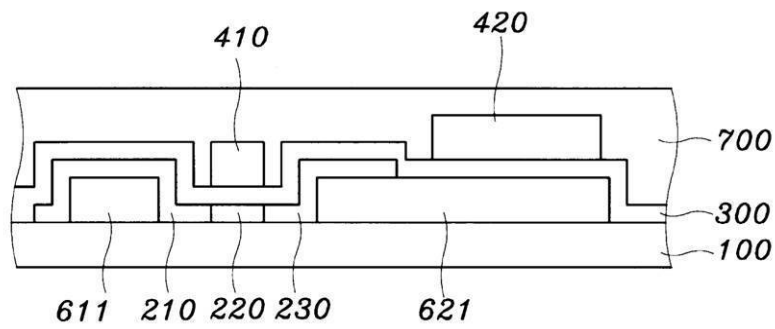
【図 2 3】



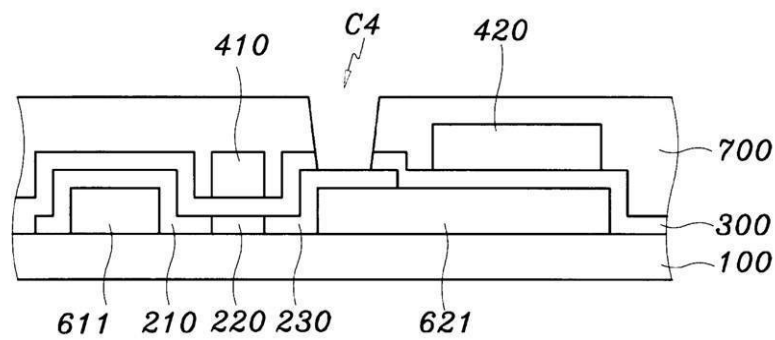
【図 2 4】



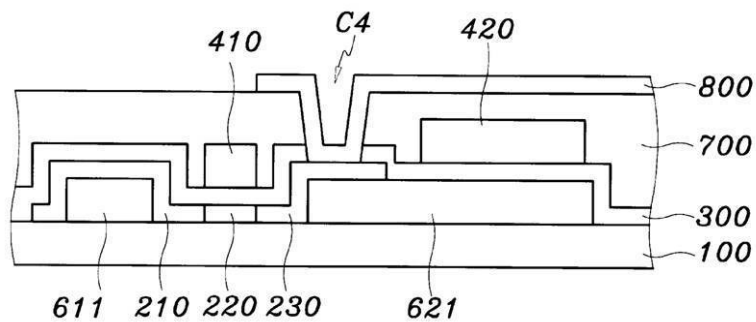
【図 2 5】



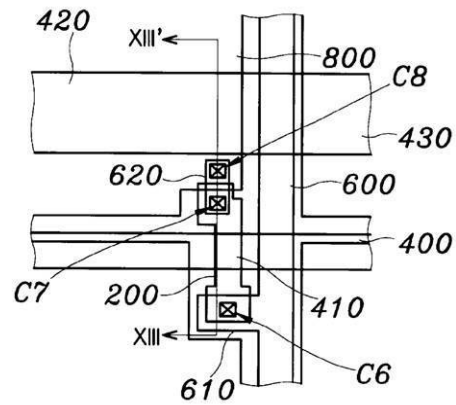
【図 2 6】



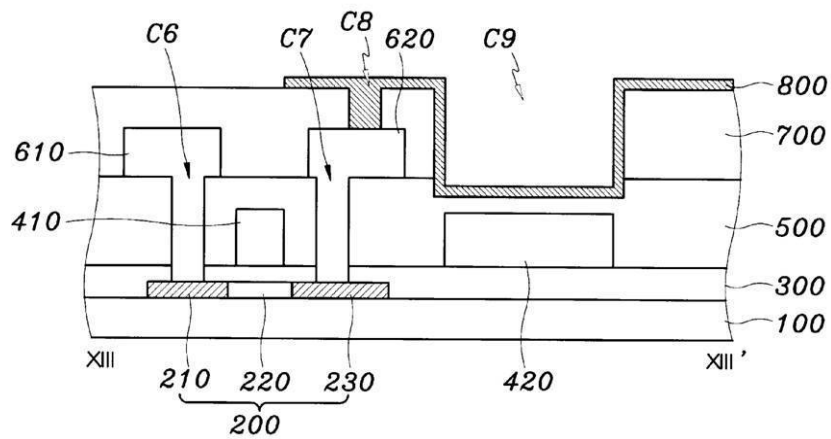
【図 2 7】



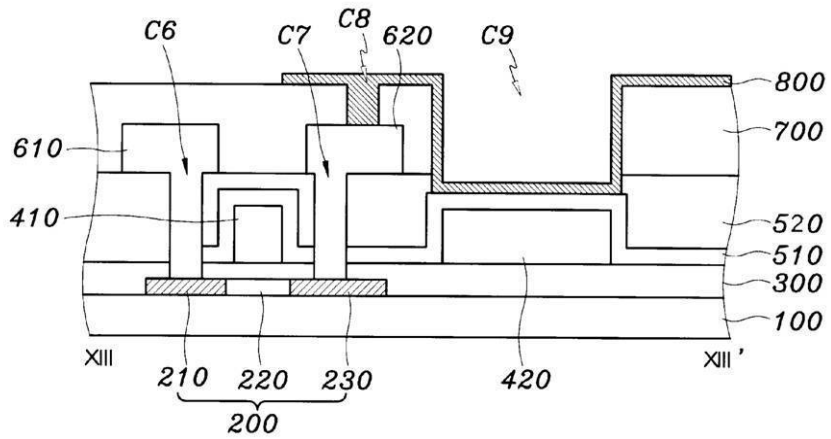
【図28】



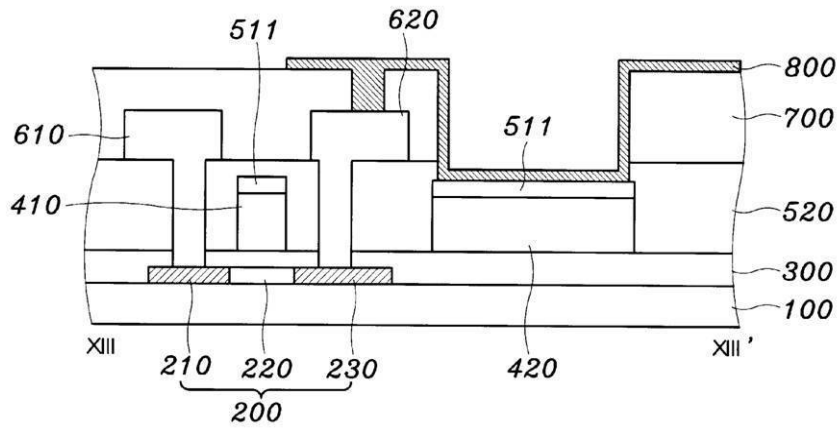
【図29】



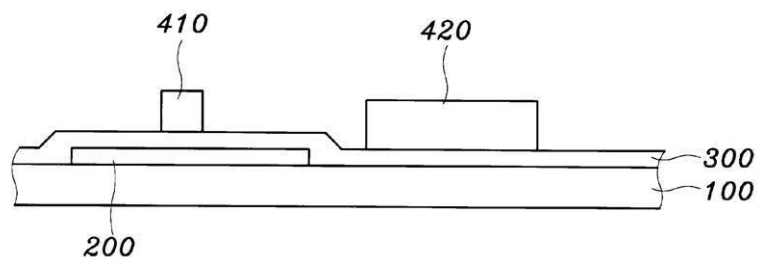
【図30】



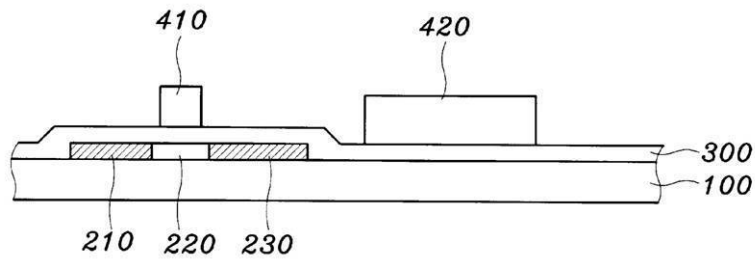
【図 3 1】



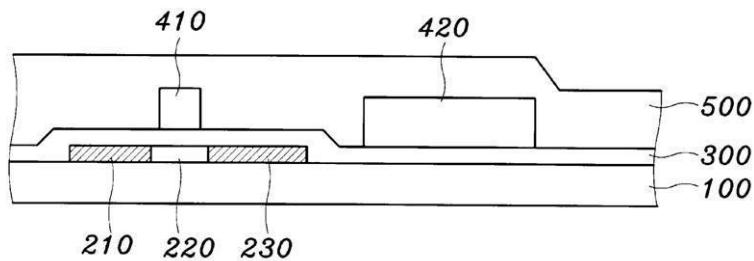
【図 3 2】



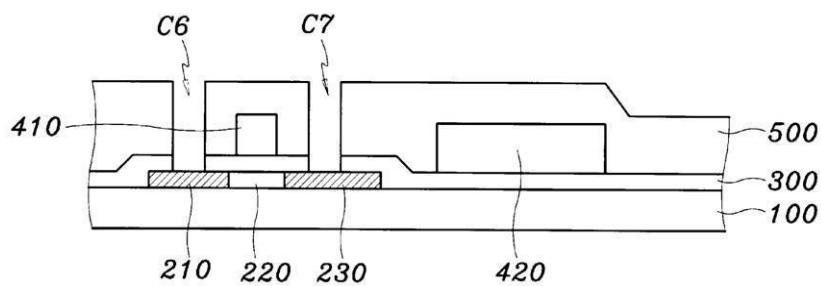
【図 3 3】



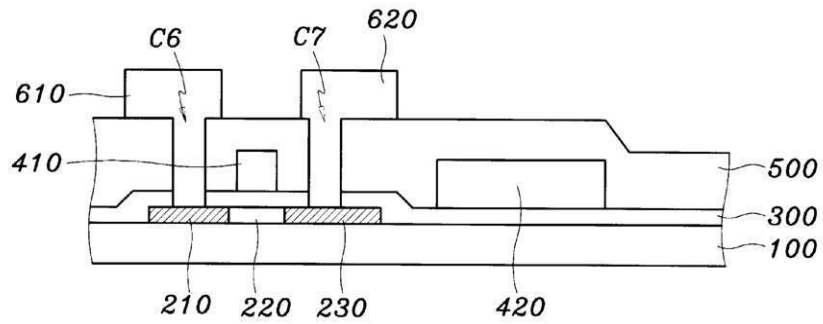
【図 3 4】



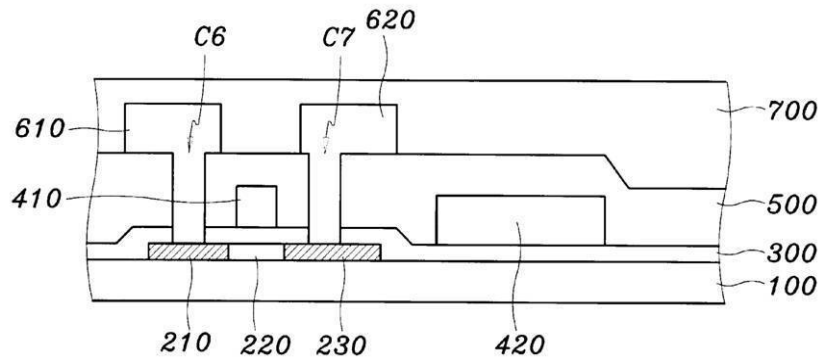
【図 3 5】



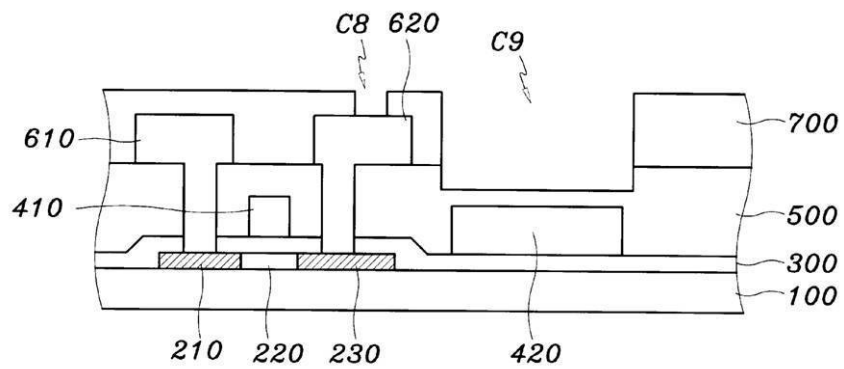
【 図 3 6 】



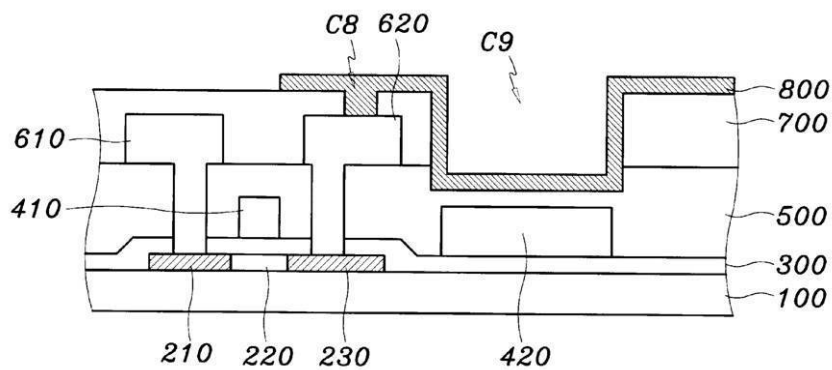
【 図 3 7 】



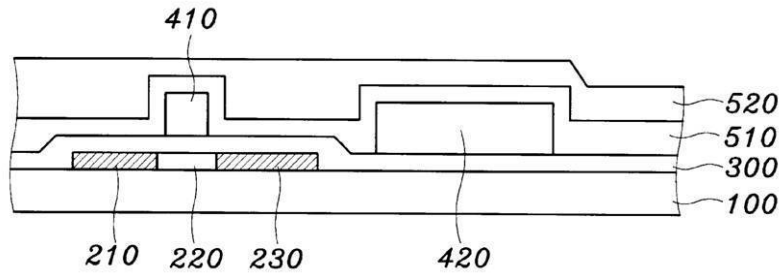
【 ㄨ 3 8 】



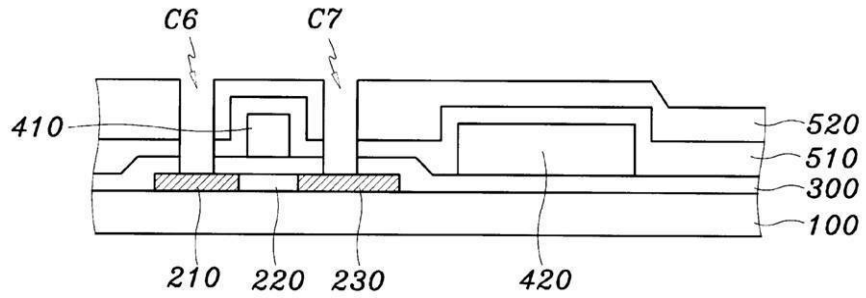
【 図 3 9 】



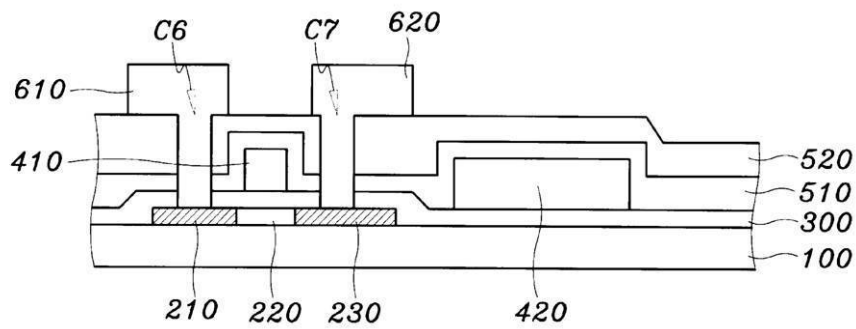
【図40】



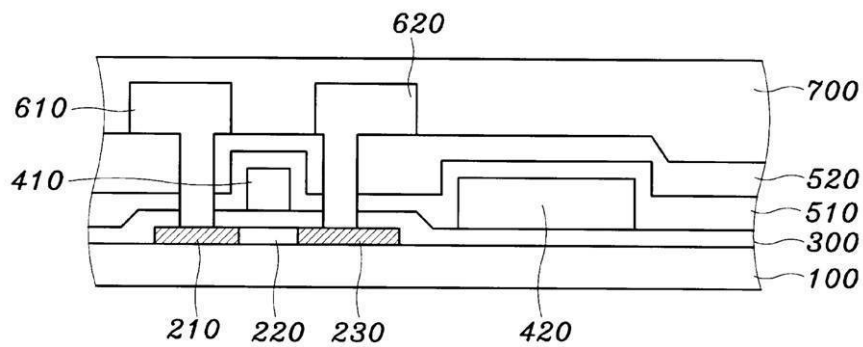
【図41】



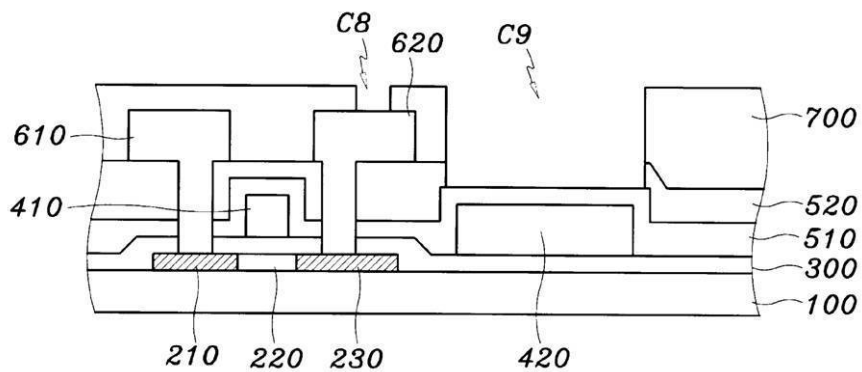
【図42】



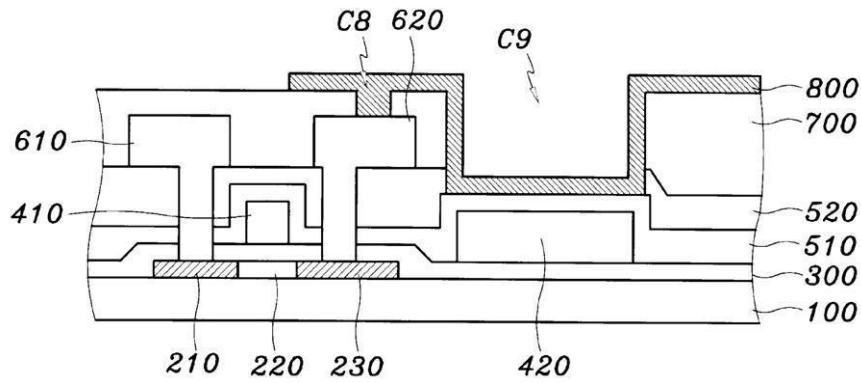
【図43】



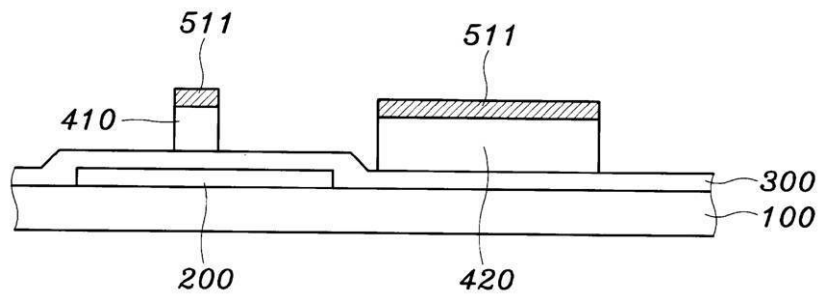
【図44】



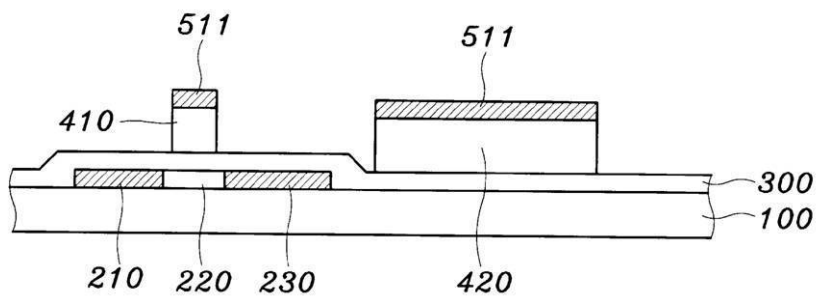
【図 4 5】



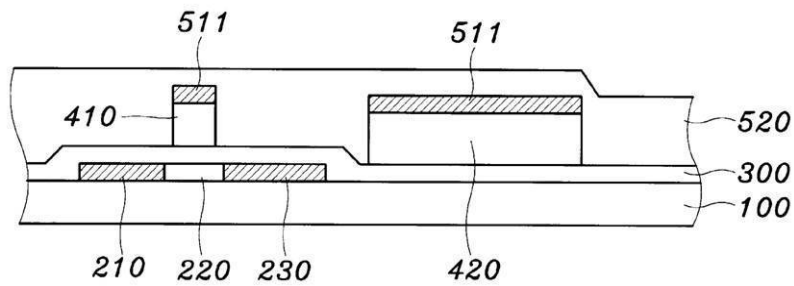
【図 4 6】



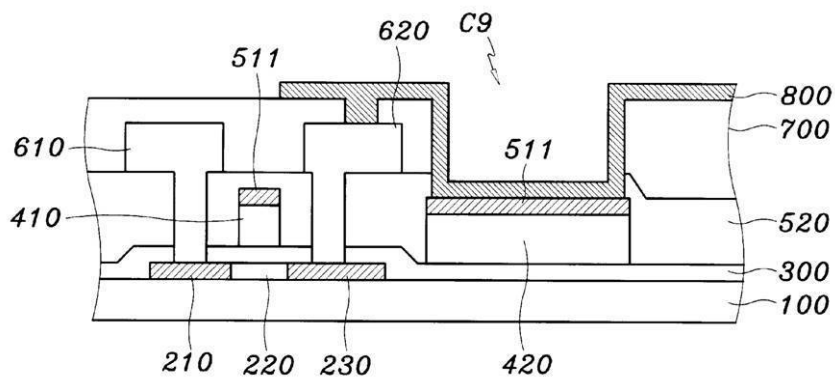
【図 4 7】



【図 4 8】

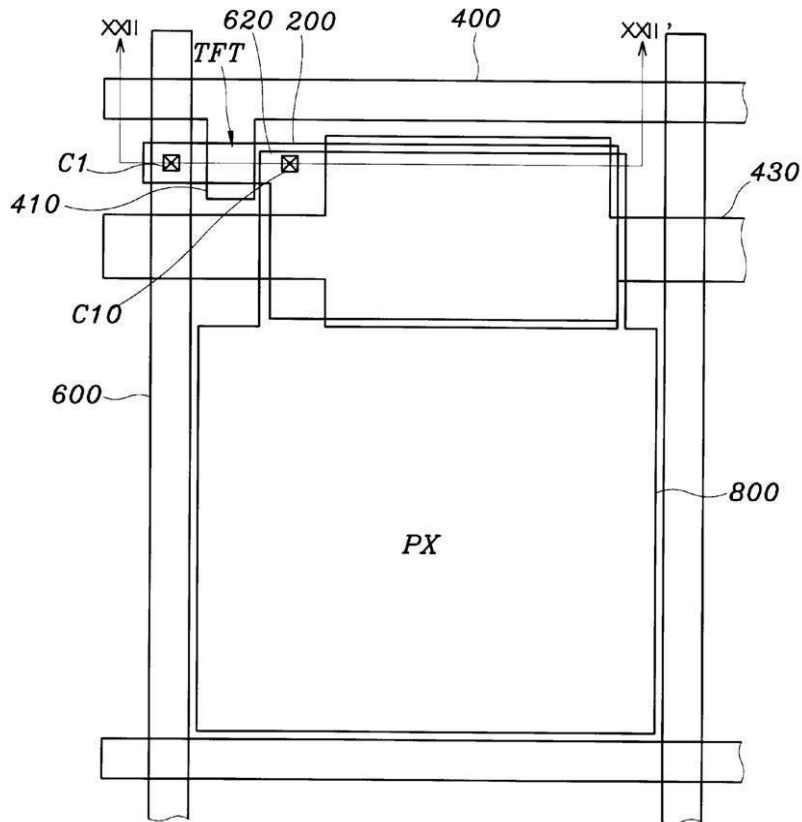


【図 4 9】

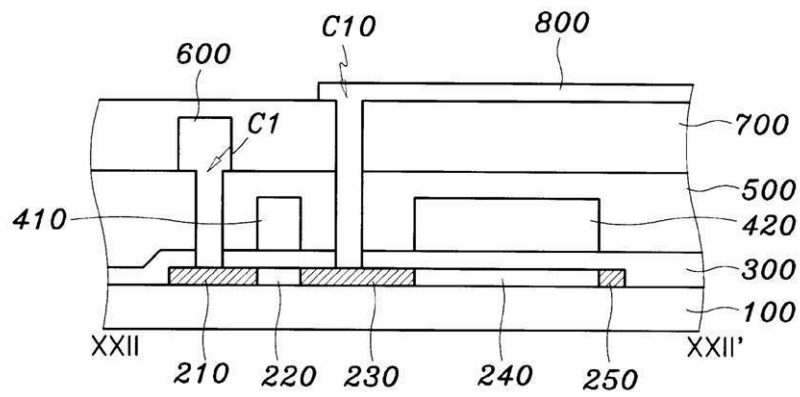


[illegible]

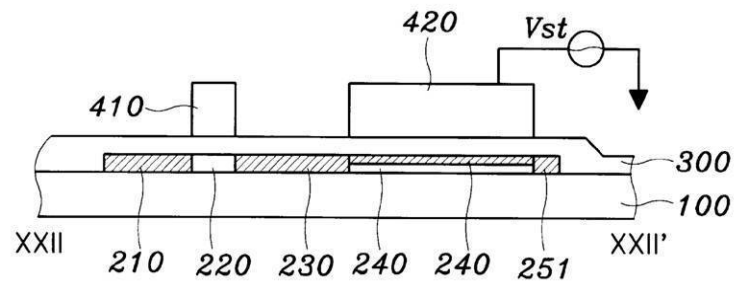
【図53】



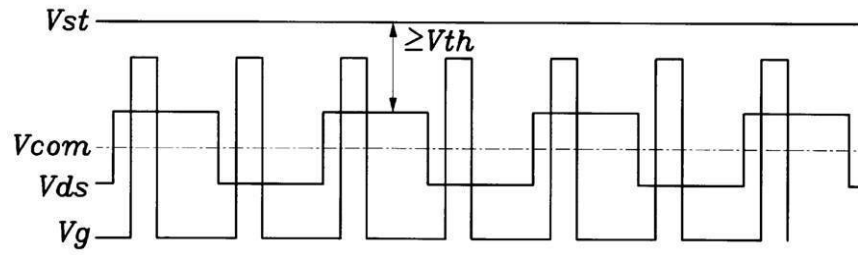
【図54】



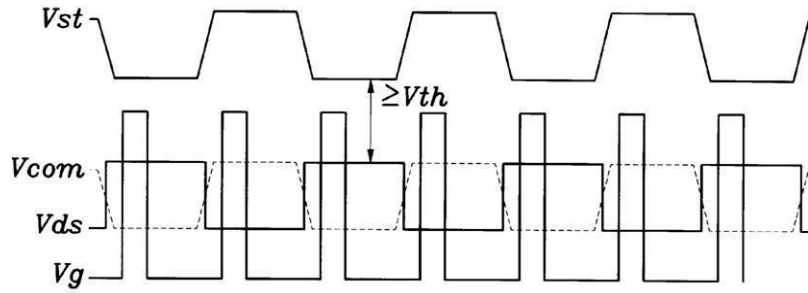
【図55】



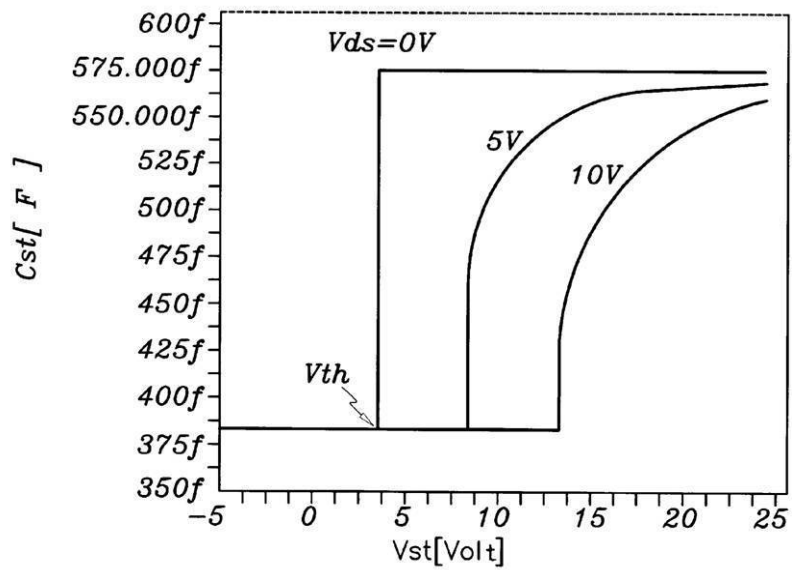
【図56】



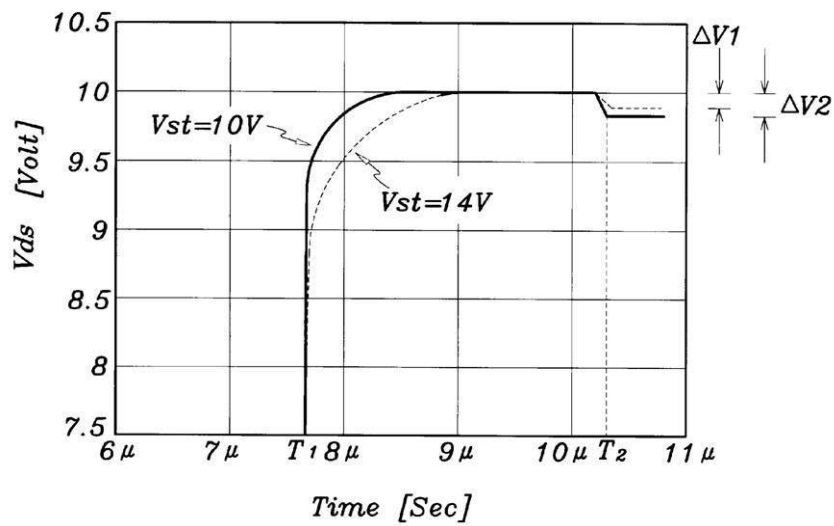
【図57】



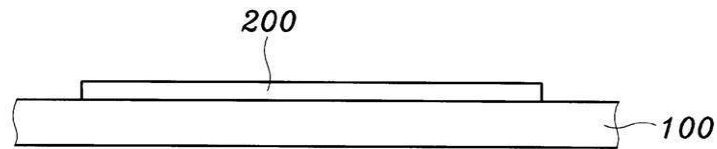
【図58】



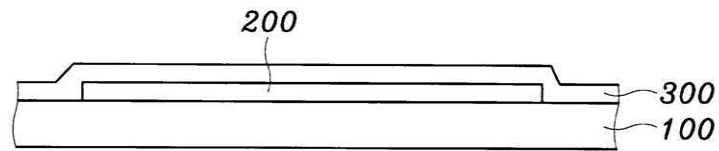
【図59】



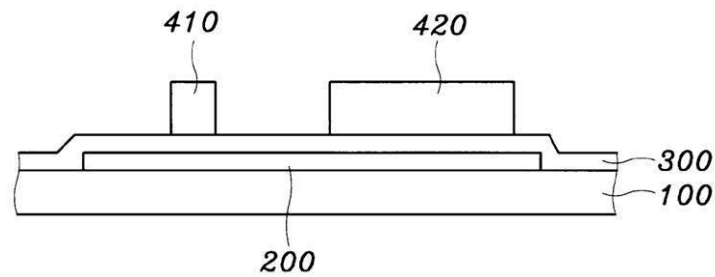
【図 6 0】



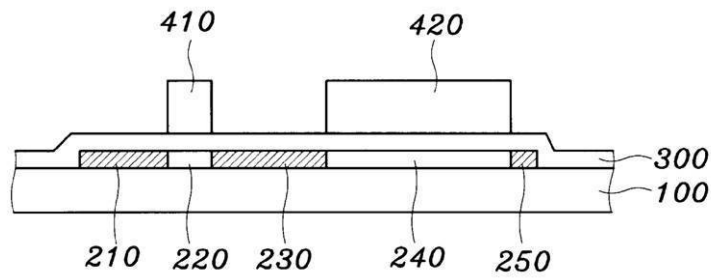
【図 6 1】



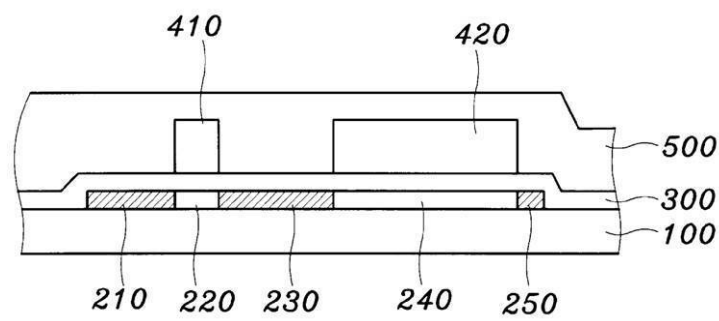
【図 6 2】



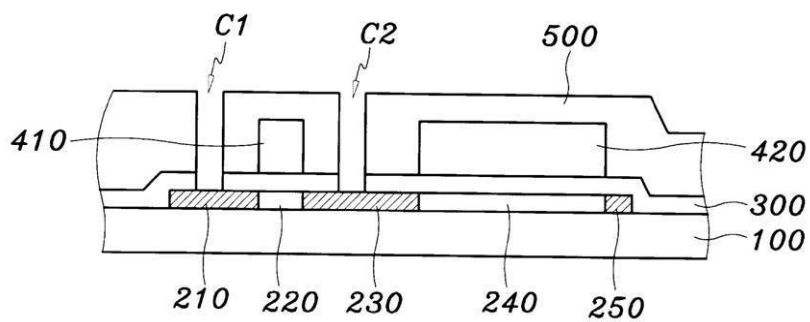
【図 6 3】



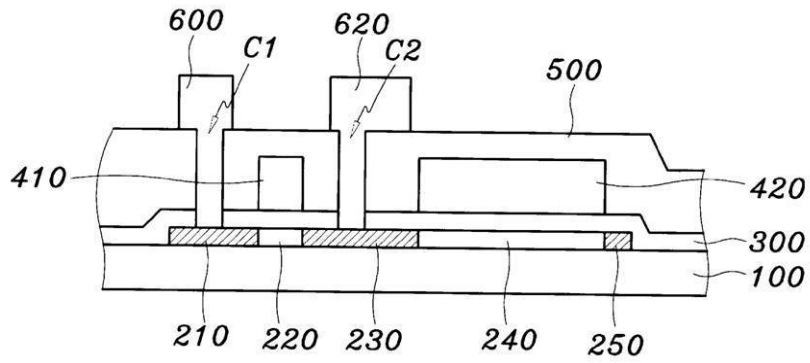
【図 6 4】



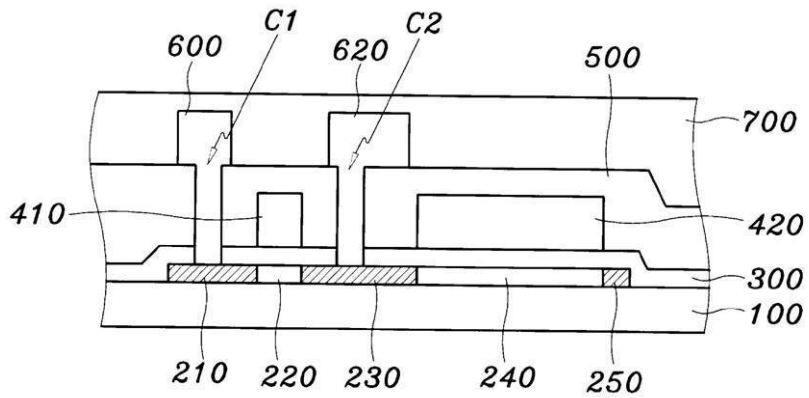
【図 6 5】



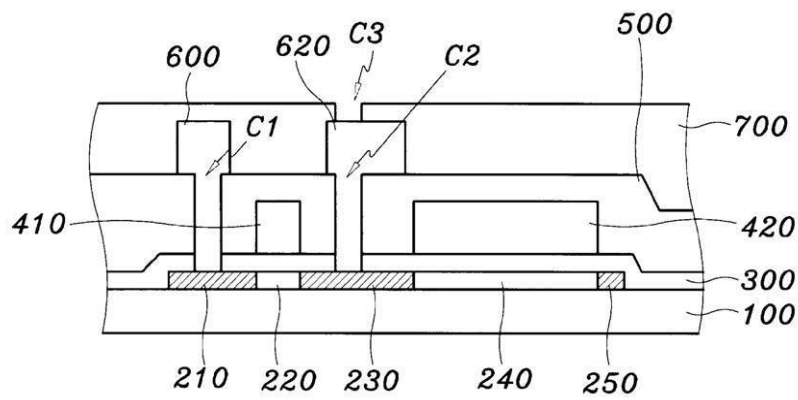
【図 6 6】



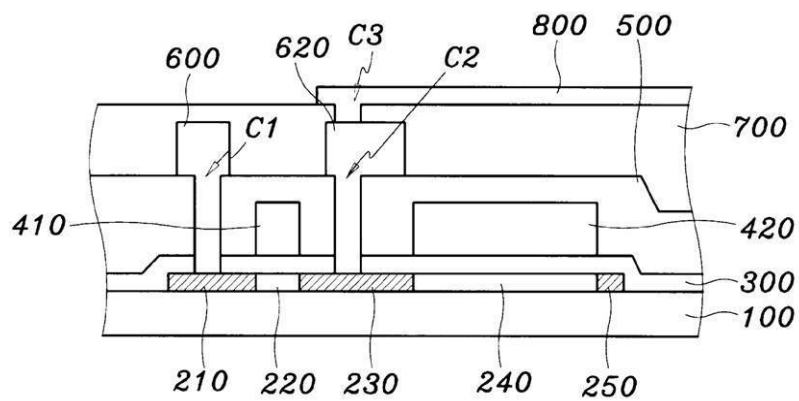
【図 6 7】



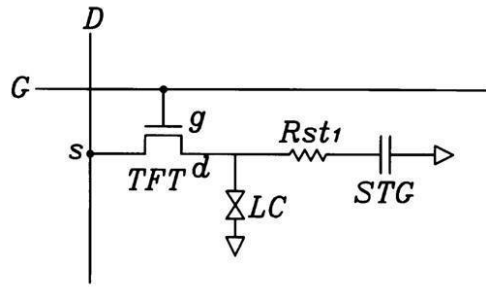
【図 6 8】



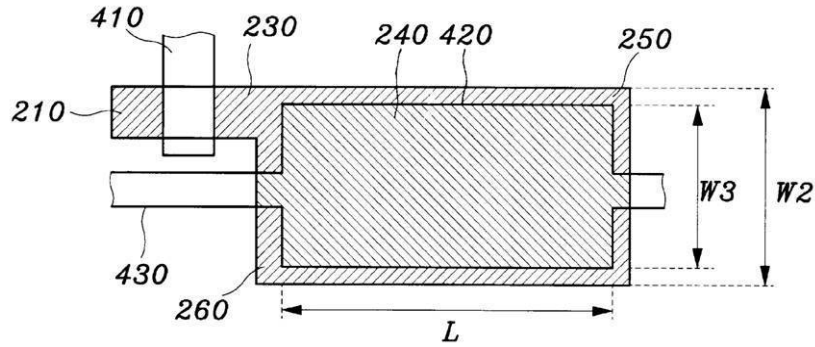
【図 6 9】



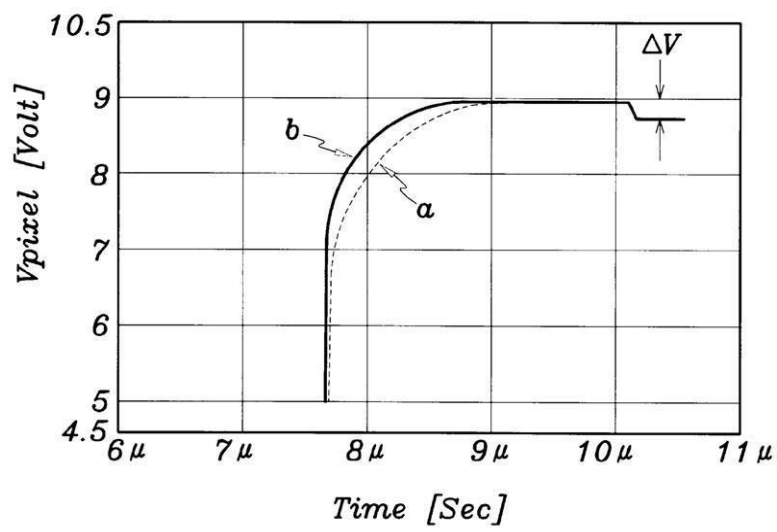
【図 70】



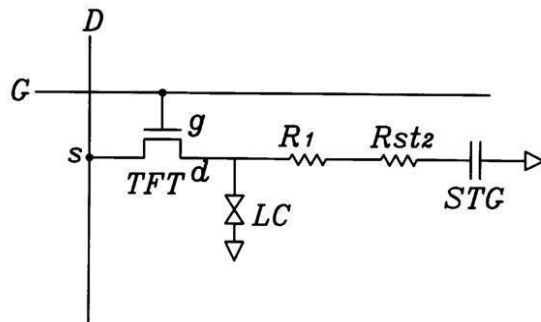
【図 71】



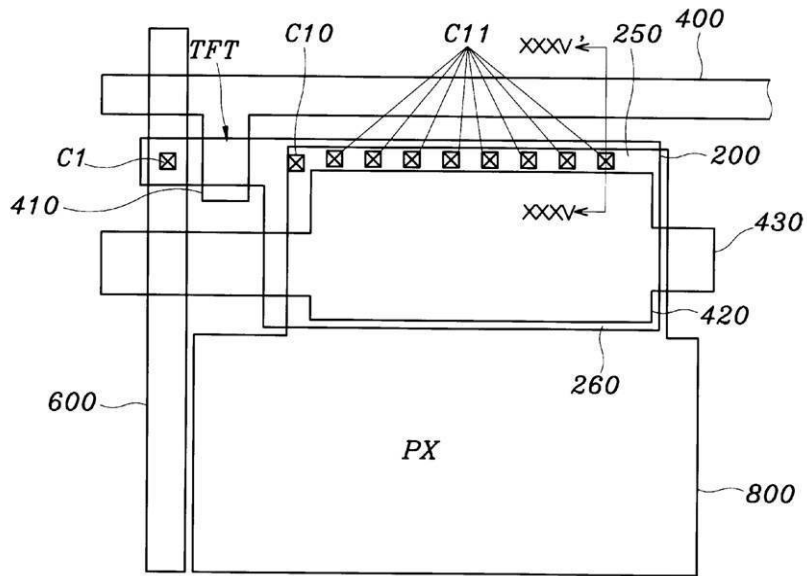
【図 72】



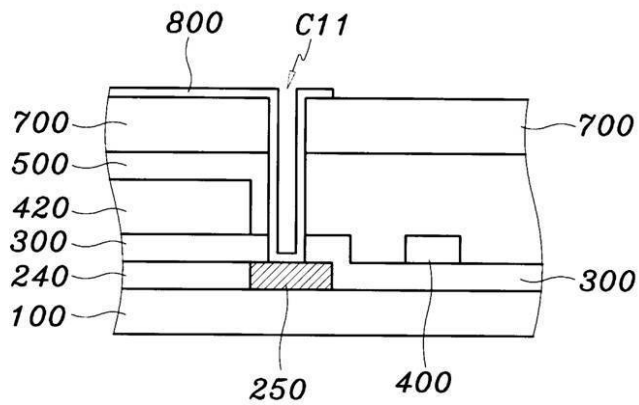
【図 73】



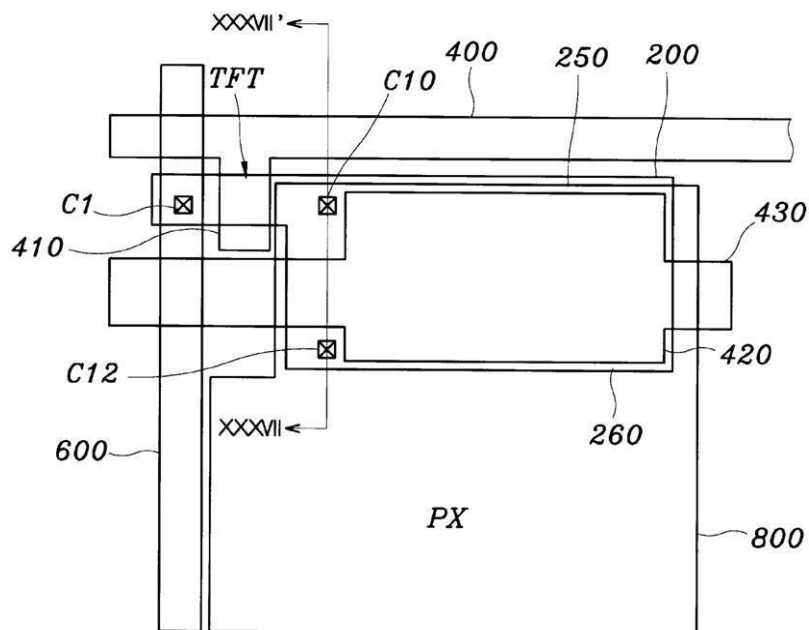
【図74】



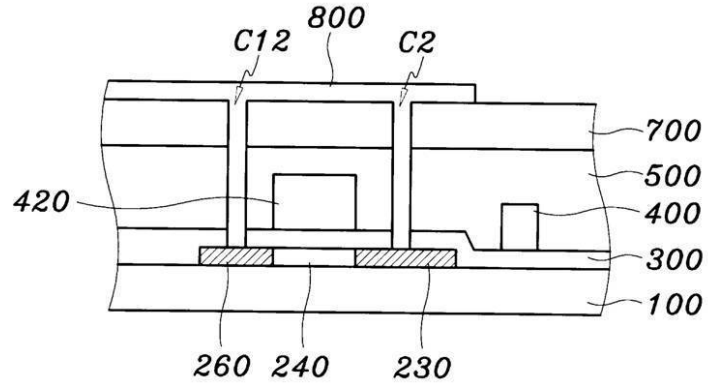
【図75】



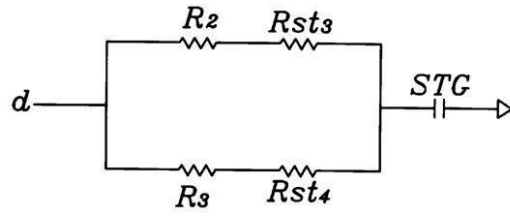
【図76】



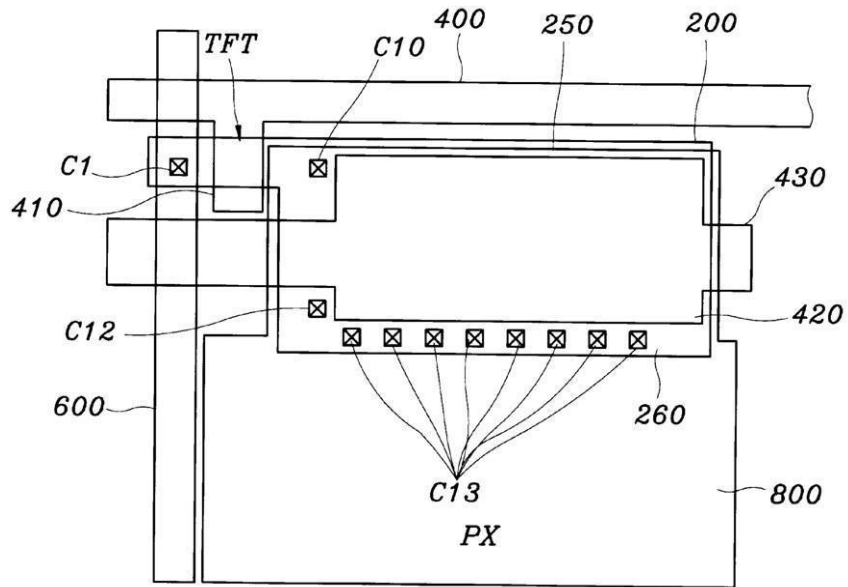
【 図 7 7 】



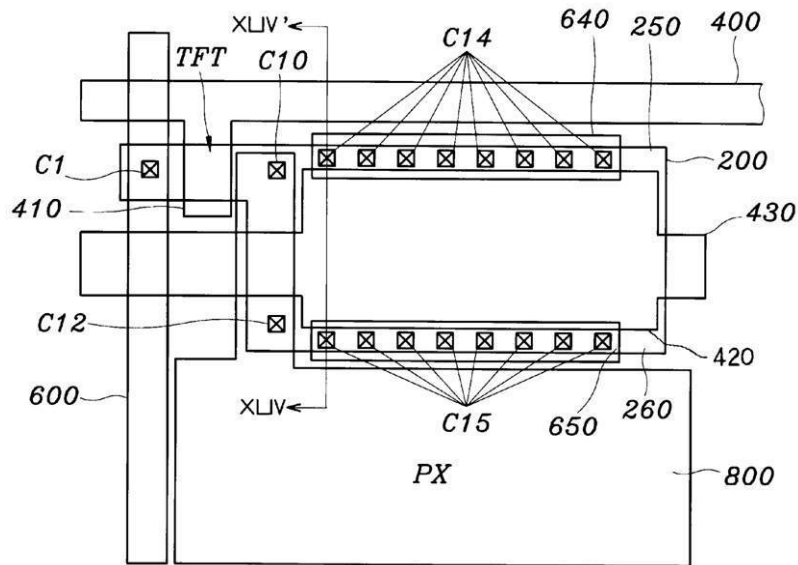
【 図 7 8 】



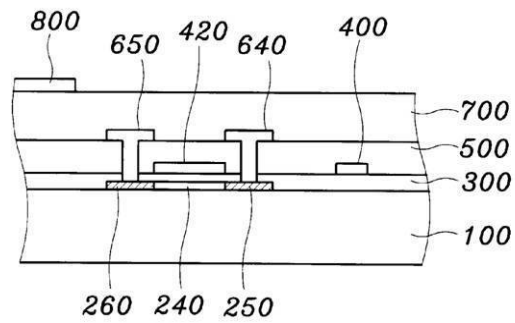
【 図 7 9 】



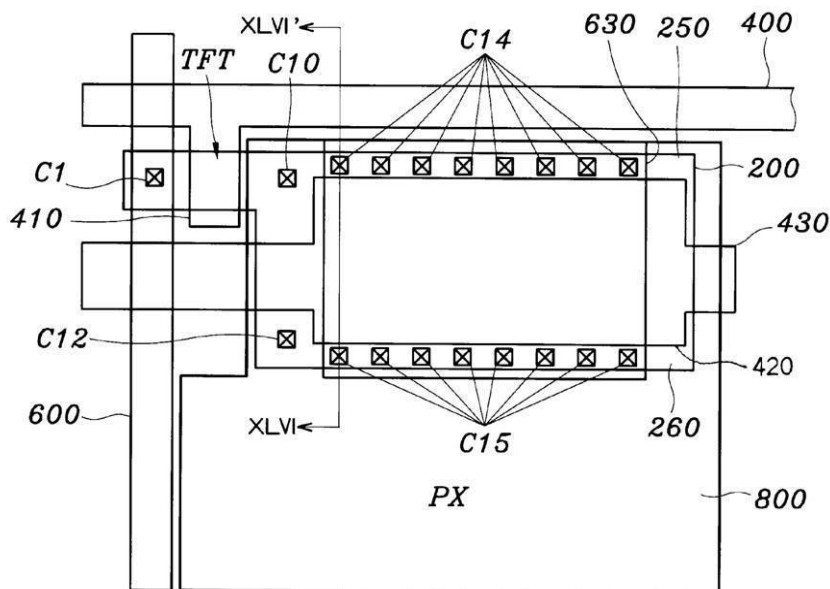
【図 83】



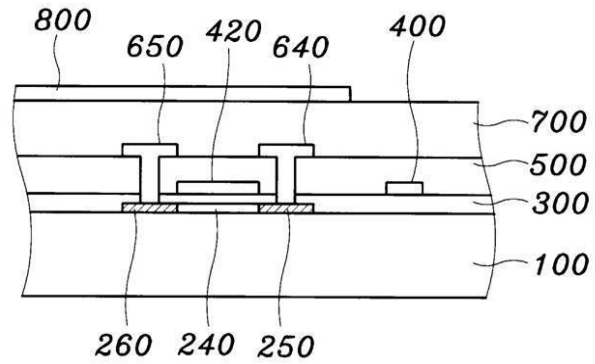
【図 84】



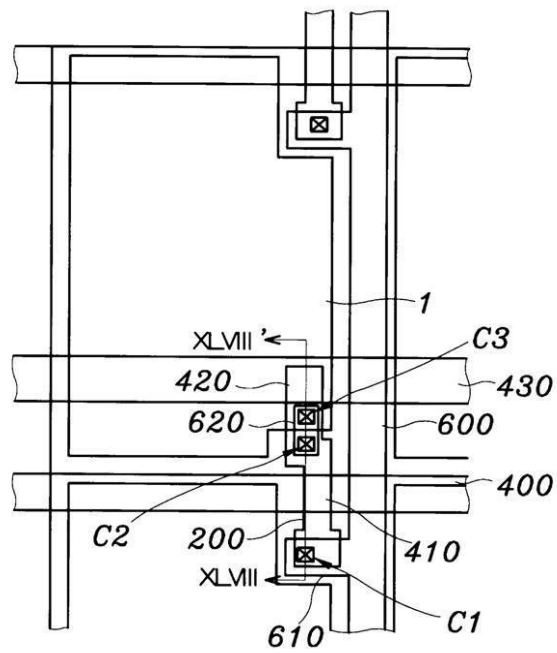
【図 85】



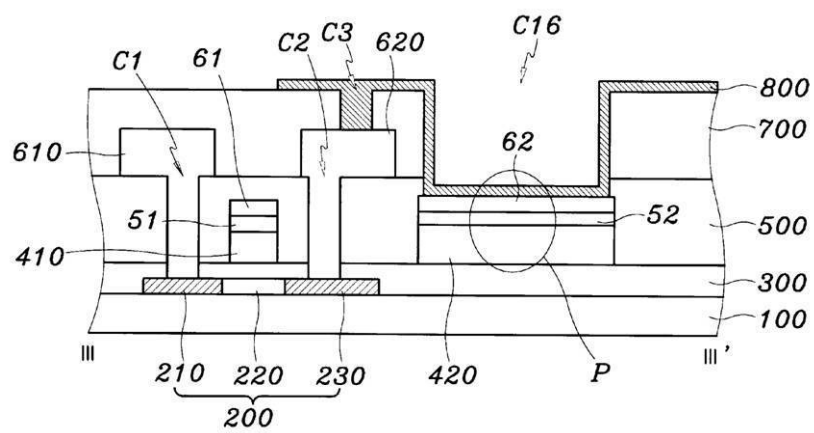
【図 86】



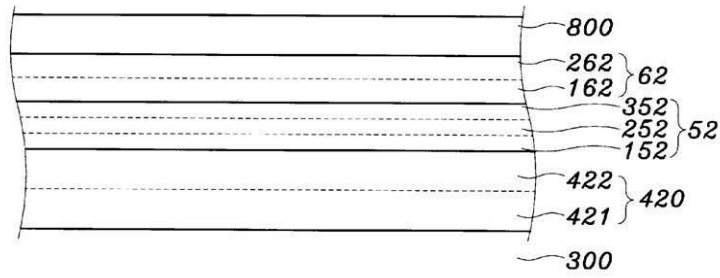
【図 87】



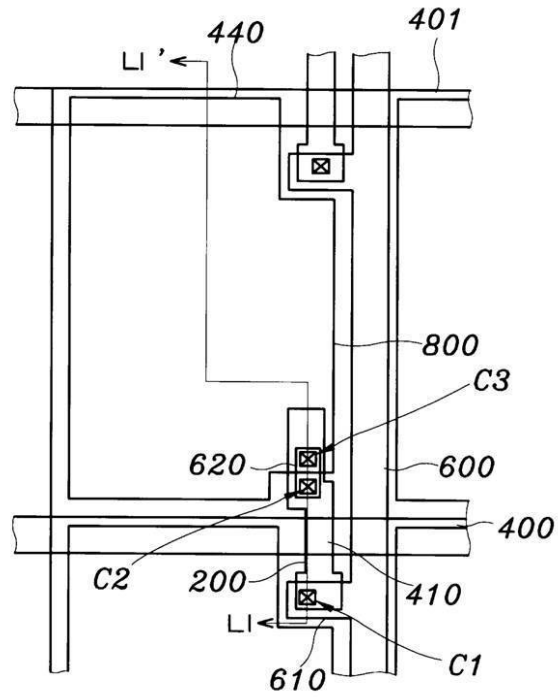
【図 88】



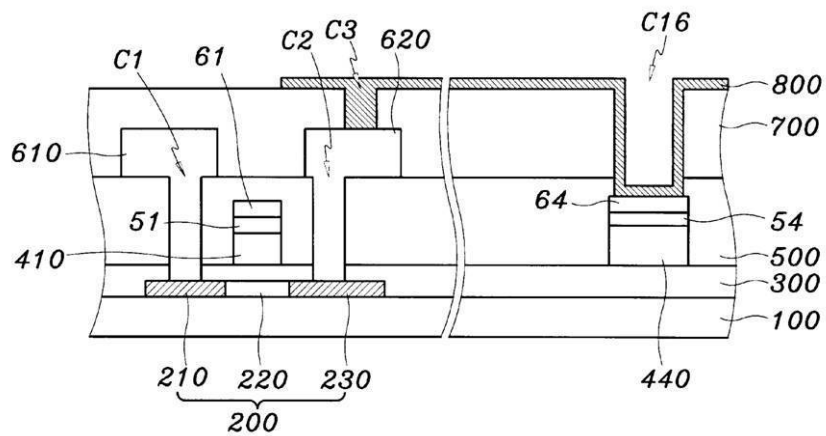
【図 89】



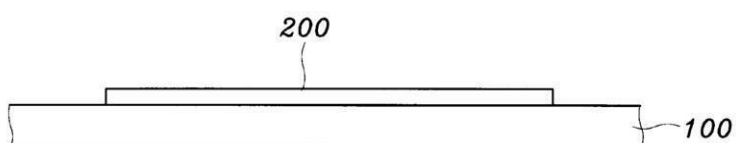
【図 90】



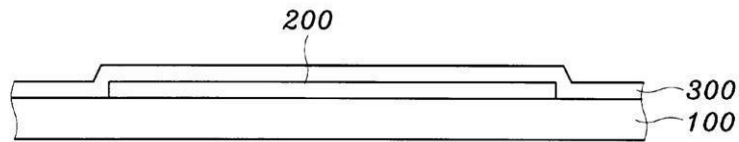
【図 91】



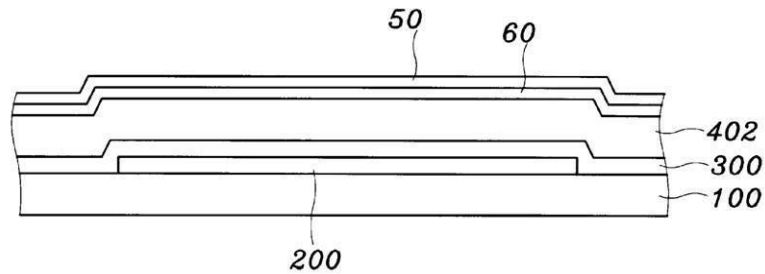
【図 92】



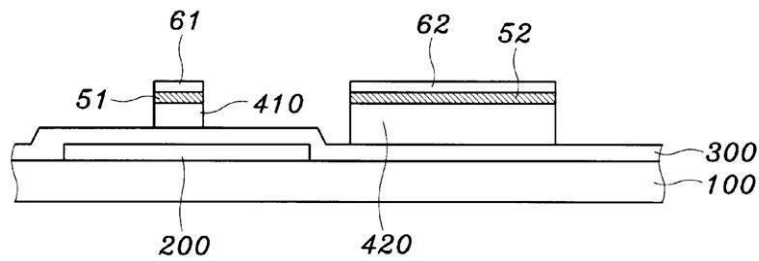
【図 9 3】



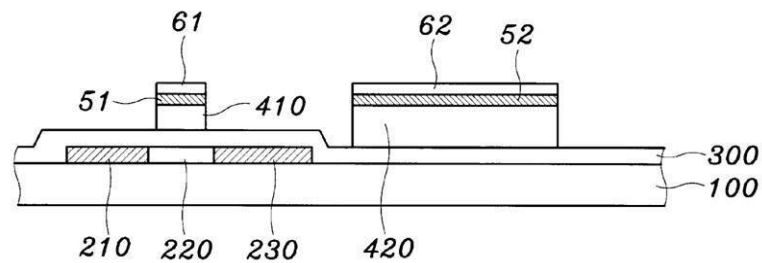
【図 9 4】



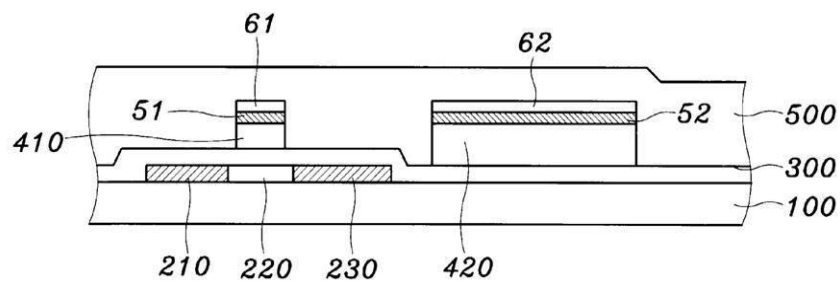
【図 9 5】



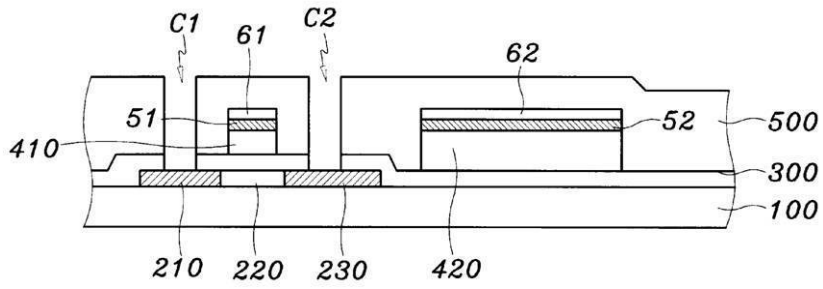
【図 9 6】



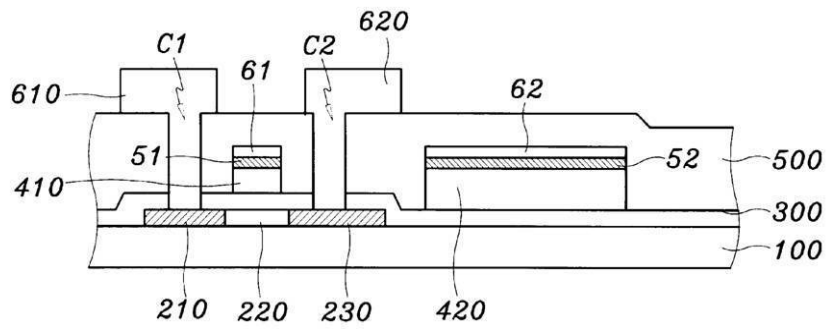
【図 9 7】



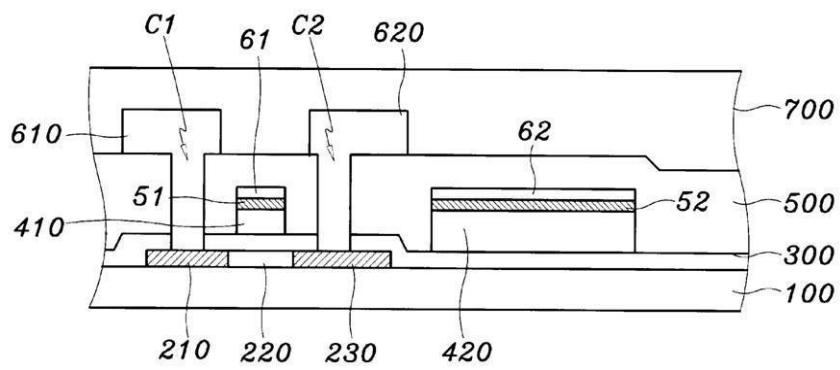
【図 98】



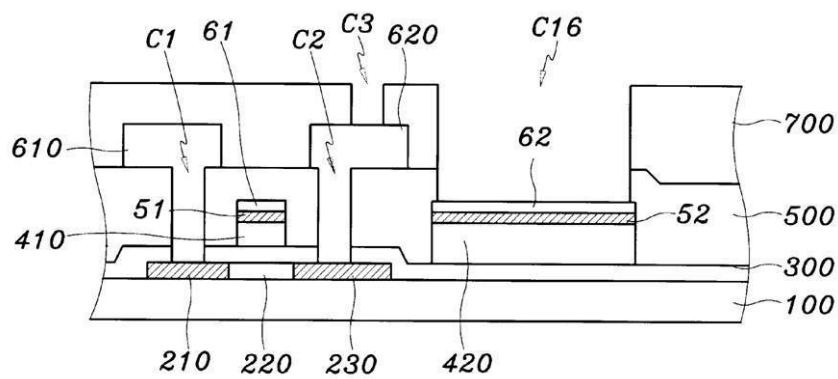
【図 99】



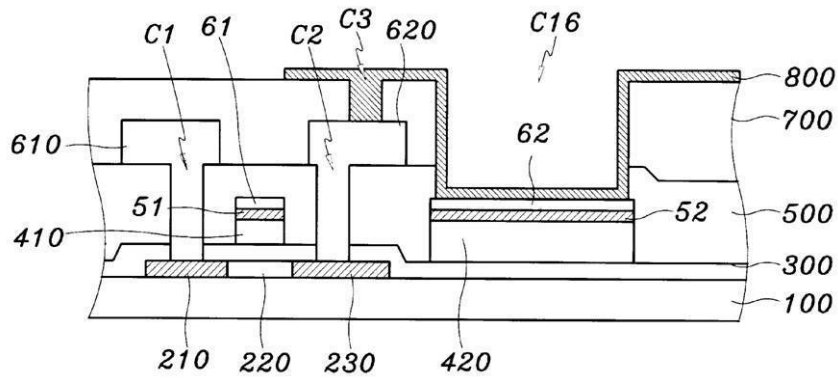
【図 100】



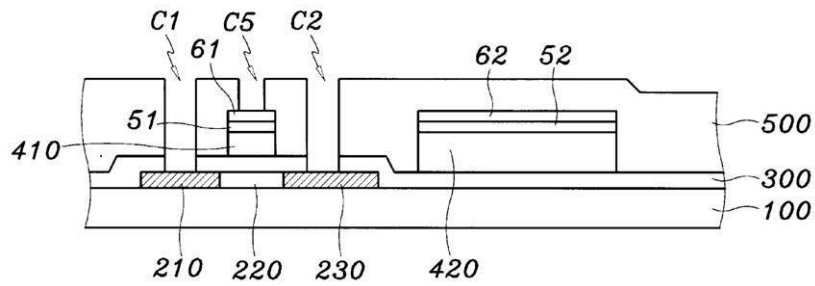
【図 101】



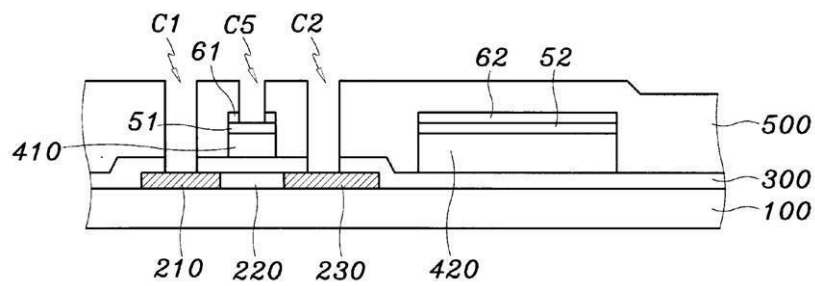
【図102】



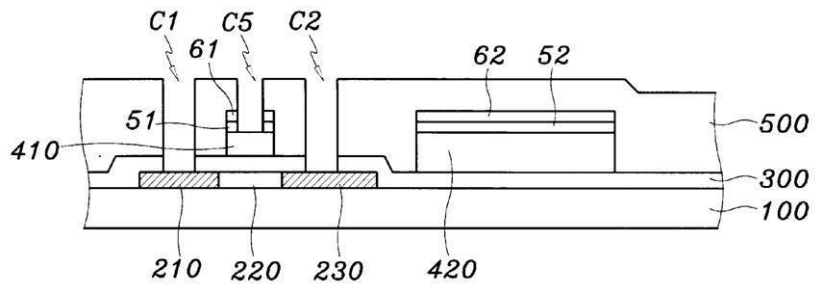
【図103】



【図104】



【図105】



フロントページの続き

(72)発明者 鄭 柄 厚

大韓民国ソウル特別市江西区禾谷本洞46-145

(72)発明者 黄 長 元

大韓民国京畿道城南市盆唐区數内洞29陽地 マウル
ート603棟908号

ハンヤングアパ

(72)発明者 べ 秉 成

大韓民国京畿道水原市長安区松竹洞 鮮京アパート10

1棟203号

審査官 小濱 健太

(56)参考文献 特開平08-328036(JP,A)

特開平09-127556(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP4884281B2	公开(公告)日	2012-02-29
申请号	JP2007103355	申请日	2007-04-11
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	鄭柄厚 黄長元 べ秉成		
发明人	鄭 柄 厚 黄 長 元 ▲べ▼ 秉 成		
IPC分类号	G02F1/1368 H01L21/336 H01L29/786 G02F1/136 G02F1/133 G02F1/1362		
CPC分类号	G02F1/1368 G02F1/136213 H01L27/1255		
FI分类号	G02F1/1368 H01L29/78.612.Z		
F-TERM分类号	2H092/HA04 2H092/HA28 2H092/JA25 2H092/JA29 2H092/JA38 2H092/JA42 2H092/JB57 2H092/JB58 2H092/JB63 2H092/JB69 2H092/KA04 2H092/KA12 2H092/KA18 2H092/KA22 2H092/KB04 2H092/KB24 2H092/KB25 2H092/MA27 2H092/MA29 2H092/MA30 2H092/NA16 2H092/NA25 2H092/NA27 2H092/NA28 2H192/AA24 2H192/BC35 2H192/CB02 2H192/CB53 2H192/CC04 2H192/DA02 2H192/DA12 2H192/DA43 2H192/DA44 2H192/DA63 2H192/GA42 2H192/GD61 2H192/HA62 2H192/HA84 5F110/AA16 5F110/BB01 5F110/CC02 5F110/EE03 5F110/EE04 5F110/EE14 5F110/EE43 5F110/FF02 5F110/FF03 5F110/GG02 5F110/GG13 5F110/GG15 5F110/GG42 5F110/HJ12 5F110/HJ13 5F110/HJ23 5F110/HK02 5F110/HK32 5F110/HL04 5F110/HL22 5F110/HM02 5F110/HM17 5F110/NN04 5F110/NN23 5F110/NN24 5F110/NN72 5F110/NN73 5F110/PP01 5F110/PP03		
代理人(译)	山下大沽嗣		
优先权	1997P79791 1997-12-31 KR 1998P2311 1998-01-26 KR 1998P2312 1998-01-26 KR		
其他公开文献	JP2007199736A		
外部链接	Espacenet		

摘要(译)

要解决的问题：在形成薄膜晶体管和保持电容器时，通过消除光刻工艺和用于保持电容器的离子掺杂工艺来简化制造工艺。覆盖硅层的栅极绝缘膜;形成在栅极绝缘膜上的栅电极;形成在栅极绝缘膜上的栅电极;并且，在栅极绝缘膜上形成存储电容器保持电极，其中硅层掺杂有掺杂源区和漏区，并且在源区和漏区之间，并且第二区域与第一区域分离并且不与漏极区域相邻地掺杂，并且保持电极位于第二区域上。点域6

