

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4795548号
(P4795548)

(45) 発行日 平成23年10月19日 (2011.10.19)

(24) 登録日 平成23年8月5日 (2011.8.5)

(51) Int.Cl.

F I

G O 2 F 1/13 (2006.01)

G O 2 F 1/13 1 O 1

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

請求項の数 6 (全 28 頁)

(21) 出願番号 特願2001-52809 (P2001-52809)
 (22) 出願日 平成13年2月27日 (2001.2.27)
 (65) 公開番号 特開2002-258231 (P2002-258231A)
 (43) 公開日 平成14年9月11日 (2002.9.11)
 審査請求日 平成20年2月14日 (2008.2.14)

(73) 特許権者 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 110000899
 特許業務法人 松田国際特許事務所
 (74) 代理人 100092794
 弁理士 松田 正道
 (72) 発明者 星野 真一
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内

審査官 吉田 英一

最終頁に続く

(54) 【発明の名称】 液晶表示基板検査方法

(57) 【特許請求の範囲】

【請求項 1】

複数列の赤、緑、青の各色に対応するソース配線と複数行のゲート配線との交差部に対応して配置された複数の画素電極と、前記ソース配線および前記ゲート配線にそれぞれ検査用スイッチング素子を介して接続されるソース配線用検査配線およびゲート配線用検査配線とを備えた液晶表示基板において、前記検査用スイッチング素子は、前記ソース配線と前記ソース配線用検査配線との間、および前記ゲート配線と前記ゲート配線用検査配線との間に配置された検査配線に接続されており、検査時に所定のソース配線用検査信号および所定のゲート配線用検査信号の供給を行い前記検査用スイッチング素子をオンにして前記ソース配線用検査配線および前記ゲート配線用検査配線から前記ソース配線および前記ゲート配線にそれぞれ所定の電位の印加を行う液晶表示基板検査方法であって、

前記ゲート配線用検査配線は、前記複数行のゲート配線の内、(1)奇数行のゲート配線に接続される第1ゲート配線用検査配線、および(2)偶数行のゲート配線に接続される第2ゲート配線用検査配線であり、

前記供給される所定のゲート配線用検査信号は、(1)前記奇数行のゲート配線に対し前記第1ゲート配線用検査配線から供給される第1ゲート配線用検査信号、および(2)前記偶数行のゲート配線に対し前記第2ゲート配線用検査配線から供給される第2ゲート配線用検査信号であり、

前記複数の画素電極は、前記第1ゲート配線用検査信号または前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子をそれぞれ介して、前

10

20

記複数列のソース配線の内の所定のソース配線に接続され、

前記第1ゲート配線用検査信号によってオン/オフ状態を切り替えられる前記スイッチング素子をオン/オフ状態に制御するとともに前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられる前記スイッチング素子を反転動作状態に制御し、これらスイッチング素子が交互にオン状態に切り替えられるとともに、供給される前記ソース配線用検査信号によって赤、緑、青、黒、白の内の何れかの単色画面表示を可能とし、

また、前記ソース配線用検査信号によって黒色画面表示と白色画面表示とが交互に行われるように、前記第1ゲート配線用検査信号および前記第2ゲート配線用検査信号の何れか一方によってオン/オフ状態を切り替えられる一方のスイッチング素子がオン状態に切り替えられているときには、他方によって他のスイッチング素子がオフ状態に切り替えられ、前記一方のスイッチング素子がオフ状態に切り替えられているときには他方のスイッチング素子がオン状態に切り替えられることにより、黒と白のフリッカー画面表示を可能とし、

10

前記ゲート配線用検査信号によってオン/オフ状態を切り替えられる前記スイッチング素子をオン状態とする期間は、(1)前記スイッチング素子をオン状態とするための電位 V_{on} を印加することにより、前記ゲート配線の電位が、前記スイッチング素子をオフ状態とするための電位 V_{off} から電位 $0.9 \times (V_{on} - V_{off}) + V_{off}$ となるまでの第1の立ち上がり期間と、(2)前記所定のソース配線用検査信号の供給により、前記画素電極にデータを書き込むのに必要な期間と、(3)前記電位 V_{off} を印加することにより、前記ゲート配線の電位が、前記電位 V_{on} から電位 $0.9 \times (V_{off} - V_{on}) + V_{on}$ となるまでの第1の立ち下がり期間との和である期間 S_1 以上であり、(1)前記電位 V_{on} を印加することにより、前記ゲート配線の電位が、前記電位 V_{off} から前記電位 V_{on} となるまでの第2の立ち上がり期間と、(2)前記所定のソース配線用検査信号の供給により、前記画素電極にデータを書き込むのに必要な期間と、(3)前記電位 V_{off} を印加することにより、前記ゲート配線の電位が、前記電位 V_{on} から前記電位 V_{off} となるまでの第2の立ち下がり期間との和である期間 S_2 未満である、液晶表示基板検査方法。

20

【請求項2】

前記第1ゲート配線用検査信号または前記第2ゲート配線用検査信号の内の、(1)何れか一方によってオン/オフ状態を切り替えられるスイッチング素子が、オン状態に切り替えられ、前記オン状態を継続させられた上でオフ状態に切り替えられ、(2)他方によってオン/オフ状態を切り替えられるスイッチング素子が、その後オン状態に切り替えられるまでの期間は、前記オン状態を継続させられる期間の2倍以上の期間である請求項1記載の液晶表示基板検査方法。

30

【請求項3】

前記複数の画素電極の配置は、赤、緑、青の各色に対応した画素電極の、デルタ配列またはストライプ配列の何れかによって行われており、

(1)前記第1ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、オン状態に切り替え、前記オン状態を所定の期間において継続させた上でオフ状態に切り替え、前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、前記所定の期間においてオフ状態とする動作1と、(2)前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、オン状態に切り替え、前記オン状態を前記所定の期間において継続させた上でオフ状態に切り替え、前記第1ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、前記所定の期間においてオフ状態とする動作2と、(3)前記第1ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子および前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子とともにオフ状態とする動作3を、動作1、動作2、動作3、動作2、動作1、動作3の順序で繰り返し、

40

前記ソース配線用検査信号を、前記順序での繰り返しに基づいて、赤、緑、青、黒、白

50

の内の何れかの単色画面表示が行われるように供給する請求項 1 記載の液晶表示基板検査方法。

【請求項 4】

前記第 1 ゲート配線用検査信号および前記第 2 ゲート配線用検査信号は、実質上 24 Hz 以上の周波数を有する請求項 1 記載の液晶表示基板検査方法。

【請求項 5】

前記第 1 ゲート配線用検査信号または前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子が、オン状態に切り替えられ、前記オン状態を継続させられた上でオフ状態に切り替えられ、その後オン状態に切り替えられるまでの期間は、長短 2 種類あり、

10

前記長短 2 種類の期間の内の長い方の期間は、実質上 41.6 ms 以下である請求項 1 記載の液晶表示基板検査方法。

【請求項 6】

前記第 1 ゲート配線用検査信号または前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子が、オン状態に切り替えられ、前記オン状態を継続させられた上でオフ状態に切り替えられ、その後オン状態に切り替えられるまでの期間は、長短 2 種類あり、

前記長短 2 種類の期間の内の長い方の期間は、前記液晶素子が前記オン状態の継続に基づく表示を継続する期間と実質上等しい請求項 1 記載の液晶表示基板検査方法。

【発明の詳細な説明】

20

【0001】

【発明の属する技術分野】

本発明は、液晶表示基板検査方法に関する。

【0002】

【従来の技術】

近年、文字や情報を表示する表示装置として、大きさや低消費電力の点から液晶表示装置が注目されている。その中でも、応答が早く、動画を鮮明に表示させるために、各画素に TFT（薄膜トランジスタ）に代表されるスイッチング素子を接続したアクティブマトリクス方式の液晶表示装置が、注目されている。

【0003】

30

アクティブマトリクス方式の液晶表示装置には、赤、緑、青色を表示する画素電極を、図 17 に示すようにデルタ配列に配置したものと、図 19 に示すようにストライプ配列に配置したものとがある。なお、図 17 は画素電極をデルタ配列とした従来の液晶表示装置の平面図、図 19 は画素電極をストライプ配列とした従来の液晶表示装置の平面図である。

【0004】

図 17 において、赤を表示させる画素電極 1r と緑を表示させる画素電極 1g と青を表示させる画素電極 1b とはデルタ配列に配置され、これら画素電極 1（3 色の画素電極 1r、1g、1b があるが、これらの表示色の違いを無視して代表的に記す場合には、符号 1 を用いることがある）の間を縫ってゲート配線 2 とソース配線 3 が配置されている。ゲート配線 2 とソース配線 3 との交点には、前述の TFT に代表されるスイッチング素子 4（図面上最も左に配置されたものにのみ符号を付した）が配置され、ゲート配線 2 に印加される電位により、（1）ソース配線 3 と、（2）赤画素電極 1r、緑画素電極 1g、青画素電極 1b の何れかとが、電氣的に接続または遮断される。

40

【0005】

なお、同色の画素電極 1 はゲート配線 2 の 1 配線毎に同列に配置され、ゲート配線 2 を介して隣接される同色の画素電極 1 は 1.5 画素ずつずれて配置されている。また、このデルタ配列では、1 つのソース配線 3 にはスイッチング素子 4 を介して 1 行毎に異なる 2 色の画素電極 1（たとえば赤画素電極 1r と緑画素電極 1g）が接続されている。もちろん、緑画素電極 1g と青画素電極 1b、青画素電極 1b と赤画素電極 1r についても同様である。

50

【 0 0 0 6 】

6はゲート配線2に駆動電位を印加するゲート駆動回路、7はソース配線3に駆動電位を印加するソース駆動回路、8は対向電極9に駆動電位を印加する対向電極駆動回路であり、ゲート駆動回路6、ソース駆動回路7、および対向電極駆動回路8は、画面の外側に配置されている。

【 0 0 0 7 】

図18(a)、(b)に示されているように、画素電極1は液晶10を挟んで対向電極9と対向し、画素電極1と対向電極9との電位差により透過光の割合を変化させて文字や情報を表示する。なお、図18(a)はA-A'線(図17参照)に沿う断面図、図18(b)はB-B'線(図17参照)に沿う断面図である。

10

【 0 0 0 8 】

つぎに、図19を参照しながら、画素電極をストライプ配列に配置した従来の液晶表示装置に対し、検査配線を利用してその完成前に中間検査として行われる不良検出検査について説明する。

【 0 0 0 9 】

従来、このような不良検出検査は、液晶表示装置を歩留まり良く生産するために、ゲート駆動回路6とソース駆動回路7と対向電極駆動回路8とを、それぞれすべてのゲート配線2とソース配線3と対向電極9とに接続して電位を印加し、白、黒、赤、緑および青の画面を表示させることによって行われていた。

【 0 0 1 0 】

20

この不良検出検査では、検査回路とゲート配線2およびソース配線3との接続にはプローブが主に使用されるが、液晶表示装置が小型、高精細になるとプローブの作成が困難もしくは作製不可能となる。

【 0 0 1 1 】

そこで、画素電極1がストライプ配列に配置された液晶表示装置では、これらの不都合を解消するために、図19に示すように、全てのゲート配線2に接続されたゲート側検査配線Gと、赤に対応するソース配線3のすべてに接続したソース側検査配線S1と、緑に対応するソース配線3のすべてに接続したソース側検査配線S2と、青に対応するソース配線3のすべてに接続したソース側検査配線S3と、対向電極9に接続した対向電極側検査配線Cとによる合計5本の検査配線を設け、前記各検査配線と前記検査回路とを接続して検査した後、前記ゲート側検査配線G、およびソース側検査配線S1、S2、S3との接続を切断部Tで切断するようにした簡易検査構成が採用されている。

30

【 0 0 1 2 】

【発明が解決しようとする課題】

しかしながら、上述のような液晶表示装置では、スイッチング素子4を常に導通状態で検査する必要がある。そのため、スイッチング素子4の開閉に起因する不良、およびスイッチング素子4の特性的不良に起因する不良を検出できないことがある。なお、画素電極1がデルタ配列に配置された液晶表示装置においては、1つのソース配線3に2色の画素電極1が接続されているため、赤、緑、青の各色を単色で表示できない。

【 0 0 1 3 】

40

そして、何れの場合にせよ、検査完了後に各検査配線との接続を電氣的にオープンにするため、切断という余計な作業が必要になるという課題があった。

【 0 0 1 4 】

本発明は、上記従来のこのような課題を考慮し、たとえば、液晶表示装置の検査完了後における、各検査配線との接続を電氣的にオープンにするための切断が不要な液晶表示基板検査方法を提供することを目的とする。

【 0 0 2 5 】

【課題を解決しようとする手段】

第1の本発明は、複数列の赤、緑、青の各色に対応するソース配線と複数行のゲート配線との交差部に対応して配置された複数の画素電極と、前記ソース配線および前記ゲート

50

配線にそれぞれ検査用スイッチング素子を介して接続されるソース配線用検査配線およびゲート配線用検査配線とを備えた液晶表示基板において、前記検査用スイッチング素子は、前記ソース配線と前記ソース配線用検査配線との間、および前記ゲート配線と前記ゲート配線用検査配線との間に配置された検査配線に接続されており、検査時に所定のソース配線用検査信号および所定のゲート配線用検査信号の供給を行い前記検査用スイッチング素子をオンにして前記ソース配線用検査配線および前記ゲート配線用検査配線から前記ソース配線および前記ゲート配線にそれぞれ所定の電位の印加を行う液晶表示基板検査方法であって、

前記ゲート配線用検査配線は、前記複数行のゲート配線の内、(1)奇数行のゲート配線に接続される第1ゲート配線用検査配線、および(2)偶数行のゲート配線に接続される第2ゲート配線用検査配線であり、

10

前記供給される所定のゲート配線用検査信号は、(1)前記奇数行のゲート配線に対し前記第1ゲート配線用検査配線から供給される第1ゲート配線用検査信号、および(2)前記偶数行のゲート配線に対し前記第2ゲート配線用検査配線から供給される第2ゲート配線用検査信号であり、

前記複数の画素電極は、前記第1ゲート配線用検査信号または前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子をそれぞれ介して、前記複数列のソース配線の内、所定のソース配線に接続され、

前記第1ゲート配線用検査信号によってオン/オフ状態を切り替えられる前記スイッチング素子をオン/オフ状態に制御するとともに前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられる前記スイッチング素子を反転動作状態に制御し、これらスイッチング素子が交互にオン状態に切り替えられるとともに、供給される前記ソース配線用検査信号によって赤、緑、青、黒、白の内の何れかの単色画面表示を可能とし、

20

また、前記ソース配線用検査信号によって黒色画面表示と白色画面表示とが交互に行われるように、前記第1ゲート配線用検査信号および前記第2ゲート配線用検査信号の何れか一方によってオン/オフ状態を切り替えられる一方のスイッチング素子がオン状態に切り替えられているときには、他方によって他のスイッチング素子がオフ状態に切り替えられ、前記一方のスイッチング素子がオフ状態に切り替えられているときには他方のスイッチング素子がオン状態に切り替えられることにより、黒と白のフリッカー画面表示を可能とし、

30

前記ゲート配線用検査信号によってオン/オフ状態を切り替えられる前記スイッチング素子をオン状態とする期間は、(1)前記スイッチング素子をオン状態とするための電位 V_{on} を印加することにより、前記ゲート配線の電位が、前記スイッチング素子をオフ状態とするための電位 V_{off} から電位 $0.9 \times (V_{on} - V_{off}) + V_{off}$ となるまでの第1の立ち上がり期間と、(2)前記所定のソース配線用検査信号の供給により、前記画素電極にデータを書き込むのに必要な期間と、(3)前記電位 V_{off} を印加することにより、前記ゲート配線の電位が、前記電位 V_{on} から電位 $0.9 \times (V_{off} - V_{on}) + V_{on}$ となるまでの第1の立ち下がり期間との和である期間 S_1 以上であり、(1)前記電位 V_{on} を印加することにより、前記ゲート配線の電位が、前記電位 V_{off} から前記電位 V_{on} となるまでの第2の立ち上がり期間と、(2)前記所定のソース配線用検査信号の供給により、前記画素電極にデータを書き込むのに必要な期間と、(3)前記電位 V_{off} を印加することにより、前記ゲート配線の電位が、前記電位 V_{on} から前記電位 V_{off} となるまでの第2の立ち下がり期間との和である期間 S_2 未満である、液晶表示基板検査方法である。

40

【0026】

第2の本発明は、前記第1ゲート配線用検査信号または前記第2ゲート配線用検査信号の内の、(1)何れか一方によってオン/オフ状態を切り替えられるスイッチング素子が、オン状態に切り替えられ、前記オン状態を継続させられた上でオフ状態に切り替えられ、(2)他方によってオン/オフ状態を切り替えられるスイッチング素子が、その後オン状態に切り替えられるまでの期間は、前記オン状態を継続させられる期間の2倍以上の

50

期間である第 1 の本発明の液晶表示基板検査方法である。

【0028】

第 3 の本発明は、前記複数の画素電極の配置は、赤、緑、青の各色に対応した画素電極の、デルタ配列またはストライプ配列の何れかによって行われており、

(1) 前記第 1 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、オン状態に切り替え、前記オン状態を所定の期間において継続させた上でオフ状態に切り替え、前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、前記所定の期間においてオフ状態とする動作 1 と、(2) 前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、オン状態に切り替え、前記オン状態を前記所定の期間において継続させた上でオフ状態に切り替え、前記第 1 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子を、前記所定の期間においてオフ状態とする動作 2 と、(3) 前記第 1 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子および前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子とともにオフ状態とする動作 3 を、動作 1、動作 2、動作 3、動作 2、動作 1、動作 3 の順序で繰り返し、

前記ソース配線用検査信号を、前記順序での繰り返しに基づいて、赤、緑、青、黒、白の内の何れかの単色画面表示が行われるように供給する第 1 の本発明の液晶表示基板検査方法である。

【0030】

第 4 の本発明は、前記第 1 ゲート配線用検査信号および前記第 2 ゲート配線用検査信号は、実質上 24 Hz 以上の周波数を有する第 1 の本発明の液晶表示基板検査方法である。

【0031】

第 5 の本発明は、前記第 1 ゲート配線用検査信号または前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子が、オン状態に切り替えられ、前記オン状態を継続させられた上でオフ状態に切り替えられ、その後オン状態に切り替えられるまでの期間は、長短 2 種類あり、

前記長短 2 種類の期間の内の長い方の期間は、実質上 41.6 ms 以下である第 1 の本発明の液晶表示基板検査方法である。

【0032】

第 6 の本発明は、前記第 1 ゲート配線用検査信号または前記第 2 ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子が、オン状態に切り替えられ、前記オン状態を継続させられた上でオフ状態に切り替えられ、その後オン状態に切り替えられるまでの期間は、長短 2 種類あり、

前記長短 2 種類の期間の内の長い方の期間は、前記液晶素子が前記オン状態の継続に基づく表示を継続する期間と実質上等しい第 1 の本発明の液晶表示基板検査方法である。

【0036】

【発明の実施の形態】

以下では、本発明にかかる実施の形態について、図面を参照しつつ説明を行う。

【0037】

はじめに、本実施の形態における、画素電極 1 がストライプ配列に配置された液晶表示装置の平面図である図 1 を参照しながら、本実施の形態の液晶表示装置の構成について説明する。なお、図 17 ~ 19 に示した従来の場合と同じ構成要素には、同一番号を付与した。

【0038】

本実施の形態における液晶表示装置の主たる特徴は、つぎの通りである。

【0039】

(1) ゲート配線 2 (なお、図面上最上にある、画素電極に接続されていないゲート配線は、いわゆるダミー配線である) に係わる検査配線を、第 1 ゲート側検査配線 G1、第 2 ゲート側検査配線 G2 の 2 本とし、(2) 対向電極側検査配線 C と対向電極 9 とを接続

10

20

30

40

50

し、(3)ソース側検査配線S1、S2、S3とソース配線3とを、検査用スイッチング素子5を介して接続し、(4a)前記第1ゲート側検査配線G1と前記奇数行のゲート配線2、(4b)前記第2ゲート側検査配線G2と前記偶数行のゲート配線2を、検査用スイッチング素子5を介して接続し、(5)前記検査用スイッチング素子5に電位を与える検査配線G0を備える。なお、ゲート駆動回路6やソース駆動回路7は、後述のような生産工程における中間的な検査を行う際には、まだ実装されていない。

【0040】

ここで、従来の液晶表示装置(図19参照)には見られない特徴である上述の(3)、(4a)、(4b)に関して、より具体的に説明する。

【0041】

ソース側検査配線S1、ソース側検査配線S2、ソース側検査配線S3、第1ゲート側検査配線G1、第2ゲート側検査配線G2、および対向電極側検査配線Cの計6本の検査配線が、液晶表示装置の表示範囲の外部に引き出され、画素電極1が形成されたガラス基板の上に形成されている。

【0042】

第1ゲート側検査配線G1は、ゲート配線2に沿って配列された第1行目、第3行目、第5行目...のように奇数行のすべてのゲート配線2に接続されている。また、第2ゲート側検査配線G2は、ゲート配線2に沿って配列された第2行目、第4行目、第6行目...のように偶数行のすべてのゲート配線2に接続されている。なお、これらの接続は、検査用スイッチング素子5を介して行われている。

【0043】

ソース側検査配線S1は、ソース配線3のうちの赤画素電極1rがスイッチング素子4を介して接続されているソース配線3のすべてに接続されている。また、ソース側検査配線S2は、ソース配線3のうちの緑画素電極1gがスイッチング素子4を介して接続されているソース配線3のすべてに接続されている。また、ソース側検査配線S3は、ソース配線3のうちの青画素電極1bがスイッチング素子4を介して接続されているソース配線3のすべてに接続されている。なお、これらの接続は、検査用スイッチング素子5を介して行われている。

【0044】

対向電極側検査配線Cは、対向電極9に接続されている。

【0045】

なお、この液晶表示装置における画素電極1と対向電極9との間に挟持された各色の液晶素子(図示省略)は、画素電極1と対向電極9との間の電位差が小さい時に赤、緑、青を表示し、電位差が大きいために黒を表示するものである。また、スイッチング素子4が遮断されてからつぎに導電されるまでの間は、画素電極1と対向電極9との電位差は、維持される。

【0046】

なお、本実施の形態の液晶表示装置は、本発明の液晶表示基板を含む手段に対応する。

【0047】

つぎに、本実施の形態における検査装置の構成図である図16を参照しながら、検査装置の構成について説明する。

【0048】

本実施の形態の検査装置は、後述の画面表示を選択するための選択スイッチ13、および液晶表示装置に入力すべき信号14を発生するための信号発生手段12を備えている。ここに、検査用の駆動電位は、信号14によって、検査配線がガラス基板の上に形成された液晶表示装置の検査配線G0、G1、G2、S1、S2、S3、Cに対して印加される。

【0049】

なお、信号発生手段12は、本発明に関連する発明のスイッチ制御手段を含む手段に対応する。

【0050】

10

20

30

40

50

つぎに、図 2 ~ 8 を参照しながら、(1) 白画面、(2) 黒画面、(3) 赤画面、(4) 緑画面、(5) 青画面、(6) ゲート 1 ライン毎に黒、白、黒、白、... というフリッカー画面、(7) ゲート 1 ライン毎に白、黒、白、黒、... というフリッカー画面を、それぞれ表示させるような検査を行う場合における、検査装置の動作について説明する。なお、本実施の形態の検査装置の動作について説明しながら、本発明の液晶表示基板検査方法の一実施の形態についても説明する。

【 0 0 5 1 】

なお、図 2 は本実施の形態における白表示を行う場合の検査のための駆動電位を示す波形図であり、図 3 は本実施の形態における黒表示を行う場合の検査のための駆動電位を示す波形図であり、図 4 は本実施の形態における赤表示を行う場合の検査のための駆動電位を示す波形図であり、図 5 は本実施の形態における緑表示を行う場合の検査のための駆動電位を示す波形図であり、図 6 は本実施の形態における青表示を行う場合の検査のための駆動電位を示す波形図である。また、図 7 は本実施の形態における黒、白、黒、白、... というフリッカー画面表示を行う場合の検査のための駆動電位を示す波形図であり、図 8 は本実施の形態における白、黒、白、黒、... というフリッカー画面表示を行う場合の検査のための駆動電位を示す波形図である。

【 0 0 5 2 】

図 2 ~ 8 において、検査配線 G 0、第 1 ゲート側検査配線 G 1、第 2 ゲート側検査配線 G 2、ソース側検査配線 S 1、S 2、S 3、対向電極側検査配線 C に印加される駆動電位を、それぞれ V_{g0} 、 V_{g1} 、 V_{g2} 、 V_{s1} 、 V_{s2} 、 V_{s3} 、 V_c としている。

【 0 0 5 3 】

V_{g0} において、各検査用スイッチング素子 5 を電氣的に導通させるに十分な駆動電位を $V_{on} + \alpha$ 電位としている。また、 V_{g1} 、 V_{g2} において、各スイッチング素子 4 を電氣的に開閉させるに十分な駆動電位を、それぞれ V_{on} 電位、 V_{off} 電位としている。また、 V_{s1} 、 V_{s2} 、 V_{s3} における、方形波のセンター電位を V_{sc} 電位、上下のピーク電位をそれぞれ $V_{sc} + \beta$ 、 $V_{sc} - \beta$ 電位としている。また、 V_c における方形波のセンター電位を V_{cc} 電位、上下のピーク電位をそれぞれ $V_{cc} + \gamma$ 、 $V_{cc} - \gamma$ 電位としている。なお、 V_{sc} 電位と V_{cc} 電位の間には、 $V_{sc} - (\text{フィードスルー電位差}) = V_{cc}$ という関係式が成り立つ。ここに、フィードスルー電位差とは、ゲートパルスがオンの時に液晶容量および蓄積容量に充電された電荷が、スイッチング素子 4 のソースとゲートとの間の寄生容量の影響でゲートパルスがオフになった瞬間に、それぞれの容量に再分配されることにより発生する電位差をいう。

【 0 0 5 4 】

(a 1) 第 1 ゲート側検査配線 G 1 に、 V_{off} 電位から V_{on} 電位が一度印加されたのち V_{off} 電位が印加され、(a 2) 第 2 ゲート側検査配線 G 2 に、 V_{off} 電位が印加されている状態を、動作 1 とする。また、(b 1) 第 2 ゲート側検査配線 G 2 に、 V_{off} 電位から V_{on} 電位が一度印加されたのち V_{off} 電位が印加され、(b 2) 第 1 ゲート側検査配線 G 1 に、 V_{off} 電位が印加されている状態を、動作 2 とする。また、(c 3) 第 1 ゲート側検査配線 G 1 と第 2 ゲート側検査配線 G 2 のいずれにも、 V_{off} 電位が印加されている状態を、動作 3 とする。なお、動作 1 および動作 2 の周期を τ_a 、駆動電位 V_{g1} および駆動電位 V_{g2} が V_{on} である期間を τ_b とする。

【 0 0 5 5 】

つぎに、図 9 ~ 1 5 を参照しながら、図 2 ~ 8 に示した検査のための駆動電位を印加した場合の、(1) 第 1 ゲート側検査配線 G 1 に接続された奇数行の赤画素電極 1 r、緑画素電極 1 g、青画素電極 1 b のそれぞれの液晶電位 V_{1r} 、 V_{1g} 、 V_{1b} の波形と、(2) 第 2 ゲート側検査配線 G 2 に接続された偶数行の赤画素電極 1 r、緑画素電極 1 g、青画素電極 1 b のそれぞれの液晶電位 V_{1r} 、 V_{1g} 、 V_{1b} の波形とに着目し、各画素電極ごとの表示色と画面全体としての表示色の関係について説明する。

【 0 0 5 6 】

なお、図 9 は本実施の形態における検査のための白表示を行う場合の画素ごとの液晶電位

を示す波形図であり、図 10 は本実施の形態における検査のための黒表示を行う場合の画素ごとの液晶電位を示す波形図であり、図 11 は本実施の形態における検査のための赤表示を行う場合の画素ごとの液晶電位を示す波形図であり、図 12 は本実施の形態における検査のための緑表示を行う場合の画素ごとの液晶電位を示す波形図であり、図 13 は本実施の形態における検査のための青表示を行う場合の画素ごとの液晶電位を示す波形図である。また、図 14 は本実施の形態における検査のための黒、白、黒、白、... というフリッカー画面表示を行う場合の画素ごとの液晶電位を示す波形図であり、図 15 は本実施の形態における検査のための白、黒、白、黒、... というフリッカー画面表示を行う場合の画素ごとの液晶電位を示す波形図である。

【0057】

図 9 ~ 15 に示されているように、ゲート配線 2 に接続される検査配線を第 1 ゲート側検査配線 G 1、第 2 ゲート側検査配線 G 2 の 2 本とし、第 1 ゲート側検査配線 G 1 と第 2 ゲート側検査配線 G 2 とに印加する V_{on} 電位を、所定のタイミングで切り替えて印加することにより、(1) 白画面、(2) 黒画面、(3) 赤画面、(4) 緑画面、(5) 青画面、(6) ゲート 1 ライン毎に黒、白、黒、白、... というフリッカー画面、(7) ゲート 1 ライン毎に白、黒、白、黒、... というフリッカー画面の表示が可能となる。

【0058】

かくして、(A) スイッチング素子の開閉に起因する不良、(B) スイッチング素子の特性的不良に起因する不良、(C) 画素電位の保持特性のバラツキによる不良、(D) 各画素構成および前記各配線等のパターンに起因する不良の検査検出力を向上させた液晶表示装置の検査方法を実現することができる。また、液晶表示装置完成前の検査にて、簡易的にフリッカーレベルを評価判断することもできる。

【0059】

なお、奇数行、偶数行のゲート配線 2 を、第 1 ゲート側検査配線 G 1、第 2 ゲート側検査配線 G 2 にそれぞれ区別して接続する構成とし、ソース配線 3 より各画素電極 1 ヘデータ信号を書き込む時の画素電極 1 と対向電極 9 との間の電位状態を考慮した第 1 ゲート側検査配線 G 1、第 2 ゲート側検査配線 G 2 に印加する V_{on} 電位のタイミングにより、第 1 ゲート側検査配線 G 1 に接続されたゲート配線 2 のラインの画素群と第 2 ゲート側検査配線 G 2 に接続されたゲート配線 2 のライン画素群との輝度差（すなわちゲート奇数行の画素電位とゲート偶数行の画素電位におけるフィードスルー電位差）を解消するのに役立てることができる。これによりフリッカー（すなわち画面のばたつき）を抑えられるのであり、より具体的には、垂直周期（フィールド周期、すなわちある画素にデータが書き込まれてから次に書き込まれるまでの期間に対応する期間）を実質上 24 Hz 以上とすることにより、フリッカーのない画面表示を可能とする。なお、上述した本実施の形態では、たとえば図 2 に示されているように、長周期 T_{long} および短周期 T_{short} の長短 2 種類の垂直周期が存在するが、長周期 T_{long} が 24 Hz 以上の周期となっている。

【0060】

また、ゲート配線 2 に接続される第 1 ゲート側検査配線 G 1 と第 2 ゲート側検査配線 G 2 の両方に V_{off} 電位が印加される期間（すなわち動作 3 の期間）を、液晶表示装置に液晶駆動回路を形成したときの実際の駆動における画素電極 1 と対向電極 9 との間の電位差を維持する期間と等しくする。この場合、本実施の形態の検査方法では、上記のように長短 2 種類の垂直周期が存在するため、長い方の V_{off} 電位の期間を、液晶表示装置に液晶駆動回路を形成したときの実際の駆動における画素電極 1 と対向電極 9 との間の電位差を維持する期間と等しくする。その理由は、本実施の形態の検査方法による検査は液晶表示装置製造過程における中間検査であるため、画素電位の保持特性に起因する不良の過剰検査を避けるためである。これにより画素電位の保持特性ばらつきによる点欠陥が認識可能となる。なお、保持特性は、スイッチング素子のオフ電流、画素容量および液晶抵抗を通じてのリーク電流などに依存する。

【0061】

また、スイッチング素子 4 を第 1 ゲート側検査配線 G 1 または第 2 ゲート側検査配線 G

10

20

30

40

50

2 への印加電位によりオンとする期間 τ_b は、液晶表示装置内におけるゲート配線 2 の電位が V_{off} 電位の状態から、第 1 ゲート側検査配線 G_1 または第 2 ゲート側検査配線 G_2 に、 V_{on} 電位を印加して、ゲート配線 2 の電位が $0.9 \times (V_{on} - V_{off}) + V_{off}$ となる時の立ち上がり期間とすることが望ましい。さらに、期間 τ_b は、(1) スイッチング素子 4 を通して画素電極 1 にソース配線 3 からのデータ信号を書き込むのに必要な期間と、(2) 液晶表示装置内のゲート配線 2 の電位が、 V_{on} 電位の状態から、第 1 ゲート側検査配線 G_1 または第 2 ゲート側検査配線 G_2 に、 V_{off} 電位を印加してゲート配線 2 の電位が $0.9 \times (V_{off} - V_{on}) + V_{on}$ となる時の立ち下がり期間とを加算した期間以上とすることが望ましい。また、期間 τ_b は、(1) 液晶表示装置内のゲート配線 2 の電位が、 V_{off} 電位の状態から、第 1 ゲート側検査配線 G_1 、第 2 ゲート側検査配線 G_2 に、 V_{on} 電位を印加して、ゲート配線 2 の電位が V_{on} 電位となる時の立ち上がり期間と、(2) 上記スイッチング素子 4 を通して画素電極 1 にソース配線 3 からのデータ信号を書き込むのに必要な期間と、(3) 液晶表示装置内のゲート配線 2 の電位が V_{on} 電位の状態から第 1 ゲート側検査配線 G_1 または第 2 ゲート側検査配線 G_2 に V_{off} 電位を印加してゲート配線 2 の電位が V_{off} となる時の立ち下がり期間とを加算した期間未満とすることが望ましい。

10

【0062】

なぜならば、ゲート配線 2 に印加される駆動電位 V_{g1} および駆動電位 V_{g2} は、第 1 ゲート側検査配線 G_1 および第 2 ゲート側検査配線 G_2 とゲート配線 2 が持っている抵抗および容量により遅延を生じる。スイッチング素子 4 をオンとする時間が長過ぎると、 V_{on} 電位から V_{off} 電位へ変化させる波形に遅延が生じることにより、スイッチング素子 4 を所定のタイミングで遮断できなくなり、スイッチング素子 4 に起因する不良が検出できない恐れがある。上述のようにすることにより、スイッチング素子 4 のスイッチング特性のバラツキによる点欠陥の、特に輝点に対して、液晶駆動回路形成時における駆動画面との相関性（つまり輝点の視認性）が一致することになる。

20

【0063】

また、動作 1 および動作 2 の動作期間にあたる期間 τ_a は、 V_{on} 電位を印加する期間 τ_b の 2 倍以上にすることが望ましい。なぜならば、前述のようにゲート配線 2 に印加される駆動電位 V_{g1} および駆動電位 V_{g2} は、第 1 ゲート側検査配線 G_1 、第 2 ゲート側検査配線 G_2 およびゲート配線 2 が持つ抵抗および容量により遅延を生じる。そのため、スイッチング素子 4 のゲート電位をオフとし切らない間にソース配線 3 の駆動電位 $V_{s1} \sim V_{s3}$ の切り替わり、その時の電位が画素に書き込まれる恐れがあるからである。

30

【0064】

また、第 1 ゲート側検査配線 G_1 と第 2 ゲート側検査配線 G_2 のように 2 本設けた場合、第 1 ゲート側検査配線 G_1 に接続される奇数行のゲート配線 2 の駆動電位 V_{g1} の振幅と、第 2 ゲート側検査配線 G_2 に接続される偶数行のゲート配線 2 に印加される駆動電位 V_{g2} の振幅とを同一にし、ゲート配線 2 に接続された同色の各画素の画素電極 1 における液晶電圧を、奇数行と偶数行とに係わらず、同一にすることが望ましい。そこで、各ゲート配線 2 は、第 1 ゲート側検査配線 G_1 または第 2 ゲート側検査配線 G_2 のどちらかに接続するとともに、他方の第 2 ゲート側検査配線 G_2 または第 1 ゲート側検査配線 G_1 とは、配線パターン上で交差する構造とし、2 本の第 1 ゲート側検査配線 G_1 と第 2 ゲート側検査配線 G_2 に生じる抵抗、容量を同一にさせるようにしている。

40

【0065】

なお、検査完了後、液晶駆動回路を形成し、液晶表示装置を動作させて画像を表示する際には、検査配線 G_0 には検査用スイッチング素子 5 が電氣的に導通しない電位を印加し、(1) 前記ソース側検査配線 S_1 、 S_2 、 S_3 と前記ソース配線 3、(2) 前記第 1 ゲート側検査配線 G_1 と前記奇数行のゲート配線 2、(3) 前記第 2 ゲート側検査配線 G_2 と前記偶数行のゲート配線 2 との、液晶駆動回路形成時での液晶表示装置の通常動作に必要なでない電気接続を、遮断することはもちろんである。これにより、従来レーザー光を照射して配線パターンの一部を溶断、または割断等によって前記電気接続を遮断するという作

50

業をなくすことができ、生産性を向上させることができる。

【0066】

また、前記各検査配線とソース配線3、ゲート配線2、対向電極9の間のパターン短絡による電荷分散効果により、静電気によるスイッチング素子4の破壊、およびスイッチング特性不良の防止効果が期待できる。

【0067】

以上で、本実施の形態について説明した。

【0068】

なお、上述した本実施の形態では、画素電極1がストライプ配列に配置された液晶表示装置を例に挙げて説明したが、本発明は、画素電極1をデルタ配列に配置した液晶表示装置 10
に対しても有効である。すなわち、画素電極1をデルタ配列に配置した液晶表示装置は、前記対向電極側検査配線Cと前記対向電極9を接続し、前記ソース側検査配線S1、S2、S3と前記ソース配線3、前記第1ゲート側検査配線G1と前記奇数行のゲート配線2、前記第2ゲート側検査配線G2と前記偶数行のゲート配線2とを検査用スイッチング素子5を介して接続し、前記検査用スイッチング素子5のゲートに電位を与える検査配線G0を備えた構成とする。そして、前記検査配線G0には検査用スイッチング素子5が電氣的に導通させる電位を印加した状態にて、前記第1ゲート側検査配線G1と前記第2ゲート側検査配線G2に印加するVon電位を、前述した本実施の形態に説明したようなタイミングにて印加し、ソース側検査配線S1、S2、S3に白、黒、赤、緑、青を表示させるようなデータ信号の電位を印加して、画像検査する（もちろん、データ信号の電位の印 20
加は、デルタ配列に対応したものである必要がある）。かくして、スイッチング素子4の開閉に起因する不良、スイッチング素子4の特性的不良に起因する不良、画素電位の保持特性のばらつきによる不良、各画素構成および前記各配線等のパターンに起因する不良の検査検出力を向上させた液晶表示装置の検査方法を簡易的に実現する。また、ゲート1ライン毎に黒、白、黒、白、...、または白、黒、白、黒、...というフリッカー画面の表示を可能とし、液晶表示装置完成前の検査にて、簡易的にフリッカーレベルを評価判断することも可能とする。そして、検査完了後の各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができる。

【0069】

このように、本発明に関連する発明は、たとえば、各列に赤、緑、青の各画素の画素電極がスイッチング素子を介してソース配線に接続され、前記スイッチング素子のゲートに電位を与える各ゲート配線群の奇数行の画素の色と偶数行の画素の色との組み合わせが同一な前記ソース配線のすべてに接続したソース側検査配線を前記画素群の3列ごとに接続された3本の配線で構成するとともに、奇数行の前記各ゲート配線に接続した第1ゲート側検査配線と、偶数行の前記各ゲート配線に接続した第2ゲート側検査配線と、前記各画素電極のすべてが液晶と挟んで対向するように設けられた対向電極に接続した対向電極側検査配線とを備え、前記ソース側検査配線と前記ソース配線との接続、前記第1ゲート側検査配線と前記奇数行のゲート配線との接続、前記第2ゲート側検査配線と前記偶数行のゲート配線との接続、前記対向電極側検査配線と前記対向電極との接続のうちいずれかの、前記ソース側検査配線と前記ソース配線、前記第1ゲート側検査配線と前記奇数行のゲート配線、前記第2ゲート側検査配線と前記偶数行のゲート配線、前記対向電極側検査配線と前記対向電極を検査用スイッチング素子を介して接続する構成とし、前記検査用スイッチング素子のゲートに電位を与える検査用ゲート配線を備えたことを特徴とする液晶表示装置である。これにおいて、液晶表示装置の完了前の検査にて簡易的に検査することができるという作用を有する。また、液晶表示装置の完了前の検査完了後に、第1ゲート側検査配線および第2ゲート側検査配線と各ゲート配線との電気接続、各ソース側検査配線と各ソース配線との電気接続、対向電極側配線と対向電極との電気接続のうちで、スイッチング素子を介して接続した構成とした部分につき、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の 50

通常動作に必要でない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有し、かつソース、ゲート配線が各検査配線とパターンの短絡していることにより、静電気によるスイッチング素子の破壊、スイッチング特性不良防止の作用も有する。

【 0 0 7 0 】

また、本発明に関連する発明は、たとえば、スイッチング素子のゲートに電位を与える各ゲート配線群の奇数行の画素の色と偶数行の画素の色との組み合わせが同一なソース配線のすべてに、検査用スイッチング素子を介して接続したソース側検査配線を前記画素群の3列ごとに接続された3本の配線で構成するとともに、奇数行の前記各ゲート配線に接続した第1ゲート側検査配線と、偶数行の前記各ゲート配線に接続した第2ゲート側検査配線と、前記各画素電極のすべてが液晶と挟んで対向するように設けられた対向電極に接続した対向電極側検査配線とを備え、前記ソース側検査配線および前記第1ゲート側検査配線および前記第2ゲート側検査配線それぞれに設けられた前記検査用スイッチング素子のゲートに電位を与える検査用ゲート配線を備えたことを特徴とする前述の液晶表示装置である。これにおいて、液晶表示装置の完了前の検査にて簡易的に検査することができるという作用を有する。また、液晶表示装置の完了前の検査完了後に、第1ゲート側検査配線および第2ゲート側検査配線と各ゲート配線との電気接続を、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の通常動作に必要でない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有し、かつソース、ゲート配線が各検査配線とパターンの短絡していることにより、静電気によるスイッチング素子の破壊、スイッチング特性不良防止の作用も有する。

【 0 0 7 1 】

また、本発明に関連する発明は、たとえば、スイッチング素子のゲートに電位を与える各ゲート配線群の奇数行の画素の色と偶数行の画素の色との組み合わせが同一なソース配線のすべてに接続したソース側検査配線を前記画素群の3列ごとに接続された3本の配線で構成するとともに、奇数行の前記各ゲート配線に検査用スイッチング素子を介して接続した第1ゲート側検査配線と、偶数行の前記各ゲート配線に検査用スイッチング素子を介して接続した第2ゲート側検査配線と、前記各画素電極のすべてが液晶と挟んで対向するように設けられた対向電極に接続した対向電極側検査配線とを備え、前記ソース側検査配線に設けられた前記検査用スイッチング素子のゲートに電位を与える検査用ゲート配線を備えたことを特徴とする前述の液晶表示装置である。これにおいて、液晶表示装置の完了前の検査にて簡易的に検査することができるという作用を有する。また、液晶表示装置の完了前の検査完了後に、各ソース側検査配線と各ソース配線との電気接続を、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の通常動作に必要でない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有し、かつソース、ゲート配線が各検査配線とパターンの短絡していることにより、静電気によるスイッチング素子の破壊、スイッチング特性不良防止の作用も有する。

【 0 0 7 2 】

また、本発明に関連する発明は、たとえば、前記スイッチング素子のゲートに電位を与える各ゲート配線の列における奇数行の画素の色と偶数行の画素の色との組み合わせが同一な前記ソース配線のすべてに接続したソース側検査配線を前記組み合わせごとに設けるとともに、奇数行の前記各ゲート配線に検査用スイッチング素子を介して接続した第1ゲート側検査配線と、偶数行の前記各ゲート配線に検査用スイッチング素子を介して接続した第2ゲート側検査配線と、前記各画素電極のすべてが液晶と挟んで対向するように設け

られた対向電極に接続した対向電極側検査配線とを備え、前記第1ゲート側検査配線および前記第2ゲート側検査配線それぞれに設けられた前記検査用スイッチング素子のゲートに電位を与える検査用ゲート配線を備えたことを特徴とする前述の液晶表示装置である。これにおいて、液晶表示装置の完了前の検査にて簡易的に検査することができるという作用を有する。また、液晶表示装置の完了前の検査完了後に、第1ゲート側検査配線および第2ゲート側検査配線と各ゲート配線との電気接続、各ソース側検査配線と各ソース配線との電気接続を、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の通常動作に必要なでない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有し、かつソース、ゲート配線が各検査配線とパターンの的に短絡していることにより、静電気によるスイッチング素子の破壊、スイッチング特性不良防止の作用も有する。

10

【0073】

また、本発明に関連する発明は、たとえば、画素配列がデルタ配列とストライプ配列とのいずれかである液晶表示装置であることを特徴とする前述の液晶表示装置である。これにおいて、画素配列がデルタ配列であるかストライプ配列であるかに関係なく、液晶表示装置の完了前の検査にて簡易的に検査することができるという作用を有する。

【0074】

また、本発明に関連する発明は、たとえば、検査用ゲート配線には検査用スイッチング素子が電氣的に導通させる電位を印加した状態にて、第1ゲート側検査配線および第2ゲート側検査配線に印加する駆動電位により、奇数行の画素と偶数行の画素とを分離して駆動させることを特徴とする前述の液晶表示装置の検査方法である。これにおいて、画素配列がデルタ配列であるかストライプ配列であるかに関係なく、液晶表示装置の完了前の検査にて簡易的に検査することができるという作用を有する。

20

【0075】

また、本発明は、たとえば、第1ゲート側検査配線または第2ゲート側検査配線への印加電位によりスイッチング素子をオン状態とする所定の期間として、前記スイッチング素子をオフとする電位をVoff、前記スイッチング素子をオンとする電位をVonとしたとき、液晶表示装置内のゲート配線の電位がVoff電位の状態からVon電位を印加して $0.9 \times (Von - Voff) + Voff$ となる立ち上がり期間と、前記スイッチング素子を介して画素電極にソース配線からデータ信号を書き込むのに要する期間と、前記ゲート配線の電位がVonの状態からVoff電位を印加して $0.9 \times (Voff - Von) + Von$ となる立ち下がり期間とを加算した期間以上であり、かつ液晶表示装置内のゲート配線の電位がVoffの状態からVon電位を印加してVonとなる立ち上がり期間と、前記スイッチング素子を介して画素電極にソース配線からデータを書き込むのに要する期間と、液晶表示装置内のゲート配線の電位がVonの状態からVoff電位を印加してVoffとなる立ち下がり期間とを加算した期間未満とするようにした前述の液晶表示装置の検査方法である。これにおいて、画素配列がデルタ配列であるかストライプ配列であるかに関係なく、液晶表示装置の完了前の検査にて、スイッチング素子の開閉に起因する不良、スイッチング素子の特性的不良に起因する不良の検査検出力を向上させ、液晶表示装置完成前の検査で液晶駆動回路形成時の駆動画面と比較して液晶表示装置の不良視認の相関性、一致性を高めるという作用を有する。

30

40

【0076】

また、本発明は、たとえば、第1ゲート側検査配線および第2ゲート側検査配線の一方に対応したスイッチング素子がオン状態に切り替えられてから、このオン状態を所定期間続けたうえでオフ状態に切り替えられ、その後に、第1ゲート側検査配線および第2ゲート側検査配線の他方に対応したスイッチング素子がオン状態に切り替えられるまでの期間を、前記スイッチング素子が続けるオン状態の期間の2倍以上の期間とすることを特徴とする前述の液晶表示装置の検査方法である。これにおいて、液晶表示装置完成前の検査でソ

50

ース配線からのデータ信号をスイッチング素子を通して画素電極に書き込む時、前記スイッチング素子のゲートしきい値に対してマージンを保たせて、ソース配線からのデータ信号を前記画素電極に書き込む動作を適切かつ確実にを行うという作用を有する。

【 0 0 7 7 】

また、本発明は、たとえば、第 1 ゲート側検査配線および第 2 ゲート側検査配線にはスイッチング素子を電氣的に導通させる電位を交互に印加させ、
ソース側検査配線には、前記スイッチング素子が電氣的に導通になるタイミングに合わせてデータ信号、および対向電極側検査配線には対向電極電位を印加して、白、黒、赤、緑、および青色のカラー単色画面を表示させて検査を行うことを特徴とする前述の液晶表示装置の検査方法である。これにおいて、画素配列がデルタ配列であるかストライプ配列であるかに関係なく、液晶表示装置の完了前の検査にて、白、黒、赤、緑、青のカラー単色画面を表示させて、簡易的に液晶表示装置の検査ができるという作用を有する。

10

【 0 0 7 8 】

また、本発明は、たとえば、第 1 ゲート側検査配線への印加電位によりスイッチング素子をオフ状態から所定の期間オン状態としたのちオフ状態とし、その所定の期間中は前記第 2 ゲート側検査配線への印加電位により前記スイッチング素子をオフ状態とする動作を動作 1 とし、第 2 ゲート側検査配線への印加電位によりスイッチング素子をオフ状態から所定の期間オン状態としたのちオフ状態とし、その所定の期間中は前記第 1 ゲート側検査配線への印加電位により前記スイッチング素子をオフ状態とする動作を動作 2 とし、第 1 ゲート側検査配線と第 2 ゲート側検査配線への印加電位により前記スイッチング素子をい
ずれもオフ状態とする動作を動作 3 としたとき、動作 1、動作 2、動作 3、動作 2、動作 1、動作 3 の順序の一連の動作を繰り返し行い、ソース側検査配線には、前記スイッチング素子が電氣的に導通になるタイミングに合わせてデータ信号、および対向電極側検査配線には対向電極電位を印加して、白、黒、赤、緑、および青色のカラー単色画面を表示させて検査を行うことを特徴とする前述の液晶表示装置の検査方法である。これにおいて、画素配列がデルタ配列であるかストライプ配列であるかに関係なく、液晶表示装置の完了前の検査にて、白、黒、赤、緑、青のカラー単色画面を表示させて、簡易的に液晶表示装置の検査ができるという作用を有し、かつスイッチング素子の開閉に起因する不良、スイッチング素子の特性的不良に起因する不良、各画素構成および前記各配線等のパターンに起因する不良の検査検出力を向上させ、液晶表示装置完成前の検査で液晶駆動回路形成時の駆動画面と比較して液晶表示装置の不良視認の相関性、一致性を高めるという作用を有する。

20

30

【 0 0 7 9 】

また、本発明は、たとえば、各ソース側検査配線に、画素に赤、緑、青を表示させる第 1 のデータ信号と、画素に黒を表示させる第 2 のデータ信号とを選択的に印加し、第 1 ゲート側検査配線および第 2 ゲート側検査配線への印加電位によって、ソース側検査配線に第 1 のデータ信号と第 2 のデータ信号との一方が印加されているときに、奇数行と偶数行との一方のスイッチング素子をオン状態とするともに他方のスイッチング素子をオフ状態としてその状態を所定時間だけ維持させ、かつソース側検査配線に第 1 のデータ信号と第 2 のデータ信号との他方が印加されているときに、奇数行と偶数行との他方のスイッチング素子をオン状態にするとともに、前記一方のスイッチング素子をオフ状態としてその状態を所定時間だけ維持させて、ゲート 1 ライン毎に黒、白、黒、白、...、または白、黒、白、黒、... というフリッカー画面を表示させて検査を行うことを特徴とする前述の液晶表示装置の検査方法である。これにおいて、画素配列がデルタ配列であるかストライプ配列であるかに関係なく、液晶表示装置の完了前の検査にて、ゲート 1 ライン毎に黒、白、黒、白、... または、白、黒、白、黒、... というフリッカー画面の表示を可能とし、液晶表示装置完成前の検査にて、簡易的にフリッカーレベルを評価判断することができるという作用を有する。

40

【 0 0 8 0 】

また、本発明は、たとえば、第 1 ゲート側検査配線および第 2 ゲート側検査配線にスイッ

50

チング素子が導通する電位を交互に印加する周波数を24Hz以上にして検査する前述の検査方法である。これにおいて、液晶表示装置の完了前の検査にて、画素電位の保持特性のバラツキによる不良の検査検出力を向上させ、液晶表示装置完成前の検査で液晶駆動回路形成時の駆動画面と比較して液晶表示装置の不良視認の相関性、一致性を高めるという作用を有する。

【0081】

また、本発明は、たとえば、第1ゲート側検査配線と第2ゲート側検査配線とへの印加電位によりスイッチング素子をオフ状態からオン状態に切り替えた状態から、オフ状態に切り替え、その後に時間をおいて再びオン状態に切り替えるまでの期間を長短2種類存在させ、そのうちの長いほうの期間を、41.6ms以下、つまり周波数で表記すれば24Hz以上にすることを特徴とする前述の液晶表示装置である。これにおいて、液晶表示装置完成前の検査で、液晶駆動回路形成時の駆動画面と比較して液晶表示装置の不良視認の相関性、一致性を高めるという作用を有する。

10

【0082】

また、本発明は、たとえば、第1ゲート側検査配線と第2ゲート側検査配線とへの印加電位によりスイッチング素子をオフ状態からオン状態に切り替えた状態から、オフ状態に切り替え、その後に時間をおいて再びオン状態に切り替えるまでの期間を長短2種類存在させ、そのうちの長いほうの期間を、画素が所定期間のオン状態での色と同じ色を表示し続け得る期間と同等にすることを特徴とする前述の液晶表示装置である。これにおいて、液晶表示装置完成前の検査で、液晶駆動回路形成時の駆動画面と比較して液晶表示装置の不良視認の相関性、一致性を高めるという作用を有する。

20

【0083】

また、本発明に関連する発明は、たとえば、液晶表示装置の各配線および各検査配線の抵抗および容量により生じる遅延を解消するために、スイッチング素子のオンオフ動作を司る目的で第1ゲート側検査配線および第2ゲート側検査配線に印加する駆動電位と、画素電極に書き込むデータ信号とを時間的に遅らせるかまたは早めることを特徴とする前述の液晶表示装置の検査方法である。これにおいて、液晶表示装置完成前の検査でソース配線からのデータ信号をスイッチング素子を通して画素電極に書き込む時、前記スイッチング素子のゲートしきい値に対してマージンを保たせて、ソース配線からのデータ信号を前記画素電極に書き込む動作を適切かつ確実にを行う作用を有する。

30

【0084】

また、本発明に関連する発明は、たとえば、各ソース側検査配線、第1ゲート側検査配線、第2ゲート側検査配線、前記対向電極側検査配線、および検査用ゲート配線へ、前述の液晶表示装置の検査方法を可能にした信号発生手段を設けたことを特徴とする液晶表示装置の検査装置である。これにおいて、液晶表示装置完成前の検査で、簡易的に液晶表示装置を検査することができるという作用を有する。

【0085】

また、本発明に関連する発明は、たとえば、検査完了後、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線には検査用スイッチング素子が電氣的に導通しない電位が印加させるような構成を備えたことを特徴とする前述の液晶表示装置である。これにおいて、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の通常動作に必要なでない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有する。

40

【0086】

また、本発明に関連する発明は、たとえば、検査完了後、第1ゲート側検査配線および第2ゲート側検査配線と各ゲート配線との接続、対向電極側配線と対向電極との接続のうち、液晶駆動回路形成時での液晶表示装置の通常動作に必要なでない電気接続をオープンにし、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲ

50

ート配線には検査用スイッチング素子が電氣的に導通しない電位が印加させるような構成を備えたことを特徴とする前述の液晶表示装置である。これにおいて、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の通常動作に必要でない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有する。

【 0 0 8 7 】

また、本発明に関連する発明は、たとえば、検査完了後、各ソース側検査配線と各ソース配線との接続、対向電極側配線と対向電極との接続のうち、液晶駆動回路形成時での液晶表示装置の通常動作に必要でない電気接続をオープンにし、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線には検査用スイッチング素子が電氣的に導通しない電位が印加させるような構成を備えたことを特徴とする前述の液晶表示装置である。これにおいて、液晶駆動回路形成時での液晶表示装置を動作させて画像を表示するうえで、検査用ゲート配線に検査用スイッチング素子が電氣的に導通しない電位を印加させることにより、液晶駆動回路形成時での液晶表示装置の通常動作に必要でない電気接続を遮断することができ、これにより各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができるという作用を有する。

【 0 0 8 8 】

また、本発明に関連する発明は、たとえば、複数列のソース配線と複数行のゲート配線との交差部に対応して配置された複数の画素電極と、前記複数の画素電極に対向する対向電極と、前記複数の画素電極と前記対向電極との間に挟持される複数の液晶素子と、前記ゲート配線に設けられた接続状態を切り替えるためのゲート配線用スイッチ手段と、前記ゲート配線用スイッチ手段を介して、前記複数行のゲート配線の内、(1) 奇数行のゲート配線に接続される第 1 ゲート配線用検査配線、および(2) 偶数行のゲート配線に接続される第 2 ゲート配線用検査配線とを備え、前記ゲート配線用スイッチ手段は、液晶表示基板の検査を行うときに、外部からの所定の作用に基づいて、前記接続状態のオン / オフ状態を切り替えられることを特徴とする液晶表示基板である。

【 0 0 8 9 】

また、本発明に関連する発明は、たとえば、複数列のソース配線と複数行のゲート配線との交差部に対応して配置された複数の液晶素子と、前記ゲート配線に設けられた接続状態を切り替えるためのゲート配線用スイッチ手段と、前記ゲート配線用スイッチ手段を介して、前記複数行のゲート配線の内、(1) 奇数行のゲート配線に接続される第 1 ゲート配線用検査配線、および(2) 偶数行のゲート配線に接続される第 2 ゲート配線用検査配線とを備えたことを特徴とする液晶表示基板に対する検査を行うための液晶表示基板検査装置であって、前記ゲート配線用スイッチ手段の前記接続状態のオン / オフ状態の切替を制御するためのスイッチ制御手段を備えたことを特徴とする液晶表示基板検査装置である。

【 0 0 9 0 】

また、本発明は、たとえば、複数列のソース配線と複数行のゲート配線との交差部に対応して配置された複数の液晶素子と、前記ゲート配線に設けられた接続状態を切り替えるためのゲート配線用スイッチ手段と、前記ゲート配線用スイッチ手段を介して、前記複数行のゲート配線の内、奇数行のゲート配線に接続される第 1 ゲート配線用検査配線、および偶数行のゲート配線に接続される第 2 ゲート配線用検査配線とを備えたことを特徴とする液晶表示基板に対する検査を行うための液晶表示基板検査方法であって、(1) 前記ゲート配線用スイッチ手段の前記接続状態をオン状態に切り替え、(2) 前記奇数行のゲート配線に対し前記第 1 ゲート配線用検査配線から所定の第 1 ゲート配線用検査信号の供給を行い、(3) 前記偶数行のゲート配線に対し前記第 2 ゲート配線用検査配線から所定の第 2 ゲート配線用検査信号の供給を行うことを特徴とする液晶表示基板検査方法である。

【 0 0 9 1 】

このように、本発明の液晶表示装置の検査方法は、たとえば、行ごとのゲート配線に接続する検査配線を第1ゲート側検査配線と第2ゲート側検査配線との2本とし、ゲート配線を1行置きに第1ゲート側検査配線と第2ゲート側検査配線に交互に接続し、前記第1および第2ゲート側検査配線と各ゲート配線との接続と、ソース側検査配線と各ソース配線との接続には、検査用のスイッチング素子を介して接続する構成とし、前記検査用スイッチング素子のゲートに電位を与える検査用ゲート配線を設け、前記検査用ゲート配線には前記検査用スイッチング素子が電氣的に導通させる電位を印加した状態にて、第1ゲート側検査配線への印加電位により、前記スイッチング素子をオフ状態から所定期間オン状態としたのちオフ状態とし、その所定期間中は前記第2ゲート側検査配線への印加電位により前記スイッチング素子をオフ状態とする動作を動作1とし、第2ゲート側検査配線への印加電位により、前記スイッチング素子をオフ状態から所定期間オン状態としたのちオフ状態とし、その所定期間中は第1ゲート側検査配線への印加電位により前記スイッチング素子をオフ状態とする動作を動作2と定義し、第1ゲート側検査配線と第2ゲート側検査配線への印加電位により前記スイッチング素子をオフ状態とする動作を動作3と定義した時、動作1、動作2、動作3、動作2、動作1、動作3、...の順序の一連の動作を繰り返して行うことにより、白、黒、赤、緑、青のカラー単色画面、およびゲート1ライン毎に黒、白、黒、白、...、または白、黒、白、黒、...というフリッカー画面を表示させて検査するようにした液晶表示装置およびその検査方法である。

10

【0092】

なお、本発明に関連する発明のソース配線用スイッチ手段は、上述された本実施の形態においては、所定の電位の印加によってオン状態となる各ソース配線ごとに設けられた複数の検査用スイッチング素子5であった。しかし、本発明に関連する発明のソース配線用スイッチ手段は、これに限らず、たとえば、脱着自在な所定の治具をはめ込み装着することによりオン状態となるような電氣的接続切替用部材などであってもよい。

20

【0093】

また、本発明に関連する発明のゲート配線用スイッチ手段は、上述された本実施の形態においては、所定の電位の印加によってオン状態となる各ゲート配線ごとに設けられた複数の検査用スイッチング素子5であった。しかし、本発明に関連する発明のゲート配線用スイッチ手段は、これに限らず、たとえば、上述のような電氣的接続切替用部材などであってもよい。

30

【0094】

また、本発明の検査用スイッチング素子は、上述された本実施の形態においては、検査配線G0から所定の電位の印加を行うことにより、全てが同時にオン/オフ状態を切り替えられた。しかし、本発明の検査用スイッチング素子は、これに限らず、たとえば、検査用スイッチング素子に連結された所定の電位の印加を行うための検査配線を所定のルールに基づいて設けることにより、個々が別々にオン/オフ状態を切り替えられてもよい。

【0095】

また、本発明の検査用スイッチング素子は、上述された本実施の形態においては、各ゲート配線2および各ソース配線3の全部に対して設けられていた、しかし、本発明の検査用スイッチング素子は、これに限らず、要するに、ゲート配線およびソース配線の全部または一部に設けられていてもよい。

40

【0096】

また、本発明のソース配線用検査配線は、上述された本実施の形態においては、赤画素電極1rが接続されているソース配線3に接続されるソース側検査配線S1、緑画素電極1gが接続されているソース配線3に接続されるソース側検査配線S2、および青画素電極1bが接続されているソース配線3に接続されるソース側検査配線S3であった。しかし、本発明のソース配線用検査配線は、これに限らず、たとえば、(1)全部のソース配線に一括して接続されていてもよいし、(2)一部のソース配線にのみ接続されていてもよい。

【0097】

50

また、本発明のゲート配線用検査配線は、上述された本実施の形態においては、奇数行のゲート配線 2 に接続された第 1 ゲート側検査配線 G 1、および偶数行のゲート配線 2 に接続された第 2 ゲート側検査配線 G 2 であった。しかし、本発明のゲート配線用検査配線は、これに限らず、たとえば、(1) 全部のゲート配線に一括して接続されていてもよいし、(2) 一部のゲート配線にのみ接続されていてもよい。

【 0 0 9 8 】

本発明に関連する発明は、上述した本発明に関連する発明の液晶表示基板検査装置の全部または一部の手段（または、装置、素子、回路、部など）の機能をコンピュータにより実行させるためのプログラムであって、コンピュータと協働して動作するプログラムである。なお、本発明に関連する発明のコンピュータは、CPU などの純然たるハードウェア

10

【 0 0 9 9 】

本発明に関連する発明は、上述した本発明の液晶表示基板検査方法の全部または一部のステップ（または、工程、動作、作用など）の動作をコンピュータにより実行させるためのプログラムであって、コンピュータと協働して動作するプログラムである。

【 0 1 0 0 】

なお、本発明に関連する発明の一部の手段（または、装置、素子、回路、部など）、本発明の一部のステップ（または、工程、動作、作用など）は、それらの複数の手段またはステップの内の幾つかの手段またはステップを意味する、あるいは一つの手段またはステップの内の一部の機能または一部の動作を意味するものである。

20

【 0 1 0 1 】

また、本発明に関連する発明の一部の装置（または、素子、回路、部など）は、それら複数の装置の内の幾つかの装置を意味する、あるいは一つの装置の内の一部の手段（または、素子、回路、部など）を意味する、あるいは一つの手段の内の一部の機能を意味するものである。

【 0 1 0 2 】

また、本発明に関連する発明のプログラムを記録した、コンピュータに読みとり可能な記録媒体も本発明に関連する発明に含まれる。また、本発明に関連する発明のプログラムの一利用形態は、コンピュータにより読み取り可能な記録媒体に記録され、コンピュータと協働して動作する態様であっても良い。また、本発明に関連する発明のプログラムの一利用形態は、伝送媒体中を伝送し、コンピュータにより読みとられ、コンピュータと協働して動作する態様であっても良い。また、記録媒体としては、ROM 等が含まれ、伝送媒体としては、インターネット等の伝送媒体、光・電波・音波等が含まれる。

30

【 0 1 0 3 】

なお、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

【 0 1 0 4 】

かくして、デルタ配列であるかストライプ配列であるかに関係なく、スイッチング素子の開閉に起因する不良、スイッチング素子の特性的不良に起因する不良、画素電位の保持特性のバラツキによる不良、各画素構成および前記各配線等のパターンに起因する不良の検査検出力を向上させた液晶表示装置の検査方法を実現し、ゲート 1 ライン毎に黒、白、黒、白、...、または白、黒、白、黒、... というフリッカー画面の表示を可能とし、液晶表示装置完成前の検査にて、簡易的にフリッカーレベルを評価判断することも可能とし、かつ検査完了後の各検査配線との接続を電氣的にオープンにする作業をなくし、生産性を向上させることができる。

40

【 0 1 0 5 】

つまり、本発明の液晶表示装置の検査方法によれば、たとえば、奇数行のスイッチング素子のゲート配線に検査用のスイッチング素子を介して接続した第 1 ゲート側検査配線と、偶数行のスイッチング素子のゲート配線に検査用のスイッチング素子を介して接続した第 2 ゲート側検査配線と、ソース配線に検査用のスイッチング素子を介して接続した 3 本

50

のソース側検査配線と、対向電極に接続した対向電極側検査配線を設け、奇数行の画素と偶数行の画素とを分離して駆動させることにより、画素配列がストライプ配列、デルタ配列に関係なく、簡易画像検査が実現できる。また、画素電極の配置がデルタ配列であるかストライプ配列であるかに関係なく、スイッチング素子の開閉に起因する不良、およびスイッチング素子の特性的不良に関する不良、かつ画素電位の保持特性のばらつきによる不良、各画素構成および前記各配線等のパターンに起因する不良を検出することができ、液晶駆動回路形成時での駆動画面との相関性を高めた検査をすることができる。

本発明に関連する第1の発明は、複数列のソース配線と複数行のゲート配線との交差部に対応して配置された複数の画素電極と、

前記複数の画素電極に対向する対向電極と、

前記複数の画素電極と前記対向電極との間に挟持される複数の液晶素子と、

前記ソース配線に設けられた接続状態を切り替えるためのソース配線用スイッチ手段と、

前記ソース配線用スイッチ手段を介して前記ソース配線に接続されるソース配線用検査配線と、

前記ゲート配線に設けられた接続状態を切り替えるためのゲート配線用スイッチ手段と、

前記ゲート配線用スイッチ手段を介して前記ゲート配線に接続されるゲート配線用検査配線とを備え、

前記ソース配線用スイッチ手段および前記ゲート配線用スイッチ手段は、液晶表示基板の検査を行うときに、外部からの所定の作用に基づいて、前記接続状態のオン/オフ状態を切り替えられる液晶表示基板である。

本発明に関連する第2の発明は、前記ソース配線用スイッチ手段は、所定の電位の印加によってオン状態となる、各ソース配線ごとに設けられた複数の検査用スイッチング素子であり、

前記ゲート配線用スイッチ手段は、所定の電位の印加によってオン状態となる、各ゲート配線ごとに設けられた複数の検査用スイッチング素子であり、

前記各ソース配線ごとに設けられた複数の検査用スイッチング素子、および前記各ゲート配線ごとに設けられた複数の検査用スイッチング素子に連結された、前記所定の電位の印加を行うための検査配線を備え、

前記検査を行うときには、前記検査配線に対する前記所定の電位の印加が行われる本発明に関連する第1の発明の液晶表示基板である。

本発明に関連する第3の発明は、前記複数の画素電極の配置は、デルタ配列またはストライプ配列の何れかによって行われている本発明に関連する第2の発明の液晶表示基板である。

本発明に関連する第4の発明は、前記検査を行わないときには、前記検査配線に対する、前記各ソース配線ごとに設けられた複数の検査用スイッチング素子、および前記各ゲート配線ごとに設けられた複数の検査用スイッチング素子をオフ状態にするための電位の印加が行われる本発明に関連する第2の発明の液晶表示基板である。

本発明に関連する第5の発明は、本発明に関連する第1～第4のいずれかの発明の液晶表示装置を用いた情報端末装置である。

本発明に関連する第6の発明は、複数列のソース配線と複数行のゲート配線との交差部に対応して配置された複数の液晶素子と、前記ソース配線に設けられた接続状態を切り替えるためのソース配線用スイッチ手段と、前記ソース配線用スイッチ手段を介して前記ソース配線に接続されるソース配線用検査配線と、前記ゲート配線に設けられた接続状態を切り替えるためのゲート配線用スイッチ手段と、前記ゲート配線用スイッチ手段を介して前記ゲート配線に接続されるゲート配線用検査配線とを備えた液晶表示基板に対する検査を行うための液晶表示基板検査装置であって、

前記ソース配線用スイッチ手段および前記ゲート配線用スイッチ手段の前記接続状態のオン/オフ状態の切替を制御するためのスイッチ制御手段を備えた液晶表示基板検査装置である。

本発明に関連する第7の発明は、前記ソース配線用スイッチ手段は、所定の電位の印加

10

20

30

40

50

によってオン状態となる、各ソース配線ごとに設けられた複数の検査用スイッチング素子であり、

前記ゲート配線用スイッチ手段は、所定の電位の印加によってオン状態となる、各ゲート配線ごとに設けられた複数の検査用スイッチング素子であり、

前記液晶表示基板は、前記各ソース配線ごとに設けられた複数の検査用スイッチング素子、および前記各ゲート配線ごとに設けられた複数の検査用スイッチング素子に連結された、前記所定の電位の印加を行うための検査配線を備え、

前記スイッチ制御手段は、前記検査を行うときに、前記検査配線に対する前記所定の電位の印加を行うための電位印加回路である本発明に関連する第6の発明の液晶表示基板検査装置である。

10

本発明に関連する第8の発明は、複数列のソース配線と複数行のゲート配線との交差部に対応して配置された複数の液晶素子と、前記ソース配線に設けられた接続状態を切り替えるためのソース配線用スイッチ手段と、前記ソース配線用スイッチ手段を介して前記ソース配線に接続されるソース配線用検査配線と、前記ゲート配線に設けられた接続状態を切り替えるためのゲート配線用スイッチ手段と、前記ゲート配線用スイッチ手段を介して前記ゲート配線に接続されるゲート配線用検査配線とを備えた液晶表示基板に対する検査を行うための液晶表示基板検査方法であって、

(1) 前記ソース配線用スイッチ手段の前記接続状態をオン状態に切り替え、(2) 前記ゲート配線用スイッチ手段の前記接続状態をオン状態に切り替え、(3) 前記ソース配線に対し前記ソース配線用検査配線から所定のソース配線用検査信号の供給を行い、(4) 前記ゲート配線に対し前記ゲート配線用検査配線から所定のゲート配線用検査信号の供給を行う液晶表示基板検査方法である。

20

本発明に関連する第9の発明は、前記ソース配線用スイッチ手段は、所定の電位の印加によってオン状態となる、各ソース配線ごとに設けられた複数の検査用スイッチング素子であり、

前記ゲート配線用スイッチ手段は、所定の電位の印加によってオン状態となる、各ゲート配線ごとに設けられた複数の検査用スイッチング素子であり、

前記液晶表示基板は、前記各ソース配線ごとに設けられた複数の検査用スイッチング素子、および前記各ゲート配線ごとに設けられた複数の検査用スイッチング素子に連結された、前記所定の電位の印加を行うための検査配線を備え、

30

前記検査を行うときには、前記検査配線に対する前記所定の電位の印加を行う本発明に関連する第8の発明の液晶表示基板検査方法である。

本発明に関連する第10の発明は、前記ゲート配線用検査配線は、前記複数行のゲート配線の内、(1) 奇数行のゲート配線に接続される第1ゲート配線用検査配線、および(2) 偶数行のゲート配線に接続される第2ゲート配線用検査配線であり、

前記供給される所定のゲート配線用検査信号は、(1) 前記奇数行のゲート配線に対し前記第1ゲート配線用検査配線から供給される第1ゲート配線用検査信号、および(2) 前記偶数行のゲート配線に対し前記第2ゲート配線用検査配線から供給される第2ゲート配線用検査信号であり、

前記複数の画素電極は、前記第1ゲート配線用検査信号または前記第2ゲート配線用検査信号によってオン/オフ状態を切り替えられるスイッチング素子をそれぞれ介して、前記複数列のソース配線の内、所定のソース配線に接続されている本発明に関連する第9の発明の液晶表示基板検査方法である。

40

本発明に関連する第11の発明は、前記ゲート配線用検査信号の供給および前記ソース配線用検査信号の供給は、前記液晶表示基板における前記検査配線を含む配線の抵抗および容量を考慮して行われる本発明に関連する第10の発明の液晶表示基板検査方法である。

本発明に関連する第12の発明は、本発明に関連する第6の発明の液晶表示基板検査装置の、前記ソース配線用スイッチ手段および前記ゲート配線用スイッチ手段の前記接続状態のオン/オフ状態の切替を制御するためのスイッチ制御手段の全部または一部としてコ

50

ンピュータを機能させるためのプログラムである。

本発明に関連する第 1 3 発明は、本発明に関連する第 8 の発明の液晶表示の制御方法の、(1) 前記ソース配線用スイッチ手段の前記接続状態をオン状態に切り替え、(2) 前記ゲート配線用スイッチ手段の前記接続状態をオン状態に切り替え、(3) 前記ソース配線に対し前記ソース配線用検査配線から所定のソース配線用検査信号の供給を行い、(4) 前記ゲート配線に対し前記ゲート配線用検査配線から所定のゲート配線用検査信号の供給を行うステップの全部または一部をコンピュータに実行させるためのプログラムである。

。

【 0 1 0 6 】

【発明の効果】

以上述べたところから明らかなように、本発明は、たとえば、液晶表示装置の検査完了後に、各検査配線との接続を電氣的にオープンにするための切断が不要になるという長所を有する。

【図面の簡単な説明】

【図 1】本発明の実施の形態における、画素電極 1 がストライプ配列に配置された液晶表示装置の平面図

【図 2】本発明の実施の形態における白表示を行う場合の検査のための駆動電位を示す波形図

【図 3】本発明の実施の形態における黒表示を行う場合の検査のための駆動電位を示す波形図

【図 4】本発明の実施の形態における赤表示を行う場合の検査のための駆動電位を示す波形図

【図 5】本発明の実施の形態における緑表示を行う場合の検査のための駆動電位を示す波形図

【図 6】本発明の実施の形態における青表示を行う場合の検査のための駆動電位を示す波形図

【図 7】本発明の実施の形態における黒、白、黒、白、... というフリッカー画面表示を行う場合の検査のための駆動電位を示す波形図

【図 8】本発明の実施の形態における白、黒、白、黒、... というフリッカー画面表示を行う場合の検査のための駆動電位を示す波形図

【図 9】本発明の実施の形態における検査のための白表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 0】本発明の実施の形態における検査のための黒表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 1】本発明の実施の形態における検査のための赤表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 2】本発明の実施の形態における検査のための緑表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 3】本発明の実施の形態における検査のための青表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 4】本発明の実施の形態における検査のための黒、白、黒、白、... というフリッカー画面表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 5】本発明の実施の形態における検査のための白、黒、白、黒、... というフリッカー画面表示を行う場合の画素ごとの液晶電位を示す波形図

【図 1 6】本発明の実施の形態における検査装置の構成図

【図 1 7】画素電極をデルタ配列とした従来の液晶表示装置の平面図

【図 1 8】A - A ' 線 (図 1 7 参照) に沿う断面図 (図 1 8 (a))、および B - B ' 線 (図 1 7 参照) に沿う断面図 (図 1 8 (b))

【図 1 9】画素電極をストライプ配列とした従来の液晶表示装置の平面図

【符号の説明】

10

20

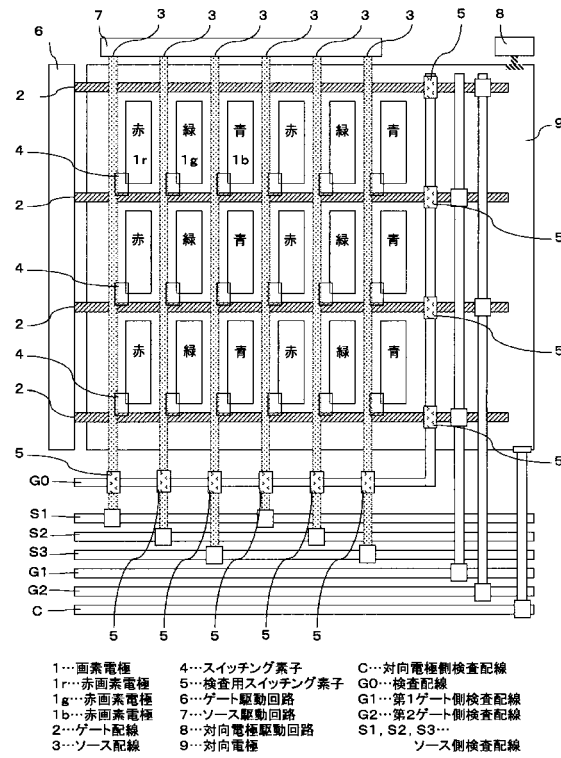
30

40

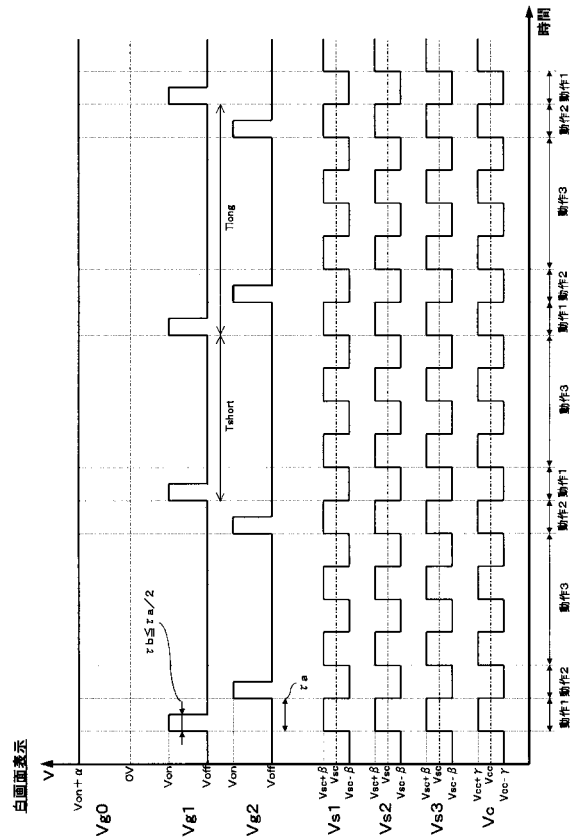
50

1	画素電極	
1 r	赤画素電極	
1 g	緑画素電極	
1 b	青画素電極	
2	ゲート配線	
3	ソース配線	
4	スイッチング素子	
5	検査用スイッチング素子	
6	ゲート駆動回路	
7	ソース駆動回路	10
8	対向電極駆動回路	
9	対向電極	
10	液晶	
C	対向電極側検査配線	
G	ゲート側検査配線	
G0	検査配線	
G1	第1ゲート側検査配線	
G2	第2ゲート側検査配線	
S1、S2、S3	ソース側検査配線	
T	切断部	20
VG0、Vg1、Vg2、Vs1、Vs2、Vs3、Vc	駆動電位	
V1r、V1g、V1b	液晶電位	
Von + α	検査用スイッチング素子が電氣的に導通させるに十分な駆動電位	
Von、Voff	スイッチング素子が電氣的に開閉させるに十分な駆動電位	
Vsc	Vs1、Vs2、Vs3における方形波のセンター電位	
Vsc + β 、Vsc - β	Vs1、Vs2、Vs3における方形波のピーク電位	
Vcc	Vcにおける方形波のセンター電位	
Vcc + γ 、Vcc - γ	Vcにおける方形波のピーク電位	
Ta	スイッチング素子をオンとする期間	
Tb	動作1の期間	30

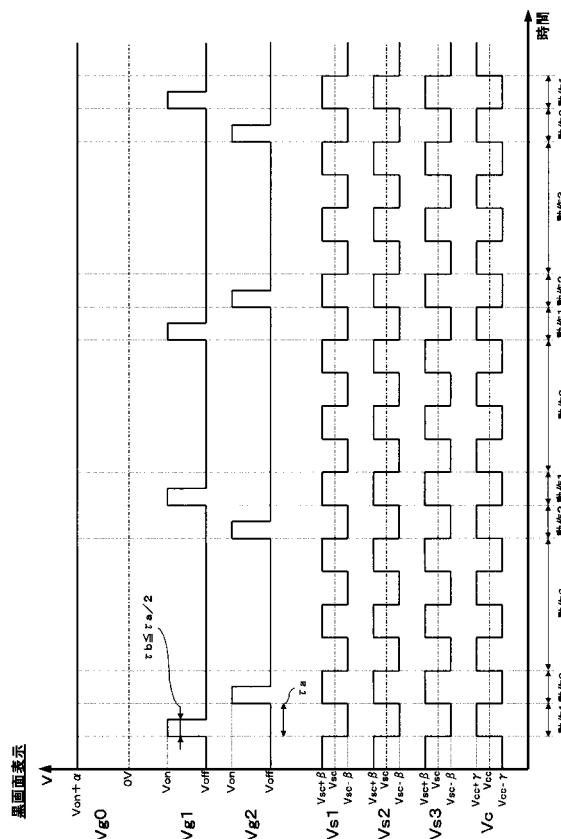
【図1】



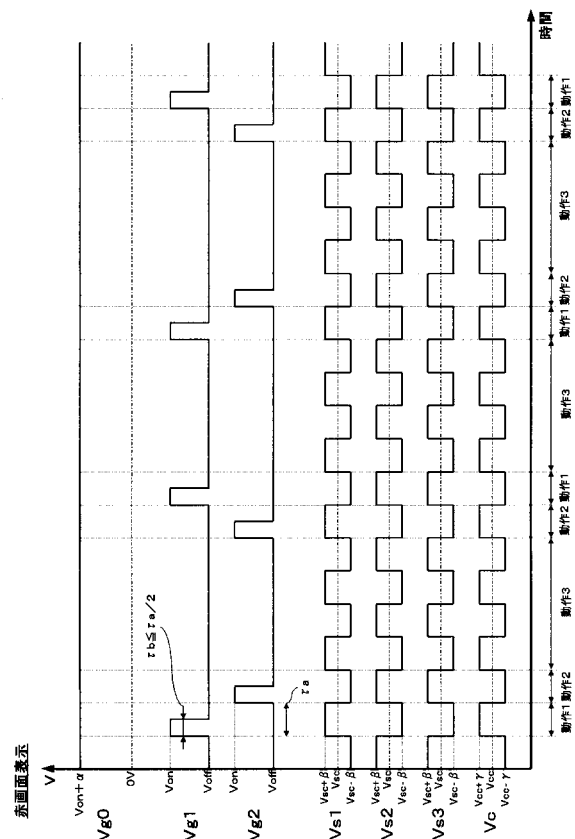
【図2】



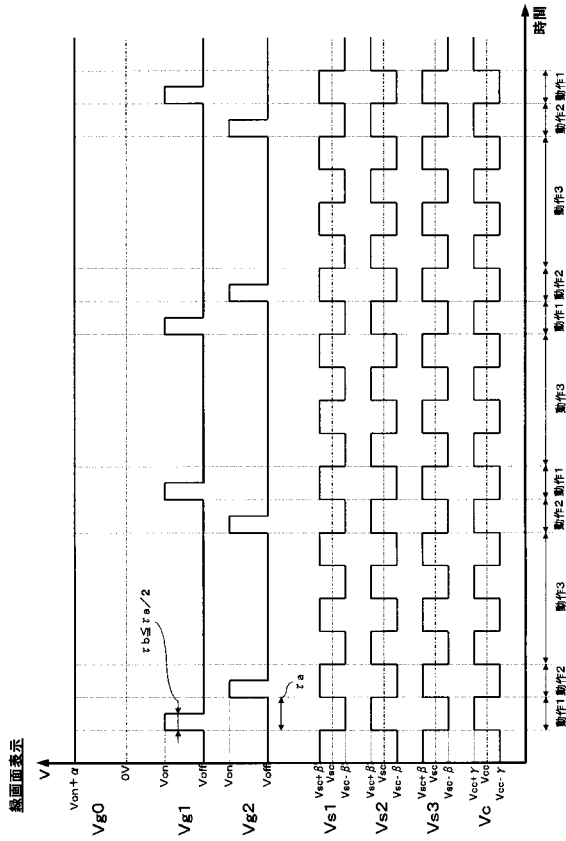
【図3】



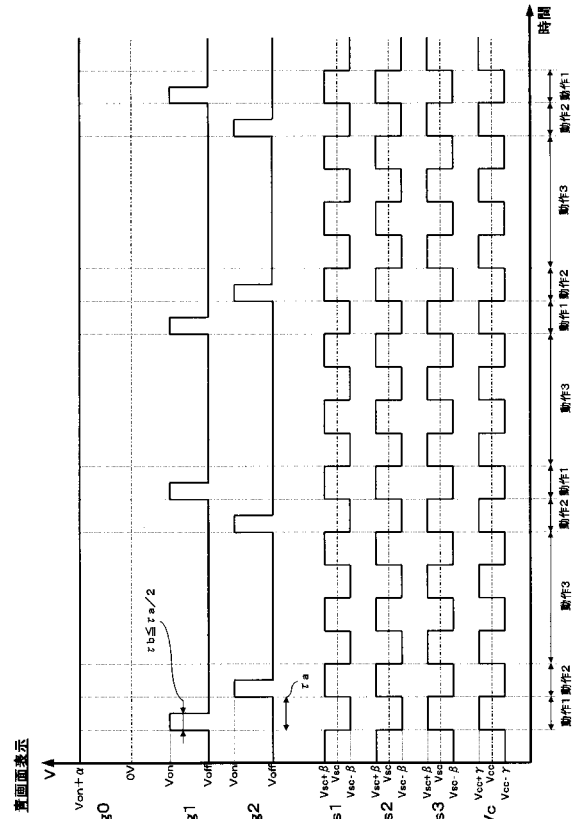
【図4】



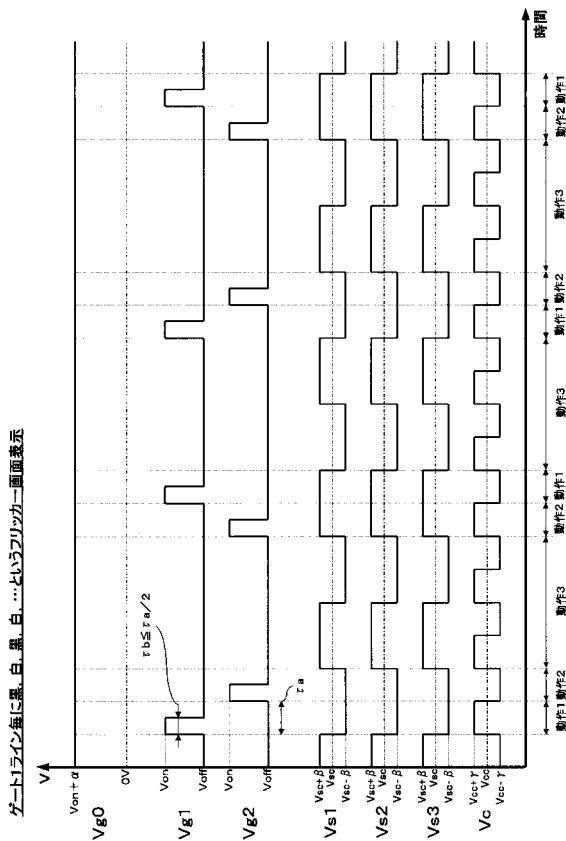
【 図 5 】



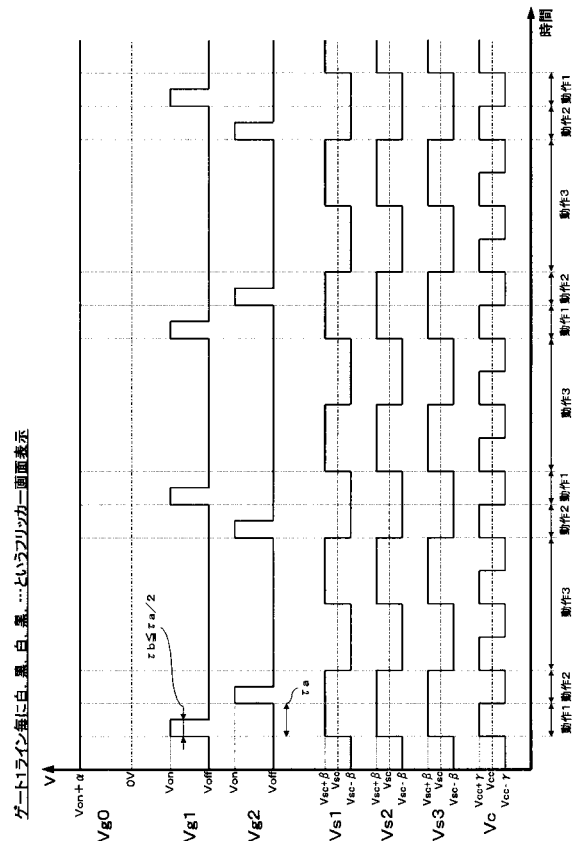
【 図 6 】



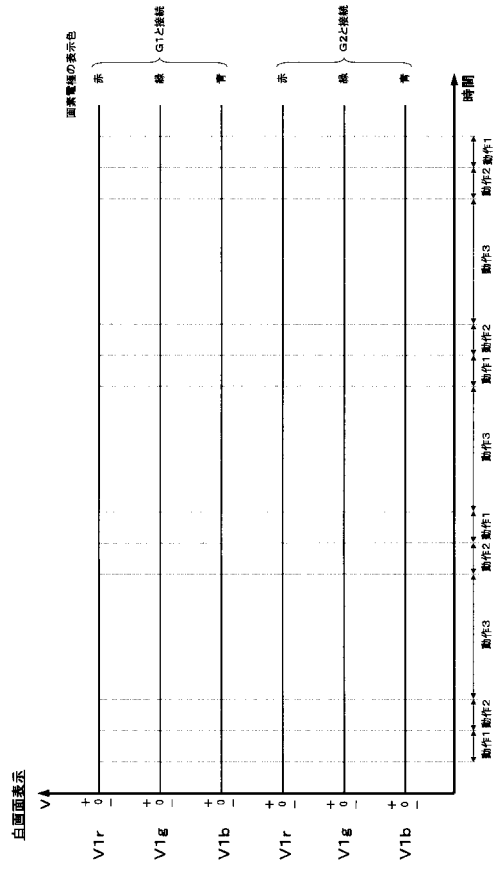
【 圖 7 】



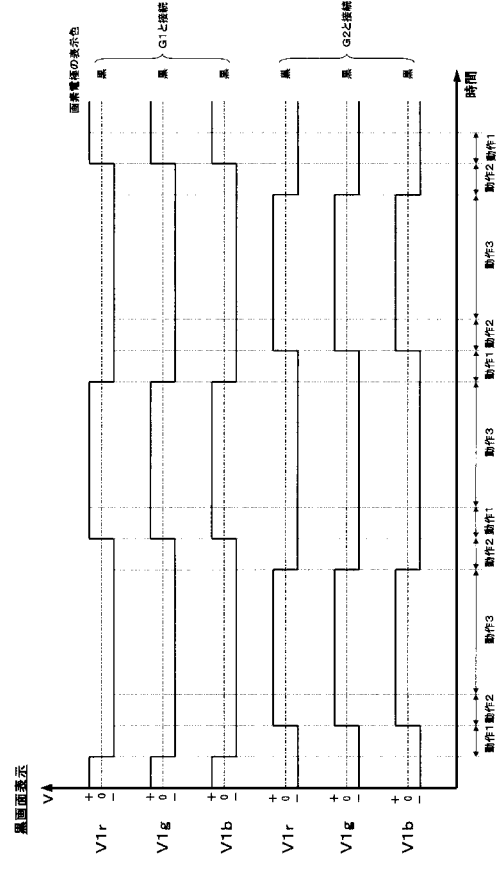
【 図 8 】



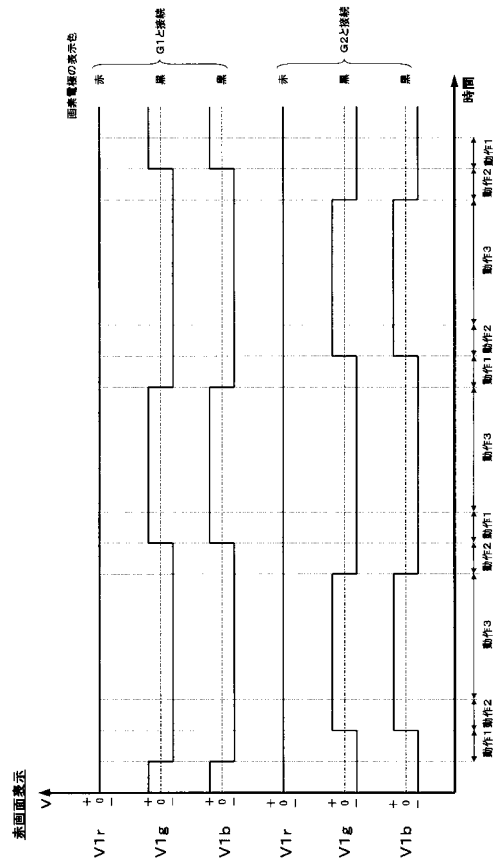
【図 9】



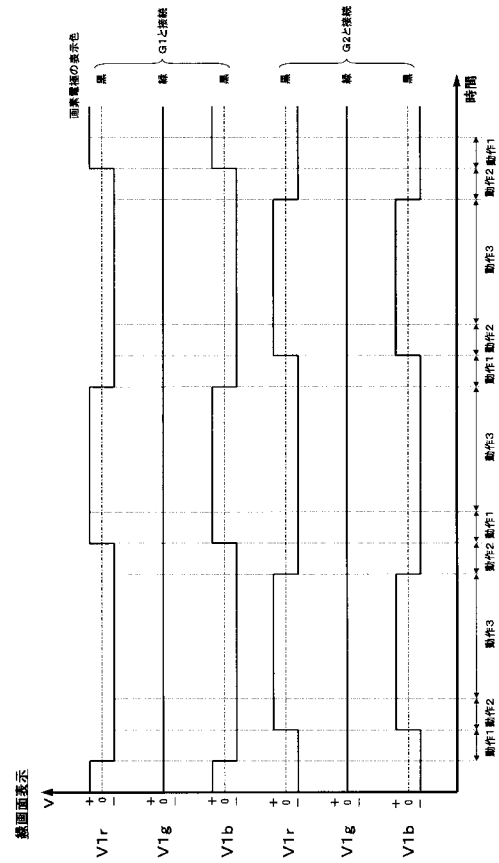
【図 10】



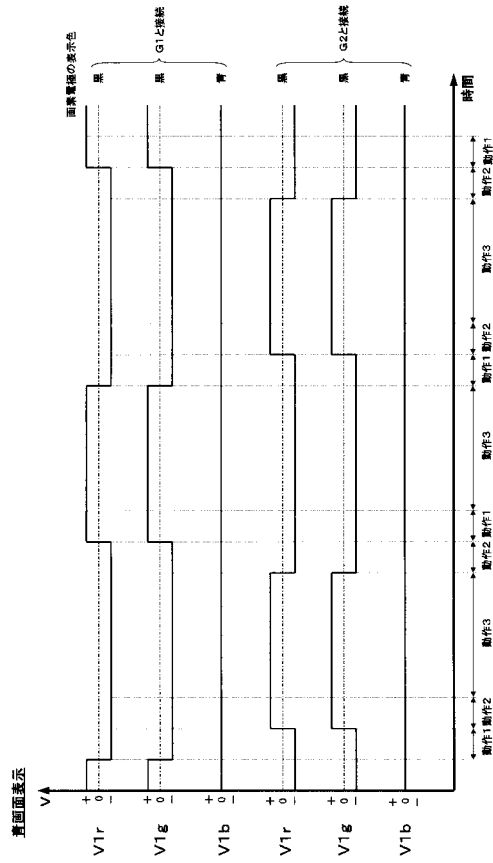
【図 11】



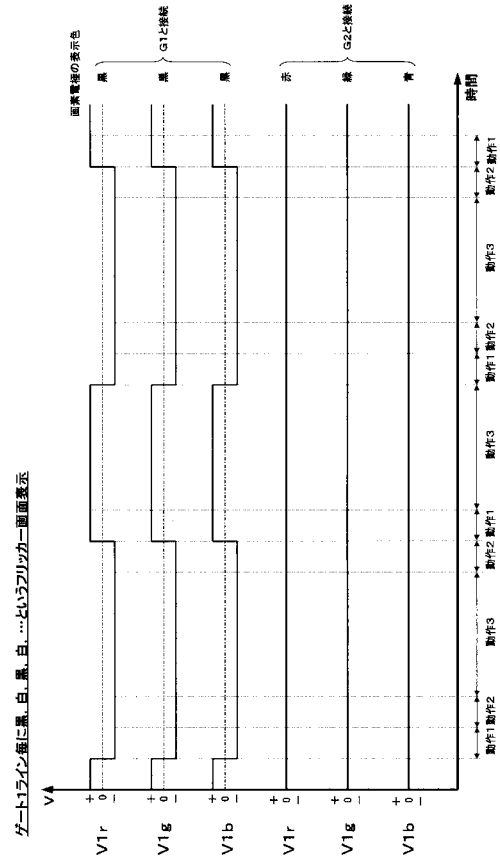
【図 12】



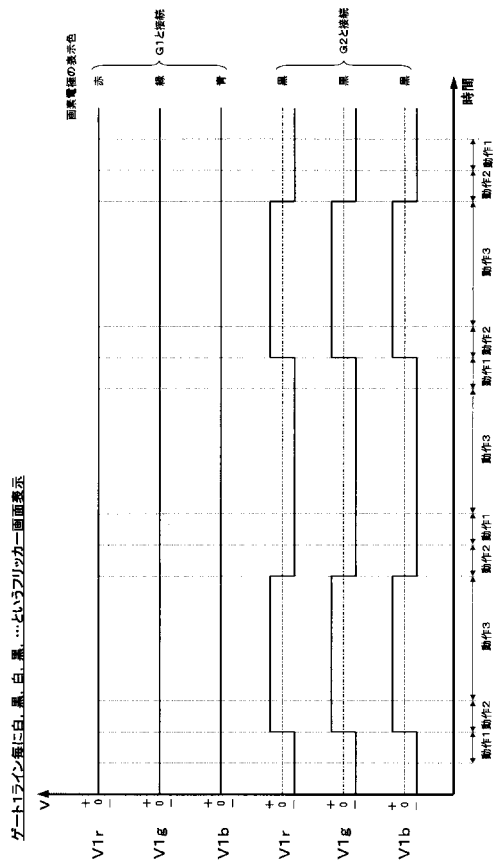
【図 13】



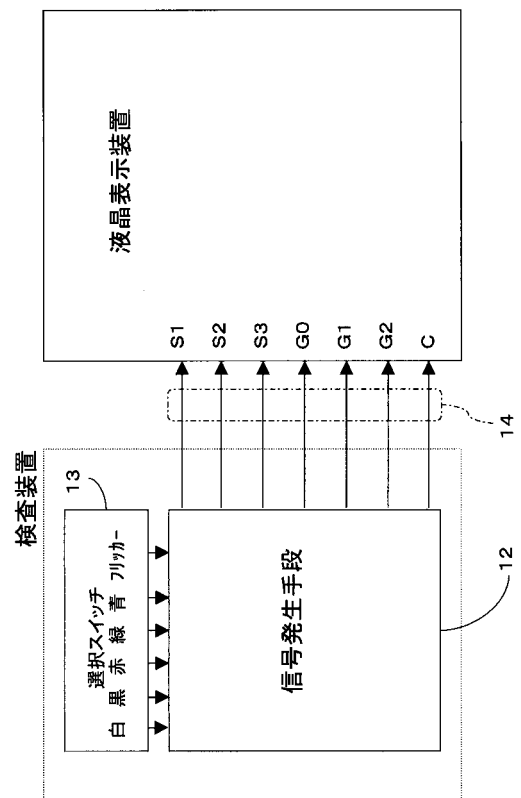
【図 14】



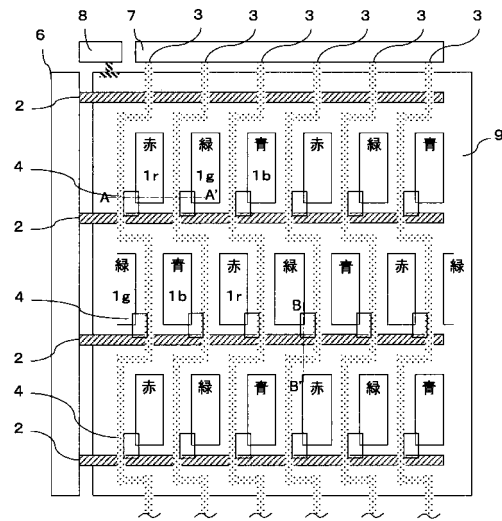
【図 15】



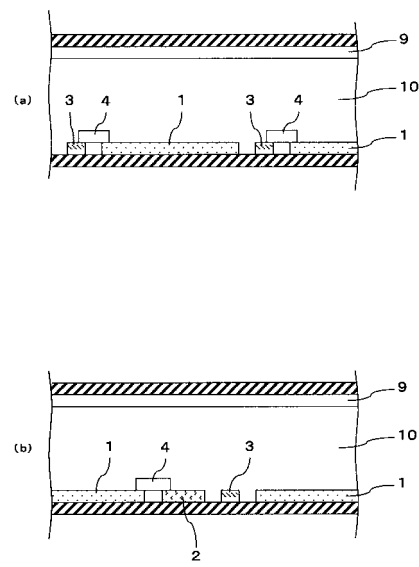
【図 16】



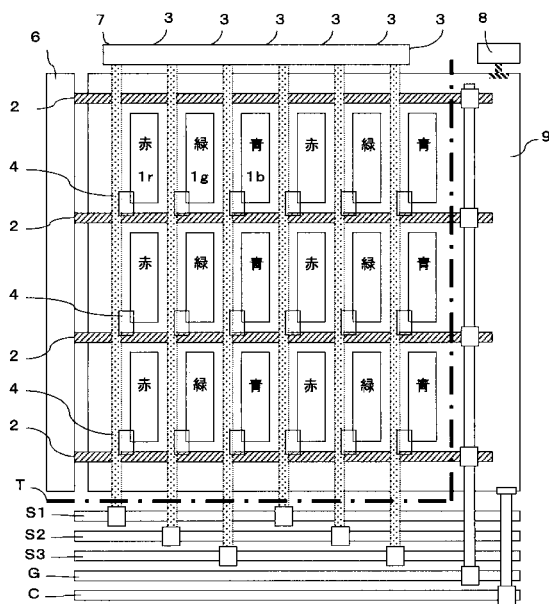
【図 17】



【図 18】



【図 19】



フロントページの続き

- (56)参考文献 特開平 1 1 - 3 3 8 3 7 6 (J P , A)
特開 2 0 0 0 - 1 5 5 3 0 2 (J P , A)
特開 2 0 0 1 - 0 3 3 8 1 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/13
G02F 1/1368

专利名称(译)	液晶显示器基板检查方法		
公开(公告)号	JP4795548B2	公开(公告)日	2011-10-19
申请号	JP2001052809	申请日	2001-02-27
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	星野真一		
发明人	星野 真一		
IPC分类号	G02F1/13 G02F1/1368 G09F9/00 G09F9/30		
FI分类号	G02F1/13.101 G02F1/1368 G09F9/00.352 G09F9/30.330 G09F9/30.330.Z G09F9/30.338		
F-TERM分类号	2H088/FA11 2H088/HA08 2H088/MA20 2H092/JA24 2H092/JA41 2H092/NA30 2H192/AA24 2H192/FA39 2H192/FA48 2H192/GD61 2H192/HB03 2H192/HB04 2H192/HB23 5C094/AA43 5C094/AA45 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/EA03 5C094/EA04 5C094/EA07 5G435/AA17 5G435/BB12 5G435/CC09 5G435/CC12 5G435/EE33 5G435/EE34 5G435/KK09 5G435/KK10		
代理人(译)	松田 正道		
审查员(译)	吉田荣一		
其他公开文献	JP2002258231A5 JP2002258231A		
外部链接	Espacenet		

摘要(译)

要解决的问题：在完成对液晶显示装置的检查之后，断开检查线以便电连接到检查线的连接。解决方案：液晶显示板包括：用于检查源极线3上的开关元件5并切换它们的连接状态；通过用于检查的开关元件5连接到源极线3的源极侧S1-S3上的检查线；用于检查的开关元件5设置在栅极线2上并切换它们的连接状态；栅极侧G1，G2上的第一和第二检测线通过用于检查的开关元件5连接到栅极线2。当检查液晶显示板时，用于检查的开关元件5接通/断开连接状态基于预定的外部动作。

【图 2】

