

(19) 日本国特許庁 (JP)

## (12) 特 許 公 報 (B2)

(11) 特許番号

特許第4675646号  
(P4675646)

(45) 発行日 平成23年4月27日 (2011. 4. 27)

(24) 登録日 平成23年2月4日 (2011. 2. 4)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G02F 1/133 505

G09G 3/20 611D

G09G 3/20 611J

G09G 3/20 612U

請求項の数 2 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2005-57651 (P2005-57651)  
(22) 出願日 平成17年3月2日 (2005. 3. 2)  
(65) 公開番号 特開2006-243267 (P2006-243267A)  
(43) 公開日 平成18年9月14日 (2006. 9. 14)  
審査請求日 平成19年3月2日 (2007. 3. 2)

(73) 特許権者 000005049  
シャープ株式会社  
大阪府大阪市阿倍野区長池町2番2号  
(74) 代理人 100070150  
弁理士 伊東 忠彦  
(72) 発明者 抜山 和宏  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通ディスプレイテクノロジーズ  
株式会社内

審査官 中村 直行

最終頁に続く

(54) 【発明の名称】 液晶表示装置

## (57) 【特許請求の範囲】

## 【請求項 1】

データ電位を保持するよう機能する複数の画素を含み該データ電位に応じた画像を表示する液晶パネルと、

該複数の画素の表示データを受け取り、該複数の画素のうちの一の画素のデータ電位に他の少なくとも1つの画素の該表示データが容量結合を介して与える電位変化を算出する電位変動算出回路と、

該電位変動算出回路が算出した該電位変化に応じて該一の画素の該表示データを補正するデータ補正回路と、

該補正された該表示データに応じたデータ電位を該液晶パネルに供給するデータドライバ

を含み、該液晶パネルは、

1つのコモン電極と、

該複数の画素にそれぞれ対応する複数の画素電極  
を含み、該電位変動算出回路は該一の画素の該画素電極とデータバスラインとの容量を介して発生する該一の画素の該画素電極の電位変動を該電位変化として算出することを特徴とする液晶表示装置。

## 【請求項 2】

該液晶パネルは該複数の画素にデータ電位を供給するための複数のデータバスラインを更に含み、該電位変動算出回路は、あるフレームにおける該一の画素へのデータ電位の書

10

20

き込み後、次のフレームにおける該一の画素へのデータ電位の書き込みまでの該一の画素に隣接するデータバスラインの電位変動の総和を求め、該総和に基づいて該一の画素の該画素電極の該電位変動を算出することを特徴とする請求項１記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は一般に液晶表示装置に関し、詳しくは輝度ムラを補正する機能を備えた液晶表示装置に関する。

【背景技術】

【０００２】

10

液晶パネル（Liquid Crystal Display：LCD）では、トランジスタを含む画素が縦横に配置され、横方向に延びるゲートバスラインが各画素のトランジスタのゲートに接続され、縦方向に延びるデータバスラインがトランジスタを介して各画素の画素電極に接続される。画素電極は、液晶層を介してコモン電極（対抗電極）と向き合っており、各画素に対応したコンデンサを形成する。液晶パネルにデータ表示する際には、ゲートドライバによりゲートバスラインを１ラインずつ順次駆動して１ライン分のトランジスタを導通状態にし、導通されたトランジスタを介して、データドライバから各画素に横１ライン分のデータを一斉に書き込む。

【０００３】

図１は、従来の液晶表示装置の構成を示す図である。

20

【０００４】

図１の液晶表示装置は、LCDパネル１０、タイミングコントローラ１１、複数のゲートドライバ１２、及び複数のデータドライバ１３を含む。LCDパネル１０には、図示されないトランジスタを含む画素が縦横に配置され、ゲートドライバ１２から横方向に延びるゲートバスラインGLが各画素のトランジスタのゲートに接続され、データドライバ１３から縦方向に延びるデータバスラインDLがトランジスタを介して各画素のコンデンサに接続される。

【０００５】

タイミングコントローラ１１は、インターフェースI/Fを介してクロック信号、表示データ、及び表示位置のタイミングを示す表示イネーブル信号を外部から受け取る。タイミングコントローラ１１は、表示イネーブル信号の立ち上がりからクロック信号のクロックパルス数を数えることにより水平位置のタイミングを決定し、各種制御信号を生成する。また更に、タイミングコントローラ１１は、表示イネーブル信号の数をカウントすることで、垂直位置のタイミングを決定し、各種制御信号を生成する。また、表示イネーブル信号のLOW期間が一定のクロックパルス数以上継続する位置を検出することで、各フレームの先頭の位置を検出することが出来る。

30

【０００６】

タイミングコントローラ１１からゲートドライバ１２に供給される制御信号は、ゲートクロック信号及びスタートパルス信号を含む。ゲートクロック信号は、信号の立ち上がりに同期して駆動するゲートバスラインを１ラインずつシフトさせるための同期信号であり、ゲートがオンになる横方向１ライン分のトランジスタを信号の立ち上がりに同期して１ラインずつ縦方向にシフトさせることに相当する。スタートパルス信号は、先頭のゲートバスラインをオンさせるタイミングを指定する同期信号であり、フレームの開始タイミングに相当する。

40

【０００７】

タイミングコントローラ１１からデータドライバ１３に供給される制御信号は、ドットクロック信号、データスタート信号、ラッチパルス、及びポラリティ信号を含む。ドットクロック信号は、表示データを立ち上がり同期でレジスタに取りこむためのクロックパルスである。データスタート信号は、当該データドライバ１３が表示する分の表示データの開始位置を示す信号である。このデータスタート信号のタイミングを開始点として、各画

50

素に対応する表示データをドットクロック信号により順次レジスタに取り込む。ラッチパルスは、レジスタに順次取り込まれた表示データを内部ラッチにラッチするための信号である。ラッチされた表示データ信号はD Aコンバータに転送され、D Aコンバータによりアナログ階調信号に変換され、データバスライン駆動信号としてLCDパネル10に出力される。またポラリティ信号は、D Aコンバータに入力される信号であり、この信号により各データバスラインの出力極性を指示する。液晶の特性劣化を防ぐために各データバスラインの出力極性を時間的に反転させる動作が必要であるので、このポラリティ信号を用いてコモン電圧に対する各データバスラインの出力極性を選択する。

#### 【0008】

液晶表示装置においては、画面上の表示輝度が局所的に所望の輝度よりも暗くなったり明るくなったりすることで、画面上にムラが発生することがある。このようなムラは、液晶表示装置において液晶表示セルの厚さのばらつき、電極パターンの太さのばらつき等に起因する。液晶表示装置の品質及び歩留まり率を向上させるためには、液晶パネルに表示される画像の輝度ムラを補正する工夫をする必要がある。

【特許文献1】特開平7-129127号公報

【特許文献2】特開平8-184809号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0009】

画像の輝度ムラには、表示する画像データに依存するものがあり、そのようなムラの1つにクロストークがある。クロストークとは、図2に示すように、液晶パネルの表示領域15において、一部に特定のパターン16を表示すると、そのパターン16の上下の領域17又は左右の領域18に、パターン16に起因した輝度変化が発生するものである。これにより、パターン16の周囲が例えば均一な明るさ（均一階調）で表示されるはずである場合に、均一でない輝度のムラが現れてしまう。パターン16の上下部分に発生する輝度変化を縦クロストーク、左右部分に発生する輝度変化を横クロストークと呼ぶ。

#### 【0010】

横クロストークの原因としては、データバスラインとコモン電極との間の容量結合によるコモン電極電位の変動があげられる。コモン電極は、表示領域全体に広がる共通の電極である。データバスラインとコモン電極の間には液晶層が存在し、これにより容量結合が生じる。

#### 【0011】

前述のように、液晶の特性劣化を防ぐために各データバスラインの出力極性を時間的に反転させる必要がある。ドット反転駆動方式では、データバスラインの出力極性が、隣接するデータバスライン間で反転しており、更に時間的に水平周期毎に反転する。このようなドット反転駆動方式では、例えばデータが水平方向の全ての画素に対して同一であれば、ある水平周期において正極性のデータバスラインの電位の総和と負極性のデータバスラインの電位の総和とが釣り合い、全データバスラインの総和の電位がゼロとなる。この場合、ある水平周期から次の水平周期に移るときに、全データバスラインの総和の電位は変動することなく、データバスラインとの容量結合によりコモン電極の電位が影響を受けることはない。

#### 【0012】

しかし水平方向に一画素の白ドット及び一画素の黒ドットが交互に並ぶような場合には、正極性のデータバスラインの電位の総和と負極性のデータバスラインの電位の総和が釣り合わず、全データバスラインの総和の電位が正又は負の値となる。この場合、コモン電極の電位が、データバスラインとの間の容量結合により正又は負に振れることになる。ドット反転駆動方式では各データバスラインの極性が水平周期毎に反転するので、縦方向には画素データに変化がないパターン（即ち縦縞パターン）であるとする、ある水平周期から次の水平周期に移るときに、全データバスラインの総和の電位は正から負又は負から正に変動することになる。従って、データバスラインとの容量結合によりコモン電極の電

10

20

30

40

50

位も変動することになる。

【 0 0 1 3 】

ある水平周期においてコモン電極電位が所定の電位（ 0 V ）から変動すると、その水平ラインの全ての画素について、コモン電極と画素電極との間の電位差に過不足が生じ、誤った画素電圧が 1 フレーム期間保持されてしまう。従って、例えば図 2 において、パターン 1 6 が 1 画素幅の縦縞であるような場合には、その左右の領域 1 8 において輝度変化が発生する。

【 0 0 1 4 】

縦クロストークの原因としては、データバスラインと画素電極との容量結合による画素電位の変動があげられる。データバスラインと画素電極との間には、薄膜トランジスタのドレイン・ソース間の寄生容量が存在する。ある画素にデータの電位を書き込んだ後にデータバスラインの電位が変化すると、その電位変化が容量結合を介して画素電極に伝わり、既にかき込んだ画素の電位が変動してしまう。これにより、例えば図 2 において、パターン 1 6 がその周囲と異なる輝度である場合には、その上下の領域 1 7 において輝度変化が発生する。

【 0 0 1 5 】

以上を鑑みて、本発明は、クロストークによる輝度ムラを低減した液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 6 】

本発明による液晶表示装置は、データ電位を保持するよう機能する複数の画素を含み該データ電位に応じた画像を表示する液晶パネルと、該複数の画素の表示データを受け取り、該複数の画素のうち一の画素のデータ電位に他の少なくとも 1 つの画素の該表示データが容量結合を介して与える電位変化を算出する電位変動算出回路と、該電位変動算出回路が算出した該電位変化に応じて該一の画素の該表示データを補正するデータ補正回路と、該補正された該表示データに応じたデータ電位を該液晶パネルに供給するデータドライバを含み、該液晶パネルは、1 つのコモン電極と、該複数の画素にそれぞれ対応する複数の画素電極を含み、該電位変動算出回路は該一の画素の該画素電極とデータバスラインとの容量を介して発生する該一の画素の該画素電極の電位変動を該電位変化として算出することを特徴とする。

【発明の効果】

【 0 0 1 7 】

本発明の少なくとも 1 つの実施例によれば、電位変動算出回路が、クロストークの原因となる電位変動を表示データに基づいて算出する。この電位変動は、データバスラインとコモン電極の容量結合による横クロストークを補正する場合にはコモン電極の電位変動であり、データバスラインと画素電極の容量結合による縦クロストークを補正する場合には画素電極の電位変動である。データ補正回路は、電位変動算出回路が算出した電位変動に基づいて、表示データを補正する。

【 0 0 1 8 】

このようにして、コモン電極の電位変動に応じた分、或いは画素電極の電位変動に応じた分、データドライバに供給する表示データを補正する。これにより、データドライバからデータバスラインを介して各画素に書き込むデータ電位を修正して、クロストークを低減することができる。

【発明を実施するための最良の形態】

【 0 0 1 9 】

以下に、本発明の実施例を添付の図面を用いて詳細に説明する。

【 0 0 2 0 】

図 3 は、本発明による液晶表示装置におけるタイミングコントローラ周辺の構成を示す図である。図 3 に示すタイミングコントローラはデータドライバを駆動する部分を示すものであり、データドライバに供給する表示データを補正することで、本願発明のクロスト

10

20

30

40

50

ーク低減を実現する。図 3 に示す構成を、図 1 に示す液晶表示装置のタイミングコントローラ 11 に組み込むことで、本願発明による液晶表示装置を構成することができる。

【0021】

図 3 のタイミングコントローラ 21 は、クロストーク電位変動算出回路 31 及びデータ補正回路 32 を含む。タイミングコントローラ 21 には、表示データ格納 RAM 22 及びパネルパラメータ格納 RAM 23 が接続されている。

【0022】

タイミングコントローラ 21 が表示データを受け取ると、クロストーク電位変動算出回路 31 が、クロストークの原因となる電位変動を表示データに基づいて算出する。この電位変動は、データバスラインとコモン電極の容量結合による横クロストークを補正する場合 10 にはコモン電極の電位変動であり、データバスラインと画素電極の容量結合による縦クロストークを補正する場合 10 には画素電極の電位変動である。データ補正回路 32 は、クロストーク電位変動算出回路 31 が算出した電位変動に基づいて、表示データを補正する。

【0023】

横クロストークを補正する場合 10 には、ある水平ラインから次の水平ラインへの移行時のデータバスラインの電位変化を全てのデータバスラインについて総和し、この電位変化の総和に基づいてコモン電極の電位変動を算出する。縦クロストークを補正する場合 10 には、あるフレームにおける注目画素への表示データ電位の書き込み後、次のフレームにおける当該注目画素への表示データ書き込みまでの隣接データバスラインの電位変動の総和を求め、当該注目画素の画素電極の電位変動を算出する。 20

【0024】

表示データ格納 RAM 22 は、表示データを格納する。図 3 の構成では、タイミングコントローラ 21 に供給された表示データを実時間で補正するのではなく、上記電位変動を表示データに基づいて算出した後に、その電位変動に基づいて表示データを補正することになる。従って、表示データを一旦表示データ格納 RAM 22 に格納しておき、格納された表示データに対して補正処理を実行することになる。

【0025】

パネルパラメータ格納 RAM 23 は、駆動対象となる LCD パネルの種々のパラメータを格納する。例えばコモン電極の電位変動量は、全てのデータバスラインについての電位変化量の総和だけでなく、データバスラインとコモン電極との間の容量、コモン電極とコモン電源との間のインピーダンス、データバスラインのデータ電位の切り替わりからゲート電圧がオフになるまでの時間に依存する。これらのパラメータは、LCD パネルの機種毎若しくは同一機種でも個体毎に異なるものである。従って、パネルパラメータ格納 RAM 23 には、電位変動計算に必要なパラメータが、LCD パネルの機種毎若しくは個体毎に設定される。またパネルパラメータ格納 RAM 23 には、後述するように、表示データの階調とデータ電圧との関係を示すデータも格納されている。 30

【0026】

以下に、本発明によるクロストーク低減処理の第 1 の実施例として横クロストークを低減する場合について説明する。

【0027】

図 4 は、横クロストークの低減処理について説明するための図である。図 4 の下段には、偶数データバスラインの電位が点線で示され、奇数データバスラインの電位が実線で示される。この例では、水平方向 1 画素毎に白ドットと黒ドットとが交互に表れるようなパターンを想定しており、例えば、偶数データバスラインが白、奇数データバスラインが黒を表示する場合である。データバスラインのデータ電位は水平周期毎に反転するので、図 4 の下段に矢印で示されるように、偶数データバスラインは負から正への大きな電位変動を示し、奇数データバスラインは正から負への小さな電位変動を示すことになる。 40

【0028】

この電位変動の差に応じて、データバスラインと容量結合されるコモン電極の電位が変動する。図 4 の上段には、コモン電極電位及び画素トランジスタのゲートに印加されるゲ 50

ート電位が示される。コモン電位は、データバスラインの電位変動に応じて、 $\Delta V_{com0}$ だけ変化する。その後、時間とともにコモン電極からコモン電源へと正電荷が抜けることにより、コモン電極電位は徐々に下降していく。

【0029】

画素トランジスタのゲートに印加されるゲート電位は、画素電極に表示データを書き込むタイミングでオンになる。図4の例では、 $T_1$ から $T_2$ の間の期間においてゲートがオンでありトランジスタが導通状態にある。タイミング $T_2$ でゲートが閉じるので、 $T_2$ でのコモン電極電位と画素電極の電位との差が、データ電位として画素に蓄積されることになる。従って、表示データの誤差として現れるコモン電極の電位変動は、タイミング $T_2$ における $\Delta V_{com}$ である。

10

【0030】

$\Delta V_{com0}$ 及び $\Delta V_{com}$ は以下の式で計算することができる。

【0031】

$$\Delta V_{com0} = V_{dto} \times C_{dc} / C_{tot} \quad (1)$$

$$\Delta V_{com} = \Delta V_{com0} \times (1 - \exp(-t_{on} / (RC_{tot}))) \quad (2)$$

ここで $R$ はコモン電源とコモン電極との間の接続抵抗、 $C_{tot}$ はコモン電極の全容量、 $C_{dc}$ はドレイン・コモン間結合容量、 $t_{on}$ はデータ電圧切り換わりからゲートオフ迄の時間である。また $V_{dto}$ は、全データバスラインについての電位変動の総和である。

【0032】

このようにして求めたコモン電極の電位変動 $\Delta V_{com}$ の分だけ、データバスラインを介して各画素に書き込む表示データの電位を補正する。これにより、クロストークを低減することができる。

20

【0033】

図5は、横クロストークを低減する処理を示すフローチャートである。図5を参照して、横クロストークを低減する処理について、具体例を用いて説明する。

【0034】

ステップ $S_1$ において液晶表示装置の電源がオンされる。ステップ $S_2$ において、階調と印加電圧との対応を示すデータ及びパルスパラメータをパネルパラメータ格納RAM23からタイミングコントローラ21に読み込む。

【0035】

ステップ $S_3$ で、 $N-1$ 番目の水平ラインの表示データが外部から液晶表示装置のタイミングコントローラ21に供給される。図6は、表示データの一例を示す図である。

30

【0036】

図6の表示データの例では、ライン $X_1-1$ 及び $X_1$ においては、水平ライン全体に渡り階調128の均一な中間調が与えられている。ここで1つの水平ラインは第1ドットから第3072ドットで構成される。ライン $X_1-1$ では、奇数ドットが負極性であり、偶数ドットが正極性である。またライン $X_1$ では、奇数ドットが正極性であり、偶数ドットが負極性である。

【0037】

ライン $X_2-1$ 及び $X_2$ においては、第1ドットから第1536ドットまでは、奇数ドットが白(階調 $\pm 255$ )であり偶数ドットが黒(階調 $\pm 0$ )となっている。また第1357ドットから第3072ドットまでは、階調128の均一な中間調が与えられている。ライン $X_2-1$ では、奇数ドットが負極性であり、偶数ドットが正極性である。またライン $X_2$ では、奇数ドットが正極性であり、偶数ドットが負極性である。

40

【0038】

図5に戻り、ステップ $S_4$ で、 $N-1$ 番目の水平ラインの表示データについてRGB各色の画素データを階調値から電圧値に変換する。この変換は、パネルパラメータ格納RAM23から読み込んだ階調と印加電圧との対応を示すデータに基づいて行われる。図7は、階調と印加電圧との対応を示すデータの一例を示す図である。

【0039】

50

図 7 に示されるように、パネルパラメータ格納 RAM 23 内の所定のアドレスには、0 から 255 までの各階調に対応する電圧値が格納されてある。例えば階調 0 では画素電極への印加電圧値は 0.8 V であり、階調 255 では画素電極への印加電圧値は 5.5 V である。なおパネルパラメータ格納 RAM 23 には、更に例えば  $Cdc/Ctot(1 - \exp(-ton/(RCtot)))$  の値がパネルパラメータとして格納されている。

#### 【0040】

図 5 に戻り、ステップ S5 で各画素の電圧値の和を計算する。例えば現在の水平ライン N-1 が図 6 の X1-1 である場合には、階調 + 128 に対応する電圧 + 2.5 V が 1356 ドット分足し合わされ、更に階調 - 128 に対応する電圧 - 2.5 V が 1356 ドット分足し合わされる。この場合の総和は 0 である。

10

#### 【0041】

ステップ S6 で、N 番目の水平ラインの表示データを外部から液晶表示装置のタイミングコントローラ 21 に入力する。ステップ S7 で、N 番目の水平ラインの表示データをタイミングコントローラ 21 から表示データ格納 RAM 22 に格納する。ステップ S8 で、N 番目の水平ラインの表示データについて RGB 各色の画素データを階調値から電圧値に変換する。ステップ S9 で、各画素の電圧値の和を計算する。例えば現在の水平ライン N が図 6 の X1 である場合には、階調 + 128 に対応する電圧 + 2.5 V が 1356 ドット分足し合わされ、更に階調 - 128 に対応する電圧 - 2.5 V が 1356 ドット分足し合わされる。この場合の総和は 0 である。

#### 【0042】

20

ステップ S10 で、一つ前の水平ライン (N-1 番目の水平ライン) から現在の水平ライン (N 番目の水平ライン) への電圧の総和の変化を算出する。例えば現在の水平ライン N が図 6 の X1 である場合には、一つ前の水平ラインの電圧の総和はゼロであり、現在の水平ラインの電圧の総和はゼロである。従ってこの場合、電圧の総和の変化分もゼロである。

#### 【0043】

これに対して、例えば現在の水平ライン N が図 6 の X2 である場合には、電圧の総和の変化分はゼロにはならない。即ち、一つ前の水平ライン X2-1 における電圧の総和は、第 1 ドットから第 1536 ドットまでにおいて階調 - 255 に対応する電圧 - 5.5 V が 768 ドット分足し合わされ、更に階調 + 0 に対応する電圧 + 0.8 V が 768 ドット分足し合わされる。それ以外の第 1537 ドットから第 3072 ドットまでにおいては正負が相殺される。従って、電圧の総和は、 $(0.8 - 5.5) \times 768$  となる。また現在の水平ライン X2 における電圧の総和は、第 1 ドットから第 1536 ドットまでにおいて階調 + 255 に対応する電圧 + 5.5 V が 768 ドット分足し合わされ、更に階調 - 0 に対応する電圧 - 0.8 V が 768 ドット分足し合わされる。それ以外の第 1537 ドットから第 3072 ドットまでにおいては正負が相殺される。従って、電圧の総和は、 $(5.5 - 0.8) \times 768$  となる。この場合、電圧の総和の変化分  $V_{dto}$  は、 $2 \times (5.5 - 0.8) \times 768$  である。

30

#### 【0044】

ステップ S11 において、パネルパラメータに基づいて、コモン電極の電位変動を算出する。例えば、電源・コモン電極間接続抵抗 R が  $20 \Omega$ 、コモン電極全容量  $C_{tot}$  が  $3000 \text{ nF}$ 、ドレイン・コモン間結合容量  $C_{dc}$  が  $100 \text{ pF}$ 、更にデータ電圧切り切りからゲートオフ迄の時間  $t_{on}$  が  $17 \mu\text{s}$  であるとする、 $Cdc/Ctot(1 - \exp(-ton/(RCtot))) = 8.22 \times 10^{-6}$  となる。従って、現在の水平ライン N が図 6 の X2 である場合、コモン電極の電位変動  $\Delta V_{com}$  は、 $2 \times (5.5 - 0.8) \times 768 \times 8.22 \times 10^{-6} = 0.06 \text{ V}$  となる。

40

#### 【0045】

ステップ S12 において、表示データ格納 RAM 22 に格納されている第 N 番目の水平ラインの表示データを、電位変動  $V_{com}$  を階調値に換算した値で補正し、データドライバに出力する。この処理は、水平ブランキング期間及び第 N+1 番目の水平ラインの表示

50

データ入力期間に実行される。上記の例では、現在の水平ラインNが図6のX2である場合にコモン電極の電位変動 $\Delta V_{com}$ は0.06Vであるので、例えば負極性の階調-128(-2.50V)は-2.44Vである階調125(図7参照)に補正され、正極性の階調+128(+2.50V)は+2.56Vである階調131(図7参照)に補正される。

#### 【0046】

上記のようにして、コモン電極の電位変動 $\Delta V_{com}$ の分だけ、タイミングコントローラ21からデータドライバに供給する表示データを補正する。これにより、データドライバからデータバスラインを介して各画素に書き込む表示データの電位を修正して、クロストークを低減することができる。

10

#### 【0047】

なお上記実施例の説明では、着目フレームにおいて、着目水平ラインの表示データとその前の水平ラインの表示データとの差に基づいて、コモン電極電位変動を算出している。このようにして算出する代わりに、着目フレームの一つ前のフレームにおける対応水平ラインの表示データに基づいて、着目フレームの着目水平ラインにおけるコモン電極電位変動を推定するようにしてもよい。例えば、着目フレームの表示データが一つ前のフレームにおける表示データと同一であると推定してよい。この場合、例えば表示データに動きがない場合には、完全に正しい推定となる。このように一つ前のフレームの表示データに基づいて推定を行う場合には、着目フレームの着目水平ラインの表示データを格納しておくためのメモリは不要となる。

20

#### 【0048】

図8は、図3に示す構成を横クロストーク低減処理について更に詳細に示した構成図である。表示データ格納RAM22は一水平ライン分の表示データを格納するRAMであり、パネルパラメータ格納RAM23はパネルパラメータ及び階調と電圧との関係を示すデータを格納するROMである。

#### 【0049】

RAMに一水平ライン分の表示データを送る回路41は、外部から供給される表示データ信号の現在のライン分を表示データ格納RAM22に格納する。RGBビットデータを電圧値に変換する回路42は、パネルパラメータ格納RAM23に格納される階調と電圧との関係を示すデータに基づいて、外部から供給される表示データ信号を電圧値に変換する。

30

#### 【0050】

各画素の電圧値を1ライン分加算する回路43は、回路42によりデータから変換された電圧値を1水平ライン分加算することにより、1水平ライン分のデータバスラインの電位の総和を求める。1ライントータルの電圧値偏りを保持する回路44は、回路43により求められた1水平ライン分のデータバスラインの電位の総和を保持する記憶回路である。前ラインと該当ラインの電圧値偏りの差を演算する回路45は、回路43により求められた現在の1水平ライン(着目ライン)の電位の総和から、回路44に格納されている一つ前の水平ラインの電位の総和を減算することで、電位の総和の変化を算出する。

#### 【0051】

40

偏り差をパネルパラメータに応じてコモン電圧シフトに換算する回路46は、パネルパラメータ格納RAM23に格納されているパネルパラメータを参照し、回路45が求めた電位の総和の変化をコモン電極電位変化 $\Delta V_{com}$ に換算する。電圧変動分を階調に換算して表示データを補正する回路47は、回路46が求めたコモン電極電位変化 $\Delta V_{com}$ を階調変化に換算し、その階調変化分だけ表示データ格納RAM22に格納される表示データをシフトすることにより表示データの補正を行う。

#### 【0052】

補正された表示データは、バสดライバに供給される。なお図8において、例えば回路42乃至46がクロストーク電位変動算出回路31に相当し、回路47がデータ補正回路32に相当する。

50

## 【 0 0 5 3 】

以下に、本発明によるクロストーク低減処理の第2の実施例として縦クロストークを低減する場合について説明する。

## 【 0 0 5 4 】

図9は、縦クロストークを低減する処理を示すフローチャートである。図9を参照して、縦クロストークを低減する処理について説明する。

## 【 0 0 5 5 】

ステップS1において液晶表示装置の電源がオンされる。ステップS2において、階調と印加電圧との対応を示すデータ及びパルスパラメータをパネルパラメータ格納RAM23からタイミングコントローラ21に読み込む。

10

## 【 0 0 5 6 】

ステップS3で、第Mフレームの画素(x, y)の表示データが外部から液晶表示装置のタイミングコントローラ21に供給される。即ち、第Mフレームの第y水平ラインの各画素のデータ(x = 1, 2, ...)が順次供給される。

## 【 0 0 5 7 】

ステップS4で、表示データ格納RAM22から第M-1フレームの第y水平ラインのデータを読み込んで、データの階調値を電圧値に変換する。この変換は、パネルパラメータ格納RAM23から読み込んだ階調と印加電圧との対応を示すデータに基づいて行われる。なお表示データ格納RAM22は、1フレーム分の容量の表示データを格納するRAMである。またステップS5で、表示データ格納RAM22の第M-1フレームの第y水平ラインの表示データを、ステップS3で外部から供給された第Mフレームの第y水平ラインの表示データで随時書き換える。

20

## 【 0 0 5 8 】

ステップS6で、各垂直ラインについて1フレーム分の表示データ電圧を足し合わせた値を格納する垂直ラインメモリの内容を更新する。本実施例においては、縦クロストークの原因がデータバスラインの電位変動であることに着目し、表示データを順次供給する各データバスラインについて、その電位変動を1フレーム分蓄積する垂直ラインメモリを設ける。ステップS6の更新処理では、第Mフレームの第y水平ラインの第x画素のデータを電圧値に変換し、求めた電圧値を、垂直ラインメモリの第x番目の垂直ラインのデータに加算する。また第M-1フレームの第y水平ラインの第x画素の電圧値のデータを、垂直ラインメモリの第x番目の垂直ラインのデータから減算する。これにより、垂直ラインメモリの第x番目の垂直ラインのデータが更新される。

30

## 【 0 0 5 9 】

上記更新処理の結果、垂直ラインメモリの第x番目の垂直ラインのデータは、第Mフレームの画素(x, y)が着目画素である場合に、第M-1フレームの第y+1水平ラインから最終水平ラインまで及び第Mフレームの先頭水平ラインから第y水平ラインまでについて、各水平ラインの第x番目の画素の表示データ電圧値を加算したものとなる。即ち、第M-1フレームの画素(x, y)を画素電極に書き込んでから、第Mフレームの画素(x, y)を画素電極に書き込むまでの、第x番目のデータバスラインの電位変動の総和が得られることになる。

40

## 【 0 0 6 0 】

ステップS7で、着目画素の両側に位置するデータバスライン、即ち例えばx番目のデータバスライン及びx+1番目のデータバスラインの和を求め、その和を1フレーム辺りの水平ライン数で割ることにより、一水平ライン辺りの平均電位を求める。更にその平均電位と第M-1フレームの画素(x, y)との差分を求め、その差分にパネルパラメータを掛けることにより画素電極の電位変動を算出する。この場合に使用されるパネルパラメータは、データバスラインと画素電極間の寄生容量である。

## 【 0 0 6 1 】

ステップS8で、第Mフレームの画素(x, y+1)の表示データが外部から液晶表示装置のタイミングコントローラ21に供給される。即ち、第Mフレームの第y+1水平ラ

50

インの各画素のデータ ( $x = 1, 2, \dots$ ) が順次供給される。この表示データの入力と並行して、以下のステップ S 9 と S 10 の処理が実行される。

【0062】

ステップ S 9 において、パネルパラメータ格納 RAM 23 に格納される階調と電圧との関係を示すデータに基づいて、ステップ S 7 で求めた画素電極の電位変動を階調に変換する。ステップ S 10 において、表示データ格納 RAM 22 から読み出された第 M - 1 フレームの画素 ( $x, y$ ) の表示データを、ステップ S 9 で求めた画素電極電位変動に対応する階調値で補正する。補正後の表示データは、データドライバに供給される。この処理は、第 M フレームの画素 ( $x, y + 1$ ) の表示データ (即ち第 M フレームの第  $y + 1$  水平ラインの各画素データ) が入力される期間に実行される。

10

【0063】

上記のようにして、画素電極の電位変動の分だけ、タイミングコントローラ 21 からデータドライバに供給する表示データを補正する。これにより、データドライバからデータバスラインを介して各画素に書き込む表示データの電位を修正して、クロストークを低減することができる。

【0064】

図 10 は、図 3 に示す構成を縦クロストーク低減処理について更に詳細に示した構成図である。表示データ格納 RAM 22 は一フレーム分の表示データを格納する RAM であり、パネルパラメータ格納 RAM 23 はパネルパラメータ及び階調と電圧との関係を示すデータを格納する ROM である。また前述の垂直ラインメモリが、各垂直ラインの表示データを電圧値に換算し加算して格納する RAM 24 である。

20

【0065】

RAM に一フレーム分の表示データを送る回路 51 は、外部から液晶表示装置のタイミングコントローラ 21 に表示データが供給されると、一フレーム分の表示データを表示データ格納 RAM 22 に書き込む。第 M - 1 フレームの  $y$  ラインのデータを読み出し電圧値に変換する回路 52 は、表示データ格納 RAM 22 から第 M - 1 フレームの第  $y$  水平ラインの表示データを読み込んで、パネルパラメータ格納 RAM 23 から読み込んだ階調と印加電圧との対応を示すデータに基づいて、表示データの階調値を電圧値に変換する。

【0066】

M フレーム  $y$  ラインのデータを電圧値に変換する回路 53 は、第 M フレームの第  $y$  水平ラインの各画素について、表示データの階調を電圧値に変換する。各  $x$  ライン 1 フレーム分の電圧値を加算した値を RAM から読み出し M フレーム  $y$  ラインのデータを加算し ( $m - 1$ ) フレームのデータを減算し新しい値を RAM に書き込む回路 54 は、回路 53 が求めた第  $x$  番目の画素の電圧値を、垂直ラインメモリ 24 の第  $x$  番目の垂直ラインのデータに加算し、更に第 M - 1 フレームの第  $y$  水平ラインの第  $x$  画素の電圧値のデータを、垂直ラインメモリ 24 の第  $x$  番目の垂直ラインのデータから減算し、垂直ラインメモリ 24 のデータを更新する。

30

【0067】

$x, x + 1$  ラインの 1 フレーム加算した電圧値にパネルパラメータを掛け ( $M - 1$ ) フレーム画素 ( $x, y$ ) の電圧変動分を算出する回路 55 は、着目画素に影響するデータバスラインについて、1 フレーム分の電位変動の和を 1 フレーム辺りの水平ライン数で割ることにより平均電位を求め、この平均電位と第 M - 1 フレームの画素 ( $x, y$ ) との差分を求め、その差分にパネルパラメータを掛けることにより画素電極の電位変動を算出する。(M - 1) フレーム ( $x, y$ ) 画素の表示データを補正する回路 56 は、パネルパラメータ格納 RAM 23 に格納される階調と電圧との関係を示すデータに基づいて、回路 55 が求めた画素電極の電位変動を階調に変換し、この変換後の階調値で第 M - 1 フレームの画素 ( $x, y$ ) の表示データを補正する。

40

【0068】

補正された表示データは、バスドライバに供給される。なお図 10 において、例えば回路 52 乃至 55 がクロストーク電位変動算出回路 31 に相当し、回路 56 がデータ補正回

50

路 3 2 に相当する。

【 0 0 6 9 】

なお上記実施例の説明では、着目画素について、表示データ書き込み後の一フレーム分の表示データの変動に基づいて、画素電極電位変動を算出している。このようにして算出する代わりに、一フレーム前の対応画素の表示データ書き込み後の一フレーム分の表示データの変動に基づいて、着目画素についての画素電極電位変動を推定するようにしてもよい。例えば、着目画素の表示データ書き込み後の一フレーム分の表示データの変動が、一フレーム前の対応画素の表示データ書き込み後の一フレーム分の表示データの変動と同一であると推定してよい。この場合、例えば表示データに動きがない場合には、完全に正しい推定となる。

10

【 0 0 7 0 】

また上記実施例の説明では、着目画素について、表示データ書き込み後の一フレーム分の表示データの変動を全て足し合わせる構成としたが、ある閾値以上の表示データ電圧についてのみ足し合わせるように構成してもよい。

【 0 0 7 1 】

以上、本発明を実施例に基づいて説明したが、本発明は上記実施例に限定されるものではなく、特許請求の範囲に記載の範囲内で様々な変形が可能である。

【 0 0 7 2 】

本発明は、以下の内容を含むものである。

( 付 記 1 )

20

データ電位を保持するよう機能する複数の画素を含み該データ電位に応じた画像を表示する液晶パネルと、

該複数の画素の表示データを受け取り、該複数の画素のうちの一の画素のデータ電位に他の少なくとも 1 つの画素の該表示データが容量結合を介して与える電位変化を算出する電位変動算出回路と、

該電位変動算出回路が算出した該電位変化に応じて該一の画素の該表示データを補正するデータ補正回路と、

該補正された該表示データに応じたデータ電位を該液晶パネルに供給するデータドライバ

を含むことを特徴とする液晶表示装置。

30

( 付 記 2 )

該液晶パネルは、

1 つのコモン電極と、

該複数の画素にそれぞれ対応する複数の画素電極を含み、該電位変動算出回路は該コモン電極の電位変動を該電位変化として算出することを特徴とする付記 1 記載の液晶表示装置。

( 付 記 3 )

該液晶パネルは該複数の画素にデータ電位を供給するための複数のデータバスラインを更に含み、該電位変動算出回路は、ある水平ラインから次の水平ラインへの移行時のデータバスラインの電位変化を全てのデータバスラインについて総和し、該総和に基づいて該コモン電極の該電位変動を算出することを特徴とする付記 2 記載の液晶表示装置。

40

( 付 記 4 )

該液晶パネルの特性を示すパラメータを格納するメモリを更に含み、該電位変動算出回路は該総和と該パラメータとに応じて該コモン電極の該電位変動を算出することを特徴とする付記 3 記載の液晶表示装置。

( 付 記 5 )

該電位変動算出回路は該一の画素のフレームに先行する 1 つ前のフレームの対応画素について求めた該総和に基づいて、該コモン電極の該電位変動を推定することを特徴とする付記 2 記載の液晶表示装置。

( 付 記 6 )

50

該液晶パネルは、

1つのコモン電極と、

該複数の画素にそれぞれ対応する複数の画素電極

を含み、該電位変動算出回路は該一の画素の該画素電極の電位変動を該電位変化として算出することを特徴とする付記1記載の液晶表示装置。

(付記7)

該液晶パネルは該複数の画素にデータ電位を供給するための複数のデータバスラインを更に含み、該電位変動算出回路は、あるフレームにおける該一の画素へのデータ電位の書き込み後、次のフレームにおける該一の画素へのデータ電位の書き込みまでの該一の画素に隣接するデータバスラインの電位変動の総和を求め、該総和に基づいて該一の画素の該画素電極の該電位変動を算出することを特徴とする付記6記載の液晶表示装置。

10

(付記8)

該液晶パネルの特性を示すパラメータを格納するメモリを更に含み、該電位変動算出回路は該総和と該パラメータとに応じて該一の画素の該画素電極の該電位変動を算出することを特徴とする付記7記載の液晶表示装置。

(付記9)

該電位変動算出回路は該一の画素のフレームに先行する1つ前のフレームの対応画素へのデータ電位の書き込み後、該一の画素のフレームにおける該一の画素へのデータ電位の書き込みまでの該一の画素に隣接するデータバスラインの電位変動の総和を求め、求めた該総和に基づいて、該一の画素の該画素電極の該電位変動を推定することを特徴とする付記7記載の液晶表示装置。

20

【図面の簡単な説明】

【0073】

【図1】従来の液晶表示装置の構成を示す図である。

【図2】液晶パネル表示領域の一部に特定のパターンを表示した場合に、上下及び左右の領域に発生するクロストーク輝度変化を示す図である。

【図3】本発明による液晶表示装置におけるタイミングコントローラ周辺の構成を示す図である。

【図4】横クロストークの低減処理について説明するための図である。

【図5】横クロストークを低減する処理を示すフローチャートである。

30

【図6】表示データの一例を示す図である。

【図7】階調と印加電圧との対応を示すデータの一例を示す図である。

【図8】図3に示す構成を横クロストーク低減処理について更に詳細に示した構成図である。

【図9】縦クロストークを低減する処理を示すフローチャートである。

【図10】図3に示す構成を縦クロストーク低減処理について更に詳細に示した構成図である。

【符号の説明】

【0074】

10 LCDパネル

40

11 タイミングコントローラ

12 ゲートドライバ

13 データドライバ

21 タイミングコントローラ

22 表示データ格納RAM

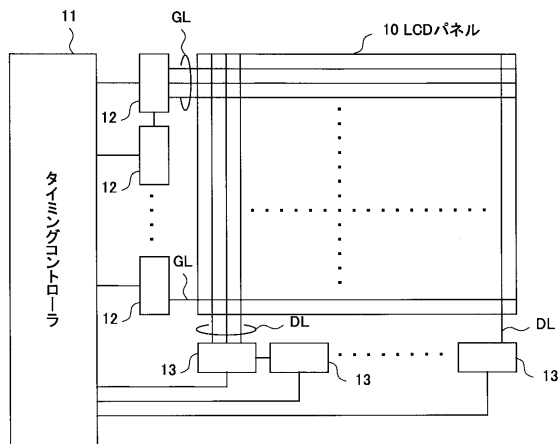
23 パネルパラメータ格納RAM

31 クロストーク電位変動算出回路

32 データ補正回路

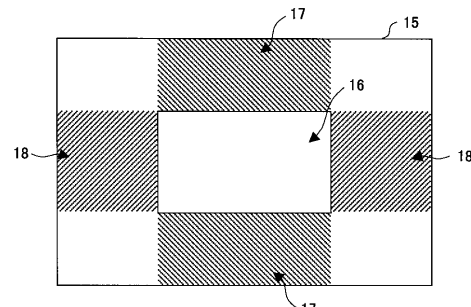
【図 1】

従来の液晶表示装置の構成を示す図



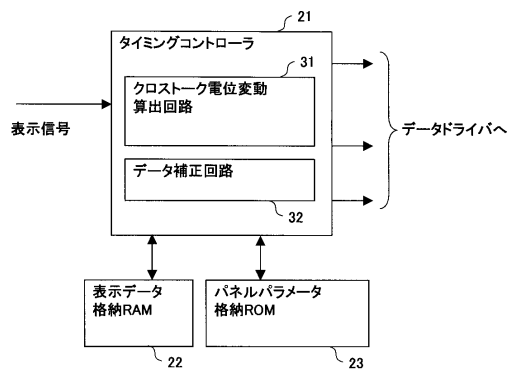
【図 2】

液晶パネル表示領域の一部に特定のパターンを表示した場合に、上下及び左右の領域に発生するクロストーク輝度変化を示す図



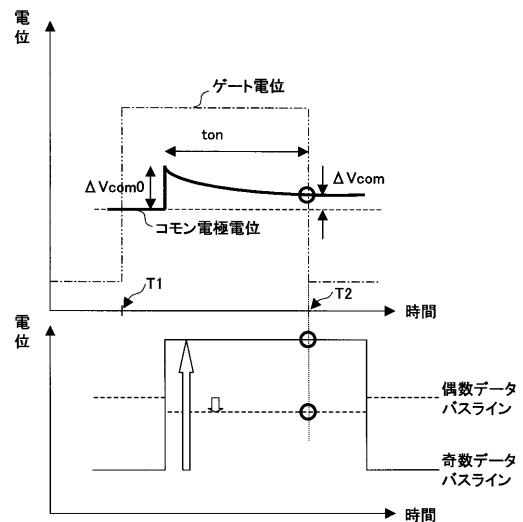
【図 3】

本発明による液晶表示装置におけるタイミングコントローラ周辺の構成を示す図



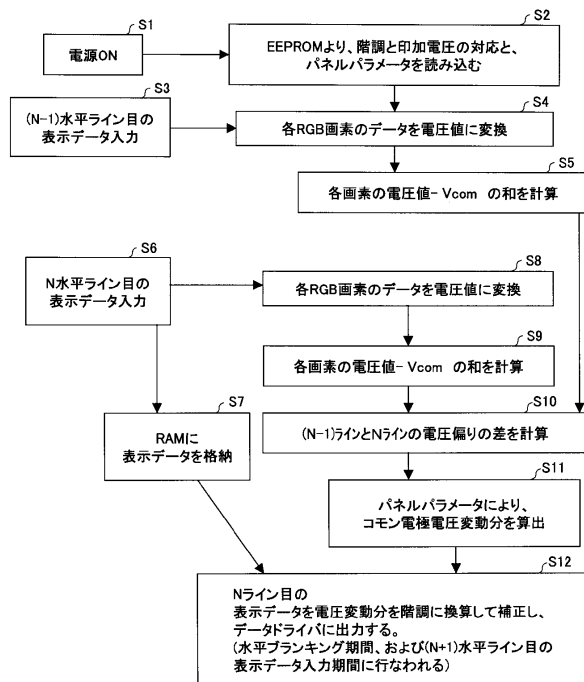
【図 4】

横クロストークの低減処理について説明するための図



【図 5】

横クロストークを低減する処理を示すフローチャート



【図 6】

表示データの一例を示す図

|          | 1,3,5,...1535 | 2,4,6,...1536 | 1537,1539,...3071 | 1538,1540,...3072 |
|----------|---------------|---------------|-------------------|-------------------|
| ライン X1-1 | -128          | +128          | -128              | +128              |
| ライン X1   | +128          | -128          | +128              | -128              |
| ライン X2-1 | -255          | +0            | -128              | +128              |
| ライン X2   | +255          | -0            | +128              | -128              |

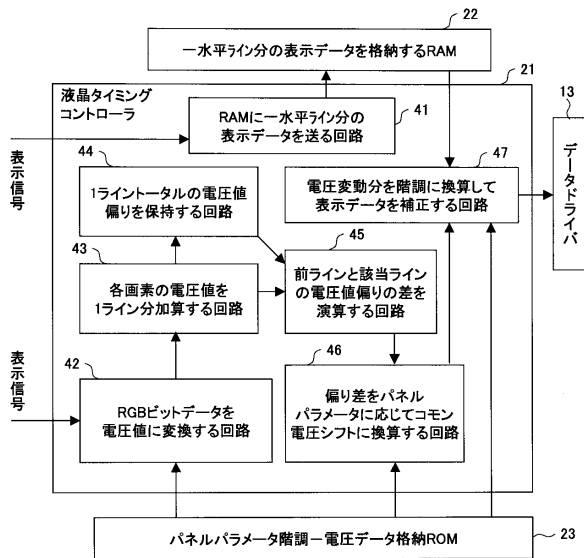
【図 7】

階調と印加電圧との対応を示すデータの一例を示す図

| アドレス      | 項目                               | Hex データ | 値                     |
|-----------|----------------------------------|---------|-----------------------|
| 000h,001h | 0 階調電圧                           | 0050    | 0.80V                 |
| 0FAh,0FBh | 125 階調電圧                         | 00F4    | 2.44V                 |
| 100h,101h | 128 階調電圧                         | 00FA    | 2.50V                 |
| 102h,103h | 129 階調電圧                         | 00FC    | 2.52V                 |
| 105h,106h | 131 階調電圧                         | 0100    | 2.56V                 |
| 1FEh,1FFh | 255 階調電圧                         | 0226    | 5.50V                 |
| 200h,201h | Cdc/ Ctot (1-exp (-ton/(RCtot))) | 0336    | $8.22 \times 10^{-6}$ |

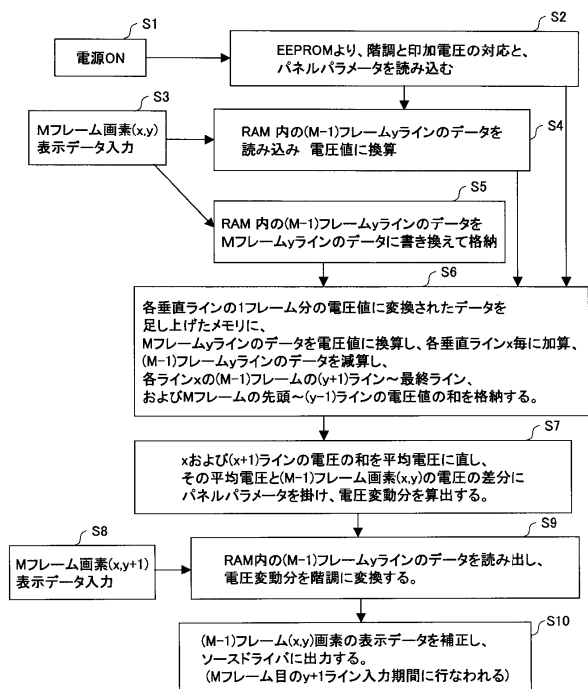
【図 8】

図3に示す構成を横クロストーク低減処理について更に詳細に示した構成図



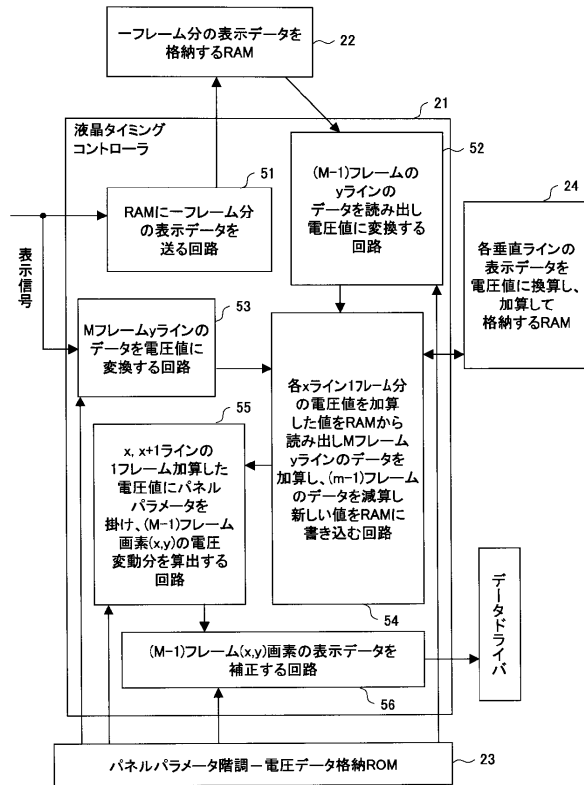
【図 9】

縦クロストークを低減する処理を示すフローチャート



## 【図 10】

図3に示す構成を縦クロストーク低減処理について更に詳細に示した構成図



---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 4 1 C  
G 0 9 G 3/20 6 4 1 P  
G 0 9 G 3/20 6 4 2 A  
G 0 9 G 3/20 6 5 0 M

(56)参考文献 特開 2 0 0 2 - 1 4 9 1 3 6 ( J P , A )  
特開 2 0 0 2 - 1 2 3 2 0 9 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
G 0 9 G 3 / 0 0 - 3 / 3 8  
G 0 2 F 1 / 1 3 3

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
|----------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶表示装置                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| 公开(公告)号        | <a href="#">JP4675646B2</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           | 公开(公告)日 | 2011-04-27 |
| 申请号            | JP2005057651                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          | 申请日     | 2005-03-02 |
| [标]申请(专利权)人(译) | 夏普株式会社                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| 申请(专利权)人(译)    | 夏普公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 当前申请(专利权)人(译)  | 夏普公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| [标]发明人         | 拔山和宏                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 发明人            | 拔山 和宏                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| IPC分类号         | G09G3/36 G02F1/133 G09G3/20                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |         |            |
| FI分类号          | G09G3/36 G02F1/133.505 G09G3/20.611.D G09G3/20.611.J G09G3/20.612.U G09G3/20.641.C G09G3/20.641.P G09G3/20.642.A G09G3/20.650.M                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NA32 2H093/NC13 2H093/NC28 2H093/NC34 2H093/NC52 2H093/NC68 2H093/ND09 2H093/ND15 2H193/ZA04 2H193/ZC02 2H193/ZD32 2H193/ZH40 2H193/ZH42 5C006/AA16 5C006/AA22 5C006/AC27 5C006/AF11 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF71 5C006/AF73 5C006/AF84 5C006/BB16 5C006/BF02 5C006/BF08 5C006/BF14 5C006/BF28 5C006/BF42 5C006/FA22 5C006/FA25 5C006/FA37 5C006/FA44 5C006/GA02 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD10 5C080/DD22 5C080/EE29 5C080/FF11 5C080/GG12 5C080/GG15 5C080/GG17 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ07 |         |            |
| 代理人(译)         | 伊藤忠彦                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 审查员(译)         | 中村直之                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 其他公开文献         | JP2006243267A                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |

#### 摘要(译)

要解决的问题：提供一种液晶显示装置，其中由串扰引起的亮度不均匀性降低。ŽSOLUTION：液晶显示装置包括;液晶面板，包括多个像素，用于保持数据电位并根据数据电位显示图像;电位方差计算电路，接收多个像素的显示数据，并通过至少一个其他像素的显示数据计算通过电容耦合给出多个像素之一的数据电位的电位方差;数据校正电路，根据由电位方差计算电路计算的电位方差校正一个像素的显示数据;数据驱动器将与校正后的显示数据对应的数据电位提供给液晶面板。Ž

