

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4502806号
(P4502806)

(45) 発行日 平成22年7月14日(2010.7.14)

(24) 登録日 平成22年4月30日(2010.4.30)

(51) Int.Cl.

F I

G O 2 F 1/1339 (2006.01)

G O 2 F 1/1339 5 0 0

請求項の数 12 (全 17 頁)

(21) 出願番号	特願2004-524348 (P2004-524348)	(73) 特許権者	503447036
(86) (22) 出願日	平成15年5月28日 (2003.5.28)		サムスン エレクトロニクス カンパニー リミテッド
(65) 公表番号	特表2005-534074 (P2005-534074A)		大韓民国キョンギード, スウォン-シ, ヨ ントン-ク, マエタン-ド ン 4 1 6
(43) 公表日	平成17年11月10日 (2005.11.10)		
(86) 国際出願番号	PCT/KR2003/001046	(74) 代理人	100094145
(87) 国際公開番号	W02004/011998		弁理士 小野 由己男
(87) 国際公開日	平成16年2月5日 (2004.2.5)	(74) 代理人	100106367
審査請求日	平成18年5月10日 (2006.5.10)		弁理士 稲積 朋子
(31) 優先権主張番号	10-2002-0044271	(72) 発明者	パク, ジン-スク
(32) 優先日	平成14年7月26日 (2002.7.26)		大韓民国, ソウル 1 2 0 - 7 8 6, ソデ ム-グ, ホンジェ 4 - ドン, 3 0 2 - 1 5 0 7 チョング アパート
(33) 優先権主張国	韓国 (KR)		
(31) 優先権主張番号	10-2002-0049580		
(32) 優先日	平成14年8月21日 (2002.8.21)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

(54) 【発明の名称】 上部基板、これを有する液晶表示装置及びこれの製造方法

(57) 【特許請求の範囲】

【請求項 1】

下部基板との間の液晶層を介在して画像を表示する上部基板において、
基板と、

前記基板上に形成された透明電極と、

前記下部基板の表示部と対応する前記透明電極の第1領域に形成され、前記下部基板と
前記上部基板とを離隔させる第1層、及び前記下部基板の前記表示部と隣接する駆動部と
対応する前記透明電極上の第2領域に形成されて前記駆動部を保護する第2層とで構成さ
れ、前記第1層は前記第2層より高いセルギャップ保持部材と、

を含むことを特徴とする上部基板。

10

【請求項 2】

前記第1層及び第2層は、感光性有機膜をさらに含むことを特徴とする、請求項1に記
載の上部基板。

【請求項 3】

R、G、B色画素層を有するカラーフィルターをさらに含むことを特徴とする、請求項
1に記載の上部基板。

【請求項 4】

前記第1及び第2層のそれぞれは、R、G、B色画素層のうち、少なくとも一つの層を
含むことを特徴とする、請求項1に記載の上部基板。

【請求項 5】

20

前記第 1 層は、R、G、B 色画素層のうち、少なくとも 2 つの色画素層からなり、前記第 2 層は R、G、B 色画素層のうち少なくとも一つの色画素層からなることを特徴とする、請求項 4 に記載の上部基板。

【請求項 6】

前記透明電極は、インジウム錫酸化物またはインジウム亜鉛酸化物からなることを特徴とする、請求項 1 に記載の上部基板。

【請求項 7】

上部基板と、

表示部と、前記表示部の周辺に形成され前記表示部に駆動信号を提供する駆動部と、を有する下部基板と、

10

前記下部基板と前記上部基板との間に形成された液晶層と、

前記上部基板と下部基板との間で前記表示部に対応する第 1 領域に形成され、前記上部基板と下部基板とを離隔させる第 1 層、及び前記上部基板と下部基板との間で前記駆動部に対応する第 2 領域に形成され、前記駆動部を保護する第 2 層と、で構成され、前記第 1 層は前記第 2 層より高いセルギャップ保持部材と、を含み、

前記第 1 層は、互いに離隔して設けられた複数の第 1 スペースを有し、

前記第 2 層は、互いに離隔して設けられた複数の第 2 スペースを有している、

ことを特徴とする液晶表示装置。

【請求項 8】

前記セルギャップ保持部材は、前記上部基板上に形成されることを特徴とする、請求項 7 に記載の液晶表示装置。

20

【請求項 9】

前記第 2 スペース間の間隔は、前記第 1 スペース間の間隔より小さいことを特徴とする、請求項 7 に記載の液晶表示装置。

【請求項 10】

前記第 1 層と第 2 層のそれぞれは、ストライプ形状またはドット形状からなることを特徴とする、請求項 7 に記載の液晶表示装置。

【請求項 11】

第 1 領域に形成された第 1 層と、第 2 領域に形成された第 2 層とからなり、前記第 1 層は前記第 2 層より高いセルギャップ保持部材を有する上部基板を形成する段階と、

30

前記第 1 領域に対応する表示部と、前記表示部の周辺に形成され前記表示部に駆動信号を提供し前記第 2 領域に対応する駆動部とを有する下部基板を形成する段階と、

前記上部基板と前記下部基板との間に前記セルギャップ保持部材が介在されるように前記上部基板と前記下部基板とを結合させる段階と、

前記上部基板と前記下部基板との間に液晶層を注入する段階と、

を含む液晶表示装置の製造方法。

【請求項 12】

前記上部基板を製造する段階は、

基板上に透明電極層を形成する段階と、

前記透明電極層上に感光性有機膜を形成する段階と、

40

前記感光性有機膜上に前記第 1 層を形成する第 1 光透過率を有する第 1 露光領域と、前記第 2 層を形成するために前記第 1 光透過率より高い第 2 光透過率を有する第 2 露光領域と、を含むマスクを形成する段階と、

前記感光性有機膜を露光及び現像して前記セルギャップ保持部材を形成する段階と、を含むことを特徴とする、請求項 11 に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は上部基板、これを有する液晶表示装置及びこれの製造方法に関し、さらに詳細には駆動不良を減少させるための上部基板、これを有する液晶表示装置及びこれの製造方

50

法に関する。

【背景技術】

【0002】

最近、情報処理機器は多様な形態、多様な機能、高速な情報処理速度を有するように急速に発展されつつある。このような情報処置装置は、電気的な信号を表示するためのディスプレイ装置のようなインターフェースを有する。最近、液晶表示装置はCRT方式の表示装置に比べて、軽くて小型であり、フルカラー、高解像度に発展している。

【0003】

液晶表示装置は画像を表示するための液晶表示パネル及び液晶表示パネルの下部に位置し液晶表示パネルに光を提供するためのバックライトアセンブリを具備する。

10

液晶表示パネルはカラーフィルター基板、アレイ基板、及びカラーフィルター基板とアレイ基板との間に注入された液晶分子で構成される。液晶表示パネルは、液晶分子に印可される電界によって液晶分子の配列が変化し、バックライトアセンブリから供給された光の透過量を制御して画像を表示する。

【0004】

このとき、カラーフィルター基板とアレイ基板との間に所定の厚さを有するスペーサが形成され2つの基板を所定間隔に離隔させる。スペーサは、カラーフィルター基板とアレイ基板との間に一定のギャップを保持させることで、2つの基板の間に注入される液晶分子の形態及び特性の変形を防止し、さらに、液晶表示装置の表示特性が低下されることを防止する。

20

【0005】

一般に、スペーサは次のように区分される。即ち、ボール形態からなるカラーフィルター基板またはアレイ基板上に分布されるボールスペーサと、カラーフィルター基板またはアレイ基板上に有機膜を形成した後有機膜をパターニングしスペーサを形成するリジッドスペーサと、に区分される。このとき、ボールスペーサはカラーフィルター基板またはアレイ基板に無秩序に分布されるので、液晶表示装置の有効表示領域上に形成される場合が多い。すると、液晶表示装置の開口率（有効表示領域/総領域）を低下させ、ボールスペーサのサイズが均一でないので液晶表示装置のセルギャップが全体的に均一でなくなるという短所がある。

【0006】

30

反面に、リジッドスペーサは液晶表示装置の非有効表示領域上に形成された有機膜を除いた残りの有機膜を除去することによって形成されるので、液晶表示装置の開口率を低下させることはない。従って、全体的に液晶表示装置のセルギャップが均一な長所を有する。従って、最近液晶表示装置にはリジッドスペーサが一般的に使用されている。

【0007】

最近では、液晶表示パネルのアレイ基板上にゲート駆動回路とデータ駆動回路とを薄膜工程によって形成する。

このような場合、アレイ基板はTFTが形成されている表示領域と、TFTを駆動するゲート及びデータ駆動回路が形成されている駆動領域とで区分される。ここで、スペーサはカラーフィルター基板とアレイ基板との間に形成され、また、表示領域のみもしくは駆動領域及び表示領域に形成されてもよい。

40

【0008】

スペーサが表示領域のみに形成された場合、液晶表示パネルに外部から所定の力が加えられると、カラーフィルター基板に形成された共通電極とアレイ基板に形成されたゲート及びデータ駆動回路が接触され、カラーフィルター基板とアレイ基板とがショートされるという問題が発生される。

【0009】

また、スペーサが駆動領域及び表示領域に形成された場合、液晶表示パネルに外部から所定の力が加えられると、スペーサはゲート及びデータ駆動回路を加圧して各種回路及び配線を破損させる。この結果、液晶表示パネルに形成されたゲート及びデータ駆動回路は

50

ゲート及びデータラインに対応する駆動信号を提供することができず、表示する画像の品質が低下する問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0010】

そこで、本発明の目的は、駆動不良を減少させることができる上部基板を提供することにある。

また、本発明の目的は、前記した上部基板を有する液晶表示装置を提供することにある。

【0011】

また、本発明の目的は、前記した上部基板を液晶表示装置の製造方法を提供することにある。

【課題を解決するための手段】

【0012】

前述した本発明の第1目的を達成するために本発明は、下部基板との間に液晶層が介在されて画像を表示する上部基板は、基板と、前記基板上に形成された透明電極と、前記アレイ基板の表示部に対応する前記透明電極上の第1領域に形成され、前記アレイ基板と前記カラーフィルター基板とを離隔させる第1層、及び前記下部基板の前記上部基板との間において駆動部に対応する第2領域に形成され前記駆動部を保護して、前記第1層は前記第2層より高いセルギャップ保持部材と、を含む。

【0013】

また、本発明の第1目的を達成するために本発明は、下部基板との間に液晶層が介在されて画像を表示する上部基板は、基板と、前記アレイ基板の駆動部に対応する領域を除いた残りの領域に対応して前記基板上に形成された透明電極とを含み、前記駆動部は前記下部基板の表示部に駆動信号を提供して前記表示部の周辺領域に形成される。

【0014】

また、本発明の目的を達成するための本発明の液晶表示装置は、上部基板と、表示部及び前記表示部の周辺に形成され前記表示部に駆動信号を提供する駆動部を有する下部基板と、前記下部基板と前記上部基板との間に形成された液晶層と、前記上部基板と下部基板との間に形成され、前記表示部に対応する第1領域で前記上部基板と下部基板とを離隔させる第1層、及び前記上部基板と下部基板との間に形成され前記駆動部に対応する第2領域で前記駆動部を保護する第2層からなり、前記第1層は前記第2層より高いセルギャップ保持部材と、を含む。

【0015】

また、本発明の目的を達成するための本発明の液晶表示装置は、第1透明電極が形成された表示部と前記表示部の周辺に形成され前記表示部に駆動信号を提供するための駆動部を有する下部基板と、前記駆動部に対応する領域を除いた残りの領域に対応して基板上に形成された第2透明電極を含む上部基板と、前記上部基板と下部基板との間に形成された液晶層と、を含む。

【0016】

また、本発明の目的を達成するための本発明の液晶表示装置の製造方法は、第1領域に形成された第1層、及び第2領域に形成された第2層からセルギャップ保持部材を有する上部基板を形成する段階と、前記第1領域に対応する表示部と、前記表示部の周辺に形成され前記表示部に駆動信号を提供し、前記第2領域に対応する駆動部を有して、第1領域と対応する表示部を含む下部基板を形成する段階と、前記上部基板と前記下部基板との間に前記セルギャップ保持部材が介在されるように前記上部基板と前記下部基板とを結合させる段階と、前記上部基板と前記下部基板との間に液晶層を形成する段階と、を含む。

【0017】

さらに、本発明の目的を達成するための本発明の液晶表示装置の製造方法は、第1透明電極が形成された表示部と、前記表示部の周辺に形成され前記表示部に駆動信号を提供す

10

20

30

40

50

る駆動部を有する下部基板を形成する段階と、前記駆動部に対応する第１領域を除いた残りの領域に対応して基板上に形成された第２透明電極を含む上部基板を形成する段階と、前記第１透明電極と前記第２透明電極が互いに向き合うように前記上部基板と前記下部基板とを結合する段階と、前記上部基板と前記下部基板との間に液晶層を形成する段階と、を含む。

【発明の効果】

【００１８】

本発明によると、層の高さが互いに異なる第１及び第２セルギャップ保持部材を上部基板及び下部基板との間に形成することで、液晶表示装置の駆動不良を減少させることができる。

10

【発明を実施するための最良の形態】

【００１９】

以下、図面を参照して本発明の望ましい一実施形態をより詳細に説明する。

図１は本発明による液晶表示装置を具体的に示す断面図である。図２a及び図２bは図１に示されたカラーフィルター基板とアレイ基板の構造を示す平面図である。

【００２０】

図１及び図２に示すように、液晶表示装置５００はカラーフィルター基板１００、アレイ基板２００、及びカラーフィルター基板１００とアレイ基板２００との間に形成された液晶層３００で構成され画像を表示する液晶表示パネルを含む。

【００２１】

20

カラーフィルター基板１００は、第１基板１１０上に形成され、第１基板１１０上にＲ、Ｇ、Ｂ色画素からなり、光によって所定の色に発現されるカラーフィルター１２０と、色画素の間に形成されて色画素から漏洩される光を遮断しコントラスト比Ｃ／Ｒを向上させるためのブラックマトリックス層１３０が形成された基板である。以後、カラーフィルター１２０及びブラックマトリックス層１３０が形成された第１基板１００上には、インジウムスズ酸化物ITOまたはインジウム亜鉛酸化物IZOからなる共通電極１４０が積層される。

【００２２】

一方、アレイ基板２００は薄膜トランジスタTFT220が薄膜工程によってマトリックス状に形成され、TFT220を駆動するためのゲート駆動回路230及びデータ駆動回路250が形成されている第２基板２１０を含む。ここで、TFT220が形成された領域を表示領域Dsに定義し、ゲート及びデータ駆動回路230、250が形成された領域を駆動領域Drに定義する。

30

【００２３】

表示領域Dsには行方向に延長された複数のゲートライン231と、列方向に延長された複数のデータライン251とが形成される。ここで、TFT220のゲート電極221はゲートライン231に連結され、ソース電極222はデータライン251に接続され、ドレイン電極223はITOまたはIZOからなる画素電極240と連結される。

【００２４】

従って、ゲート駆動回路230とデータ駆動回路250にそれぞれ電気的な信号が印加されると、ゲート駆動回路230は順次に選択されるゲートライン231にTFT220を駆動するためのゲート駆動電圧が印加される。ゲート駆動電圧によってTFT220がライン別に順次に駆動されると、データ駆動回路250から出力された画像信号はデータライン251に提供された後ゲート駆動電圧によって駆動されたTFT220に連結された画素電極240に印加される。従って、カラーフィルター基板１００に形成された共通電極１４０とアレイ基板２００に形成された画素電極２４０との間に電界が形成される。

40

【００２５】

カラーフィルター基板１００とアレイ基板２００の間にはセルギャップ保持部材１５０（以下、スペーサと称する）が形成される。カラーフィルター基板１００は、スペーサ１５０の周辺のギャップによってアレイ基板２００から離隔されている。ここで、スペー

50

サ 1 5 0 はカラーフィルター基板 1 0 0 またはアレイ基板 2 0 0 のうちいずれか一つに形成されてもよいのであるが、その後に表示される図面には、液晶表示装置はスペーサ 1 5 0 がカラーフィルター基板 1 0 0 上に形成された構造を提示する。

【 0 0 2 6 】

スペーサ 1 5 0 は液晶表示装置 5 0 0 の開口率（有効表示面積/全体面積）に影響を与えないようにするために非有効表示領域と対応するように形成される。ここでは、表示領域 D s のうち T F T 2 2 0、ゲートライン 2 3 1、データライン 2 5 1 が形成された領域、及び駆動領域 D r を非有効表示領域に定義する。

【 0 0 2 7 】

このとき、スペーサ 1 5 0 は表示領域 D s の非有効表示領域に対応して形成される第 1 スペーサ 1 5 1 と、駆動領域 D r に形成され第 1 スペーサ 1 5 1 より小さいサイズを有する第 2 スペーサ 1 5 2 とで構成される。即ち、第 2 スペーサ 1 5 2 は第 1 スペーサ 1 5 1 よりも高さが低く、幅も小さい。

【 0 0 2 8 】

ここで、第 2 スペーサ 1 5 2 と第 2 スペーサ 1 5 2 の隣に位置する他の第 2 スペーサとの間の離隔距離は第 1 スペーサ 1 5 1 の間の離隔距離より小さく形成される。即ち、第 2 スペーサ 1 5 2 は駆動領域 D r 上に形成されるので液晶表示装置 5 0 0 の開口率に影響を与えることはなく、必須的に液晶 3 0 0 が存在しなくてもよいので液晶 3 0 0 の円滑な注入のためにまばらに形成される必要性がない。従って、第 2 スペーサ 1 5 2 は第 1 スペーサ 1 5 1 より稠密に形成される。

【 0 0 2 9 】

また、第 1 スペーサ 1 5 1 はカラーフィルター基板 1 0 0 のうち表示領域 D s 上に形成されたブラックマトリックス層 1 3 0 に対応して形成されるので、ストライプ形状を有する。一方、第 2 スペーサ 1 5 2 はカラーフィルター基板 1 0 0 の上部から見ると、ドット形状に形成されることができ、第 1 スペーサ 1 5 1 と同一のストライプ形状に形成されることもできる。

【 0 0 3 0 】

カラーフィルター基板 1 0 0 とアレイ基板 2 0 0 とが結合されると、共通電極 1 4 0 と画素電極 2 4 0 とが互いに向き合い、2 つの基板 1 0 0、2 0 0 の端部位に形成されたシールライン領域（以下；S I）との間にはシーラント 1 6 0 が形成され、2 つの基板 1 0 0、2 0 0 を堅固に結合させる。

【 0 0 3 1 】

次に、カラーフィルター基板 1 0 0 とアレイ基板 2 0 0 との間には液晶層 3 0 0 が形成される。従って、カラーフィルター基板 1 0 0 に形成された共通電極 1 4 0 とアレイ基板 2 0 0 に形成された画素電極 2 4 0 との間に形成された電界によって液晶層 3 0 0 の配列角を変化させる。それにより、光の透過度を制御し画像を表示する。

【 0 0 3 2 】

このような、液晶表示装置 5 0 0 は駆動領域 D r に形成された第 2 スペーサ 1 5 2 を具備することで、ゲート及びデータ駆動回路 2 3 0、2 5 0 に加えられる衝撃を緩和させることができる。液晶表示装置 5 0 0 は、外部の衝撃によってゲート及びデータ駆動回路 2 3 0、2 5 0（アレイ基板 2 0 0 に形成されている）が、共通電極 1 4 0（カラーフィルター基板 1 0 0 に形成されている）に接触することを防止することができる。

【 0 0 3 3 】

図 3 a ~ 図 3 h は図 1 に示されたカラーフィルター基板が形成された構造を示す断面図である。図 4 a ~ 図 4 d はそれぞれ図 3 a、図 3 b、図 3 c 及び図 3 e に示すカラーフィルター基板を具体的に示す斜視図である。

【 0 0 3 4 】

図 3 a 及び図 4 a に示すように、第 1 基板 1 1 0 上に赤色顔料または染料が含まれた第 1 フォトリソグ（図示せず）が塗布される。以後、第 1 フォトリソグが塗布された第 1 基板 1 1 0 上に第 1 マスク（図示せず）が配置される。第 1 マスクには第 1 基板 1 1 0 のう

10

20

30

40

50

ち R 色画素と対応するパターンが形成されている。

【 0 0 3 5 】

第 1 フォトレジストを露光した後、第 1 フォトレジストと現像液と反応させて第 1 フォトレジストのうち露光工程によって露光された部分を除去する。すると、図 3 a に示すように、第 1 基板 1 1 0 上に R 色画素が形成される。

【 0 0 3 6 】

次に、R 色画素が形成された領域を除いた第 1 基板 1 1 0 上に、緑色顔料または染料が含まれた第 2 フォトレジスト(図示せず)を塗布した後、R 色画素と同一の工程を反復して G 色画素を形成する。R 及び G 色画素が形成された領域を除いた第 1 基板 1 1 0 上に、青色顔料または染料が含まれた第 3 フォトレジスト(図示せず)を塗布した後、R 及び G 色画素と同一の工程を反復して B 色画素を形成する。

【 0 0 3 7 】

これにより、第 1 基板 1 1 0 上には R、G、B 色画素からなるカラーフィルター 1 2 0 が形成される。

図 3 b はブラックマトリックス層 1 3 0 が形成された構造を示す断面図である。図 4 b は図 3 b に示すブラックマトリックス層 1 3 0 の構造具体的に示す斜視図である。

【 0 0 3 8 】

図 3 b 及び図 4 b に示すように、カラーフィルター 1 2 0 が形成された第 1 基板 1 1 0 上にはブラックマトリックス層 1 3 0 が形成される。具体的に、ブラックマトリックス層 1 3 0 は R、G、B 色画素の間に形成される。従って、ブラックマトリックス層 1 3 0 は R、G、B 色画素の間には色画素から漏洩された光を遮断しコントラスト比 C/R を向上させる。ブラックマトリックス層 1 3 0 はまた、液晶表示装置 5 0 0 の駆動領域 D r にも形成され、液晶表示装置 5 0 0 の画面上にゲート及びデータ駆動回路 2 3 0、2 5 0 が投影されることを防止する。このとき、ブラックマトリックス層 1 3 0 には酸化クロム CrO₂ または有機 BM などを使用される。ここで、第 1 基板 1 1 0 の端部位にはシールライン S 1 が形成されている。

【 0 0 3 9 】

図 3 c は、共通電極が塗布された構造を示す断面図である。図 4 c は図 3 c の共通電極が形成された構造を具体的に示す斜視図である。

図 3 c 及び図 4 c に示すように、カラーフィルター 1 2 0 とブラックマトリックス層 1 3 0 とが形成された第 1 基板 1 1 0 上には ITO または IZO からなる共通電極 1 4 0 が均一な厚さに積層される。

【 0 0 4 0 】

図 3 d は、感光性有機膜が形成された構造を示す断面図である。図 3 e は、スペーサが形成された構造を示す断面図であり、図 4 d は図 3 e のスペーサが形成された構造を具体的に示す斜視図である。

【 0 0 4 1 】

まず、図 3 d に示すように、共通電極 1 4 0 上には感光性有機膜 1 5 5 が積層される。

次に、図 3 e 及び図 4 d に示されたように、感光性有機膜 1 5 5 上には第 1 スペーサ 1 5 1 及び第 2 スペーサ 1 5 2 に対応するパターンを有する第 2 マスク 1 5 6 が形成される。次に、感光性有機膜 1 5 5 上において、表示領域 D s では第 1 スペーサ 1 5 1 が形成される領域を除く残りの領域を全部露光する。一方、駆動領域 D r では第 2 スペーサ 1 5 2 が形成された感光性有機膜 1 5 5 の領域を半分露光し、その以外の駆動領域を全部露光する。第 1 及び第 2 スペーサ 1 5 1、1 5 2 に対応する第 2 マスク 1 5 6 の前記パターンは、それぞれ第 1 及び第 2 光透過率を有する。第 2 光透過率は前記第 1 光透過率より高い。

【 0 0 4 2 】

感光性有機膜 1 5 5 を現像液と反応させると、表示領域 D s には第 1 スペーサ 1 5 1 が形成され、駆動領域 D r には第 1 スペーサ 1 5 1 より小さいサイズを有する第 2 スペーサ 1 5 2 が形成される。具体的に、第 2 スペーサ 1 5 2 は第 1 スペーサ 1 5 1 の 2 5 ~ 7 5 % のサイズを有することが望ましい。

【 0 0 4 3 】

図 4 d に示すように、スペーサ 1 5 1 はストライプ形状に形成される。具体的に、第 1 スペーサ 1 5 1 は列方向に長く延長されたブラックマトリックス層 1 3 0 に対応して形成される。ここでは、第 2 スペーサ 1 5 2 が円柱形状に形成されることを示したが、四角柱または三角柱など多様に具現されることができる。

【 0 0 4 4 】

図面では、第 2 スペーサ 1 5 2 がドット現象に形成されることを示したが、第 2 スペーサ 1 5 2 は第 1 スペーサ 1 5 1 のようにストライプ形状に形成されることができる。

このとき、駆動領域 D r 上に形成された第 2 スペーサ 1 5 2 は、表示領域 D s 上に形成された第 1 スペーサ 1 5 1 よりさらに稠密に形成される。即ち、第 2 スペーサ 1 5 2 が形成される駆動領域は、画像を表示する領域とは関係していない領域であるので、液晶層 3 0 0 は駆動領域 D r 上に形成しなくてよい。従って、第 2 スペーサ 1 5 2 は第 1 スペーサ 1 5 1 よりもさらに稠密に形成されることができる。

10

【 0 0 4 5 】

図 3 f に示すように、第 2 基板 2 1 0 の表示領域 D s には行方向に延長された複数のゲートライン(図示せず)と、列方向に延長された複数のデータラインとが形成される。また、駆動領域 D r には、ゲート駆動回路 2 3 0 とデータ駆動回路(図示せず)とが他の工程を通じて形成される。

【 0 0 4 6 】

図 3 g に示すように、ITO または IZO からなる画素電極 2 4 0 は、TF T 2 2 0 のドレイン電極(図示せず)と電氣的に接続され、第 2 基板 2 1 0 上に形成される。

20

図 3 h に示されたように、カラーフィルター基板 1 0 0 は、アレイ基板 2 0 0 と連結し、共通電極 1 4 0 は画素電極 2 4 0 を互いに向き合うように結合する。このとき、カラーフィルター基板 1 0 0 とアレイ基板 2 0 0 のシールライン領域 S 1 にはシーラント 1 6 0 が形成されカラーフィルター基板 1 0 0 とアレイ基板 2 0 0 と堅固に結合させる。

【 0 0 4 7 】

このとき、カラーフィルター基板 1 0 0 上に形成された複数の第 1 スペーサ 1 5 1 はアレイ基板 2 0 0 とカラーフィルター基板 1 0 0 との間にセルギャップを維持する。第 2 スペーサ 1 5 2 は、駆動領域に形成されアレイ基板 2 0 0 のゲート駆動回路 2 3 0 及びデータ駆動回路 2 5 0 が共通電極 1 4 0 と電氣的に接触してしまうことを防ぐ。

30

【 0 0 4 8 】

図 3 H では図示していないが、ゲート駆動回路 2 3 0 に形成された第 2 スペーサ 1 5 2 は、データ駆動回路(図 3 H には図示せず)にも形成されることができる。

図 1 に示すように、カラーフィルター基板 1 0 0 とアレイ基板 2 0 0 との間に液晶が注入され、これらの間に液晶層 3 0 0 が形成されると、液晶表示装置 5 0 0 が完成される。

【 0 0 4 9 】

図 5 a ~ 5 g は本発明の他の実施形態によるカラーフィルター基板の製造工程を示す工程図である。図 5 a ~ 図 5 g は、カラーフィルター基板上に前記スペーサを形成する過程を主に説明する。

【 0 0 5 0 】

図 5 a に示すように、第 1 基板 4 1 0 上に、R、G、B 色画素からなるカラーフィルター 4 2 0 が形成される。R、G、B 色画素の間には、色画素から漏洩された光を遮断しコントラスト比 C / R を向上させるブラックマトリックス層 4 3 0 が形成される。

40

【 0 0 5 1 】

ここで、ブラックマトリックス層 4 3 0 は、液晶表示装置 5 0 0 の表示領域 D s に形成されるだけではなく、駆動領域 D r にも形成されて液晶表示装置 5 0 0 の画面上にゲート及びデータ駆動回路 2 3 0 , 2 5 0 が投影されることを防止する。

【 0 0 5 2 】

カラーフィルター 4 2 0 とブラックマトリックス層 4 3 0 とが形成された第 1 基板 4 1 0 上には、ITO または IZO からなる共通電極 4 4 0 が積層される。

50

図5 bに示すように、カラーフィルタ420、ブラックマトリックス層430、及び共通電極440が形成された第1基板410上には、赤色顔料または染料が含まれた第1フォトレジスト455が積層される。

【0053】

図5 cに示すように、第1フォトレジスト455上には、第1及び第2 R色画素層451、452と対応するパターンが形成された第1マスク456が配置される。第1フォトレジスト455を露光した後、第1フォトレジスト455と現像液とを反応させ第1フォトレジスト455のうち露光工程によって露光された部分を除去する。従って、表示領域Dsには第1 R色画素層451を形成し、駆動領域Drには第2色画素層452を形成する。このとき、第2 R色画素層452は第1 R色画素層451より稠密に形成される。

10

【0054】

図5 dに示すように、第1及び第2 R色画素層451、452が形成された第1基板410上には、緑色顔料または染料が含まれた第2フォトレジスト465が積層される。

図5 eに示すように、第2フォトレジスト465上には、第1及び第2 G色画素層461、462と対応するパターンが形成されている第2マスク467が配置される。第2フォトレジスト465を露光した後、第2フォトレジスト465と現像液とを反応させて第2フォトレジスト465のうち露光工程によって露光された部分を除去する。従って、第1 R色画素層451上には第1 G色画素層461が形成され、第2 R色画素層452上には第2 G色画素層462が形成される。

【0055】

20

図5 fに示すように、第1及び第2 G色画素層461、462が形成された第1基板410上には、青色顔料または染料が含まれた第3フォトレジスト475が積層される。

図5 gに示すように、第3フォトレジスト475上には、B色画素層471と対応するパターンが形成されている第3マスク477が配置される。第3フォトレジスト475を露光した後、第3フォトレジスト475と現像液とを反応させ第3フォトレジスト475のうち露光工程によって露光された部分を除去する。従って、第1 G色画素層461上のみにB色画素層471が形成される。

【0056】

これにより、表示領域Dsには第1 R色画素層451、第1 G色画素層461、B色画素層471からなる第1スペーサ480が形成され、駆動領域Drには第2 R色画素層452、第2 G色画素層462からなる第2スペーサ490が形成される。このとき、第1スペーサ480は3層から形成されるので2層から形成された第2スペーサ490よりさらに高く形成される。ここで、第1スペーサ480はカラーフィルタ基板400とアレイ基板との間にセルギャップを維持する。第2スペーサ490は共通電極(図示せず)と電氣的に接触することから、アレイ基板に形成されたゲート及びデータ駆動回路を保護する。

30

【0057】

図5 Gには図示していないが、第2スペーサ490は1層のみに形成されることが出来る。この場合、第2スペーサ490は1層に形成されることが望ましい。

図6は本発明の他の実施形態による液晶表示装置の構造を具体的に示す断面図である。

40

【0058】

図6に示すように、液晶表示装置900は、アレイ基板600、カラーフィルタ基板700、及びアレイ基板とカラーフィルタ基板700との間に形成された液晶層800で構成され画像を表示する液晶表示パネルを含む。

【0059】

アレイ基板600は、第1基板610上にTFT620が薄膜工程によってマトリックス状に形成され、TFT620を駆動するためのゲート駆動回路630とデータ駆動回路650が形成される。TFT620は画素電極640が連結される。ここで、TFT620が形成された領域を表示領域Dsと定義し、ゲート及びデータ駆動回路630、650が形成された領域を駆動領域Drと定義する。また、シーラント760が形成される領域

50

をシールライン領域 S 1 と定義する。

【 0 0 6 0 】

カラーフィルター基板 7 0 0 は、第 2 基板 7 1 0、カラーフィルター 7 2 0、ブラックマトリックス層 7 3 0 を含む。具体的に、第 1 基板 7 1 0 上には、R、G、B 色画素からなり、光によって所定色に発現されるカラーフィルター 7 2 0 が形成される。また、ブラックマトリックス層 7 3 0 は、色画素の間に形成され、R G B 色画素から漏洩された光を遮断しコントラスト比を向上させる。カラーフィルター 7 2 0 とブラックマトリックス層 7 3 0 が形成された第 2 基板 7 1 0 上には I T O 及び I Z O からなる共通電極 7 4 0 が積層される。

【 0 0 6 1 】

カラーフィルター基板 7 0 0 はアレイ基板 6 0 0 の表示領域 D s とシールライン領域 S 1 とに対応する第 1 領域、駆動領域 D r に対応する第 2 領域とで区分される。このとき、共通電極 7 4 0 は第 1 領域に対応する領域のみに形成される。

【 0 0 6 2 】

カラーフィルター基板 7 0 0 とアレイ基板 6 0 0 との間には、セルギャップを保持させるためのセルギャップ保持部材（以下、スペーサと称する）7 5 0 が形成される。ここで、スペーサ 7 5 0 はカラーフィルター基板 7 0 0 またはアレイ基板 6 0 0 のうちいずれか一つの基板に形成されてもよいのであるが、以後の図面にはスペーサ 7 5 0 はカラーフィルター基板 7 0 0 上に形成された構造とする。

【 0 0 6 3 】

スペーサ 7 5 0 は液晶表示装置 9 0 0 の開口率（有効表示面積/全体面積）に影響を及ぼさないようにするために、非有効表示領域に対応するように形成される。即ち、スペーサ 7 5 0 は、T F T 6 2 0、複数のゲートライン 6 3 1 及びデータライン 6 5 1 が形成された領域に形成される。

【 0 0 6 4 】

カラーフィルター基板 7 0 0 はアレイ基板 6 0 0 に結合され、共通電極 7 4 0 は画素電極 6 4 0 が互いに向き合っている。このとき、2 つの基板 6 0 0、7 0 0 の端部位に形成されたシールライン領域 S 1 にはシーラント 7 6 0 が形成され、2 つの基板 6 0 0、7 0 0 を堅固に結合させている。次に、カラーフィルター基板 7 0 0 とアレイ基板 6 0 0 との間には液晶層 8 0 0 が形成される。これにより、液晶表示装置 9 0 0 が完成される。

【 0 0 6 5 】

このような、液晶表示装置 9 0 0 によると、共通電極 7 4 0 はアレイ基板 6 0 0 の駆動領域 D r に対応する部分には形成されないことにより、液晶表示装置 9 0 0 に外部から所定の力が加えられるとき、共通電極 7 4 0 とゲート及びデータ駆動回路 6 3 0、6 5 0 が接触することを防止することができる。

【 0 0 6 6 】

図 7 a ~ 図 7 i は、図 6 に示された液晶表示装置の製造工程を具体的に示す断面図である。図 7 a に示すように、第 2 基板 7 1 0 上に赤色顔料または染料が含まれた第 1 フォトリソグ（図示せず）が塗布される。第 1 フォトリソグ上に R 色画素に対応するパターンが形成されている第 1 マスク（図示せず）が配置される。次に、第 1 フォトリソグを露光した後、第 1 フォトリソグと現像液とを反応させて第 1 フォトリソグのうち露光工程によって露光された部分を除去する。従って、図 7 a に示された R 色画素が形成される。

【 0 0 6 7 】

R 色画素が形成された領域を除く第 2 基板 7 1 0 上に緑色顔料または染料が含まれた第 2 フォトリソグ（図示せず）を塗布する。R 色画素と同一の工程を経て G 色画素を形成する。R 及び G 色画素が形成された領域を除く第 2 基板 7 1 0 上に青色顔料または染料が含まれた第 3 フォトリソグ（図示せず）を塗布した後、R 及び G 色画素と同一の工程を経て B 色画素を形成する。

【 0 0 6 8 】

これにより、第2基板710上には、R、G、B色画素からなるカラーフィルター720が形成される。ここで、カラーフィルター720は第1領域に対応して形成される。

図7bに示すように、カラーフィルター720が形成された第2基板710上には、ブラックマトリックス層730が形成される。具体的に、ブラックマトリックス層730はR、G、B色画素の間に形成される。従って、R、G、B色画素の間から漏洩される光を遮断しコントラスト比を向上させる。ブラックマトリックス層730は、第2領域でも形成され、液晶表示装置900の画面上にゲート及びデータ駆動回路630、650が投影されることを防止する。このとき、ブラックマトリックス層730には酸化クロムCrO₂または有機BMなどが使用される。

【0069】

10

図7cに示されたように、カラーフィルター720及びブラックマトリックス層730が形成された第2基板710上には、ITOまたはIZOからなる共通電極層754が均一な厚さに積層される。

【0070】

図7dに示すように、共通電極層745上には、感光膜746が形成される。感光膜746上には第2領域に対応して露光領域747aを持つ第2マスク747が形成される。従って、感光膜746を露光した後、感光膜746と現像液とを反応させて露光された感光膜を除去する。

【0071】

図7eに示すように、共通電極745の露出された領域を除去するために、共通電極745と現像液とを反応させる。次に、感光膜746を除去すると、第1領域上のみに共通電極740が形成される。

20

【0072】

図7fに示すように、共通電極740上にはブラックマトリックス層730が形成された領域に対応してスペーサ750が形成される。ここで、スペーサ750が液晶表示装置900のセルギャップを保持するために形成されたもので、ストライプ形状を有することが望ましい。このような工程を経て、液晶表示装置900のカラーフィルター基板700が完成される。

【0073】

図7gに示すように、第1基板610の表示領域には、TFT620がマトリックス状に形成され、行方向に延長された複数のゲートライン(図示せず)、列方向に延長された複数のデータライン(図示せず)が形成される。また、駆動領域Drには、TFT620を駆動するためのゲート駆動回路630とデータ駆動回路(図示せず)が形成される。

30

【0074】

図7hに示すように、ITOまたはIZOからなる画素電極640は、TFT620のドレイン電極(図示せず)と電氣的に接続され第1基板610上に形成される。これにより、液晶表示装置900のアレイ基板600が完成される。

【0075】

図7iに示すように、カラーフィルター基板700及びアレイ基板600は、共通電極740が画素電極640と互いに向き合うように互いに結合する。このとき、カラーフィルター基板700とアレイ隔壁600のシールライン領域にはシーラント760が形成される。従って、カラーフィルター基板700とアレイ基板600とを堅固に結合させる。

40

【0076】

再度、図6に示すように、カラーフィルター基板700とアレイ基板600との間に液晶層800が形成されることで、液晶表示装置900が完成される。

前述した液晶表示装置及びこれの製造方法によると、アレイ基板とカラーフィルター基板を離隔している第1スペーサはカラーフィルター基板の表示領域に形成され、ゲート及びデータ駆動回路を保護する第2スペーサはカラーフィルター基板の駆動領域に形成される。

【0077】

50

従って、液晶表示パネルの外部から所定の力が加えられると、第２スペーサはカラーフィルター基板に形成された共通電極とアレイ基板に形成されたゲート及びデータ駆動回路とが接触されることを防止する。

【００７８】

また、第２スペーサは第１スペーサより小さく形成されることで、液晶表示装置の外部から力が加えられても、第２スペーサによるダメージからゲート及びデータ駆動回路を保護することができる。以上、本発明の実施形態によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有する者であれば、本発明の思想と精神を離れることなく、本発明を修正または変更できる。

【図面の簡単な説明】

10

【００７９】

【図１】本発明による液晶表示装置を具体的に示す断面図である。

【図２a】図１に示されたカラーフィルター基板とアレイ基板を示す平面図である。

【図２b】図１に示されたカラーフィルター基板とアレイ基板を示す平面図である。

【図３a】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

【図３b】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

【図３c】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

20

【図３d】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

【図３e】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

【図３f】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

【図３g】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

【図３h】図１に示されたカラーフィルター基板を製造する工程を具体的に示す断面図である。

30

【図４a】それぞれ図３a、図３b、図３c及び図３eのカラーフィルター基板を具体的に示す斜視図である。

【図４b】それぞれ図３a、図３b、図３c及び図３eのカラーフィルター基板を具体的に示す斜視図である。

【図４c】それぞれ図３a、図３b、図３c及び図３eのカラーフィルター基板を具体的に示す斜視図である。

【図４d】それぞれ図３a、図３b、図３c及び図３eのカラーフィルター基板を具体的に示す斜視図である。

【図５a】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

【図５b】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

40

【図５c】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

【図５d】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

【図５e】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

【図５f】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

【図５g】他の実施例のカラーフィルター基板を製造する工程を示す断面図である。

【図６】本発明の他の実施形態による液晶表示装置を示す断面図である。

【図７a】図６に示された液晶表示装置を製造する工程を示す断面図である。

【図７b】図６に示された液晶表示装置を製造する工程を示す断面図である。

【図７c】図６に示された液晶表示装置を製造する工程を示す断面図である。

【図７d】図６に示された液晶表示装置を製造する工程を示す断面図である。

50

【図 7 e】図 6 に示された液晶表示装置を製造する工程を示す断面図である。

【図 7 f】図 6 に示された液晶表示装置を製造する工程を示す断面図である。

【図 7 g】図 6 に示された液晶表示装置を製造する工程を示す断面図である。

【図 7 h】図 6 に示された液晶表示装置を製造する工程を示す断面図である。

【図 7 i】図 6 に示された液晶表示装置を製造する工程を示す断面図である。

【符号の説明】

【 0 0 8 0 】

1 0 0、4 0 0、7 0 0 カラーフィルター基板

1 2 0、4 2 0 カラーフィルター

1 3 0、4 3 0 ブラックマトリックス層

1 4 0、4 4 0、7 4 0 共通電極

1 5 0 スペース

1 6 0、7 6 0 シーラント

2 0 0、6 0 0 アレイ基板

2 2 0 T F T

2 3 0 ゲート駆動回路

2 4 0 画素電極

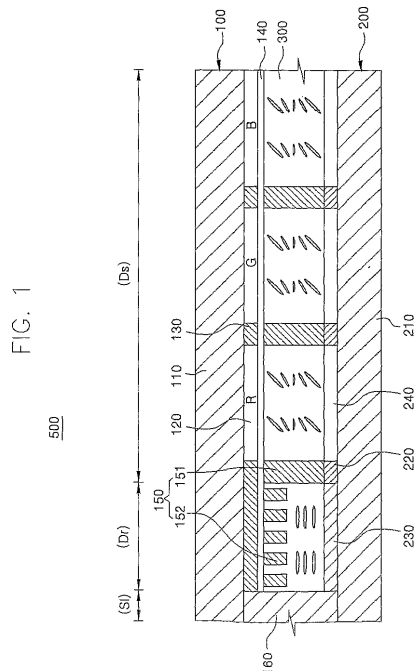
2 5 0 データ駆動回路

5 0 0、9 0 0 液晶表示装置

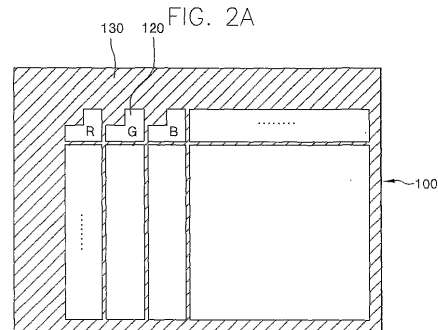
10

20

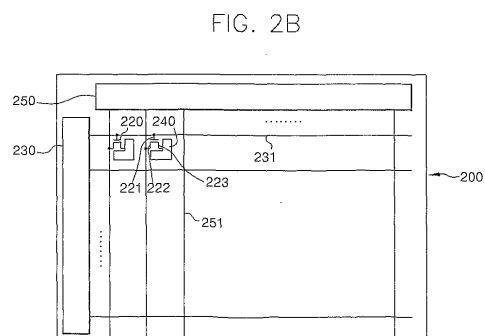
【図 1】



【図 2 A】

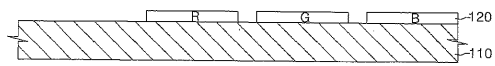


【図 2 B】



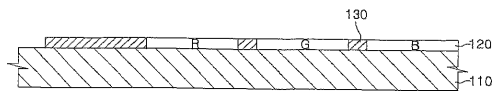
【図 3 A】

FIG. 3A



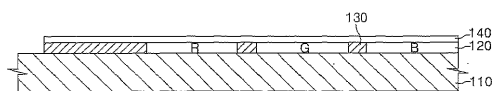
【図 3 B】

FIG. 3B



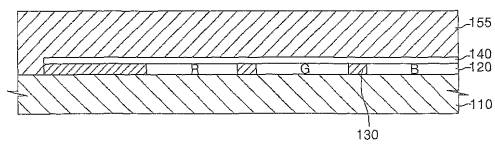
【図 3 C】

FIG. 3C



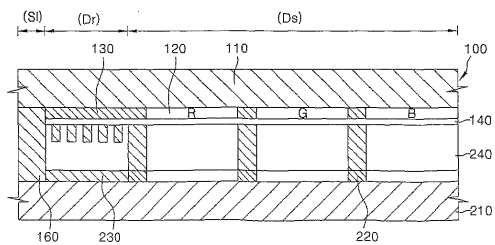
【図 3 D】

FIG. 3D



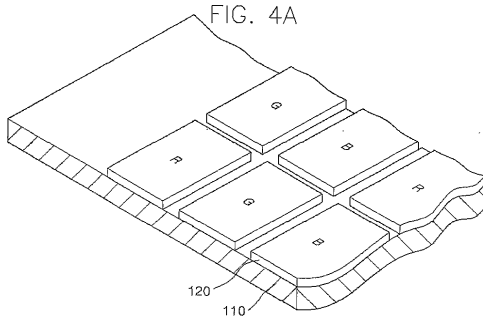
【図 3 H】

FIG. 3H



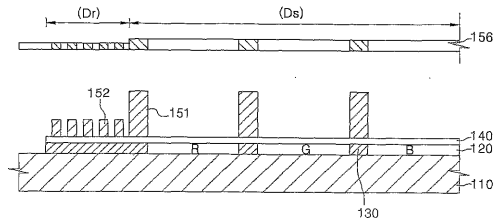
【図 4 A】

FIG. 4A



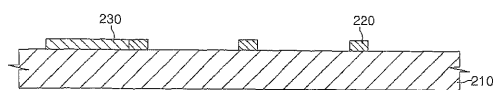
【図 3 E】

FIG. 3E



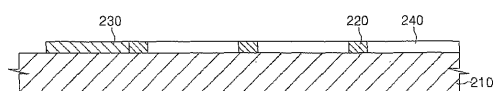
【図 3 F】

FIG. 3F



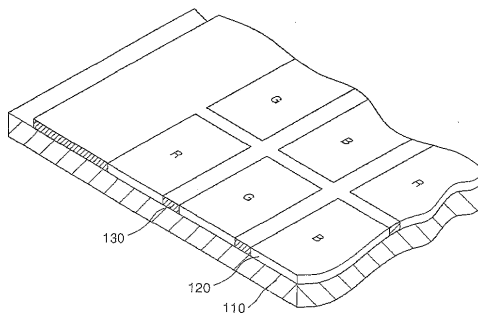
【図 3 G】

FIG. 3G



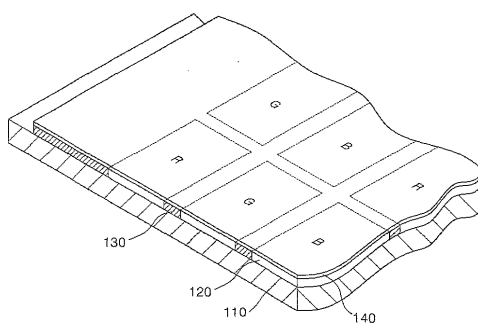
【図 4 B】

FIG. 4B



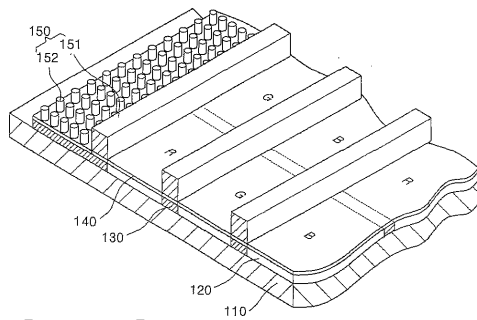
【図 4 C】

FIG. 4C



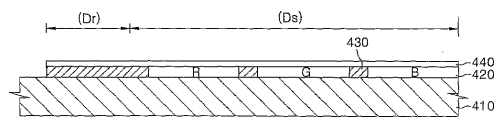
【図 4 D】

FIG. 4D



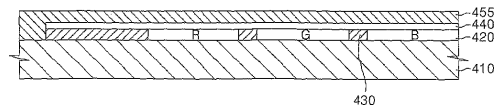
【図 5 A】

FIG. 5A



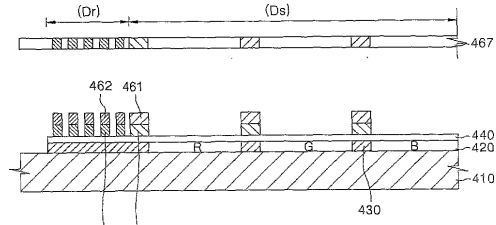
【図 5 B】

FIG. 5B



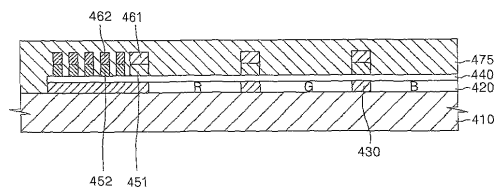
【図 5 E】

FIG. 5E



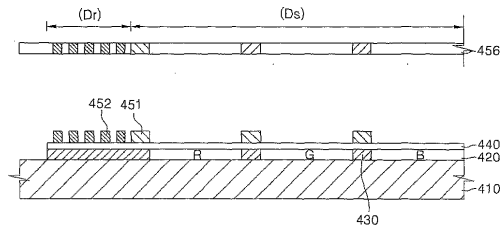
【図 5 F】

FIG. 5F



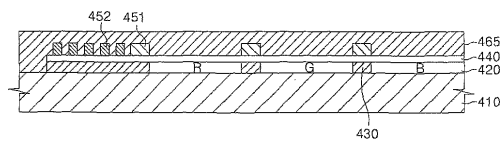
【図 5 C】

FIG. 5C



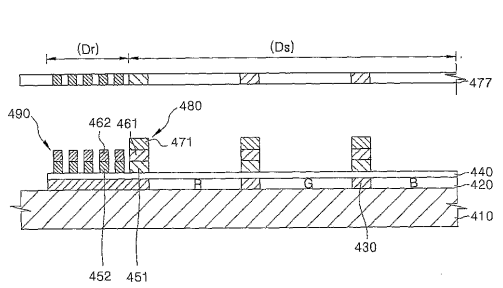
【図 5 D】

FIG. 5D

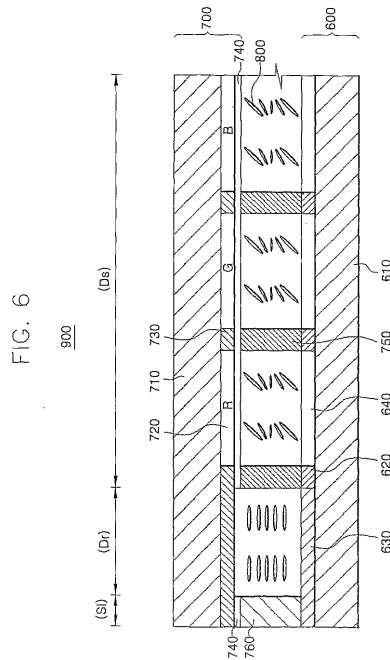


【図 5 G】

FIG. 5G

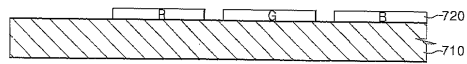


【図 6】



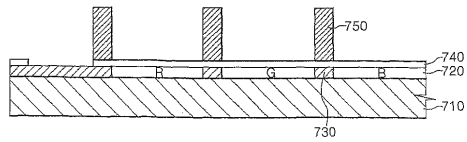
【図 7 A】

FIG. 7A



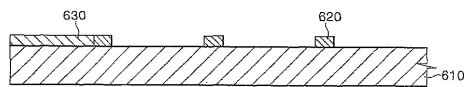
【図 7 F】

FIG. 7F



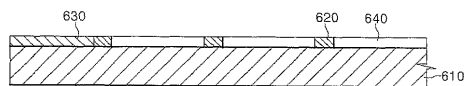
【図 7 G】

FIG. 7G



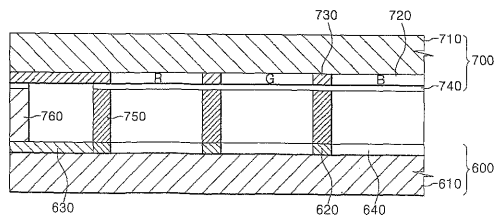
【図 7 H】

FIG. 7H



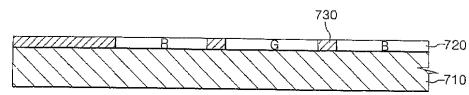
【図 7 I】

FIG. 7I



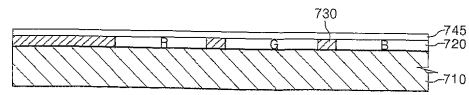
【図 7 B】

FIG. 7B



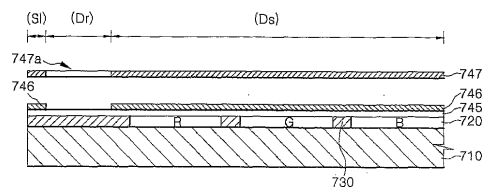
【図 7 C】

FIG. 7C



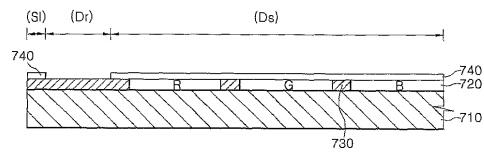
【図 7 D】

FIG. 7D



【図 7 E】

FIG. 7E



フロントページの続き

(72)発明者 ユン, ヨン - ナム

大韓民国, ソウル 135 - 772, ガンナム - グ, ゲボ2 - ドン, 409 - 207 ジュゴン
アパート

審査官 鈴木 俊光

(56)参考文献 特開平07 - 281199 (JP, A)

特開2001 - 183683 (JP, A)

特開2001 - 290161 (JP, A)

特開平09 - 258181 (JP, A)

特開平08 - 054610 (JP, A)

特開2002 - 156651 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339

G02F 1/1343 - 1/1345

专利名称(译)	上基板，具有该上基板的液晶显示装置及其制造方法		
公开(公告)号	JP4502806B2	公开(公告)日	2010-07-14
申请号	JP2004524348	申请日	2003-05-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	パクジンスク ユンヨンナム		
发明人	パク,ジン-スク ユン,ヨン-ナム		
IPC分类号	G02F1/1339 G02F1/1333 G02F1/1335 G02F1/1362		
CPC分类号	G02F1/13454 G02F1/13394 G02F2001/133388		
FI分类号	G02F1/1339.500		
审查员(译)	铃木俊光		
优先权	1020020044271 2002-07-26 KR 1020020049580 2002-08-21 KR		
其他公开文献	JP2005534074A		
外部链接	Espacenet		

摘要(译)

提供一种上基板，具有该上基板的液晶显示器及其制造方法。一种液晶显示装置，包括滤色器基板，阵列基板，包括显示单元的阵列基板和用于向显示单元提供驱动信号的驱动单元，以及阵列基板和滤色器基板。它由形成于其间的液晶层构成。第一单元间隙保持构件，形成在滤色器基板和阵列基板之间，对应于显示单元，并且将滤色器基板和阵列基板分开预定距离，并且高度低于第一单元间隙保持构件并且，第二单元间隙保持构件对应于驱动单元形成并保护驱动单元。因此，可以最小化液晶显示装置的驱动故障。

