

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4449953号  
(P4449953)

(45) 発行日 平成22年4月14日(2010.4.14)

(24) 登録日 平成22年2月5日(2010.2.5)

(51) Int.Cl. F I  
**GO2F 1/1343 (2006.01)** GO2F 1/1343  
**GO2F 1/1368 (2006.01)** GO2F 1/1368

請求項の数 5 (全 12 頁)

(21) 出願番号	特願2006-204624 (P2006-204624)	(73) 特許権者	304053854
(22) 出願日	平成18年7月27日(2006.7.27)		エプソンイメージングデバイス株式会社
(65) 公開番号	特開2008-32899 (P2008-32899A)		長野県安曇野市豊科田沢6925
(43) 公開日	平成20年2月14日(2008.2.14)	(74) 代理人	100107906
審査請求日	平成20年2月25日(2008.2.25)		弁理士 須藤 克彦
前置審査		(72) 発明者	小野木 智英
			東京都港区浜松町二丁目4番1号 三洋エ
			プソンイメージングデバイス株式会社内
		(72) 発明者	瀬川 泰生
			東京都港区浜松町二丁目4番1号 三洋エ
			プソンイメージングデバイス株式会社内
		審査官	奥田 雄介
			最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

基板と、

前記基板上の表示領域に配置された複数の画素と、

前記表示領域の四辺に沿って前記表示領域の外周に配置され、透明電極からなる共通電極に共通電位を供給する外周共通電位ラインと、を備え、  
 各画素は、画素電極と、この画素電極上に絶縁膜を介して配置され、複数のスリットを有し、複数の画素に跨って配置された前記共通電極とを備え、

前記外周共通電位ラインは、前記表示領域の四辺に沿った外周において、前記共通電極の端部と複数のコンタクトホールを介して接続され、前記外周共通電位ラインの全体は、前記画素に表示信号を供給する表示信号ラインと同じ層であることを特徴とする液晶表示装置。

【請求項2】

基板と、

前記基板上の表示領域に配置された複数の画素と、

前記表示領域の四辺に沿って前記表示領域の外周に配置され、透明電極からなる共通電極に共通電位を供給する外周共通電位ラインと、を備え、  
 各画素は、複数の画素に跨って配置された前記共通電極と、この共通電極上に絶縁膜を介して配置され、複数のスリットを有する画素電極とを備え、

前記外周共通電位ラインは、前記表示領域の四辺に沿った外周において、前記共通電極

10

20

の端部と複数のコンタクトホールを介して接続され、前記外周共通電位ラインの全体は、前記画素に表示信号を供給する表示信号ラインと同じ層であることを特徴とする液晶表示装置。

【請求項 3】

前記外周共通電位ラインは前記表示領域を囲んでおり、前記表示領域と前記外周共通電位ラインとの間のスペースに、前記画素に表示信号を供給する表示信号ラインの制御回路、又は前記画素にゲート信号を供給するゲートラインの制御回路を配置したことを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記画素電極に画素選択用の薄膜トランジスタが接続されていることを特徴とする請求項 1、2、3 いずれかに記載の液晶表示装置。

10

【請求項 5】

前記共通電極は前記表示領域において一体で形成されていることを特徴とする請求項 1、2、3 いずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に、画素電極と共通電極との間に生じる横方向電界によって液晶分子の配向方向が制御される液晶表示装置に関する。

【背景技術】

20

【0002】

液晶表示装置の広視野角化を図る手段の一つとして、同一基板上の電極間に横方向の電界を発生させ、この電界により液晶分子を基板に平行な面内で回転させることで光スイッチング機能を持たせる方式が開発されている。この技術の例としては、インプレーン・スイッチング (In-plane Switching, 以降、「IPS」と略称する) 方式や、IPS方式を改良したフリンジフィールド・スイッチング (Fringe-Field Switching, 以降、「FFS」と略称する) 方式が知られている。

【0003】

FFS方式の液晶表示装置の製造工程について図面を参照して説明する。図18乃至図20は、FFS方式の液晶表示装置の一画素の製造工程を示す図であり、各図の(a)図は表示領域の一部の平面図であり、(b)図は(a)図のA-A線に沿った断面図である。実際の液晶表示装置の表示領域においては、多数の画素がマトリクスに配置されているが、これらの図では3画素のみを示している。

30

【0004】

図18に示すように、ガラス基板等からなるTFT基板10上に、シリコン酸化膜(SiO<sub>2</sub>膜)もしくはシリコン窒化膜(SiN<sub>x</sub>膜)からなるバッファ層11、アモルファスシリコン層がCVDにより連続成膜される。このアモルファスシリコン層はエキシマレーザー・アニールにより結晶化されてポリシリコン層となる。このポリシリコン層がU字状にパターンニングされて薄膜トランジスタ1(以下、TFT1という)の能動層12が形成される。

40

【0005】

その後、能動層12を覆ってゲート絶縁膜13が成膜される。能動層12と重畳したゲート絶縁膜13上にはクロム、モリブデン等からなるゲートライン14が形成される。ゲートライン14は能動層12と2箇所で交差し、行方向に延びている。ゲートライン14にはTFT1のオンオフを制御するゲート信号が印加される。一方、ゲートライン14と平行に、ゲートライン14と同一材料からなり共通電位V<sub>com</sub>を供給するための共通電極補助ライン15が形成される。

【0006】

次に、TFT1及び共通電極補助ライン15を覆う層間絶縁膜16が形成される。そして、層間絶縁膜16に能動層12のソース領域12s、ドレイン領域12dをそれぞれ露

50

出するコンタクトホールCH1、CH2が形成される。また、層間絶縁膜16には共通電極補助ライン15を露出するコンタクトホールCH3が形成される。

【0007】

そして、コンタクトホールCH1を通してソース領域12sと接続されたソース電極17、コンタクトホールCH2を通してドレイン領域12dと接続された表示信号ライン18が形成され、共通電極補助ライン15と接続されたパッド電極19が形成されている。ソース電極17、表示信号ライン18、パッド電極19は、アルミニウムもしくはアルミニウム合金を含む金属等からなる。次に、全面に平坦化膜20が形成される。平坦化膜20には、ソース電極17、パッド電極19をそれぞれ露出するコンタクトホールCH4、CH5が形成される。

10

【0008】

そして、図19に示すように、コンタクトホールCH4を通してソース電極17に接続され、平坦化膜20上に延びる画素電極21が形成される。画素電極21は、ITO等の第1層透明電極からなり、表示信号ライン18からの表示信号VsigがTFT1を通して印加される。

【0009】

その後、図20に示すように、画素電極21を覆う絶縁膜22が形成される。また、絶縁膜22をエッチングしてパッド電極19を露出するコンタクトホールCH6が形成される。そして、画素電極21上に絶縁膜22を介して、複数のスリットSを有した共通電極23が形成される。共通電極23は、ITO等の第2層透明電極からなり、コンタクトホールCH6を通してパッド電極19と接続される。

20

【0010】

また、TFT基板10と対向して、ガラス基板等からなる対向基板30が配置されている。対向基板30には、偏光板31が貼り付けられる。また、TFT基板10の裏面にも偏光板32が貼り付けられる。偏光板31、32は、各偏光板の偏光軸が互いに直交する関係を以って配置されている。そして、TFT基板10と対向基板30との間には、液晶40が封入される。

【0011】

上記液晶表示装置では、画素電極21に表示電圧が印加されない状態（無電圧状態）では、液晶40の液晶分子の長軸の平均的な配向方向（以降、単に「配向方向」と略称する）が偏光板32の偏光軸と平行な傾きとなる。このとき、液晶40を透過する直線偏光は、その偏光軸が偏光板31の偏光軸と直交するため、偏光板31から出射されない。即ち表示状態は黒表示となる。

30

【0012】

一方、画素電極21に表示電圧が印加されると、画素電極21からスリットSを通して共通電極23へ向かう横方向電界が生じる。この電界は平面的に見ると、スリットSの長手方向に垂直な電界であり、液晶分子の配向方向はその電界の電気力線に沿うようにして回転する。このとき、液晶40に入射した直線偏光は複屈折により楕円偏光となるが、偏光板31を透過する直線偏光成分を有することになり、この場合の表示状態は白表示となる。なお、FFS方式の液晶表示装置については特許文献1、2に記載されている。

40

【特許文献1】特開2001-183685号公報

【特許文献2】特開2002-296611号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

一般に、電気抵抗の影響により共通電極23への共通電位Vcomの供給が不十分であると液晶40に印加される電圧が減少してコントラストの低下等の表示品位の劣化が生じる。共通電極23はITO等の透明電極で形成され、通常の金属よりシート抵抗が高いため、表示不良が生じやすく、特に液晶パネルのサイズが大きくなるとこの問題は顕著になる。そこで、従来の液晶表示装置においては、共通電極23への共通電位Vcomの供給

50

を十分に行うために、表示領域内に共通電位  $V_{com}$  を供給する共通電極補助ライン 15 を配設し、画素毎に共通電極 23 と共通電極補助ライン 15 とを接続していた。

【0014】

しかしながら、表示領域内に共通電極補助ライン 15 を設けると、その配線部分が遮光領域となって画素の開口率が低下するという問題があった。そこで、本発明は、共通電極への共通電位の供給を十分に確保するとともに、画素の開口率を向上して明るい表示を得ることができる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明の液晶表示装置は、基板と、前記基板上の表示領域に配置された複数の画素と、  
前記表示領域の四辺に沿って前記表示領域の外周に配置され、透明電極からなる共通電極  
に共通電位を供給する外周共通電位ラインと、を備え、各画素は、画素電極と、この画素  
電極上に絶縁膜を介して配置され、複数のスリットを有し、複数の画素に跨って配置され  
た前記共通電極とを備え、前記外周共通電位ラインは、前記表示領域の四辺に沿った外周  
において、前記共通電極の端部と複数のコンタクトホールを介して接続され、前記外周共  
通電位ラインの全体は、前記画素に表示信号を供給する表示信号ラインと同じ層であるこ  
とを特徴とする。

【発明の効果】

【0016】

本発明の液晶表示装置によれば、表示領域の外周に配置された外周共通電位ラインから  
共通電極に共通電位が供給されるので、表示領域内の共通電極補助ラインを削除して画素  
の開口率を向上させることができる。また、共通電極を複数の画素に跨って配置して外周  
共通電位ラインと接続したので、共通電極への共通電位の供給を低抵抗で行うことが  
できる。

【発明を実施するための最良の形態】

【0017】

第1の実施の形態

本発明の第1の実施の形態について図面を参照しながら説明する。図1は液晶表示装置の  
表示領域の一部の平面図であり、図2は図1のX1-X1線に沿った断面図である。実際の  
液晶表示装置の表示領域70においては、多数の画素がマトリクスに配置されているが  
、これらの図では3画素のみを示している。

【0018】

画素電極21は第1層透明電極で形成され、絶縁膜22を間に挟んでその上層に、第2  
層透明電極からなる共通電極23Aが形成される。そして、上層の共通電極23Aに複数の  
スリットSが設けられる。以上の点は従来例(図20を参照)と同じであるが、本実施  
の形態においては、共通電極23Aは表示領域70の全ての画素に跨っている。共通電極  
23Aの端部は、表示領域70の外周に配置され、共通電位  $V_{com}$  を供給する外周共通  
電位ライン50に接続されている。

【0019】

その接続断面構造は、図2に示すように、外周共通電位ライン50は表示信号ライン1  
8等と同じ層で形成されており、アルミニウムもしくはアルミニウム合金を含む金属等か  
らなる。外周共通電位ライン50は層間絶縁膜16上に形成され、その上層の平坦化膜2  
0及び絶縁膜22に形成されたコンタクトホールCH7を通して、上層の共通電極23A  
が外周共通電位ライン50に接続されている。外周共通電位ライン50は、TFT基板1  
0上の不図示の端子に接続され、その端子を介して、TFT基板10の外部のIC等から  
共通電位  $V_{com}$  が供給される。

【0020】

また、本実施の形態の液晶表示装置によれば、従来例のような共通電極補助ライン15  
、パッド電極19は設けられていない。そのため、画素の開口率が向上する。また、共通  
電極23Aは表示領域70の全ての画素に跨るように一体化されており、その端部を外周

10

20

30

40

50

共通電位ライン 50 に接続したので、共通電極 23A に共通電位  $V_{com}$  を低抵抗で十分に供給することができる。

【0021】

外周共通電位ライン 50 は、図 3 のレイアウト例では矩形の表示領域 70 の 1 辺に沿って、表示領域 70 の外周に配置されている。共通電極 23A にさらに低抵抗で共通電位  $V_{com}$  を供給するためには、図 4 のレイアウト例のように、外周共通電位ライン 50 を対向する 2 辺に沿って配置し、それぞれの辺の外周共通電位ライン 50 と共通電極 23A の端部とを接続することが好ましい。この場合、図 5 のレイアウト例のように、外周共通電位ライン 50 を隣接する 2 辺に沿って配置してもよい。

【0022】

共通電極 23A にさらに低抵抗で共通電位  $V_{com}$  を供給するためには、図 6 のレイアウト例のように、3 辺に沿って配置し、あるいは、図 7 のように 4 辺に沿って配置し、それぞれの辺の外周共通電位ライン 50 と共通電極 23A の端部とを接続することが好ましい。

【0023】

しかしながら、図 7 のように表示領域 70 を外周共通電位ライン 50 で取り囲むレイアウトでは、ゲートライン 14 と表示信号ライン 18 を外周共通電位ライン 50 の外に取り出す必要がある。これは、ゲートライン 14 と表示信号ライン 18 をそれぞれ信号源に接続するためである。

【0024】

すると、外周共通電位ライン 50 と表示信号ライン 18 とが同じ層である場合には、図中の破線で囲んだ部分のように、外周共通電位ライン 50 と表示信号ライン 18 の交差点において短絡を防止するために、どちらかのラインの層を部分的に変更してブリッジを形成する必要がある。例えば、交差点では表示信号ライン 18 をゲートライン 14 と同じ層に変更することになる。ゲートライン 14 については、外周共通電位ライン 50 と異なる層であるから、外周共通電位ライン 50 と交差させている。

【0025】

そのようなブリッジや交差を避けるためには、図 8 のように、信号源となる回路を外周共通電位ライン 50 で囲まれたスペースに配置すればよい。すなわち、表示信号ライン 18 に表示信号を供給する表示信号ライン制御回路 61、ゲートライン 14 にゲート信号を供給するゲートライン制御回路 62 を表示領域 70 と外周共通電位ライン 50 との間のスペースに配置する。

【0026】

第 2 の実施の形態

本発明の第 2 の実施の形態について図面を参照しながら説明する。図 9 は液晶表示装置の表示領域の一部の平面図であり、図 10 は図 9 の X2 - X2 線に沿った断面図である。また、図 11 は図 9 の Y1 - Y1 線に沿った断面図である。実際の液晶表示装置の表示領域においては、多数の画素がマトリクスに配置されているが、これらの図では 3 画素のみを示している。

【0027】

本実施の形態は、第 1 の実施の形態の画素電極 21 と共通電極 23A の上下の配置関係を逆転させたものであり、共通電極 23B が第 1 層透明電極で形成され、絶縁膜 22 を間に挟んでその上層に、画素電極 21B が第 2 層透明電極で形成される。そして、上層の画素電極 21B に複数のスリット S が設けられる。

【0028】

このような画素の構成においても、画素電極 21B と共通電極 23B の間に横方向電界を生じさせて液晶分子の配向方向を制御することで広視野角の液晶表示を得ることができる。

【0029】

画素電極 21B は画素毎に分断され、各画素の TFT1 のソース電極 17 に接続されて

10

20

30

40

50

いる。共通電極 2 3 B は第 1 の実施の形態と同様に、表示領域 7 0 の全ての画素に跨っている。共通電極 2 3 B の端部は、表示領域 7 0 の外周に配置され、共通電位 V c o m を供給する外周共通電位ライン 5 0 に接続されている。

#### 【 0 0 3 0 】

その接続断面構造は、図 1 0 に示すように、外周共通電位ライン 5 0 は表示信号ライン 1 8 等と同じ層で形成されており、アルミニウムもしくはアルミニウム合金を含む金属等からなる。外周共通電位ライン 5 0 は層間絶縁膜 1 6 上に形成され、その上層の平坦化膜 2 0 に形成されたコンタクトホール C H 8 を通して、共通電極 2 3 B が外周共通電位ライン 5 0 に接続されている。外周共通電位ライン 5 0 は、T F T 基板 1 0 上の不図示の端子に接続され、その端子を介して、T F T 基板 1 0 の外部の I C 等から共通電位 V c o m が供給される。

10

#### 【 0 0 3 1 】

その他の構成については、第 1 の実施の形態と全く同じである。すなわち、外周共通電位ライン 5 0、共通電極 2 3 B のレイアウトは図 3 ~ 図 8 のレイアウトを適用することができ、同様の効果を得ることができる。

#### 【 0 0 3 2 】

##### 第 3 の実施の形態

本発明の第 3 の実施の形態について図面を参照しながら説明する。第 1、第 2 の実施の形態においては、画素内の T F T 1 は能動層がポリシリコンで形成されたポリシリコン T F T であるが、本実施の形態ではその代わりに、能動層がアモルファスシリコンで形成されたアモルファスシリコン T F T 1 a (以下、a S i - T F T 1 a という) が用いられている。

20

#### 【 0 0 3 3 】

図 1 2 はこの液晶表示装置の表示領域の一部の平面図であり、図 1 3 は図 1 2 の X 3 - X 3 線に沿った断面図である。また、図 1 4 は図 1 2 の Y 2 - Y 2 線に沿った断面図である。実際の液晶表示装置の表示領域においては、多数の画素がマトリクスに配置されているが、これらの図では 3 画素のみを示している。

#### 【 0 0 3 4 】

T F T 基板 1 0 0 上に a S i - T F T 1 a のゲートライン 1 1 4 が形成される。ゲートライン 1 1 4 はクロム、モリブデン等で形成される。ゲートライン 1 1 4 を除く領域にストライプ状に複数の画素に跨って延びた共通電極 1 2 3 B が形成される。共通電極 1 2 3 B は I T O 等の第 1 層透明電極で形成される。そして、ゲートライン 1 1 4、共通電極 1 2 3 B を覆って、ゲート絶縁膜 1 0 1 が形成される。ゲート絶縁膜 1 0 1 上に、ゲートライン 1 1 4 を覆ってアモルファスシリコン層 1 0 2 が形成される。そして、アモルファスシリコン層 1 0 2 に接触して表示信号ライン 1 1 8 (ドレイン電極) とソース電極 1 0 3 が形成される。

30

#### 【 0 0 3 5 】

全面に層間絶縁膜 1 0 4 が形成され、ソース電極 1 0 3 上の層間絶縁膜 1 0 4 が部分的にエッチングされ、コンタクトホール C H 1 2 が形成される。このコンタクトホール C H 1 2 を通してソース電極 1 0 3 に接続された画素電極 1 2 1 B が形成される。画素電極 1 2 1 B は、I T O 等の第 2 層透明電極からなり、複数のスリット S を有している。そして、画素電極 1 2 1 B はゲート絶縁膜 1 0 1 及び層間絶縁膜 1 0 4 を間に挟んで共通電極 1 2 3 B 上に形成される。

40

#### 【 0 0 3 6 】

このような a S i - T F T 1 a を用いた画素の構成においても、画素電極 1 2 1 B と共通電極 1 2 3 B の間に横方向電界を生じさせて液晶分子の配向方向を制御することで広視野角の液晶表示を得ることができる。

#### 【 0 0 3 7 】

また、共通電極 1 2 3 B の端部は表示領域 7 0 の外周に配置され、共通電位 V c o m を供給する外周共通電位ライン 1 5 0 に接続されている。その接続断面構造は、図 1 3 に示

50

すように、外周共通電位ライン１５０は表示信号ライン１１８等と同じ層で形成されており、アルミニウムもしくはアルミニウム合金を含む金属等からなる。外周共通電位ライン１５０はゲート絶縁膜１０１上に形成されている。そして、共通電極１２３Ｂ上のゲート絶縁膜１０１及び層間絶縁膜１０４に形成されたコンタクトホールＣＨ１３、外周共通電位ライン１５０上の層間絶縁膜１０４に形成されたコンタクトホールＣＨ１４を介して、第２層透明電極からなる接続用配線１１９によって、共通電極１２３Ｂと外周共通電位ライン１５０が接続されている。

#### 【００３８】

外周共通電位ライン１５０は、ＴＦＴ基板１００上の不図示の端子に接続され、その端子を介して、ＴＦＴ基板１００の外部のＩＣ等から共通電位Ｖｃｏｍが供給される。

10

#### 【００３９】

なお、ＴＦＴ基板１００と対向して対向基板が設けられ、ＴＦＴ基板１００と対向基板との間に液晶が封入されるなどの点については、第１、２の実施の形態と同様であるので詳細な説明は省略する。

#### 【００４０】

本実施の形態の液晶表示装置によれば、第１、第２の実施の形態と同様に、共通電極補助ライン１５、パッド電極１９は設けられていない。そのため、画素の開口率が向上する。また、共通電極１２３Ｂは表示領域７０の全ての画素に跨るように一体化されており、その端部を外周共通電位ライン１５０に接続したので、共通電極１２３Ｂに共通電位Ｖｃｏｍを低抵抗で十分に供給することができる。また、外周共通電位ライン１５０、共通電極１２３Ｂのレイアウトについても同様に図３～図８のレイアウトを適用することができ、同様の効果を得ることができる。

20

#### 【００４１】

##### 第４の実施の形態

本発明の第４の実施の形態について図面を参照しながら説明する。図１５はこの液晶表示装置の表示領域の一部の平面図であり、図１６は図１５のＸ４－Ｘ４線に沿った断面図である。また、図１６は図１５のＹ３－Ｙ３線に沿った断面図である。実際の液晶表示装置の表示領域においては、多数の画素がマトリクスに配置されているが、これらの図では３画素のみを示している。

#### 【００４２】

30

本実施の形態は、第３の実施の形態の画素電極１２１Ｂと共通電極１２３Ｂの上下の配置関係を逆転させたものであり、画素電極１２１Ａが第１層透明電極で形成され、ゲート絶縁膜１０１、層間絶縁膜１０４を間に挟んでその上層に、共通電極１２３Ａが第２層透明電極で形成される。そして、上層の共通電極１２３Ａに複数のスリットＳが設けられる。

#### 【００４３】

共通電極１２３Ａの端部は表示領域７０の外周に配置され、共通電位Ｖｃｏｍを供給する外周共通電位ライン１５０に接続されている。その接続断面構造は、図１６に示すように、外周共通電位ライン１５０は表示信号ライン１１８等と同じ層で形成されており、アルミニウムもしくはアルミニウム合金を含む金属等からなる。外周共通電位ライン１５０はゲート絶縁膜１０１上に形成されている。そして、外周共通電位ライン１５０上の層間絶縁膜１０４に形成されたコンタクトホールＣＨ１５を介して、共通電極１２３Ａと外周共通電位ライン１５０が接続されている。その他の点については、第３の実施の形態と同様である。

40

#### 【００４４】

なお、第１乃至第４の実施の形態において、共通電極２３Ａ、１２３ＡのスリットＳは１つの画素内に形成されているが、スリットＳは複数の画素に跨って、繋がっていてもよい。また画素電極２１Ｂ、１２１Ｂは、スリットＳの一方の端部が開口された櫛歯形状であってもよい。

#### 【図面の簡単な説明】

50

## 【 0 0 4 5 】

【図 1】第 1 の実施の形態による液晶表示装置の表示領域の一部の平面図である。

【図 2】図 1 の X 1 - X 1 線に沿った断面図である。

【図 3】第 1 の実施の形態による液晶表示装置の第 1 のレイアウト図である。

【図 4】第 1 の実施の形態による液晶表示装置の第 2 のレイアウト図である。

【図 5】第 1 の実施の形態による液晶表示装置の第 3 のレイアウト図である。

【図 6】第 1 の実施の形態による液晶表示装置の第 4 のレイアウト図である。

【図 7】第 1 の実施の形態による液晶表示装置の第 5 のレイアウト図である。

【図 8】第 1 の実施の形態による液晶表示装置の第 6 のレイアウト図である。

【図 9】第 2 の実施の形態による液晶表示装置の表示領域の一部の平面図である。

10

【図 10】図 9 の X 2 - X 2 線に沿った断面図である。

【図 11】図 9 の Y 1 - Y 1 線に沿った断面図である。

【図 12】第 3 の実施の形態による液晶表示装置の表示領域の一部の平面図である。

【図 13】図 12 の X 3 - X 3 線に沿った断面図である。

【図 14】図 12 の Y 2 - Y 2 線に沿った断面図である。

【図 15】第 4 の実施の形態による液晶表示装置の表示領域の一部の平面図である。

【図 16】図 15 の X 4 - X 4 線に沿った断面図である。

【図 17】図 15 の Y 3 - Y 3 線に沿った断面図である。

【図 18】従来例の液晶表示装置の構造及び製造方法を説明する図である。

【図 19】従来例の液晶表示装置の構造及び製造方法を説明する図である。

20

【図 20】従来例の液晶表示装置の構造及び製造方法を説明する図である。

## 【符号の説明】

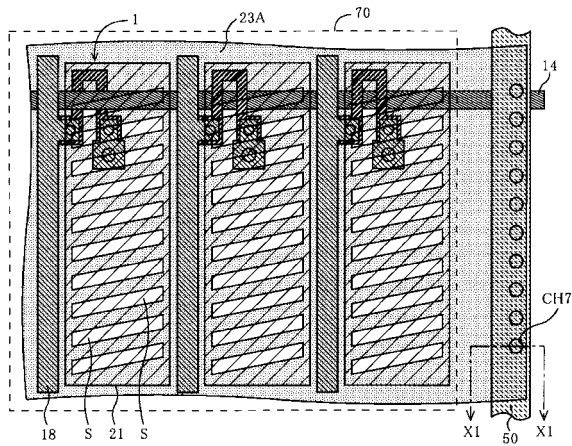
## 【 0 0 4 6 】

1	TFT	1 a	a Si - TFT
1 0 , 1 0 0	TFT 基板	1 1	バッファ層
1 2	能動層	1 2 d	ドレイン領域
1 2 s	ソース領域	1 3 , 1 0 1	ゲート絶縁膜
1 4 , 1 1 4	ゲートライン	1 5	共通電極補助ライン
1 6 , 1 0 4	層間絶縁膜	1 7 , 1 0 3	ソース電極
1 8 , 1 1 8	表示信号ライン	1 9	パッド電極
2 0	平坦化膜	2 1 , 2 1 B , 1 2 1 A , 1 2 1 B	画素電極
2 2	絶縁膜	2 3 , 2 3 A , 2 3 B , 1 2 3 A , 1 2 3 B	共通電極
3 0	対向基板	3 1 , 3 2	偏光板
4 0	液晶	5 0	外周共通電位ライン
6 1	表示信号ライン制御回路	6 2	ゲートライン制御回路
7 0	表示領域	1 0 2	アモルファスシリコン層
1 1 9	接続用配線	1 5 0	外周共通電位ライン
CH 1 ~ CH 1 5	コンタクトホール	S	スリット

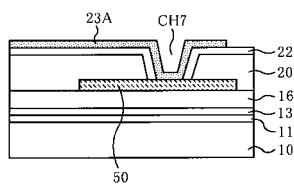
30



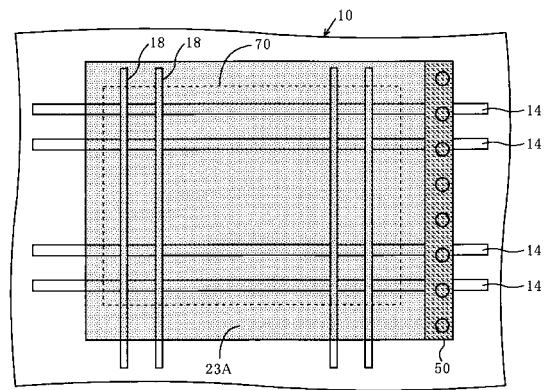
【図 1】



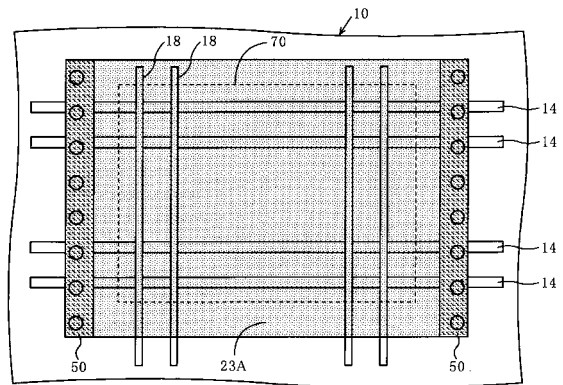
【図 2】



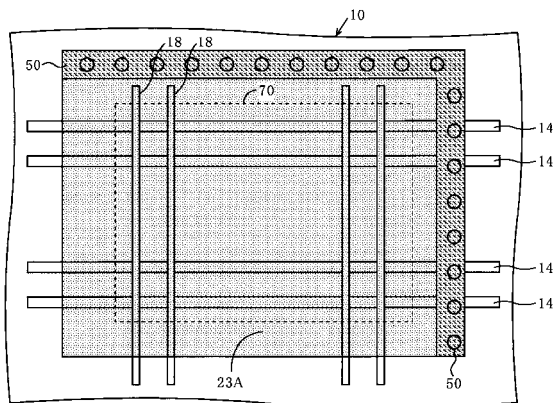
【図 3】



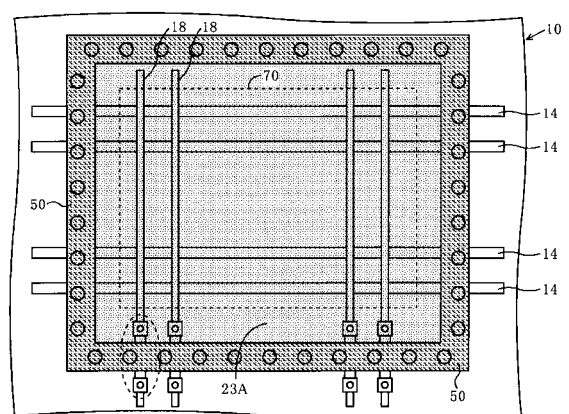
【図 4】



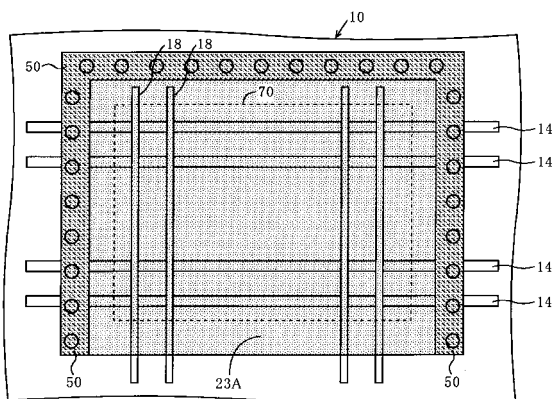
【図 5】



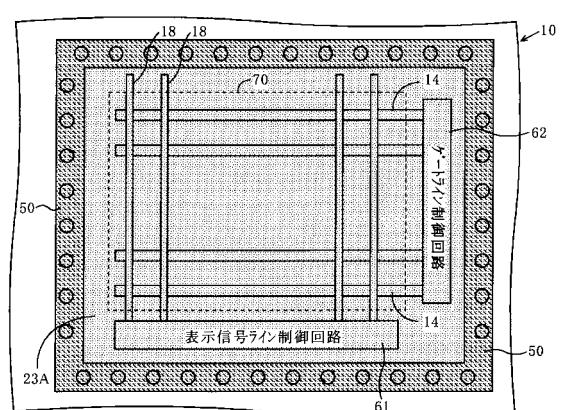
【図 7】



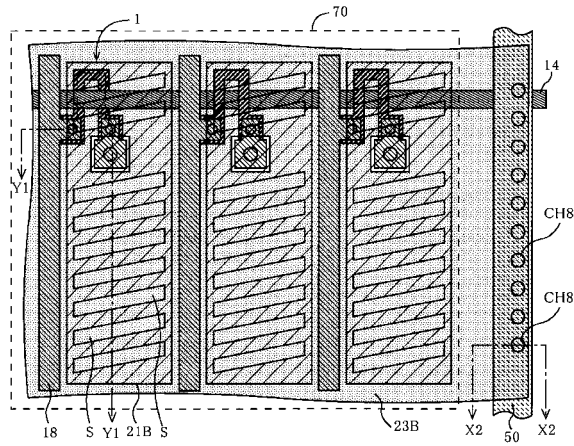
【図 6】



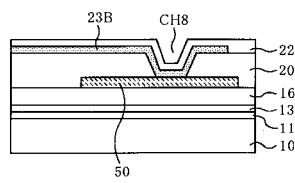
【図 8】



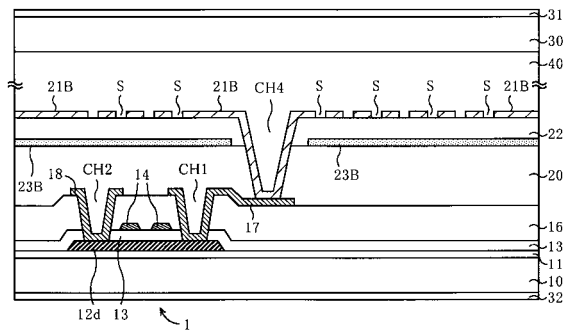
【図 9】



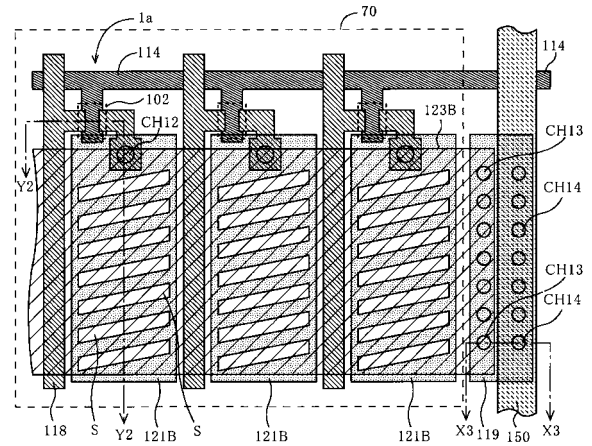
【図 10】



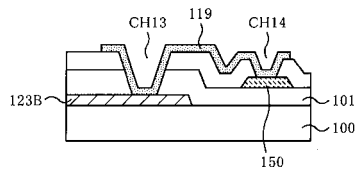
【図 11】



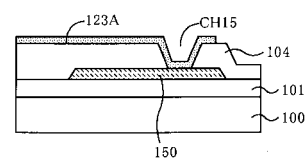
【図 12】



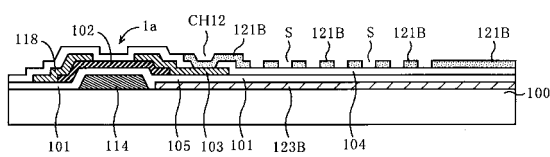
【図 13】



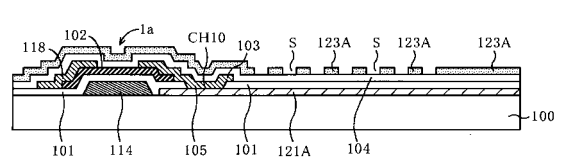
【図 16】



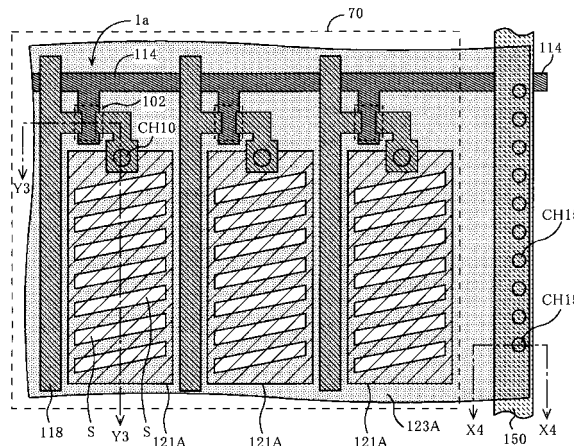
【図 14】



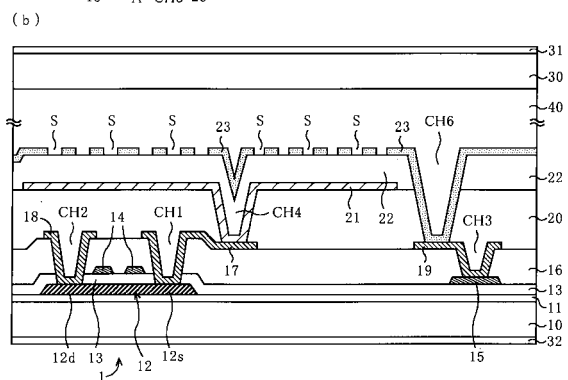
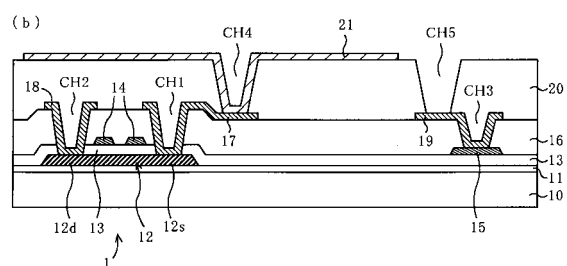
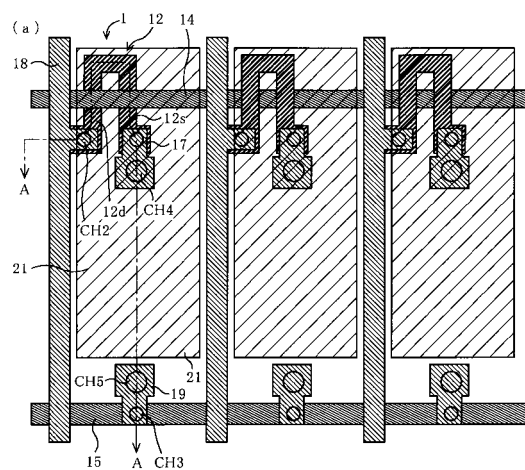
【図 17】



【図 15】



【 図 1 9 】



---

フロントページの続き

(56)参考文献 特開平09-230380(JP,A)  
特開平10-319436(JP,A)  
特開2003-131248(JP,A)  
特開2001-330844(JP,A)  
特開2005-070541(JP,A)  
特開平10-186351(JP,A)  
特開平10-133234(JP,A)  
特開2003-090994(JP,A)  
特開2005-275054(JP,A)  
特開2002-311405(JP,A)  
特開2003-195352(JP,A)

(58)調査した分野(Int.Cl., DB名)

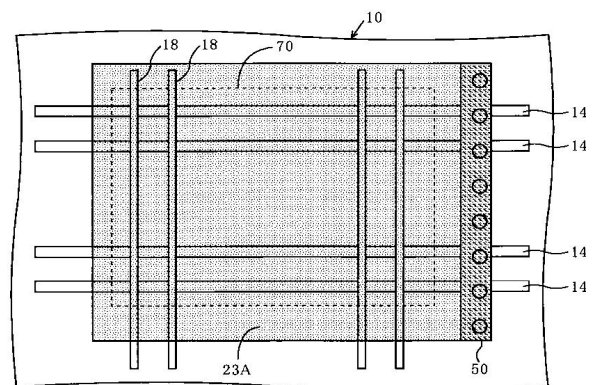
G02F 1/1343  
G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP4449953B2</a>	公开(公告)日	2010-04-14
申请号	JP2006204624	申请日	2006-07-27
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	小野木智英 瀬川泰生		
发明人	小野木 智英 瀬川 泰生		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F1/136227 G02F2001/134372 G02F1/133345 G02F1/134336 G02F1/134339 G02F1/136286 G02F1/1368 G02F2001/133357 G02F2001/136295 G02F2201/121 G02F2201/123 G02F2201/40 G02F2202/103 G02F2202/104 H01L27/1222 H01L27/1244 H01L29/78669 H01L29/78678		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/JA24 2H092/JA46 2H092/JB14 2H092/NA04 2H092/NA07 2H092/NA28 2H092/QA06 2H192/AA24 2H192/BB12 2H192/BB13 2H192/BB73 2H192/BB81 2H192/BC31 2H192/CB02 2H192/CB05 2H192/CB13 2H192/CB44 2H192/CC04 2H192/CC26 2H192/EA67 2H192/JA32		
代理人(译)	须藤克彦		
其他公开文献	JP2008032899A5 JP2008032899A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种FFS型液晶显示装置，其能够充分确保向公共电极提供公共电位并改善像素的孔径比以获得明亮的显示。 解决方案：像素电极21由第一层透明电极形成，并且由第二层透明电极构成的公共电极23A形成在上层上，绝缘膜22介于其间。多个狭缝S设置在上公共电极23中。公共电极23A跨越显示区域70的所有像素。公共电极23A的端部设置在显示区域70的外部，并连接到提供公共电位Vcom的外围公共电位线50。没有提供如传统示例中的公共电极辅助线15和焊盘电极19。 点域1

【图 3】



【图 4】