

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3866522号
(P3866522)

(45) 発行日 平成19年1月10日(2007.1.10)

(24) 登録日 平成18年10月13日(2006.10.13)

(51) Int. Cl.	F I
GO2F 1/1335 (2006.01)	GO2F 1/1335 520
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO9F 9/00 (2006.01)	GO9F 9/00 338
GO9F 9/30 (2006.01)	GO9F 9/30 330Z
HO1L 21/336 (2006.01)	GO9F 9/30 338

請求項の数 11 (全 19 頁) 最終頁に続く

(21) 出願番号	特願2001-36799 (P2001-36799)	(73) 特許権者	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成13年2月14日(2001.2.14)	(73) 特許権者	303018827 NEC液晶テクノロジー株式会社 神奈川県川崎市中原区下沼部1753番地
(65) 公開番号	特開2002-244126 (P2002-244126A)	(74) 代理人	100123788 弁理士 宮崎 昭夫
(43) 公開日	平成14年8月28日(2002.8.28)	(74) 代理人	100127454 弁理士 緒方 雅昭
審査請求日	平成16年8月17日(2004.8.17)	(74) 代理人	100106138 弁理士 石橋 政幸
		(72) 発明者	坂本 道昭 東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

透明な第1の基板と、第2の基板と、前記第2の基板上に形成された下部絶縁膜と、前記第2の基板上に画素ごとに設けられたスイッチング素子と、前記下部絶縁膜上に設けられ画素の有効領域に対応して凹凸構造を有する絶縁層と、前記画素ごとに前記絶縁層上に前記凹凸構造を反映させた形状で設けられた反射膜と、前記第1の基板と前記第2の基板の前記反射膜側で挟み込まれた液晶層とを有するアクティブマトリクス型液晶表示装置において、

前記画素ごとに、前記凹凸構造の形成領域において前記絶縁層と前記下部絶縁膜の間に略平面に設けられ、光反射層として機能し、前記スイッチング素子のソース電極と電氣的に接続する上部電極と、

前記第2の基板と前記下部絶縁膜の間に略平面に設けられ、前記上部電極と蓄積容量を形成する下部電極とを有し、

前記凹凸構造の形成領域において前記上部電極の略全面に対応して前記下部電極が形成されていることを特徴とする、アクティブマトリクス型液晶表示装置。

【請求項2】

前記凹凸構造は、不規則に配置された複数の線状の凸部と、前記凸部に囲まれた複数の凹部とからなる、請求項1に記載のアクティブマトリクス型液晶表示装置。

【請求項3】

前記スイッチング素子は、前記下部絶縁膜をゲート絶縁膜としゲート電極がゲート線に

10

20

接続する薄膜トランジスタであり、複数のゲート線が相互に並列に配置し、画素ごとの前記下部電極は、当該画素に対応するゲート線に対して隣接するゲート線に電氣的に接続する、請求項 1 または 2 に記載のアクティブマトリクス型液晶表示装置。

【請求項 4】

前記凹凸構造の形成領域において、前記第 2 の基板上の前記下部絶縁膜の表面に段差が形成されていない、請求項 1 乃至 3 いずれか 1 項に記載のアクティブマトリクス型液晶表示装置。

【請求項 5】

前記絶縁層が、前記凹凸構造の形状に応じてフォトリソグラフィ工程によりパターンニングされた第 1 の層と、表面に前記凹凸構造を保持しつつ前記第 1 の層を被覆する第 2 の層とからなる、請求項 1 乃至 4 いずれか 1 項に記載のアクティブマトリクス型液晶表示装置。

10

【請求項 6】

前記反射膜は、前記絶縁層を貫通するコンタクトホールを介して前記上部電極または前記ソース電極と電氣的に接続される、請求項 1 乃至 4 いずれか 1 項に記載のアクティブマトリクス型液晶表示装置。

【請求項 7】

前記ソース電極と前記反射膜は電氣的に接続される、請求項 1 乃至 4 いずれか 1 項に記載のアクティブマトリクス型液晶表示装置。

【請求項 8】

スイッチング素子が設けられた基板を有するアクティブマトリクス型液晶表示装置の製造方法において、

20

光を反射する反射部材を平坦な表面となるように前記基板に形成する工程と、

前記反射部材上に絶縁膜を形成後、前記絶縁膜を露光工程によりパターンニングして凹凸形状の絶縁層を形成する工程と、

前記凹凸形状の絶縁層上に、前記アクティブマトリクス型液晶表示装置の液晶層を透過した光を反射するための反射膜を形成する工程と、を有し、

前記凹凸形状の絶縁層の略全面は、前記反射部材と重なって、前記反射部材の反射光を用いて形成されるものであることを特徴とする、アクティブマトリクス型液晶表示装置の製造方法。

30

【請求項 9】

前記反射部材が前記アクティブマトリクス型液晶表示装置の蓄積容量の一方の電極として形成される、請求項 8 に記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項 10】

前記凹凸形状の絶縁層を形成する工程が、所定の凹凸形状に対応して露光工程により第 1 のフォトレジスト層をパターンニングする工程と、パターンニングされた前記第 1 のフォトレジスト層上に第 2 のフォトレジスト層を形成する工程とを有し、

前記第 1 のフォトレジスト層のパターンニングされた形状に応じて前記第 2 のフォトレジスト層の表面の形状が定まる、請求項 8 または 9 に記載のアクティブマトリクス型液晶表示装置の製造方法。

40

【請求項 11】

前記凹凸形状の絶縁層を形成する工程が、所定の凹凸形状に対応して相対的に低露光量でフォトレジスト層を露光する工程と、コンタクトホールに対応して相対的に高露光量で前記フォトレジスト層を露光する工程とを有する、請求項 8 乃至 10 のいずれか 1 項に記載のアクティブマトリクス型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、アクティブマトリクス型液晶表示装置及びその製造方法に関し、特に、外部から液晶層へ入射してきた光を再び外部へと出射させる反射層を有する、反射型のアクティ

50

ブマトリクス型液晶表示装置及びその製造方法に関する。

【 0 0 0 2 】

【 従来 の 技 術 】

近年、薄型テレビジョン受像機やパーソナルコンピュータ、携帯情報端末（PDA；personal digital assistant）、携帯電話機、各種端末、各種モニター装置などの機器における表示装置として、液晶表示装置が多用されている。中でも、表示画素ごとにスイッチング素子（アクティブ素子）を設け、個々の画素電極への電圧の印加をスイッチング素子によって制御するようにしたアクティブマトリクス型液晶表示装置が広く使われるようになってきている。スイッチング素子としては、薄膜トランジスタ（TFT；thin film transistor）やMIM（金属／絶縁膜／金属構造；metal-insulator-metal）ダイオードなどが用いられる。アクティブマトリクス型液晶表示装置は、高解像度であって視野角が広く、高コントラスト比かつ多階調表示が可能であるという特徴を有している。

10

【 0 0 0 3 】

光源、表示装置、表示装置の視認者の位置関係に応じて、液晶表示装置には大きく分けて透過型と反射型の2種類がある。アクティブマトリクス型液晶表示装置の場合、従来は、液晶表示パネルの背後にバックライトと呼ばれる光源を配置しこの光源からの光が液晶表示パネル装置を透過するようにした透過型が一般的であった。しかしながら、透過型の場合、バックライトが消費する電力を無視することができず、バックライトを含む液晶表示装置全体として見た場合に、バックライトが、全消費電力の50%以上を消費する例も少なくない。また、バックライトを設けることによって、液晶表示装置が、その分、厚くなったり重くなったりする、という問題点もある。

20

【 0 0 0 4 】

そこで、周囲光を反射することによって表示を行う反射型のアクティブマトリクス型液晶表示装置が実用化され、例えば、携帯電話機などの特に低消費電力であることを要求される機器に使用されるようになってきている。反射型の液晶表示装置は、表示パネルの前面から入射した光を反射させ、再び表示パネルの前面から出射させる構成となっている。このように周囲光を反射させる構成ため、反射型の液晶表示装置は光を反射する反射層を有するが、この反射層が鏡面であると、入射光が一方向のみに反射されることとなって実質的な視野角が極端に狭くなったり、干渉の影響で反射光の色づき現象が起きたり、モアレ縞が観察されたりすることになる。そこで、反射面に適当な微細な凹凸を設けることが行

30

【 0 0 0 5 】

図15は、従来の一枚偏光板方式の反射型アクティブマトリクス型液晶表示装置を示す断面図である。以下、この図面に基づき説明する。

【 0 0 0 6 】

この液晶表示装置は、対向基板1と下部基板（TFT基板）7との間に液晶層14を挟持した構成のものである。対向基板1は、偏光板2、位相差板3、ガラス基板4、カラーフィルタ5、透明電極（共通電極）6等から構成されている。下部基板7は、ガラス基板8、ガラス基板8上に形成されたスイッチング素子である薄膜トランジスタ9、凹凸構造のベースとなる第一の絶縁層からなる凸形状10、その上に形成された第二の絶縁層であるポリイミド膜11、薄膜トランジスタ9のソース電極12に接続されて反射層（反射板）とともに画素電極として機能する反射電極13から構成されている。対向基板1と下部基板7との間に、液晶層14が位置する。反射電極13は、例えば、アルミニウム（Al）などによって形成されている。

40

【 0 0 0 7 】

光源には反射光16を利用する。反射光16は、外部からの入射光15が、偏光板2、位相差板3、ガラス基板4、カラーフィルタ5、透明電極6、液晶層14を通過し、反射電極13で反射されるものである。

【 0 0 0 8 】

この反射型液晶表示装置の表示性能としては、液晶透過状態のときに明るくかつ白い表示

50

を呈することが要求される。この表示性能の実現には、様々な方位からの入射光 15 を効率的に反射する必要がある。それゆえ、ポリイミド膜 11 に凹凸構造を形成することで、その上に位置する反射電極 13 に反射光を散乱させる機能を持たせることができる。したがって、反射電極 13 の凹凸構造をどのように形成するかが、反射型液晶表示装置の表示性能を決めるのに重要となる。この凹凸構造のベースとなる凸形状 10 は、例えば小半球状の孤立した多数の凸構造をガラス基板 20 の面内方向にランダムに分散するように設けたものである。

【0009】

図 16 及び図 17 は、この従来 of 反射型液晶表示装置における反射電極の製造方法を示す断面図である。以下、この図面に基づき説明する。

10

【0010】

薄膜トランジスタの製造工程では、まずガラス基板 20 上にゲート電極 21 を形成する(図 16 [a])。続いて、ゲート絶縁膜 22、半導体層 23、ドーピング層 24 を成膜する(図 16 [b])。続いて、半導体層 23 及びドーピング層 24 をパターニングすることでアイランド 25 を形成し(図 16 [c])、さらに金属層を成膜後にパターニングしてソース電極 26、ドレイン電極 27 を形成する(図 16 [d])。その後、反射電極の製造工程に移る。

【0011】

反射電極の製造工程では、まず感光性を有する有機系絶縁膜 28 を形成する(図 16 [e])。有機系絶縁膜 28 としては、例えば、アクリル系のフォトレジストが使用される。続いて、フォトリソグラフィを施すことにより反射電極形成領域に凸部 29 を形成し(図 16 [f])、加熱により凸部 29 を溶融させて滑らかな凸形状 30 に変換する(図 17 [g])。続いて、この上部を有機系絶縁膜 31 で覆うことにより、より滑らかな凹凸面 32 を形成する(図 17 [h])。続いて、薄膜トランジスタのソース電極に反射電極を電氣的に接続するためのコンタクト部 33 を形成し(図 17 [i])、その後反射電極 34 を形成する(図 17 [j])。この反射電極の製造方法は、例えば特公昭 61 - 6390 号公報などに開示されている。

20

【0012】

【発明が解決しようとする課題】

上述した従来 of 反射型アクティブマトリクス型液晶表示装置には、以下に述べるような課題が残されている。

30

【0013】

第 1 に、凹凸構造を形成するためにフォトリソグラフィ工程を用いるが、その際使用するフォトレジスト(有機系絶縁膜 28)として、凹凸形状の微細な制御が必要なこともあって、一般には、アクリル系などの比較的感度の低いフォトレジストを使用する。そのため、凹凸形状を作るためのフォトリソグラフィ工程における必要な露光量が大きくなり、露光時間の長大化、ひいては工程時間の長大化の原因となる。

【0014】

第 2 に、凹凸を形成するために画素ごとのストレージ容量(蓄積容量)が小さくなり、フリッカが出やすいという問題点がある。一般的に蓄積容量を大きくするために、透過型アクティブマトリクス型液晶表示装置で行われているように、ゲート線と反射電極(画素電極)とをオーバーラップさせる部分の面積を大きくすることが考えられる。しかし、上述したような反射型の液晶表示装置の場合、透過型のものとは比べて、有機系絶縁膜 28 及びポリイミド膜 11 の厚さを無視することができず、ゲート線と画素電極との間隔が大きくなり、その分、十分なストレージ容量を確保するのが難しくなる。

40

【0015】

第 3 に、反射電極の表面の凹凸形状を多数の小半球状のものとする場合、製造工程における上述の図 16 [f] の工程において、凸部 29 は、相互に孤立した小円柱となる。この凸部 29 の大きさは、典型的には、直径が 1 ~ 20 μm 程度、高さが 0.5 ~ 5 μm 程度である。そのため、図 16 [f] の工程以降のプロセス(例えば基板洗浄工程、熱プロセ

50

ス、成膜プロセスなど)において、下地と凸部29との密着性が劣化し、凸部29が剥がれてしまうことがある。このため、所期の形状の反射電極を形成することができなくなる。

【0016】

本発明は、反射型アクティブマトリクス型液晶表示装置における上述した課題を解決することを目的とし、具体的には、反射電極が確実に形成され、反射電極(反射層)を形成するための露光量が少なく済み、製造時間を短縮でき、製造プロセスが単純であり、画素ごとに十分なストレージ容量を確保できるアクティブマトリクス型液晶表示装置と、その製造方法を提供することにある。

【0017】

【課題を解決するための手段】

本発明のアクティブマトリクス型液晶表示装置は、透明な第1の基板(図1のガラス基板48に対応)と、第2の基板(図1のガラス基板55に対応)と、第2の基板上に形成された下部絶縁膜と、第2の基板上に画素ごとに設けられたスイッチング素子と、下部絶縁膜上に設けられ画素の有効領域に対応して凹凸構造を有する絶縁層と、画素ごとに絶縁層上に凹凸構造を反映させた形状で設けられた反射膜と、第1の基板と第2の基板の反射膜側で挟み込まれた液晶層とを有するアクティブマトリクス型液晶表示装置において、画素ごとに、凹凸構造の形成領域において絶縁層と下部絶縁膜の間に略平面に設けられ、光反射層として機能し、スイッチング素子のソース電極と電気的に接続する上部電極と、第2の基板と下部絶縁膜の間に略平面に設けられ、上部電極と蓄積容量を形成する下部電極とを有することを特徴とする。

【0018】

ここで、凹凸構造の形成領域において上部電極の略全面に対応して下部電極が形成することが好ましい。

【0019】

本発明においては、下部電極及び上部電極によって十分な大きさの蓄積容量を形成できるので、フリッカなどの問題が起こらない。また、絶縁層における凹凸構造をフォトリソグラフィによって形成することを考えると、上部電極が露光時に反射層として作用するので(上部電極が一部欠けている構成においては、その欠けている部分に下部電極が形成されていれば、その下部電極も反射層として作用する)、実質的に必要な露光量を減らすことができ、露光時間の短縮、ひいては液晶表示装置の生産性の向上を図ることができる。

【0020】

本発明の液晶表示装置において、凹凸構造は、不規則に配置された複数の線状の凸部と、凸部に囲まれた多数の凹部とからなるものとするのが好ましい。このような凹凸構造を採用することにより、従来の孤立した半球状の凸部を用いる場合に比べ、凸部の剥がれが防止され、所望の形状の反射膜を確実に形成することができる。反射膜はスイッチング素子のソース電極に電気的に接続してもよく、この場合は、反射膜は、画素電極としても機能する反射電極となる。

【0021】

絶縁層としては、例えば、凹凸構造の形状に応じてフォトリソグラフィ工程によりパターンニングされた第1の層と、表面に凹凸構造を保持しつつ第1の層を被覆する第2の層とからなるものを使用することもできるし、単一のフォトレジスト層からなるものを使用することができる。単一のフォトレジスト層を使用し、かつ、反射膜と上部電極とを電気的に接続する必要がある場合には、露光量を変化させた複数回の露光により、表面の凹凸構造の形状と絶縁層を貫通するコンタクトホールとが形成されるようにしてもよい。

【0022】

本発明のアクティブマトリクス型液晶表示装置において、下部絶縁膜をゲート絶縁膜としゲート電極がゲート線に接続する薄膜トランジスタをスイッチング素子とするとともに、複数のゲート線を相互に並列に配置し、画素ごとの下部電極が、当該画素に対応するゲート線に対して隣接するゲート線に電気的に接続するようにすることが好ましい。凹凸構

10

20

30

40

50

造の形成領域において、絶縁層の第2の基板側の表面に段差が形成されていないようにすることが好ましい。

【0023】

さらに本発明のアクティブマトリクス型液晶表示装置では、第1の基板上に選択的に遮光層（ブラックマトリクス）を形成することができ、その場合には、第2の基板においてこの遮光層に対応する位置には反射膜が形成されないようにすることが好ましい。

【0024】

また、下部電極を凹凸構造の形成領域において上部電極の全面に対応して形成することは必ずしも必要なく、上部電極の少なくとも一部分に対応して下部電極が形成されるようにしてもよい。

10

【0025】

本発明のアクティブマトリクス型液晶表示装置の製造方法は、スイッチング素子が設けられた基板を有するアクティブマトリクス型液晶表示装置の製造方法において、基板に光を反射する反射部材を平坦な表面となるように基板に形成する工程と、反射部材上に絶縁膜を形成後、絶縁膜を露光工程によりパターンニングして凹凸形状の絶縁層を形成する工程と、凹凸形状の絶縁層上にアクティブマトリクス型液晶表示装置の液晶層を透過した光を反射するための反射膜を形成する工程と、を有し、凹凸形状の絶縁層の略全面は、反射部材と重なって、反射部材の反射光を用いて形成されるものであることを特徴とする。

【0026】

反射部材を設けていることにより、露光工程により凹凸構造を有する絶縁層を形成する際に必要な露光量を低減することができ、露光時間の短縮、さらには製造工程の短縮を図ることができる。

20

【0027】

ここで反射部材は、平坦な表面となるように形成されることがさらに好ましい。また、反射部材をアクティブマトリクス型液晶表示装置の蓄積容量の一方の電極として形成することが好ましい。反射部材を蓄積容量の一方の電極（上部電極：アクティブ素子に接続する方の電極）として形成することにより、フリッカの防止を図ることができるようになる。また上部電極と反射部材とを別々に設ける必要がなくなり、蓄積容量形成のための工程を絶縁層の露光時間の短縮のために兼用することができて、さらに、工程時間の短縮を図ることができる。

30

【0028】

本発明において、露光工程は、典型的には、ポジ型またはネガ型のフォトレジストを所定の形状にパターンニングする工程である。

【0029】

凹凸形状の絶縁層を形成する工程は、例えば、（1）所定の凹凸形状に対応して露光工程により第1のフォトレジスト層をパターンニングする工程と、パターンニングされた第1のフォトレジスト層上に第2のフォトレジスト層を形成する工程とを有し、第1のフォトレジスト層のパターンニングされた形状に応じて第2のフォトレジスト層の表面の形状が定まる工程としてもよいし、あるいは、（2）所定の凹凸形状に対応して相対的に低露光量でフォトレジスト層を露光する工程と、コンタクトホールに対応して相対的に高露光量でフォトレジスト層を露光する工程とを有する工程としてもよい。

40

【0030】

なお本発明において画素の有効領域とは、遮光層などによって覆われていないいわゆる開口率に寄与する領域のことであり、そこにおける液晶層の配向変化が画像表示として利用される領域のことであり、

【0031】

ここで、本発明において、上部電極と下部電極とからなる蓄積容量部を画素の有効領域のほぼ全域に設けることが好ましいことについてさらに説明する。上述したようにアクティブマトリクス型液晶表示装置には、大別して透過型と反射型とがあるが、反射型のものは、消費電力をより低減することが求められる機器に使用される。そのような機器は、透過

50

型の液晶表示装置が使用される機器に比べ、表示速度はそれほど要求されないので、蓄積容量を大きくしたことに伴う表示速度の低下を防止することよりも、消費電力の低減することが優先され、そのため、蓄積容量部を大きくしたことにもなう動作速度の低下は許容される。

【 0 0 3 2 】**【 発明の実施の形態 】**

次に、本発明の好ましい実施の形態について、図面を参照して説明する。

【 0 0 3 3 】

図 1 は、本発明の実施の一形態のアクティブマトリクス型液晶表示装置の構成を示す模式断面図であり、概ね 1 画素分の領域の構成を、画素の中央部分を含む断面で切った形状（後述の図 2 における A - A 線で切った形状）として示している。この液晶表示装置は、水平及び垂直方向に複数の画素が 2 次元的に配列して構成されている。

10

【 0 0 3 4 】

このアクティブマトリクス型液晶表示装置は、反射型のものであって、画素ごとに設けられた反射電極 5 1 を有する下部基板 5 0 と、各画素に対して共通に設けられた透明電極（共通電極）5 2 を有する対向基板 5 3 とを、両方の電極 5 1 , 5 2 が向き合うように対向配置させ、これら両基板 5 0 , 5 3 間に液晶層 5 4 を封止した構成のものである。この液晶表示装置においても、図 1 5 に示した従来の液晶表示装置と同様に、反射膜 5 1 には凹凸構造が形成されている。ただし、凹凸構造の具体的な形状は、図 1 5 に示したものと相違して、具体的には後述するように、ランダムな網状に繋がった形状の凸部を有するものである。

20

【 0 0 3 5 】

この実施の形態では、反射膜 5 1 は、画素ごとに設けられる画素電極としても機能するためのものであり、コンタクトホール 7 9（図 2 参照）により、画素ごとに設けられた薄膜トランジスタ（TFT）（図 1 には示していない）のソース電極に電氣的に接続している。反射膜 5 1 は、アルミニウムなどの高反射効率金属によって形成されている。なお、本発明においては、反射膜 5 1 を薄膜トランジスタのソース電極などに接続しない構成とすることも可能である。

【 0 0 3 6 】

下部基板 5 0 は、ガラス基板 5 5 と、ガラス基板 5 5 上に形成された下部電極 5 8 と、TFT のゲート絶縁膜としても使用され、下部電極 5 8 上に形成された下部絶縁膜 5 6 と、下部絶縁膜 5 6 上に形成された上部電極 5 9 と、上部電極 5 9 上に形成されたパッシベーション膜 5 7 とを有している。下部絶縁膜 5 6 としては、例えば、アルミニウム酸化膜、シリコン酸化膜あるいはシリコン窒化膜などが使用される。パッシベーション膜 5 7 としては、シリコン窒化膜あるいはシリコン酸化膜などが使用される。さらに、下部基板 5 0 には、反射膜 5 1 に凹凸構造を形成するために、この凹凸構造に対応する形状にパターニングされてパッシベーション膜 5 7 上に設けられた第 1 の絶縁層 6 0 と、第 1 の絶縁層 6 0 の全体を覆うように形成された第 2 の絶縁層 6 1 とが設けられている。画素ごとに設けられる反射膜 5 1 は、第 2 の絶縁層 6 1 上に形成されている。第 2 の絶縁層 6 1 は、パターニングされた第 1 の絶縁層 6 0 及び第 1 の絶縁層 6 0 が形成されていない部分のパッシベーション膜 5 7 を覆うように設けられており、パターニングされた第 1 の絶縁層 6 0 の形状に応じて表面に凹凸構造を有するようになっている。ただし、後述するように、コンタクトホール 7 9（図 2）の形成部位では、第 1 の絶縁層 6 0 及び第 2 の絶縁層 6 1 は設けられていない。

30

40

【 0 0 3 7 】

第 1 の絶縁層 6 0 は、感光性樹脂組成物（フォトレジスト）によって構成され、公知のフォトリソグラフィプロセスによってパターニングされている。フォトレジストは、ポジ型のものでもネガ型のものでもよい。例えば、アクリル系のフォトレジストを使用することができる。第 2 の絶縁層 6 1 としては、ポリイミドなどを使用することもできるが、第 2 の絶縁層 6 1 の形成後にコンタクトホールの形成部位の第 2 の絶縁層 6 1 を

50

取り除くことを考えると、第2の絶縁層61もフォトレジストで形成することが好ましい。

【0038】

対向基板53には、ガラス基板48と、ガラス基板48上に形成されたカラーフィルタ62とが設けられており、透明電極52はカラーフィルタ62上に形成されている。図には示していないが、反射膜51及び透明電極52の表面には、配向膜が形成され、配向処理(ラビング処理)が施されている。対向基板53には、不図示の位相差板や偏光板が形成される。なお、カラーフィルタ62の一部は、遮光層(ブラックマトリクス)49に置き換えられている。

【0039】

下部電極58及び上部電極59は、いずれも、画素ごとに設けられるものである。下部電極58は、薄膜トランジスタのゲート電極やこのゲート電極と一体的に形成されるゲート線と同一工程で同一材料により形成されるものである。具体的には、クロムやモリブデンなどの金属材料から構成される。実際には、ある画素の下部電極は、その画素を制御するゲート線に隣接するゲート線(前段のゲート線という)に電気的に接続する。具体的には、画素領域においてその画素領域に向かって張り出すように前段のゲート線を形成すればよい。一方、上部電極59は、その画素の薄膜トランジスタのソース電極と一体的に形成され、そのソース電極と同電位になっているものであり、例えばクロム、モリブデンなどの金属によって形成される。これら下部電極58及び上部電極59は、いずれも略平面であって、相互にほぼ重なり合い、これによって、電気的には、容量にたとえられる液晶セルに対して並列に設けられる蓄積容量を構成することになる。また、上部電極59は、後述するように、フォトリソグラフィによる第1の絶縁層(フォトレジスト)60のパターニングの際に、そのフォトレジストを通過した光を反射して再びフォトレジストに入射させる機能(反射部材としての機能)を有し、これにより、第1の絶縁層60のパターニングのために必要な露光量を大幅に減少させることを可能にする。したがってこの観点からも、上部電極59は、光反射率が高い金属を用い、平滑に設けることが好ましい。

【0040】

図2は、下部基板50における各層、各電極の配置を示す平面図であり、概ね1画素分の領域を示している。下部基板は複数の層や電極を積層した構成であるので、各層、各電極の形成領域を明示するために、(a)、(b)の2つの分図からなっている。これら(a)、(b)の分図は同一の領域を示したものであるが、(a)は反射膜51の形成領域を含めたものであり、(b)は(a)から反射膜51を便宜上除いてみたものである。

【0041】

図示するように、ゲート線(走査線)71とデータ線(ドレイン線)72とが相互に直交するように格子状に配置しており、隣接する2本のゲート線71及び隣接する2本のデータ線72で囲まれた矩形領域が1画素分の画素領域となる。ゲート線71とデータ線72との交点ごとにTF T73が設けられており、TF T73のドレイン電極75はデータ線72に接続し、TF T73のゲート電極74はゲート線71に接続している。TF T73のソース電極76は上部電極59と一体となっており、上部電極59と接続している。下部電極58は、前段のゲート線71がこの画素領域内に張り出すようにして形成されている。

【0042】

反射膜51は、後述するように、コンタクトホール79によってソース電極76に電気的に接続している。この種の反射型液晶表示装置の場合、ゲート線71やデータ線72の形成領域は画素の有効領域とはならないので、対向基板53において、ゲート線71やデータ線72の形成位置にあわせて遮光層(ブラックマトリクス)49を設けるのが一般的である。反射膜51は、このような遮光層49に対応する位置には形成されておらず、これによって、各画素ごとの反射膜51が隣接する画素の反射膜から分離することになる。

【0043】

反射膜51における凹凸構造、すなわちパターニングされた第1の絶縁層による凹凸構造

10

20

30

40

50

は、図示白抜き部分によりその凸部 77 を示すように形成されている。第 1 の絶縁層が存在する部分が凸部となるからここでの凹凸構造は、基準となる面上に、ランダムな網状に繋がった形状の凸部 77 が設けられた構成となっている。実際にはこの凸部 77 は、各画素の有効領域に形成されており、ゲート線やドレイン線の上の領域には形成されていない。そこで、凸部 77 が形成されている領域を凹凸構造の形成領域と呼ぶことにすると、上部電極 59 及び下部電極 58 は、凹凸構造の形成領域の直下の位置の略全面に形成されている。特に、図 1、図 2 に示す例では、凹凸構造の形成領域の直下の位置には、TF T 73 の形成領域を除いて、必ず上部電極 59 及び下部電極 58 が配置するようになっている。ここで TF T 73 の形成領域が除外されている理由は、TF T 73 の形成領域には、必然的に、ドレイン電極、チャンネル領域、ゲート電極、ソース電極を配置する必要があり、ドレイン電極及びチャンネル領域を配置する部分には上部電極 59 を形成することはできず、ゲート電極を配置する部分には下部電極 58 を形成することができないからである。

10

【 0 0 4 4 】

凹凸構造の形成領域の直下の位置の略全面に下部電極 58 及び上部電極 59 を形成することによって、凹凸構造の形成領域においては、パッシベーション膜 57 の表面は、平滑であって、実質的に段差がない構造となる。このようにパッシベーション膜 57 の表面に段差がなければ、第 1 の絶縁層 60 をパターンニングする際に、凸部の高さがそろった所望の形状で正確に凹凸構造を形成できるようになる。一方、凹凸構造の形成領域においてパッシベーション膜 57 の表面に段差がある場合には、所望の凹凸形状を得るための露光量管理やマスクパターンの生成が煩雑なものとなる。

20

【 0 0 4 5 】

図 3 は、下部基板 50 に形成される凹凸構造の平面形状を示す図であって、液晶表示装置のパネル表示領域の全体におけるパターンと、1 画素分の領域におけるパターン（拡大図）を示している。この図 3 では、図 2 と異なって、連続した線状の凸部 77 が黒色部で表されている。凸部 77 間の白色部は、孤立した凹部 78 である。線状の凸部 77 はランダムな網目状に相互に接続している。結局、この凹凸構造によれば、周囲を凸部 77 によって囲まれて孤立した多数の凹部 78 が、不規則に配置されていることになる。凹部 78 は、不規則に配置された多数の線状の凸部 77 によって囲まれた部分（多角形状）からなる。

【 0 0 4 6 】

このように構成することにより、凸部 77 に対応した形状を有するパターンニングされた第 1 の絶縁層 60 と下地（パッシベーション膜 57）との接触面積を大きくできることから、下地膜との密着性を向上できるので、膜剥れのしない良好な凹凸構造を実現できる。

30

【 0 0 4 7 】

図 4 は、薄膜トランジスタの形成領域を含む部分の下部基板 50 の構成を示す模式断面図であり、図 2 における B - B 線での断面に対応している。この図では、パッシベーション膜 57 は省略されている。TF T 73 のソース電極 76 の近傍の位置において、第 2 の絶縁層 61 にコンタクトホール 79 が形成されており、反射膜 51（アルミニウム膜）がこのコンタクトホールを充填することにより、反射膜 51 が TF T 73 のソース電極 76 及び上部電極 59 と電氣的に接続するようになっている。

40

【 0 0 4 8 】

なお、図 2 及び図 4 に示した例では、TF T 73 の形成領域にも反射膜 51 における凹凸構造が設けられているが、TF T 73 の直上の位置には凹凸構造（凸部 77）を設けないようにすることもできる。

【 0 0 4 9 】

なお、コンタクトホール 79 の形成位置はソース電極 76 の近傍（あるいはソース電極 76 そのもの）に限られるものではなく、ソース電極 76 に電氣的に接続した上部電極 59 の任意の位置にコンタクトホール 79 を形成することができる。特に、ボジ型のフォトレジストを用いる場合には、コンタクトホール 79 の形成位置を十分に露光する必要があるから、光反射率が高い上部電極 59 上にコンタクトホール 79 が形成されるようにするこ

50

とが好ましい。

【0050】

次に、この液晶表示装置の製造方法について、図5及び図6を用いて説明する。説明の簡単のため、図5及び図6には、パッシベーション膜57は記載されていない。本実施の形態において、対向基板53の製造工程は従来から公知のものと同じであるので、ここでは、下部基板50の製造工程を中心に説明する。

【0051】

まず、ガラス基板55の全面にクロム(Cr)をスパッタリング法により50nm厚に形成し(工程[a])、その後、このクロム層をパターンニングして、ゲート線、ゲート電極74及び下部電極58とする(図5の工程[b])。この工程[b]が1回目のフォトレジスト工程(1PR)である。以下、n回目のフォトレジスト工程をnPRのように記述する。

10

【0052】

次に、ゲート絶縁膜ともなる下部絶縁膜56をプラズマCVD法により厚さ400nmに成膜し、TFTのチャンネル領域となるべき半導体膜80をプラズマCVD法により厚さ200nmに成膜する。半導体膜80は、適切なドーピング層を含んでいてもよい(工程[c])。そして、半導体膜80をTFT73の半導体層81にパターンニングする(工程[d]:2PR)。半導体層81のパターンニング後、クロム層、ITO(酸化インジウムスズ)層をスパッタリング法によりそれぞれ50nm厚に形成する(工程[e])。クロム層及びITO層のパターンニングにより、ドレイン線、ドレイン電極75、ソース電極76及び上部電極59を形成する(工程[f]:3PR)。

20

【0053】

次に、第1の絶縁層60(厚さ3 μ m)を全面に形成する(工程[g])。その後、所望の凹凸形状が得られるように、フォトリソグラフィ工程により、第1の絶縁層60をパターンニングする(工程[h]:4PR)。第1の絶縁層60としては、ポジ型のフォトレジストを使用してもよいし、ネガ型のフォトレジストを使用してもよい。一般には、あまり感度の高くないフォトレジストが使用されるが、本実施の形態の場合、少なくとも凹凸形状の形成領域において、第1の絶縁層60の下側に、光反射率が高い金属を用いて表面が平滑になるように設けられた上部電極59が形成されている。第1の絶縁層60のパターンニングの際には、パターンを図示上側から露光されるわけであるが、第1の絶縁層60を通過した光は上部電極59の表面で反射され、再び第1の絶縁層60に入射することになる。したがって、このような上部電極59による反射の影響がない場合に比べ、パターンニングに必要な実質的な露光量を約半分程度にすることが可能となり、露光時間の短縮、工程時間の短縮などを図ることができる。

30

【0054】

上述のような第1の絶縁層60のパターンニングが終了したら、凹凸構造においてあまり急峻な形状とならないようにするために、表面形状変換プロセスを実施する(工程[i])。表面形状変換プロセスは、例えば、窒素雰囲気中でオープンにより260かつ1時間の処理を行うことによって実行される。これにより、凹凸の傾斜角度は、熱処理前に60~80度程度であったものが、熱処理後には10~40度程度まで変化し、凹凸形状としても、矩形からサインカーブ状の滑らかな凸部に変化する。もちろん、表面形状を変化させる方法としては、熱処理に限定されるものではなく、例えば、薬品による部分的な溶解処理をもちいてもよい。

40

【0055】

次に、第2の絶縁層61を約1 μ m厚に形成する(工程[j])。このとき、上述のようにパターンニングされた第1の絶縁層60の凹凸形状に基づいて第2の絶縁層61の表面にも凹凸形状が形成されるように、第2の絶縁層61の材質、厚さ、形成方法等を選択する。次に、コンタクトホール79を形成する(工程[k];6PR)。コンタクトホール79の形成を考慮すると、第2の絶縁層61自体をフォトレジストで構成することが好ましい。

50

【0056】

その後、アルミニウム膜をスパッタリング法により300nm厚に形成し、所定の形状にこのアルミニウム膜をパターニングして、反射膜51を形成する(工程[1]:6PR)。このときコンタクトホール79内にもアルミニウム膜が堆積するようにし、反射膜51とソース電極76、上部電極59とが電氣的に接続するようにする。アルミニウムのパターニングには、例えば、60に加熱したリン酸、酢酸及び硝酸からなる混合液からなるエッチング液を使用するウェットエッチング処理を用いることができる。

【0057】

その後、ゲート線の端子出しなどの処理を行うことによって、下部基板50が完成する。反射膜51の表面の凹凸最大段差は1 μ m程度であり、上述したように、凹凸の平面形状はランダムな形状になっている。もちろん、凹凸段差は、所望とする反射光学特性に必要なとする高さにより決定すればよく、0.4~5 μ mの範囲であれば、良好な反射光学特性が得られる。

10

【0058】

その後、下部基板50と対向基板53とを、対向するようにして重ね合わせた。なお、下部基板50及び対向基板53は、配向処理が施され、プラスチック粒子等のスペーサを介して、パネル周辺部にエポキシ系の接着剤を塗ることにより貼り合わされる。その後液晶を注入し液晶層54とすることで、反射型液晶表示装置が完成する。

【0059】

なお上述の製造工程において、ゲート絶縁膜には例えばシリコン窒化膜、半導体層には例えばアモルファスシリコン膜、ドーピング層には例えばn型化アモルファスシリコン膜を使用される。これらのプラズマCVD条件は、一例は以下に示すようなものである。シリコン酸化膜の場合、反応ガスにシランと酸素ガスを用い、ガス流量比(シラン/酸素)0.1~0.5程度、成膜温度200~300、圧力133Pa、プラズマパワー200Wとする。シリコン窒化膜の場合、反応ガスにシランとアンモニアガスを用い、ガス流量比(シラン/アンモニア)0.1~0.8、成膜温度250、圧力133Pa、プラズマパワー200Wとする。アモルファスシリコン膜の場合、反応ガスにシランと水素ガスを用い、ガス流量比(シラン/水素)0.25~2、成膜温度200~250、圧力133Pa、プラズマパワー50Wとする。n型化アモルファスシリコン膜の場合、反応ガスにシランとホスフィンを用い、ガス流量比(シラン/フォスフィン)1~2、成膜温度200~250、圧力133Pa、プラズマパワー50Wとする。

20

30

【0060】

また、これらの膜をパターニングする際の処理の一例は以下のようなものである。シリコン窒化膜及びアモルファスシリコン層のパターニングには、ドライエッチングを用いることができる。シリコン窒化膜のエッチングには、エッチングガスに四塩化フッ素と酸素ガスを用い、反応圧力0.665~39.9Pa、プラズマパワー100~300Wとする。アモルファスシリコン層のエッチングには、塩素と水素ガスを用い、反応圧力0.665~39.9Pa、プラズマパワー50~200Wとする。ゲート電極等に用いるCr層のエッチングには、過塩化水素酸と硝酸第2セリウムアンモニウムの混合水溶液を用いることができる。

40

【0061】

上述した例では、ソース電極及びドレイン電極にCr、ゲート電極にCr金属を用いたが、各電極材料はこれらに限定されない。これ以外の電極材として、Ti、W、Mo、Ta、Cu、Al、Ag、ITO、ZnO、SnO等の単層膜、またはこれらの組み合わせによる積層膜を採用してもよい。

【0062】

次に、この実施の形態における変形例を説明する。いずれの変形例でも、対向基板側の構成は同じであるので、下部基板側の構成のみを図示する。

【0063】

図7に示したものは、図1に示したものと同様の構成のものであるが、凹凸構造の形成領

50

域の一部において上部電極 5 9 が設けられていない構成を示している。ただし、凹凸構造の形成領域において、上部電極 5 9 が設けられていない部分であっても下部電極 5 8 は設けられている。その結果、第 1 の絶縁層 6 0 のパターニングのための露光時において、上部電極 5 9 が設けられていない部分に関しては、下部電極 5 8 の表面からの反射光が露光に寄与する。

【 0 0 6 4 】

図 8 に示したものは、図 1 に示したものと同様の構成のものであるが、凹凸構造の形成領域の一部において上部電極 5 9 が設けられていない構成を示している。下部電極 5 8 は、凹凸構造の形成領域のうち上部電極 5 9 が設けられている部分には設けられているが、上部電極 5 8 が設けられていない部分については、その一部だけに設けられている。すなわち、凹凸構造の形成領域における上部電極 5 9 の欠落領域に対し、下部電極 5 8 が一部張り出すように設けられている。

10

【 0 0 6 5 】

図 9 に示したものは、図 1 に示したものと同様の構成のものであるが、凹凸構造の形成領域の一部において上部電極 5 9 が設けられていないとともに、凹凸構造の形成領域において上部電極 5 9 が形成されている領域の一部において、下部電極 5 8 が設けられていない構成を示している。凹凸構造の形成領域のうち上部電極 5 9 が設けられていない部分には下部電極 5 8 も設けられていない。

【 0 0 6 6 】

このように凹凸構造の形成領域の一部において上部電極 5 9 及び/または下部電極 5 8 が設けられていない構成も、本発明の範疇に含まれるものである。もっとも、例えば、凹凸領域の形成領域の全面積の半分以上の領域に上部電極 5 9 や下部電極 5 8 を設けないようにすることは、第 1 の絶縁層 6 0 のパターニング時の露光時間を短縮するという本発明の目的を達することが難しくなるので、適切ではない。

20

【 0 0 6 7 】

図 1 0 は、さらに別の変形例を示している。この例は、図 6 に示された工程 [i] (表面形状変換プロセス) を省略した場合を示している。表面形状変換プロセスを省略した場合には、図示されるように、反射膜 5 1 の凹凸構造がより急峻なものとなる。もちろん、図 7 ~ 図 9 に示す上部電極 5 9 及び下部電極 5 8 の位置関係を、図 1 0 に示す例に適用することも可能である。

30

【 0 0 6 8 】

以上、本発明の好ましい実施の形態の一例を説明したが、第 1 の絶縁層 6 0 と第 2 の絶縁層 6 1 とを単一の絶縁層 (フォトレジスト層) として形成することも可能である。その場合、コンタクトホールなどのような深い凹部と、反射膜の表面の凹凸構造のための浅い凹部の両方を単一のフォトレジスト層から形成する必要があるから、ハーフトーンフォトレジスト法を使用することが好ましい。図 1 1 は、このハーフトーンフォトレジスト法を使い、単一の絶縁層を用いる場合の下部基板の製造工程を示す断面図である。

【 0 0 6 9 】

上述と同様の工程により上部電極 5 9 のパターニング (図 5 の工程 [f]) までが終了したものとし、この状態での基板を符号 6 3 で表す。

40

【 0 0 7 0 】

まず、図 1 1 (a) に示すように、基板 6 3 上に、典型的にはポジ型のフォトレジストである絶縁層 6 4 を 1 ~ 5 μm の厚さに塗布する。次に、凹凸構造における凸部に対応する部分が遮光領域であるようなフォトマスク 6 5 を使用して、図 1 1 (b) に示すように、絶縁層 6 4 に対して均一に低照度で露光を行う。図示矢印は、照射される光を示している。

【 0 0 7 1 】

次に、コンタクトホールに対応する透過部を開口した第 2 のフォトマスク 6 6 を用いて、図 1 1 (c) に示すように、コンタクトホール部を均一に高照度で露光を行う。この例の場合、コンタクトホール部の形成位置は、光反射率が十分に高い上部電極上の位置とする

50

ことが好ましい。露光後、図11(d)に示すように現像を行う。これにより、高照度露光部分(コンタクトホール部)の樹脂は絶縁層(フォトレジスト)64は完全に除去されるとともに、低照度露光部分(凹凸構造の凹部)の絶縁層64は初期の膜厚に対して約40%残膜するようにする。次に、図11(e)に示すように、表面形状変換プロセスとして200で60分間の加熱処理を行うことにより、熱だれ現象によって上述したような状態の樹脂を変形させ、滑らかな凹凸形状とする。その後、図11(f)に示すように、アルミニウム薄膜をスパッタリング法によって200nmの厚さに形成し、パターンニングすることにより、反射膜51を形成する。

【0072】

以上のような工程により、比較的滑らかな凹凸構造を有する反射膜51が形成される。この製造工程によれば、感光性樹脂のフォトリソプロセスの回数を削減することが可能となっており、下部基板の製造に必要なコストの低減も可能となっている。

10

【0073】

上述した工程は、図1に断面形状を示す下部基板のみならず、図7~図9のそれぞれに示す断面形状(凹凸構造の形成領域、上部電極、下部電極の位置関係が異なっている)の下部電極を製造する際にも適用できるものである。

【0074】

次に、本発明の別の実施の形態の反射型アクティブマトリクス型液晶表示装置について説明する。図1~図4に示した液晶表示装置では、下部電極は前段のゲート線に電気的に接続されていたが、この実施の形態では各画素の下部電極を共通電位とする構成としている。図12は、この実施の形態のアクティブマトリクス型液晶表示装置における下部基板50の構成を示す模式平面図であり、図13は、この液晶表示装置の構成を示す模式断面図である。図13は、図12におけるC-C線断面に対応している。図12及び図13において、図1~図4と同じ参照符号が付与されたものは、図1~図4におけるものと同じ構成要素である。図12においては、他の構造が見やすくなるように便宜上、反射膜51は図示されていないが、反射膜51の存在領域は、図2(a)におけるものと同様である。

20

【0075】

図12及び図13に示す液晶表示装置では、図1~図4における前段のゲート線に接続された下部電極の代わりに、共通電極線91に接続した下部電極90を備えている。共通電極線91は、ゲート線71の延びる方向に配列した隣接する画素の下部電極91を相互に電気的に接続するものであり、各下部電極90は、共通電極線91を介して共通電位、例えば接地されている。凹凸構造の形成領域の全面にわたって上部電極59が形成されており、下部電極90は、凹凸構造の形成領域においては、上部電極59が形成されている領域のほぼ全域に形成されている。

30

【0076】

このような液晶表示装置においても、第1の絶縁層60をフォトリソグラフィ工程によってパターンニングする際に、上部電極59による光反射の寄与を利用することができ、パターンニング時の露光時間を短縮することができる。

【0077】

図14は、上記の各実施の形態の液晶表示装置の等価回路図であり、(a)は図1~図4に示す液晶表示装置を示し、(b)は図12、図13に示す液晶表示装置の等価回路を示している。これらの図において、破線に囲まれた部分が1画素分の領域である。

40

【0078】

【発明の効果】

以上説明したように本発明のアクティブマトリクス型液晶表示装置は、第2の基板を含む下部基板側において下部絶縁膜上に設けられ画素の有効領域に対応して凹凸構造を有する絶縁層と、画素ごとに、凹凸構造の形成領域において絶縁層と下部絶縁膜の間に設けられ、スイッチング素子の電極と電気的に接続するとともに反射膜に電気的に接続する上部電極と、第2の基板と下部絶縁膜の間に設けられ、上部電極と蓄積容量を形成する下部電極とを備えることにより、下部電極及び上部電極によって十分な大きさの蓄積容量を形成で

50

きるので、フリッカなどの問題が起こらなくなる。

【0079】

本発明のアクティブマトリクス型液晶表示装置の製造方法は、下部絶縁膜を堆積する工程と、堆積された下部絶縁膜上に、画素ごとに、光に対する反射能を有する反射部材をパターンニングして形成する工程と、下部絶縁膜及び反射部材上に凹凸構造を有する絶縁層を形成する工程と、凹凸構造を有する絶縁層上に反射膜を形成して反射膜とする工程と、を有し、絶縁層における凹凸構造は、露光工程によって形成されるようにすることにより、絶縁層における凹凸構造をフォトリソグラフィによって形成する際に、上部電極及び下部電極が露光時に光反射層として作用するので、実質的に必要な露光量を減らすことができ、露光時間の短縮、さらには生産性の向上を図ることができるという効果を奏する。

10

【0080】

また、反射部材を蓄積容量の一方の電極とすることにより、構造上、フリッカの防止を図ることができるようになるとともに、上部電極と反射部材とを別々に設ける必要がなくなり、製造上、蓄積容量形成のための工程を絶縁層の露光時間の短縮のために兼用することができて、さらに、工程時間の短縮を図ることができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施の一形態のアクティブマトリクス型液晶表示装置の構成を示す模式断面図である。

【図2】(a)、(b)は、図1に示すアクティブマトリクス型液晶表示装置における下部基板の構成を示す模式平面図である。

20

【図3】下部基板に形成される凹凸構造の平面形状を示す図である。

【図4】薄膜トランジスタの形成領域を含む部分の構成を示す模式断面図である。

【図5】図1に示すアクティブマトリクス型液晶表示装置を製造するための手順を示す断面図であって、[a]～[g]の順に工程が進行する。

【図6】図5に示した工程に引き続き、図1に示すアクティブマトリクス型液晶表示装置を製造するための手順を示す断面図であって、[h]～[l]の順に工程が進行する。

【図7】図1に示す実施の形態の変形例を示す図である。

【図8】図1に示す実施の形態の変形例を示す図である。

【図9】図1に示す実施の形態の変形例を示す図である。

【図10】図1に示す実施の形態の変形例を示す図である。

30

【図11】アクティブマトリクス型液晶表示装置を製造するための別の手順を示す断面図であって、[a]～[f]の順に工程が進行する。

【図12】本発明の別の実施の形態のアクティブマトリクス型液晶表示装置における下部基板の構成を示す模式平面図である。

【図13】図12に示すアクティブマトリクス型液晶表示装置の構成を示す模式断面図である。

【図14】(a)、(b)はアクティブマトリクス型液晶表示装置の等価回路図である。

【図15】従来の反射型液晶表示装置を示す断面図である。

【図16】従来の反射型液晶表示装置の製造方法を示す断面図であり、[a]～[f]の順に工程が進行する。

40

【図17】図16に示した工程に引き続く従来の反射型液晶表示装置の製造方法を示す断面図であり、[g]～[j]の順に工程が進行する。

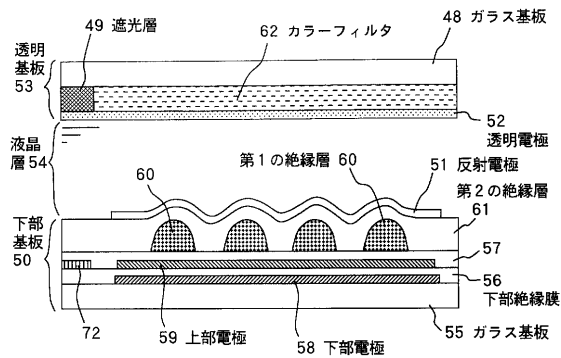
【符号の説明】

- 48, 55 ガラス基板
- 49 遮光層(ブラックマトリクス)
- 50 下部基板
- 51 反射膜
- 52 透明電極
- 53 対向基板
- 54 液晶層

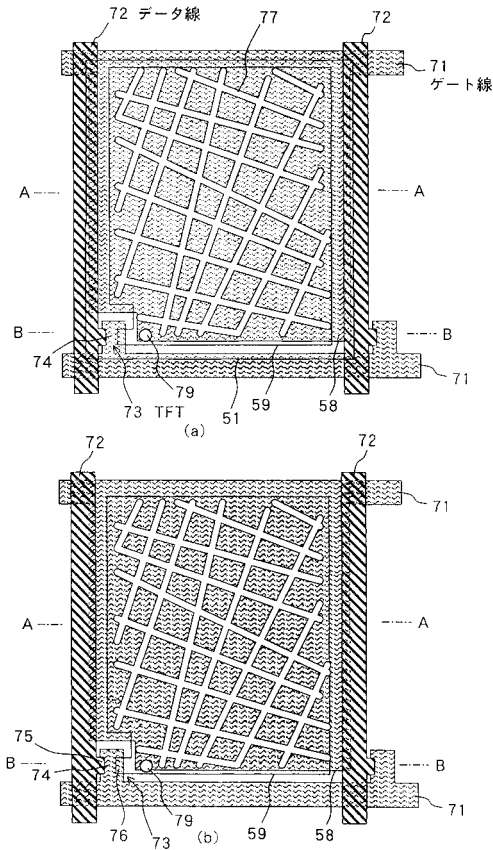
50

- 5 6 下部絶縁膜
- 5 7 パッシベーション膜
- 5 8 下部電極
- 5 9 上部電極
- 6 0 第1の絶縁層
- 6 1 第2の絶縁層
- 7 1 ゲート線
- 7 2 データ線(ドレイン線)
- 7 3 TFT(薄膜トランジスタ)
- 7 4 ゲート電極
- 7 5 ドレイン電極
- 7 6 ソース電極
- 7 7 凸部
- 7 8 凹部
- 7 9 コンタクトホール

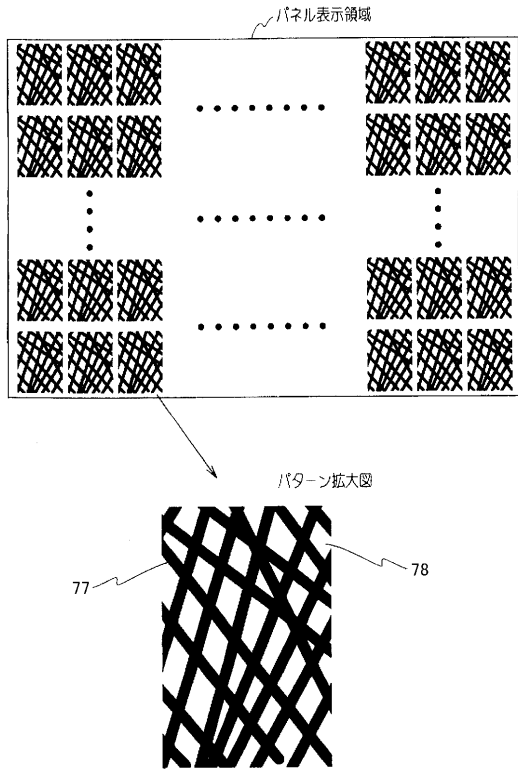
【図1】



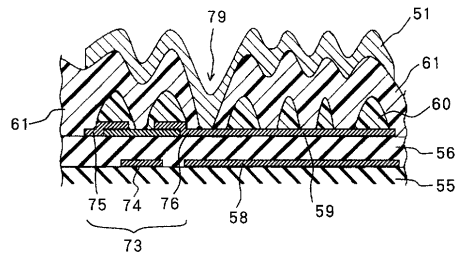
【図2】



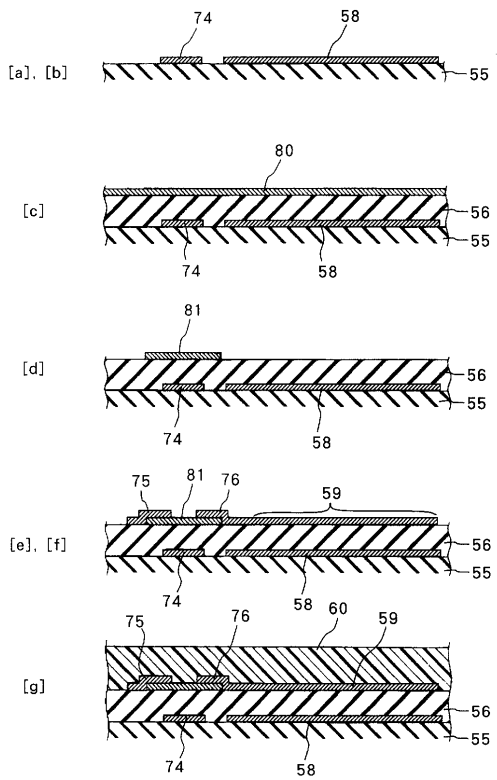
【 図 3 】



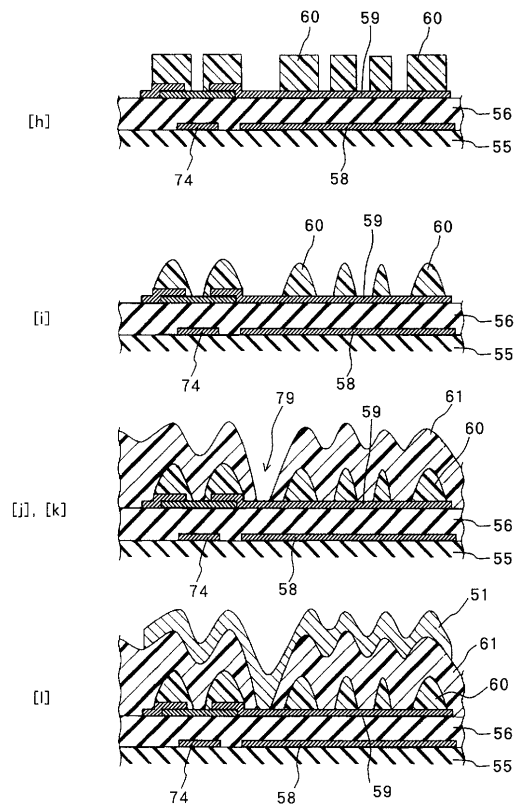
【 図 4 】



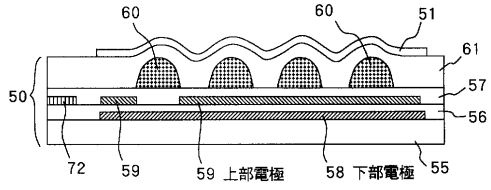
【 図 5 】



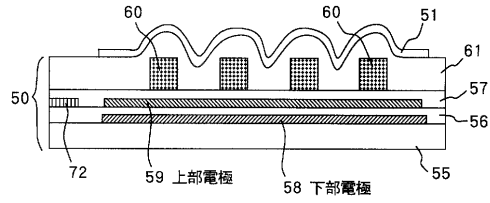
【 図 6 】



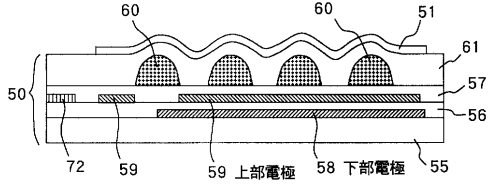
【 図 7 】



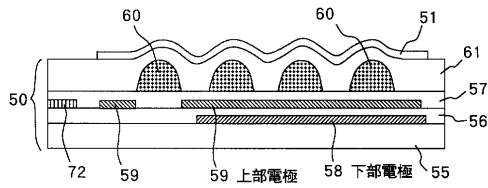
【 図 10 】



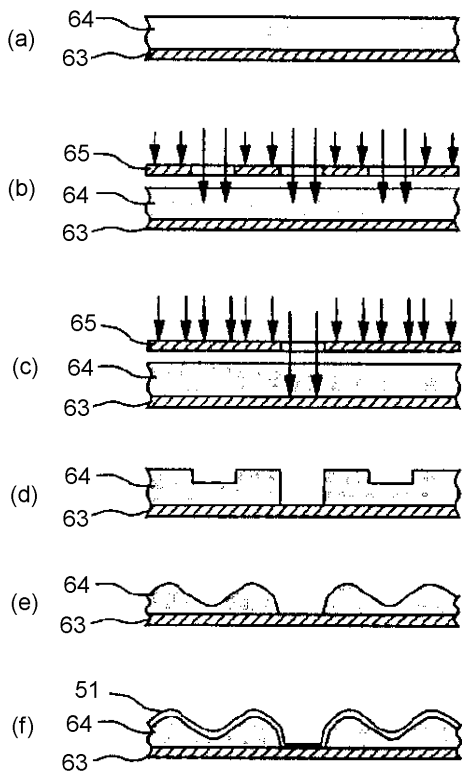
【 図 8 】



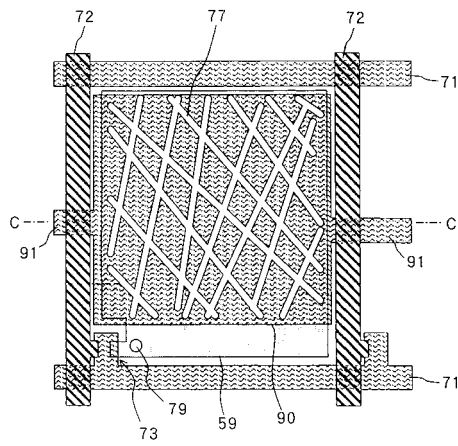
【 図 9 】



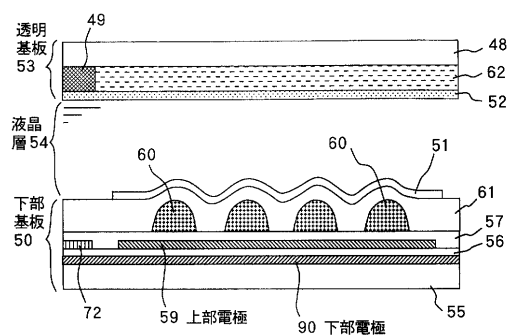
【 図 11 】



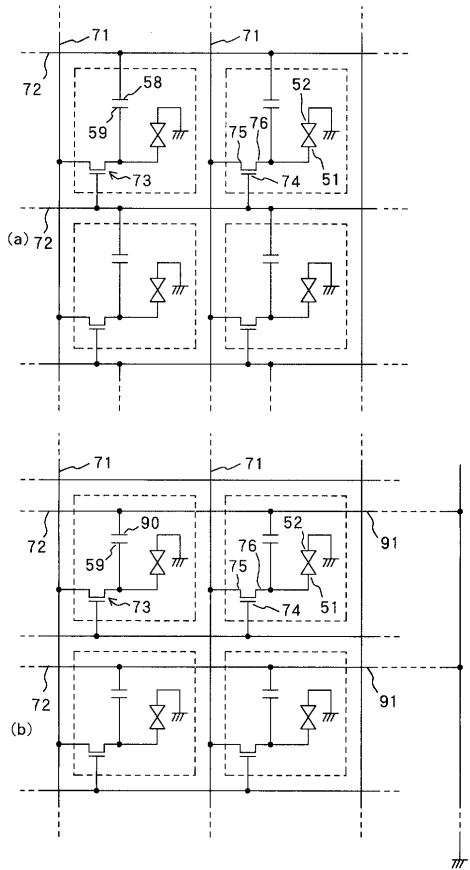
【 図 12 】



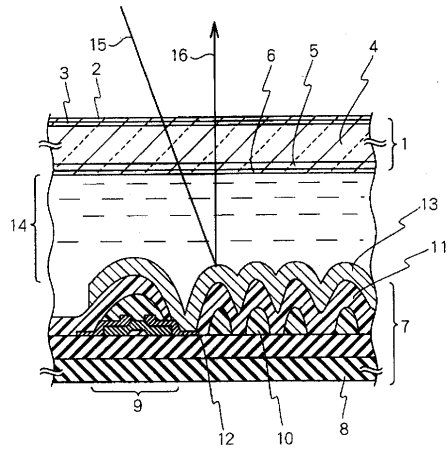
【 図 13 】



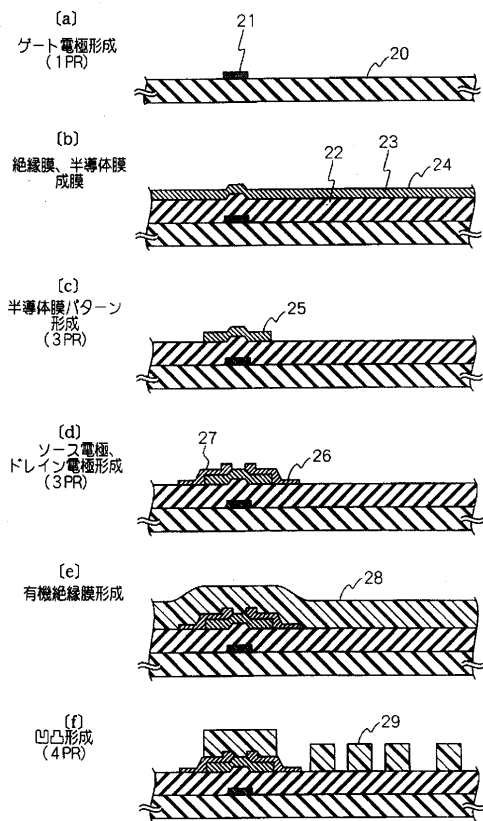
【 図 1 4 】



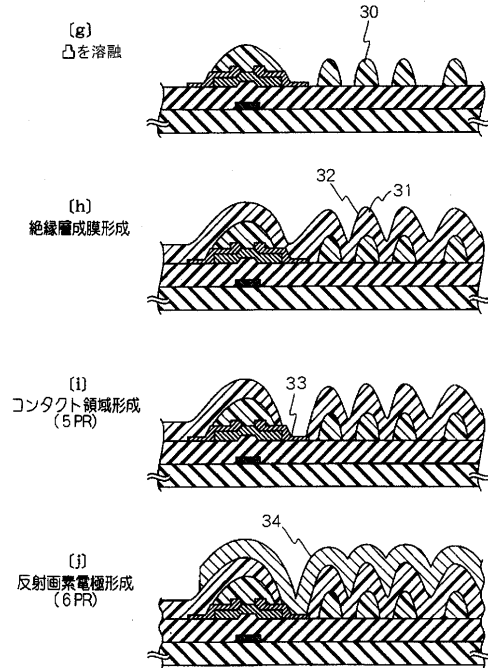
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/786 (2006.01) G 0 9 F 9/30 3 4 8 A
H 0 1 L 29/78 6 1 2 D

(72)発明者 山口 裕一
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 池野 英徳
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 松野 文彦
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 吉川 周憲
東京都港区芝五丁目7番1号 日本電気株式会社内

審査官 白石 光男

(56)参考文献 特開2000-147537(JP,A)
特開平04-335617(JP,A)
特開平06-027481(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1335

G02F 1/1368

G09F 9/00

G09F 9/30

专利名称(译)	有源矩阵型液晶显示装置及其制造方法		
公开(公告)号	JP3866522B2	公开(公告)日	2007-01-10
申请号	JP2001036799	申请日	2001-02-14
申请(专利权)人(译)	NEC公司		
当前申请(专利权)人(译)	NEC公司 NEC LCD科技有限公司		
[标]发明人	坂本道昭 山口裕一 池野英德 松野文彦 吉川周憲		
发明人	坂本 道昭 山口 裕一 池野 英德 松野 文彦 吉川 周憲		
IPC分类号	G02F1/1335 G02F1/1368 G09F9/00 G09F9/30 H01L21/336 H01L29/786 G02F1/1362		
CPC分类号	G02F1/133553 G02F1/136213		
FI分类号	G02F1/1335.520 G02F1/1368 G09F9/00.338 G09F9/30.330.Z G09F9/30.338 G09F9/30.348.A H01L29/78.612.D G09F9/30.330		
F-TERM分类号	2H091/FA01Y 2H091/FA14Z 2H091/FA41Z 2H091/GA13 2H091/LA30 2H092/JA03 2H092/JA26 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB57 2H092/JB61 2H092/KA05 2H092/KB24 2H092/MA12 2H092/MA13 2H092/NA25 2H092/PA12 2H191/FA02Y 2H191/FA14Y 2H191/FA31Y 2H191/FA34Y 2H191/FB14 2H191/FC10 2H191/FD22 2H191/FD26 2H191/GA19 2H191/LA02 2H191/LA13 2H191/NA43 2H191/NA48 2H192/AA24 2H192/BC31 2H192/BC72 2H192/BC83 2H192/CB05 2H192/DA02 2H192/DA12 2H192/DA42 2H192/EA22 2H192/EA43 2H192/EA68 2H192/HA44 2H192/HA93 2H291/FA02Y 2H291/FA14Y 2H291/FA31Y 2H291/FA34Y 2H291/FB14 2H291/FC10 2H291/FD22 2H291/FD26 2H291/GA19 2H291/LA02 2H291/LA13 2H291/NA43 2H291/NA48 5C094/AA01 5C094/AA10 5C094/AA42 5C094/AA43 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA15 5C094/EA04 5C094/EA07 5C094/ED11 5F110/AA16 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE07 5F110/EE44 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG24 5F110/GG45 5F110/HK02 5F110/HK04 5F110/HK07 5F110/HK08 5F110/HK16 5F110/HK21 5F110/HK33 5F110/HK35 5F110/HL03 5F110/NN03 5F110/NN04 5F110/NN27 5F110/NN72 5F110/NN73 5G435/AA01 5G435/AA03 5G435/AA17 5G435/BB12 5G435/BB16 5G435/CC09 5G435/HH14 5G435/KK05 5G435/KK09 5G435/KK10		
代理人(译)	宫崎昭雄 绪方明		
审查员(译)	白石光男		
其他公开文献	JP2002244126A		
外部链接	Espacenet		
摘要(译)			

要解决的问题：为了提供一种反射型的有源矩阵型液晶显示器，其确实形成反射膜，用于形成反射膜的曝光量小，制造时间缩短，制造工艺简单且存储容量充足可以为每个像素保护。解决方案：布置在第一绝缘层60和下绝缘膜56之间的上电极59与薄膜晶体管的源电极电连接，并且还和反射膜51和下电极58电连接。布置在玻璃基板55和下绝缘膜56之间并且与上电极59一起形成存储容量的区域设置在形成每个像素的区域的粗糙结构中。基于经过图案化处理的第一绝缘层61的形式，确定在反射膜51的表面上的凹凸形状。当通过光刻对第一绝缘层61进行图案化时，使上电极59用作反射构件。

【图 1】

