

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-151896

(P2010-151896A)

(43) 公開日 平成22年7月8日(2010.7.8)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/133 (2006.01)	G02F 1/133 560	2H088
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 611F	2H193
G02F 1/137 (2006.01)	G09G 3/20 621H	5C006
	G09G 3/20 623C	5C080
審査請求 未請求 請求項の数 8 O L (全 15 頁) 最終頁に続く		

(21) 出願番号 特願2008-327169 (P2008-327169)
 (22) 出願日 平成20年12月24日 (2008.12.24)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 100077931
 弁理士 前田 弘
 (74) 代理人 100113262
 弁理士 竹内 祐二
 (72) 発明者 藤原 誠久
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72) 発明者 森井 秀樹
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内

最終頁に続く

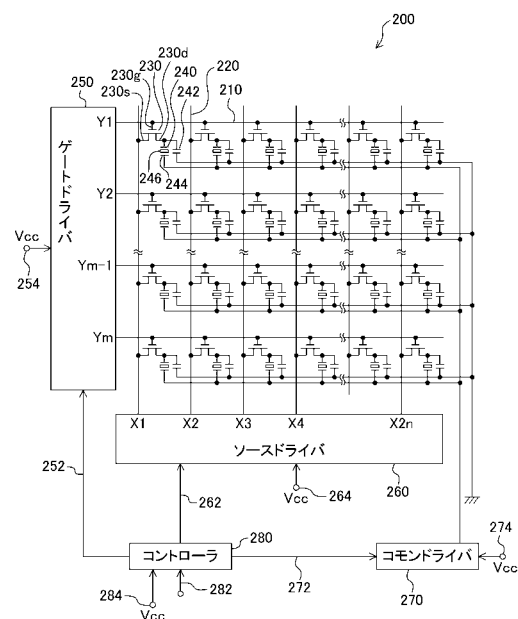
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】低耐圧のドライバを用いつつ、画質が改善された液晶表示装置を提供する。

【解決手段】初期状態がフォーカルコニック状態であり、かつ電圧がゼロから増すときに、反射率が最大値をとる電圧を V_{p1} とし、初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が最小値をとる電圧を V_{fc} とすると、ソースドライバは、 $(V_{p1} - V_{fc})$ 以下の電圧を信号線に印加し、コモンドライバは、実質的に V_{fc} に等しい電圧をコモン電極に印加し、全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる。

【選択図】図2



【特許請求の範囲】

【請求項 1】

マトリクス状に形成された走査線及び信号線と、
前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、
前記スイッチング素子に結合された画素電極と、
前記画素電極に対向するコモン電極と、
前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、
前記画素電極を駆動するソースドライバと、
前記コモン電極を駆動するコモンドライバと、
を備える液晶表示装置であって、
初期状態がフォーカルコニック状態であり、かつ電圧がゼロから増すときに、反射率が最大値をとる電圧を V_{p1} とし、
初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が最小値をとる電圧を V_{fc} とするとき、
前記ソースドライバは、 $(V_{p1} - V_{fc})$ 以下の電圧を前記信号線に印加し、
前記コモンドライバは、実質的に V_{fc} に等しい電圧を前記コモン電極に印加し、
全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる液晶表示装置。

【請求項 2】

前記コモンドライバは、複数の連続するフレームにわたって実質的に V_{fc} に等しい電圧を前記コモン電極に印加する請求項 1 に記載の液晶表示装置。

【請求項 3】

マトリクス状に形成された走査線及び信号線と、
前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、
前記スイッチング素子に結合された画素電極と、
前記画素電極に対向するコモン電極と、
前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、
前記画素電極を駆動するソースドライバと、
前記コモン電極を駆動するコモンドライバと、
を備える液晶表示装置であって、
初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が初期反射率をとる範囲の最高電圧を V_k とするとき、
前記ソースドライバは、実質的に $(V_{fc} - V_k)$ に等しい電圧を前記信号線に印加し、
前記コモンドライバは、実質的に V_k に等しい電圧を前記コモン電極に印加し、
全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる液晶表示装置。

【請求項 4】

前記コモンドライバは、複数の連続するフレームにわたって実質的に V_k に等しい電圧を前記コモン電極に印加する請求項 3 に記載の液晶表示装置。

【請求項 5】

マトリクス状に形成された走査線及び信号線と、
前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、
前記スイッチング素子に結合された画素電極と、
前記画素電極に対向するコモン電極と、
前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、
前記画素電極を駆動するソースドライバと、
前記コモン電極を駆動するコモンドライバと、
を備える液晶表示装置を駆動する方法であって、
初期状態がフォーカルコニック状態であり、かつ電圧がゼロから増すときに、反射率が

最大値をとる電圧を V_{p1} とし、

初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が最小値をとる電圧を V_{fc} とするとき、

($V_{p1} - V_{fc}$) 以下の電圧を前記信号線に印加すること、及び

実質的に V_{fc} に等しい電圧を前記コモン電極に印加すること

を含み、

全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる

液晶表示装置を駆動する方法。

【請求項 6】

10

複数の連続するフレームにわたって実質的に V_{fc} に等しい電圧を前記コモン電極に印加する請求項 5 に記載の液晶表示装置を駆動する方法。

【請求項 7】

マトリクス状に形成された走査線及び信号線と、

前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、

前記スイッチング素子に結合された画素電極と、

前記画素電極に対向するコモン電極と、

前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、

前記画素電極を駆動するソースドライバと、

前記コモン電極を駆動するコモンドライバと、

20

を備える液晶表示装置を駆動する方法であって、

初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が初期反射率をとる範囲の最高電圧を V_k とするとき、

実質的に ($V_{fc} - V_k$) に等しい電圧を前記信号線に印加すること、及び

実質的に V_k に等しい電圧を前記コモン電極に印加すること

を含み、

全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる

液晶表示装置を駆動する方法。

【請求項 8】

30

複数の連続するフレームにわたって実質的に V_k に等しい電圧を前記コモン電極に印加する請求項 7 に記載の液晶表示装置を駆動する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及びその駆動方法に関し、特にコレステリック液晶を用いた液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

近年、コレステリック液晶（メモリー液晶とも呼ばれる）を用いた液晶表示装置及びその駆動方法が開発されている。ある閾値より高い電圧を液晶層に印加すると、液晶層は、ホメオトロピック状態を経由してプレーナ状態に達する。その後の電圧印加が液晶層の反射率を制御する。

40

【0003】

特許文献 1 は、コレステリック相を呈する液晶材料を用いたアクティブマトリクス型液晶表示装置に関する。

【特許文献 1】特開平 10 - 105085 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

50

従来の装置では、液晶層をホメオトロピック状態からプレーナ状態に遷移させるために、比較的高い電圧（例えば40V）を出力するソースドライバが必要となる。このソースドライバは、典型的にはTFT（thin film transistor、薄膜トランジスタ）を用いて実現される。よってそのようなTFTも高耐圧でなければならない。ところが高耐圧の必要性から、TFTを用いる他のドライバと共通化できない。その結果、そのようなソースドライバを用いる液晶表示装置も高価になってしまう。

【0005】

本発明の目的は、より低い耐圧のソースドライバしか必要としない液晶表示装置及びその駆動方法を提供することである。本発明の他の目的は、フレーム内の位置に依存する画素の反射率の差異がより少ない液晶表示装置及びその駆動方法を提供することである。

10

【課題を解決するための手段】

【0006】

本発明による液晶表示装置は、マトリクス状に形成された走査線及び信号線と、前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、前記スイッチング素子に結合された画素電極と、前記画素電極に対向するコモン電極と、前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、前記画素電極を駆動するソースドライバと、前記コモン電極を駆動するコモンドライバと、を備え、初期状態がフォーカルコニック状態であり、かつ電圧がゼロから増すときに、反射率が最大値をとる電圧を V_{p1} とし、初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が最小値をとる電圧を V_{fc} とすると、前記ソースドライバは、 $(V_{p1} - V_{fc})$ 以下の電圧を前記信号線に印加し、前記コモンドライバは、実質的に V_{fc} に等しい電圧を前記コモン電極に印加し、全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる。

20

【0007】

本発明による液晶表示装置は、マトリクス状に形成された走査線及び信号線と、前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、前記スイッチング素子に結合された画素電極と、前記画素電極に対向するコモン電極と、前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、前記画素電極を駆動するソースドライバと、前記コモン電極を駆動するコモンドライバと、を備え、初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が初期反射率をとる範囲の最高電圧を V_k とすると、前記ソースドライバは、実質的に $(V_{fc} - V_k)$ に等しい電圧を前記信号線に印加し、前記コモンドライバは、実質的に V_k に等しい電圧を前記コモン電極に印加し、全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる。

30

【0008】

本発明による液晶表示装置を駆動する方法は、マトリクス状に形成された走査線及び信号線と、前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、前記スイッチング素子に結合された画素電極と、前記画素電極に対向するコモン電極と、前記画素電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、前記画素電極を駆動するソースドライバと、前記コモン電極を駆動するコモンドライバと、を備える液晶表示装置を駆動し、初期状態がフォーカルコニック状態であり、かつ電圧がゼロから増すときに、反射率が最大値をとる電圧を V_{p1} とし、初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が最小値をとる電圧を V_{fc} とすると、 $(V_{p1} - V_{fc})$ 以下の電圧を前記信号線に印加すること、及び実質的に V_{fc} に等しい電圧を前記コモン電極に印加することを含み、全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる。

40

【0009】

本発明による液晶表示装置を駆動する方法は、マトリクス状に形成された走査線及び信号線と、前記走査線及び前記信号線の各交点に設けられたスイッチング素子と、前記スイッチング素子に結合された画素電極と、前記画素電極に対向するコモン電極と、前記画素

50

電極と前記コモン電極との間に挟持されたメモリ性を示す液晶層と、前記画素電極を駆動するソースドライバと、前記コモン電極を駆動するコモンドライバと、を備える液晶表示装置を駆動し、初期状態がプレーナ状態であり、かつ電圧がゼロから増すときに、反射率が初期反射率をとる範囲の最高電圧を V_k とするとき、実質的に $(V_{fc} - V_k)$ に等しい電圧を前記信号線に印加すること、及び実質的に V_k に等しい電圧を前記コモン電極に印加することを含み、全てのラインにおいて、コモン電極がアクティブな期間は、画素電極がアクティブな期間に含まれる。

【発明の効果】

【0010】

本発明による液晶表示装置及びその駆動方法によれば、ソースドライバは、従来のものより低い電圧しか出力しなくてもよい。そのため低耐圧のドライバを利用できるので、コスト削減ができるという効果を有する。加えて、本発明によれば、フレーム内の垂直方向の位置によらず、コモン電極がアクティブな間には、それぞれの画素に同じ電圧が印加される。そのためラインによる反射率の差が解消又は低減されるという効果を有する。

10

【発明を実施するための最良の形態】

【0011】

本発明の実施形態を図面を参照しながら説明する。

(コレステリック液晶)

コレステリック液晶は、印加される電圧に依存して、ホメオトロピック(H)状態、プレーナ(PL)状態、及びフォーカルコニック(FC)状態のうちの1つの状態を示し得る。

20

【0012】

ホメオトロピック状態は、ある程度高い電圧が印加されているときにだけ呈される状態である。このとき液晶は、螺旋構造が解けている。具体的には、液晶分子の長軸(液晶軸)は電圧の方向(すなわち基板の厚さ方向)に揃っており、入射光は液晶を透過する。

【0013】

プレーナ状態は、電圧を印加されてホメオトロピック状態を示す状態から、印加されている電圧を急に取り去ったときに示される状態である。このとき液晶分子は、螺旋状に配向される。螺旋の中心軸(螺旋軸)は、基板に垂直の状態である。ここで基板に垂直な方向(すなわち螺旋軸と平行な方向)から光が入射すると、液晶層は、 $\lambda = n \cdot p$ (λ : 波長、 n : 液晶分子の平均屈折率、 p : 液晶分子が360°ねじれている距離(螺旋ピッチ))で示される波長の光を選択的に反射し、その反射率は高い。この波長以外の光は透過される。

30

【0014】

選択的反射の波長が可視光の範囲に入るようパラメータ群を設定すれば、基板裏面(すなわち液晶層の観察側の反対側)に光吸収層を設けることによって、プレーナ状態において選択的反射の色を表示できる。代替として、選択的反射の波長が赤外光の範囲に入るようパラメータ群を設定すれば、赤外光だけが反射され、可視光は光吸収層によって吸収されるので、プレーナ状態において黒色を表示できる。

【0015】

初期状態がプレーナ状態のとき、液晶層に適当な電圧を印加すると、液晶層は、螺旋軸を基板に平行に配向した状態、すなわちフォーカルコニック状態を示す。フォーカルコニック状態の液晶層は、反射波長の選択性を失い、入射光のほとんどは透過する。基板裏面に光吸収層を設ければ、フォーカルコニック状態で黒色を表示できる。

40

【0016】

プレーナ状態とフォーカルコニック状態との中間の状態では、印加される電圧を調整することによって、反射光及び透過光の割合(すなわち反射率)を変えることができる。

【0017】

コレステリック液晶は、ヒステリシス特性を有しており、上述のように同じ電圧を印加しても電圧印加前の状態に依存して異なる状態になる。つまりコレステリック液晶は、電

50

圧を印加しなくても、プレーナ状態又はフォーカルコニック状態のいずれかを選択的に維持できる「双安定性」を有する。この性質は「メモリ性」とも呼ばれる。このためコレステリック液晶は「メモリ液晶」とも呼ばれる。

【0018】

(コレステリック液晶の電圧 - 反射率特性)

図1は、コレステリック液晶層に印加される電圧 V (横軸) に対する、反射率 R (縦軸) を表すグラフ100である。簡単のために、「コレステリック液晶層に印加される電圧」を単に「電圧」又は「電圧 V 」という。

【0019】

初期状態がフォーカルコニック (FC) 状態110であるときは、電圧 V の増加に伴い、液晶層は、フォーカルコニック状態110、フォーカルコニック状態とプレーナ状態との混在状態120、及びプレーナ (PL) 状態130へと遷移する。電圧がゼロ $\sim V_{fc}$ の近傍にあるとき (状態110) は、液晶層の反射率 R は概ね低いままに維持され、ほとんど変化しない。状態120からさらに電圧を増して、電圧 V_{p1} を超えるとプレーナ状態130になり、反射率 R は R_{p1} に達する。

10

【0020】

本明細書において「電圧 V_{p1} 」は、初期状態がフォーカルコニック状態110であり、かつ電圧がゼロから増すときに、反射率 R が実質的に最大反射率 R_{p1} をとる電圧を指す。ここで反射率 R が実質的に最大反射率 R_{p1} をとるとは、ある電圧における反射率が最大反射率 R_{p1} の約95%に収まることをいう。その後、徐々に電圧を下げると、液晶は状態120を経て、再びフォーカルコニック状態110になり、その反射率 R は低い値 (例えば R_{fc}) になる。

20

【0021】

初期状態がプレーナ (PL) 状態140であるときは、電圧 V の増加に伴い、液晶層は、プレーナ状態140、フォーカルコニック状態とプレーナ状態との混在状態150、フォーカルコニック (FC) 状態160、フォーカルコニック状態とプレーナ状態との混在状態170、及びプレーナ (PL) 状態130へと遷移する。電圧がゼロ $\sim V_k$ の近傍にあるとき (状態140) は、液晶層の反射率 R は高い値 R_{p1} に維持され、ほとんど変化しない。本明細書において「電圧 V_k 」は、初期状態がプレーナ状態140であり、かつ電圧がゼロから増すときに、反射率 R が実質的に初期反射率 R_{p1} をとる範囲の最高電圧を指す。ここで反射率 R が実質的に初期反射率 R_{p1} をとるとは、ある電圧における反射率が初期反射率 R_{p1} の約95%に収まることをいう。

30

【0022】

プレーナ状態140からさらに電圧を増すと、電圧 V_{fc} を含む範囲160においてフォーカルコニック状態になる。本明細書において「電圧 V_{fc} 」は、初期状態がプレーナ状態140であり、かつ電圧がゼロから増すときに、反射率 R が実質的に最小値 R_{min} をとる電圧を指す。「実質的に最小値をとる」とは、最小値の100 $\sim$ 105%を少なくとも含む値をとることを意味する。ある例では「電圧 V_{fc} 」は、電圧 V_k と電圧 V_{p1} とのほぼ中点に位置する。電圧 V をさらに増して電圧 V_{p1} を超えると、液晶層はプレーナ状態130に達し、反射率 R は R_{p1} に達する。

40

【0023】

プレーナ状態130から徐々に電圧を下げると、液晶層は、状態120を経てフォーカルコニック状態110へと遷移する。状態120では、フォーカルコニック状態とプレーナ状態とが混在する。よってこれらの状態では電圧を変えることによって、反射率を変えることができる。

【0024】

(液晶表示装置の構成)

図2は、本発明のある実施形態による液晶表示装置200の構成図である。装置200は、マトリクス状に形成された走査線210及び信号線220を含む。複数の走査線210は、ロウ (行) を構成し、ゲート線又はゲートバスラインとも呼ばれる。走査線 Y_1 、

50

Y 2、...、Y m - 1、Y mは総称して走査線 2 1 0 と呼ばれる。複数の信号線 2 2 0 は、カラム（列）を構成し、ソース線、ソースバスライン、ドレイン線、又はデータ線とも呼ばれる。信号線 X 1、X 2、X 3、X 4、...、X 2 nは総称して信号線 2 2 0 と呼ばれる。

【 0 0 2 5 】

走査線 2 1 0 及び信号線 2 2 0 の各交点には典型的には T F T であるスイッチング素子が設けられる。例えば、走査線 Y 1 と信号線 X 1 との交点には、T F T 2 3 0 が設けられる。T F T 2 3 0 のゲート電極 2 3 0 g は、走査線 Y 1 に接続される。T F T 2 3 0 のソース電極 2 3 0 s は、信号線 X 1 に接続される。T F T 2 3 0 のドレイン電極 2 3 0 d は、画素電極 2 4 0 及び保持容量 2 4 2 に接続される。参照番号が付されていない他の T F T、画素電極などもそれぞれ対応する要素に接続される。

10

【 0 0 2 6 】

コモン電極 2 4 4 は、マトリクス状に配置された複数の画素電極群 2 4 0 に対向する。よってコモン電極 2 4 4 は、液晶表示装置 2 0 0 の表示領域を実質的に覆う。図 2 では、複数のコモン電極 2 4 4 が、画素電極 2 4 0 に対応するように、多数示される。しかし実際にはコモン電極 2 4 4 は、基板の T F T 2 3 0 と反対側上に 1 枚の電極として設けられる。コモン電極 2 4 4 は、共通電極、又は対向電極とも呼ばれる。それぞれの画素電極 2 4 0 及びコモン電極 2 4 4 の間には液晶層 2 4 6 が挟持される。

【 0 0 2 7 】

液晶層 2 4 6 は、典型的にはコレステリック液晶を含み、図 1 を参照して説明した特性を有する。コレステリック液晶としては、例えば、ネマチック液晶、スメクチック液晶、またはこれらの混合物に、カイラル剤を添加したもの等を用いることができる。コレステリック液晶の螺旋ピッチは、例えばネマチック液晶に対するカイラル剤の添加量によって調整できる。

20

【 0 0 2 8 】

ゲートドライバ 2 5 0 は、コントローラ 2 8 0 からのゲート制御信号 2 5 2 に基づいて、複数の走査線群 2 1 0 を駆動する。ゲートドライバ 2 5 0 は、走査線 2 1 0 を駆動する電力を電源 2 5 4 から受け取る。

【 0 0 2 9 】

ソースドライバ 2 6 0 は、コントローラ 2 8 0 からのソース制御信号 2 6 2 に基づいて、複数の信号線群 2 2 0 を駆動する。ソースドライバ 2 6 0 は、信号線 2 2 0 を駆動する電力を電源 2 6 4 から受け取る。

30

【 0 0 3 0 】

コモンドライバ 2 7 0 は、コントローラ 2 8 0 からのコモン制御信号 2 7 2 に基づいて、コモン電極 2 4 4 を駆動する。コモンドライバ 2 7 0 は、コモン電極 2 4 4 を駆動する電力を電源 2 7 4 から受け取る。

【 0 0 3 1 】

ゲートドライバ 2 5 0、ソースドライバ 2 6 0、及びコモンドライバ 2 7 0 は、下で詳述される所定の電圧波形を印加する機能を有する。そのようなドライバは、高いスループートを有することが好ましく、例えば I C（集積回路）又は L S I（大規模集積回路）として実現され得る。

40

【 0 0 3 2 】

コントローラ 2 8 0 は、画像を表す信号 2 8 2 を受け取り、信号 2 8 2 に基づいて、ゲート制御信号 2 5 2、ソース制御信号 2 6 2、及びコモン制御信号 2 7 2 を発生する。コントローラ 2 8 0 は、制御信号 2 5 2、2 6 2、及び 2 7 2 を出力するための電力を電源 2 8 4 から受け取る。

【 0 0 3 3 】

図 2 では、電源 2 5 4、2 6 4、2 7 4、2 8 4 は同じ参照符号 V c c によって示されるが、電源 2 5 4、2 6 4、2 7 4、2 8 4 は異なる電圧を供給し得る。

【 0 0 3 4 】

50

図 2 の装置の機能ブロックは、典型的にはハードウェアによって実現される。しかし一部又は全ての機能が、ハードウェアおよびソフトウェアの組み合わせによって実現されてもよい。これら機能ブロックは、アモルファスシリコン、多結晶シリコン、及び CG (continuous grain) シリコンのうちの任意のものの上で形成され得る。

【 0 0 3 5 】

(駆動方法)

(実施例 1)

図 3 は、本発明の実施例 1 による液晶表示装置 2 0 0 の駆動方法を示す波形図である。横軸は時間を表し、縦軸は各部位の電圧又は電位を表す。図 3 の信号 V_{fr} は、垂直同期信号の周期を有する駆動パルス幅を表す。期間 p_1 (時刻 $t_4 \sim t_5$) が 1 フレーム期間 10

【 0 0 3 6 】

ゲート信号 $V_{y1} \sim V_{ym}$ は、それぞれ走査線 $Y_1 \sim Y_m$ に印加される。ゲート信号 $V_{y1} \sim V_{ym}$ は、期間 p_1 (時刻 $t_4 \sim t_5$) の間、アクティブにされる。

【 0 0 3 7 】

コモン電極電圧 V_{com} は、期間 p_1 の間、アクティブにされる。このアクティブな期間 p_1 において、コモンドライバ 2 7 0 は、コモン電極 2 4 4 に電圧 ($-V_{fc}$) (負電圧) を印加する。ここで電圧 V_{fc} は上で定義された値であり、 V_{fc} の値自体は、正の値である。ある例では $V_{p1} = \text{約 } 40 \text{ V}$ 、 $V_{fc} = \text{約 } 30 \text{ V}$ なので、 $(V_{p1} - V_{fc}) = \text{約 } 10 \text{ V}$ である。以下「(例えば $\sim V$)」は、これらの数値に基づいて算出される。この例では、コモンドライバ 2 7 0 は、約 -30 V の負電圧をコモン電極 2 4 4 に印加する。電圧 V_{p1} 及び V_{fc} のこれら値は、一例であり、他の適切な値であってもよい。 20

【 0 0 3 8 】

電圧 V_{sa} は、フレーム中の最上ライン (例えば走査線 Y_1 に対応する) の信号線 2 2 0 の電圧を表す。ソースドライバ 2 6 0 は、期間 p_2 (時刻 $t_1 \sim t_5$) の間、電圧 ($V_{p1} - V_{fc}$) の電圧を信号線 2 2 0 に印加する。 $-V_{fc} = -30 \text{ V}$ 、 $V_{p1} = 40 \text{ V}$ である例では、期間 p_2 の電位 V_{sa} は 10 V である。

【 0 0 3 9 】

期間 p_1 の間、ゲート信号 V_{y1} によって TFT 2 3 0 がアクティブにされる。その結果、最上ラインの画素電極 2 4 0 の電位 V_{pxa} は、期間 p_3 (時刻 $t_4 \sim$) の間、電圧 ($V_{p1} - V_{fc}$) (例えば 10 V) に保持される。 30

【 0 0 4 0 】

液晶層 2 4 6 に印加される電圧 ($V_{pxa} - V_{com}$) は、コモン電極 2 4 4 に負電圧 ($-V_{fc}$) が印加されるので、電圧 V_{pxa} と電圧 V_{fc} との和になる。具体的には液晶層 2 4 6 に印加される電圧 ($V_{pxa} - V_{com}$) は、期間 p_1 の間は電圧 V_{p1} (例えば 40 V) であり、期間 p_4 (時刻 $t_5 \sim$) の間は電圧 ($V_{p1} - V_{fc}$) (例えば 10 V) であり、それ以外ではゼロである。

【 0 0 4 1 】

電圧 V_{sb} は、フレーム中の中間ライン (例えば $(m/2)$ 番目の走査線に対応する) の信号線 2 2 0 の電圧を表す。ソースドライバ 2 6 0 は、期間 p_5 (時刻 $t_2 \sim t_6$) の間、電圧 ($V_{p1} - V_{fc}$) の電圧を信号線 2 2 0 に印加する。 $-V_{fc} = -30 \text{ V}$ 、 $V_{p1} = 40 \text{ V}$ である例では、期間 p_5 の電位 V_{sb} は 10 V である。 40

【 0 0 4 2 】

期間 p_1 の間、ゲート信号 $V_{y(m/2)}$ ($(m/2)$ 番目の走査線に対応するゲート信号) によって TFT 2 3 0 がアクティブにされる。その結果、中間ラインの画素電極 2 4 0 の電位 $V_{p x b}$ は、期間 p_3 の間、電圧 ($V_{p1} - V_{fc}$) (例えば 10 V) に保持される。

【 0 0 4 3 】

液晶層 2 4 6 に印加される電圧 ($V_{p x b} - V_{com}$) は、コモン電極 2 4 4 に負電圧 ($-V_{fc}$) が印加されるので、電圧 $V_{p x b}$ と電圧 V_{fc} との和になる。具体的には液 50

晶層 2 4 6 に印加される電圧 ($V_{pxb} - V_{com}$) は、期間 p 1 の間は電圧 V_{p1} (例えば 4 0 V) であり、期間 p 4 の間は電圧 ($V_{p1} - V_{fc}$) (例えば 1 0 V) であり、それ以外ではゼロである。

【 0 0 4 4 】

電圧 V_{sc} は、フレーム中の最下ライン (例えば走査線 Y_m に対応する) の信号線 2 2 0 の電圧を表す。ソースドライバ 2 6 0 は、期間 p 6 (時刻 $t_3 \sim t_7$) の間、電圧 ($V_{p1} - V_{fc}$) の電圧を信号線 2 2 0 に印加する。 - $V_{fc} = - 3 0 V$ 、 $V_{p1} = 4 0 V$ である例では、期間 p 6 の電位 V_{sc} は 1 0 V である。

【 0 0 4 5 】

期間 p 1 の間、ゲート信号 V_{ym} によって TFT 2 3 0 がアクティブにされる。その結果、最下ラインの画素電極 2 4 0 の電位 V_{pxc} は、期間 p 3 の間、電圧 ($V_{p1} - V_{fc}$) (例えば 1 0 V) に保持される。

【 0 0 4 6 】

液晶層 2 4 6 に印加される電圧 ($V_{pxc} - V_{com}$) は、コモン電極 2 4 4 に負電圧 (- V_{fc}) が印加されるので、電圧 V_{pxc} と電圧 V_{fc} との和になる。具体的には液晶層 2 4 6 に印加される電圧 ($V_{pxc} - V_{com}$) は、期間 p 1 の間は電圧 V_{p1} (例えば 4 0 V) であり、期間 p 4 の間は電圧 ($V_{p1} - V_{fc}$) (例えば 1 0 V) であり、それ以外ではゼロである。

【 0 0 4 7 】

実施例 1 では、ソースドライバは、電圧 ($V_{p1} - V_{fc}$) を信号線 2 2 0 に印加している。しかしこれには限られず、ソースドライバ 2 6 0 は、電圧 ($V_{p1} - V_{fc}$) 以下の電圧を信号線 2 2 0 に印加してもよい。コモンドライバ 2 7 0 は、実質的に V_{fc} に等しい電圧をコモン電極 2 4 4 に印加する。最上ライン、中間ライン及び最下ラインを含む全てのラインにおいて、コモン電極 2 4 4 がアクティブな期間 p 1 (時刻 $t_4 \sim t_5$) は、画素電極 2 4 0 がアクティブな期間 p 3 (時刻 $t_4 \sim$) に含まれる。よって期間 p 1 (時刻 $t_4 \sim t_5$) の間は、同じ電圧 V_{p1} が全てのラインの液晶層に印加される。具体的には電圧 ($V_{p1} - V_{com}$)、($V_{p1} - V_{com}$)、($V_{p1} - V_{com}$) は、期間 p 1 において、同じ電圧 V_{p1} である。加えてこれら電圧の波形も同じである。そのためライン間での反射率の差が解消又は低減される。

【 0 0 4 8 】

またソースドライバ 2 6 0 は、電圧 ($V_{p1} - V_{fc}$) 以下の電圧を信号線 2 2 0 に印加すればよいので、低耐圧のドライバを用いることができる。その結果、コスト削減などの効果が得られる。

【 0 0 4 9 】

$V_{p1} = 4 0 V$ 、 $V_{fc} = 3 0 V$ である具体的な例では、($V_{p1} - V_{fc}$) = 1 0 V である。ソースドライバ 2 6 0 は、実質的に 1 0 V に等しい電圧を信号線 2 2 0 に印加してもよい。代替としては、1 0 V 以下の任意の適切な電圧を信号線 2 2 0 に印加してもよい。そのような電圧は、例えば、電圧 ($V_{p1} - V_{fc}$) の 8 0 % に相当する 8 V であってもよい。

【 0 0 5 0 】

(実施例 2)

図 4 は、本発明の実施例 2 による液晶表示装置 2 0 0 の駆動方法を示す波形図である。横軸は時間を表し、縦軸は各部位の電圧又は電位を表す。図 4 の Fr は、フレームの区切りを表す。図 4 は、第 1 フレームから第 4 フレームの波形を示す。実施例 2 は、コモンドライバ 2 7 0 が複数の連続するフレームにわたって実質的に電圧 V_{fc} に等しい電圧をコモン電極に印加することを除いて、概ね、実施例 1 と同じである。

【 0 0 5 1 】

ゲート信号 V_{y1} 、 $V_{y(m/2)}$ 、及び V_{ym} は、それぞれ走査線 Y_1 (フレーム中の最上ライン)、 $Y_{m/2}$ (フレーム中 ($m/2$) 番目のライン)、及び Y_m (フレーム中の最下ライン) に印加される。これらゲート信号は、フレーム内でのライン位置に対応

10

20

30

40

50

する時刻において、アクティブにされる。走査線 Y_1 はフレーム中の最上ラインに対応するので、ゲート信号 V_{y1} は、それぞれのフレーム中で最も早くアクティブにされる。走査線 Y_2 はフレーム中の中間ラインに対応するので、ゲート信号 $V_{y(m/2)}$ は、それぞれのフレーム中の中間でアクティブにされる。走査線 Y_m はフレーム中の最下ラインに対応するので、ゲート信号 V_{ym} は、それぞれのフレーム中で最も遅くアクティブにされる。

【0052】

コモン電極電圧 V_{com} は、一般に、複数の連続するフレームにわたってアクティブにされる。図4の例では、コモン電極電圧 V_{com} は、期間 $pp1$ (時刻 $tt4 \sim tt10$)、すなわち2フレームの間、アクティブにされる。このアクティブな期間 $pp1$ において、コモンドライバ270は、コモン電極244に電圧 ($-V_{fc}$) (負電圧) を印加する。ここで電圧 V_{fc} は上で定義された値であり、 V_{fc} の値自体は、正の値である。ある例では $V_{p1} = \text{約 } 40V$ 、 $V_{fc} = \text{約 } 30V$ なので、 $(V_{p1} - V_{fc}) = \text{約 } 10V$ である。以下「(例えば $\sim V$)」は、これらの数値に基づいて算出される。この例では、コモンドライバ270は、約 $-30V$ の負電圧をコモン電極244に印加する。

10

【0053】

電圧 V_{sa} は、フレーム中の最上ライン (例えば走査線 Y_1 に対応する) の信号線220の電圧を表す。ソースドライバ260は、時刻 $tt1$, $tt4$, $tt7$ から所定の期間、電圧 ($V_{p1} - V_{fc}$) の電圧を信号線220に印加する。 $-V_{fc} = -30V$ 、 $V_{p1} = 40V$ である例では、電位 V_{sa} は $10V$ である。

20

【0054】

ゲート信号 V_{y1} によって $TFT230$ がアクティブにされる。その結果、最上ラインの画素電極240の電位 V_{pxa} は、期間 $pp2$ (時刻 $tt1 \sim tt10$) の間、電圧 ($V_{p1} - V_{fc}$) (例えば $10V$) に保持される。

【0055】

液晶層246に印加される電圧 ($V_{pxa} - V_{com}$) は、コモン電極244に負電圧 ($-V_{fc}$) が印加されるので、電圧 V_{pxa} と電圧 V_{fc} との和になる。具体的には液晶層246に印加される電圧 ($V_{pxa} - V_{com}$) は、期間 $pp3$ (時刻 $tt1 \sim tt4$) の間は電圧 ($V_{p1} - V_{fc}$) (例えば $10V$) であり、期間 $pp1$ の間は電圧 V_{p1} (例えば $40V$) であり、それ以外ではゼロである。

30

【0056】

電圧 V_{sb} は、フレーム中の中間ライン (例えば $(m/2)$ 番目の走査線に対応する) の信号線220の電圧を表す。ソースドライバ260は、時刻 $tt2$, $tt5$, $tt8$ から所定の期間、電圧 ($V_{p1} - V_{fc}$) の電圧を信号線220に印加する。 $-V_{fc} = -30V$ 、 $V_{p1} = 40V$ である例では、電位 V_{sb} は $10V$ である。

【0057】

ゲート信号 $V_{y(m/2)}$ によって $TFT230$ がアクティブにされる。その結果、中間ラインの画素電極240の電位 $V_{p xb}$ は、期間 $pp4$ (時刻 $tt2 \sim tt11$) の間、電圧 ($V_{p1} - V_{fc}$) (例えば $10V$) に保持される。

【0058】

液晶層246に印加される電圧 ($V_{p xb} - V_{com}$) は、コモン電極244に負電圧 ($-V_{fc}$) が印加されるので、電圧 $V_{p xb}$ と電圧 V_{fc} との和になる。具体的には液晶層246に印加される電圧 ($V_{p xb} - V_{com}$) は、期間 $pp5$ (時刻 $tt2 \sim tt4$) の間は電圧 ($V_{p1} - V_{fc}$) (例えば $10V$) であり、期間 $pp1$ の間は電圧 V_{p1} (例えば $40V$) であり、期間 $pp6$ (時刻 $tt10 \sim tt11$) の間は電圧 ($V_{p1} - V_{fc}$) (例えば $10V$) であり、それ以外ではゼロである。

40

【0059】

電圧 V_{sc} は、フレーム中の最下ライン (例えば走査線 Y_m に対応する) の信号線220の電圧を表す。ソースドライバ260は、時刻 $tt3$, $tt6$, $tt9$ から所定の期間、電圧 ($V_{p1} - V_{fc}$) の電圧を信号線220に印加する。 $-V_{fc} = -30V$ 、 V_{p1}

50

1 = 40 Vである例では、電位 V_{sc} は 10 Vである。

【0060】

ゲート信号 V_{ym} によって TFT 230 がアクティブにされる。その結果、中間ラインの画素電極 240 の電位 V_{pxc} は、期間 pp7 (時刻 $t_{t3} \sim t_{t12}$) の間、電圧 ($V_{p1} - V_{fc}$) (例えば 10 V) に保持される。

【0061】

液晶層 246 に印加される電圧 ($V_{pxc} - V_{com}$) は、コモン電極 244 に負電圧 ($-V_{fc}$) が印加されるので、電圧 V_{pxc} と電圧 V_{fc} との和になる。具体的には液晶層 246 に印加される電圧 ($V_{pxc} - V_{com}$) は、期間 pp8 (時刻 $t_{t3} \sim t_{t4}$) の間は電圧 ($V_{p1} - V_{fc}$) (例えば 10 V) であり、期間 pp1 の間は電圧 V_{p1} (例えば 40 V) であり、期間 pp9 (時刻 $t_{t10} \sim t_{t12}$) の間は電圧 ($V_{p1} - V_{fc}$) (例えば 10 V) であり、それ以外ではゼロである。

【0062】

実施例 2 でも、ソースドライバは、電圧 ($V_{p1} - V_{fc}$) を信号線 220 に印加している。しかしこれには限られず、ソースドライバ 260 は、電圧 ($V_{p1} - V_{fc}$) 以下の電圧を信号線 220 に印加してもよい。コモンドライバ 270 は、実質的に V_{fc} に等しい電圧をコモン電極 244 に印加する。最上ライン、中間ライン及び最下ラインを含む全てのラインにおいて、コモン電極 244 がアクティブな期間 pp1 は、画素電極 240 がアクティブな期間 pp2, pp4, pp7 のいずれにも含まれる。よって期間 pp1 の間は、同じ電圧 V_{p1} が全てのラインの液晶層に印加される。具体的には電圧 ($V_{p1} - V_{com}$)、($V_{p1} - V_{com}$)、($V_{p1} - V_{com}$) は、期間 pp1 において、同じ電圧 V_{p1} である。加えて期間 pp1 においては、これら電圧の波形も同じである。そのためライン間での反射率の差が解消又は低減される。

【0063】

またソースドライバ 260 は、電圧 ($V_{p1} - V_{fc}$) 以下の電圧を信号線 220 に印加すればよいので、低耐圧のドライバを用いることができる。その結果、コスト削減などの効果が得られる。

【0064】

$V_{p1} = 40 V$, $V_{fc} = 30 V$ である具体的な例では、($V_{p1} - V_{fc}$) = 10 V である。ソースドライバ 260 は、実質的に 10 V に等しい電圧を信号線 220 に印加してもよい。代替としては、10 V 以下の任意の適切な電圧を信号線 220 に印加してもよい。そのような電圧は、例えば、電圧 ($V_{p1} - V_{fc}$) の 80 % に相当する 8 V であってもよい。

【0065】

(実施例 3)

実施例 3 は、ソースドライバ 260 が実質的に電圧 V_k に等しい電圧を信号線 220 に印加し、コモンドライバ 270 が実質的に電圧 V_k に等しい電圧をコモン電極 244 に印加することを除いて、概ね、実施例 1 及び 2 と同じである。代替としては、ソースドライバ 260 は電圧 V_k 以下の電圧を信号線 220 に印加し、コモンドライバ 270 は電圧 V_k 以下の電圧をコモン電極 244 に印加し得る。

【0066】

例えば図 3 を参照して、コモン電極電圧 V_{com} は、期間 p1 の間、実質的に電圧 $-V_k$ (前述の定義を参照) に等しい。例えば、電圧 V_k が約 10 V であるなら、コモンドライバ 270 は、コモン電極 244 に約 -10 V を印加する。期間 p2 の間、ソースドライバ 260 は、最上ラインの信号線 220 に電圧 V_k を印加する。期間 p5 の間、ソースドライバ 260 は、中間ラインの信号線 220 に電圧 V_k を印加する。期間 p6 の間、ソースドライバ 260 は、最下ラインの信号線 220 に電圧 V_k を印加する。これにより期間 p1 の間、液晶層に印加される電圧 ($V_{p1} - V_{com}$)、($V_{p1} - V_{com}$)、及び ($V_{p1} - V_{com}$) は、電圧 $2V_k$ (例えば 20 V) になる。

【0067】

10

20

30

40

50

実施例 3 においても、期間 p 1 の間に液晶層に印加される電圧は、同じ電圧 $2V_k$ である。加えて期間 p 1 においては、これら電圧の波形も同じである。そのためライン間での反射率の差が解消又は低減される。

【0068】

ソースドライバ 260 及びコモンドライバ 270 は、電圧 V_k 以下の電圧を印加すればよいので、低耐圧のドライバを用いることができる。その結果、コスト削減などの効果が得られる。液晶層に印加される電圧が低いことを補償するためには、例えば、画素電極への書き込みの前に、全画素を反射状態にリセットすればよい。

【0069】

実施例 2 のように、複数の連続するフレームにわたって、ソースドライバ 260 が実質的に電圧 V_k に等しい電圧を信号線 220 に印加し、コモンドライバ 270 が実質的に電圧 V_k に等しい電圧をコモン電極 244 に印加してもよい。代替としては、ソースドライバ 260 は電圧 V_k 以下の電圧を信号線 220 に印加し、コモンドライバ 270 は電圧 V_k 以下の電圧をコモン電極 244 に印加し得る。

【0070】

以上、実施例 1 ~ 3 を参照して本発明による液晶表示装置及びその駆動方法を説明してきた。

【0071】

従来の装置では、最下ラインの画素に印加される電圧の波形は、最上ラインの画素に印加される電圧の波形とは異なる。そのため最上ラインと最下ラインとでは液晶層での反射率異なり、その結果、色のグラデーションが生じていた。

【0072】

対照的に上記実施例では、表示データのパルス幅は、コモンドライバ 270 によって制御される。換言すれば、データのパルス幅は、コモン電極 244 に印加される電圧によって規定される。一方、電圧 V_k 未満の電圧波形は、画質にほとんど影響を与えない。したがってソースドライバ 260 によって印加される信号線の電圧（例えば前述の電圧 V_{sa} 、 V_{sb} 、 V_{sc} ）がアクティブな期間は、コモン電極がアクティブな期間（例えば期間 p 1、pp 1）を含むように、ソースドライバ 260 及びコモンドライバ 270 を制御すればよい。

【0073】

実施例では液晶層 246 に印加される電圧の最大値は、コモン電極がアクティブな期間の間、一定になる。そのような一定値は、実施例 1 及び 2 では、電圧 V_{p1} であり、実施例 3 では、電圧 $2V_k$ である。これにより表示のグラデーションを解消又は低減できる。

【0074】

実施例 1 において $V_{p1} = 40V$ 、 $V_{fc} = 30V$ だと仮定すれば、ソースドライバ 260 は、 $(V_{p1} - V_{fc}) = 40V - 30V = 10V$ を画素電極 240 に印加する。特に電圧 $(V_{p1} - V_{fc})$ （例えば $10V$ ）が電圧 V_k 以下であるなら、電圧 $(V_{p1} - V_{fc})$ の電圧波形は、画質にほとんど影響を与えない。よって $(V_{p1} - V_{fc}) < V_k$ なる関係が満たされれば、ラインによる反射率の差がほとんど生じないので好ましい。

【0075】

実施例 1 及び 2 では、ソースドライバ 260 は、例えば $10V$ 出力のような低耐圧ドライバを利用できる。さらに実施例 3 では、ソースドライバ 260 及びコモンドライバ 270 の両方が、例えば $10V$ 出力のような低耐圧ドライバを利用できる。低耐圧ドライバの利用は、コスト削減の効果を有する。

【0076】

液晶層の反射率は、電圧 V_{fc} のパルスの数が多いほど低くなる。したがって全画素をいったん透過（FC）状態にしてから、液晶層 246 に電圧を印加すれば、よりコントラストの高い表示が得られる。

【0077】

実施例 1 ~ 3 の装置においては、ソースドライバ 260 の印加する電圧を変調すること

10

20

30

40

50

によって、階調表示ができる。表示データから変調された電圧を発生する機能は、例えばコントローラ 280 によって実現できる。

【0078】

実施例 1～2 では、初期状態をフォーカルコニック状態にしてから表示データを書き込むので、事前に十分な透過（FC）状態にしてから画像を書き込むことができる。そのため透過に対応する暗部の階調表現が改善される、又はコントラストが向上されるという効果を有する。

【0079】

本明細書において「実質的に等しい」とは、その数値の 95～105% の範囲を少なくとも含むよう意図される。

10

【0080】

本発明は、実施形態に限定されず、その精神又は主要な特徴から逸脱することなく他の色々な形で実施することができる。

【0081】

このように、上述の実施形態はあらゆる点で単なる例示に過ぎず、限定的に解釈してはならない。本発明の範囲は特許請求の範囲によって示すものであって、明細書には何ら拘束されない。さらに、特許請求の範囲の均等範囲に属する変形や変更は、全て本発明の範囲内のものである。

【産業上の利用可能性】

【0082】

20

本発明による液晶表示装置及びその駆動方法は、低耐圧のソースドライバを利用できるので、例えばコレステリック液晶を用いた液晶表示装置及びその駆動方法等に適用できる。

【図面の簡単な説明】

【0083】

【図 1】コレステリック液晶層に印加される電圧 V に対する反射率 R を表すグラフである。

【図 2】本発明のある実施形態による液晶表示装置の構成図である。

【図 3】本発明のある実施例による液晶表示装置の駆動方法を示す波形図である。

【図 4】本発明の他の実施例による液晶表示装置の駆動方法を示す波形図である。

30

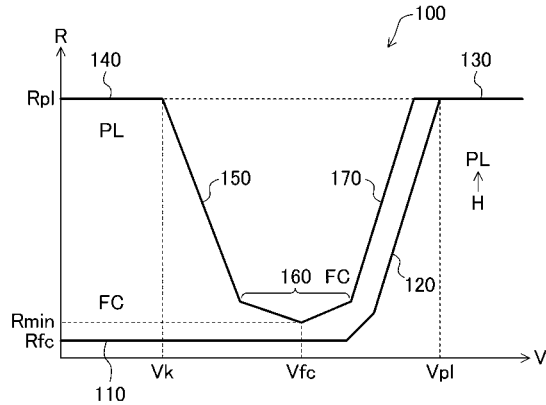
【符号の説明】

【0084】

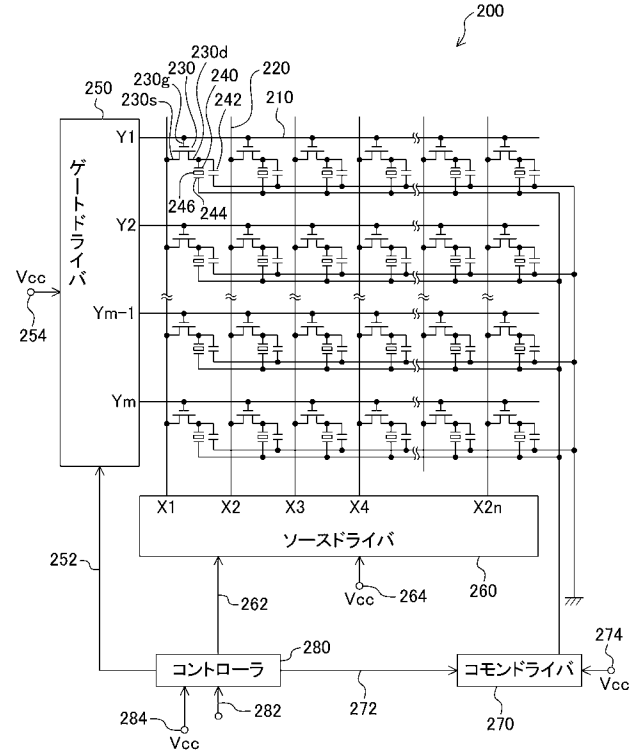
200 液晶表示装置
210 走査線
220 信号線
230 TFT
240 画素電極
244 コモン電極
246 液晶層
260 ソースドライバ
270 コモンドライバ

40

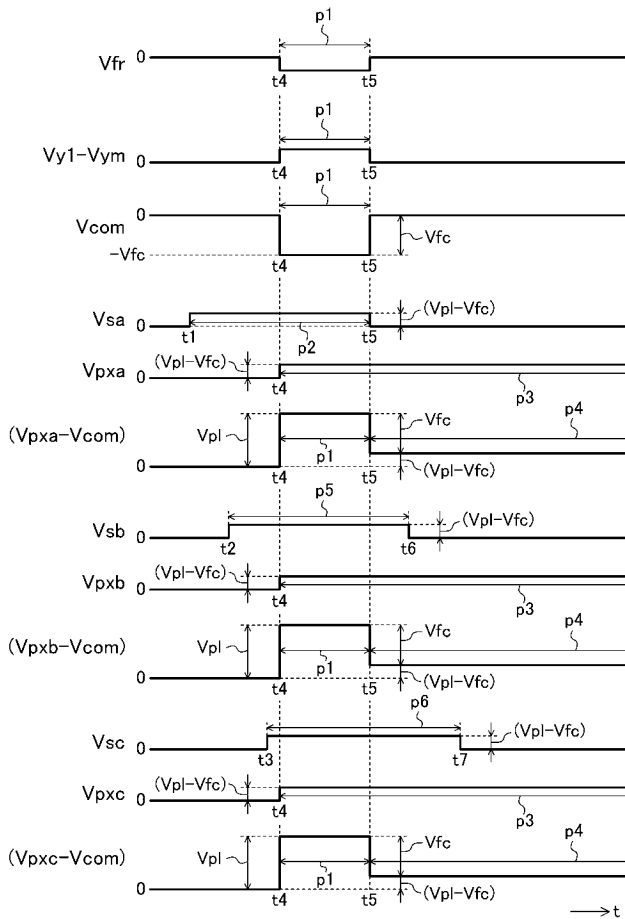
【図 1】



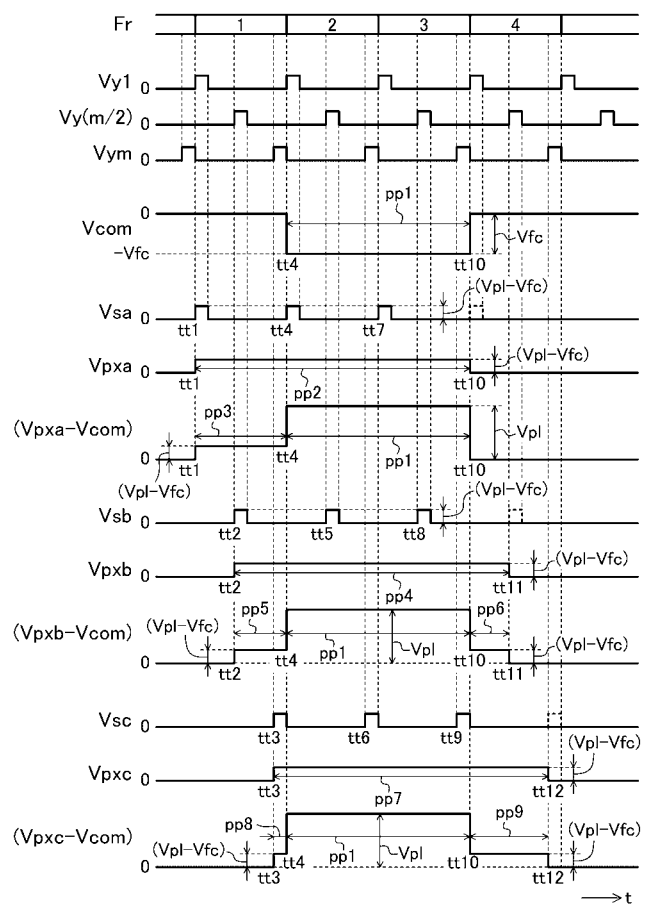
【図 2】



【図 3】



【図 4】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 4 D
 G 0 9 G 3/20 6 2 4 E
 G 0 9 G 3/20 6 4 1 C
 G 0 9 G 3/20 6 4 2 A
 G 0 9 G 3/20 6 4 2 E
 G 0 2 F 1/133 5 5 0
 G 0 2 F 1/137

- (72)発明者 水永 隆行
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
 (72)発明者 太田 裕己
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
 (72)発明者 田中 信也
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
 (72)発明者 伊納 一平
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
 (72)発明者 岩本 明久
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

F ターム(参考) 2H088 GA03 HA06 JA14 MA20

2H093 NA11 NA16 NC10 NC12 NC18 NC34 NC35 ND05 ND09 ND38
 ND54 NF14 NH12 NH13
 2H193 ZA04 ZD32 ZD34 ZF22 ZF36 ZF59 ZQ10
 5C006 AA02 AA16 AC21 AC25 AF44 BA11 BB16 BC06 BC20 FA22
 FA46 FA52 FA54 GA04
 5C080 AA10 BB05 DD01 DD05 DD27 EE29 FF08 FF11 JJ02 JJ03
 JJ04 JJ05

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2010151896A	公开(公告)日	2010-07-08
申请号	JP2008327169	申请日	2008-12-24
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	藤原誠久 森井秀樹 水永隆行 太田裕己 田中信也 伊納一平 岩本明久		
发明人	藤原 誠久 森井 秀樹 水永 隆行 太田 裕己 田中 信也 伊納 一平 岩本 明久		
IPC分类号	G02F1/133 G09G3/36 G09G3/20 G02F1/137		
FI分类号	G02F1/133.560 G09G3/36 G09G3/20.611.F G09G3/20.621.H G09G3/20.623.C G09G3/20.624.D G09G3/20.624.E G09G3/20.641.C G09G3/20.642.A G09G3/20.642.E G02F1/133.550 G02F1/137		
F-TERM分类号	2H088/GA03 2H088/HA06 2H088/JA14 2H088/MA20 2H093/NA11 2H093/NA16 2H093/NC10 2H093/NC12 2H093/NC18 2H093/NC34 2H093/NC35 2H093/ND05 2H093/ND09 2H093/ND38 2H093/ND54 2H093/NF14 2H093/NH12 2H093/NH13 2H193/ZA04 2H193/ZD32 2H193/ZD34 2H193/ZF22 2H193/ZF36 2H193/ZF59 2H193/ZQ10 5C006/AA02 5C006/AA16 5C006/AC21 5C006/AC25 5C006/AF44 5C006/BA11 5C006/BB16 5C006/BC06 5C006/BC20 5C006/FA22 5C006/FA46 5C006/FA52 5C006/FA54 5C006/GA04 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD05 5C080/DD27 5C080/EE29 5C080/FF08 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H193/ZA07 2H193/ZB03 2H193/ZB07 2H193/ZD23 2H193/ZE18 2H193/ZE20 2H193/ZF43 2H193/ZF44 2H193/ZQ19		
代理人(译)	前田弘 竹内雄二		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其在使用低压驱动器的时候改善图像质量。ŽSOLUTION：当初始状态是焦点圆锥状态并且电压从零增加时，给出最大反射率值的电压表示为Vpl。当初始状态是平面状态并且电压从零增加时，给出最小反射率值的电压表示为Vfc。源极驱动器将等于或低于（Vpl-Vfc）的电压施加到信号线，并且公共驱动器将基本上等于Vfc的电压施加到公共电极，并且相对于所有线，施加公共电极的周期。在像素电极有效的时段中包括有效的。Ž

