

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-102266

(P2010-102266A)

(43) 公開日 平成22年5月6日(2010.5.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 623X	2H193
G02F 1/133 (2006.01)	G09G 3/20 623R	5C006
	G09G 3/20 611A	5C080
	G09G 3/20 621G	
審査請求 未請求 請求項の数 8 O L (全 21 頁) 最終頁に続く		

(21) 出願番号 特願2008-276009 (P2008-276009)
 (22) 出願日 平成20年10月27日 (2008.10.27)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 上野 孝司
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72) 発明者 貞光 慎司
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 Fターム(参考) 2H093 NA16 NA32 NA33 NA35 NA45
 NA63 NA64 NC10 NC12 NC16
 NC28 NC34 NC50 ND39

最終頁に続く

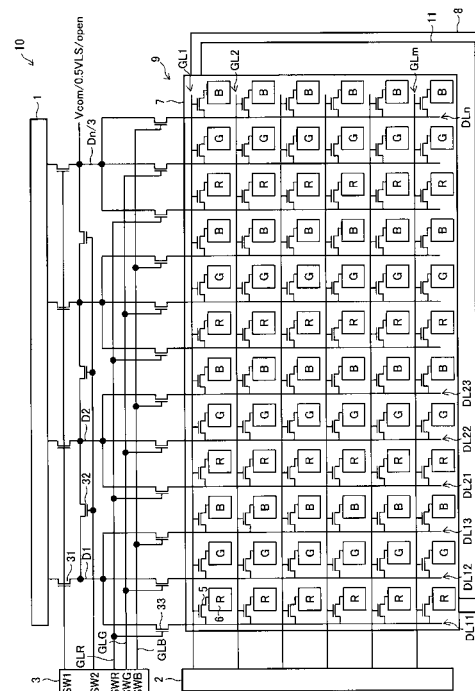
(54) 【発明の名称】 液晶表示装置およびその駆動方法

(57) 【要約】

【課題】SSD方式のアクティブマトリクス型液晶表示装置において、特にSSD用のスイッチング素子に起因する消費電力を低減し得る構成を提案する。

【解決手段】データ信号線DL11~DLn、走査信号線GL1~GLm、画素電極6、対向電極11及びデータ信号線駆動回路1を備え、RGBに対応する1組のデータ信号線DL11, DL12, DL13が、選択スイッチ部33を介して出力信号線D1に接続され、データ信号線駆動回路1は、RGBに対応するデータ信号を、1水平走査期間内に時分割して出力信号線D1に出力し、RGBに対応するデータ信号線DL11, DL12, DL13が選択スイッチ部33により順次選択されることによって、各データ信号線にデータ信号が供給される。各出力信号線D1~Dn/3は、第1スイッチ部31を介してデータ信号線駆動回路1に接続されるとともに、第2スイッチ部32を介して互いに接続される。

【選択図】図1



【特許請求の範囲】

【請求項 1】

互いに直交する複数のデータ信号線及び複数の走査信号線と、これらの信号線の各交点に配される画素電極と、該画素電極に対向配置される対向電極と、複数のデータ信号出力線にデータ信号を出力するデータ信号線駆動回路とを備え、

上記複数のデータ信号線は、表示色を構成する原色に対応して連続して配されるデータ信号線の組を構成するとともに、該データ信号線ごとに個別に設けられた選択スイッチング素子を介して、該組ごとに上記データ信号出力線に接続され、

上記データ信号線駆動回路は、上記原色に対応するデータ信号を、1 水平走査期間内に時分割して上記各データ信号出力線に出力し、

上記各組において、上記原色に対応するデータ信号線が、上記選択スイッチング素子のオン/オフにより順次選択されることによって、該データ信号線に、上記データ信号線駆動回路から出力されたデータ信号が供給される液晶表示装置において、

上記データ信号出力線のそれぞれは、第 1 のスイッチング素子を介して上記データ信号線駆動回路に接続されるとともに、第 2 のスイッチング素子を介して互いに接続されていることを特徴とする液晶表示装置。

【請求項 2】

上記組を構成する複数のデータ信号線のうち、一つのデータ信号線にデータ信号が供給されてから、次のデータ信号線にデータ信号が供給されるまでの間に、上記第 1 のスイッチング素子がオフするとともに、第 2 のスイッチング素子がオンすることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

上記第 1 のスイッチング素子は、少なくとも上記第 2 のスイッチング素子がオン状態である間はオフ状態であることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

上記第 2 のスイッチング素子がオン状態であるときに、上記データ信号出力線に共通電極電位が供給されることを特徴とする請求項 2 または 3 に記載の液晶表示装置。

【請求項 5】

1 水平走査期間において、少なくとも 1 回は、同極性のデータ信号が連続して上記データ信号出力線に供給されることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

上記選択スイッチング素子がオン状態である期間の冒頭において、上記第 2 のスイッチング素子はオン状態であり、かつ、上記第 1 のスイッチング素子は、少なくとも上記第 2 のスイッチング素子がオン状態である間はオフ状態であり、

上記第 2 のスイッチング素子がオン状態であるときに、上記データ信号出力線に共通電極電位が供給されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

互いに直交する複数のデータ信号線及び複数の走査信号線と、これらの信号線の各交点に配される画素電極と、該画素電極に対向配置される対向電極と、複数のデータ信号出力線にデータ信号を出力するデータ信号線駆動回路とを備え、

上記複数のデータ信号線は、表示色を構成する原色に対応して連続して配されるデータ信号線の組を構成するとともに、個別に設けられた選択スイッチング素子を介して、該組ごとに上記データ信号出力線に接続され、

上記データ信号線駆動回路は、上記原色に対応するデータ信号を、1 水平走査期間内に時分割して上記各データ信号出力線に出力し、

上記各組において、上記原色に対応するデータ信号線が、上記選択スイッチング素子のオン/オフにより順次選択されることによって、該データ信号線に、上記データ信号線駆動回路から出力されたデータ信号が供給される液晶表示装置において、

1 水平走査期間において、少なくとも 1 回は、同極性のデータ信号が連続して上記デー

10

20

30

40

50

タ信号出力線に供給されることを特徴とする液晶表示装置。

【請求項 8】

互いに直交する複数のデータ信号線及び複数の走査信号線と、これらの信号線の各交点に配される画素電極と、該画素電極に対向配置される対向電極と、複数のデータ信号出力線にデータ信号を出力するデータ信号線駆動回路とを備え、

上記複数のデータ信号線は、表示色を構成する原色に対応して連続して配されるデータ信号線の組を構成するとともに、該データ信号線ごとに個別に設けられた選択スイッチング素子を介して、該組ごとに上記データ信号出力線に接続され、

上記データ信号線駆動回路は、上記原色に対応するデータ信号を、1 水平走査期間内に時分割して上記各データ信号出力線に出力し、

上記各組において、上記原色に対応するデータ信号線を、上記選択スイッチング素子のオン/オフにより順次選択することによって、該データ信号線に、上記データ信号線駆動回路から出力されるデータ信号を供給する液晶表示装置の駆動方法において、

上記データ信号出力線のそれぞれは、第 1 のスイッチング素子を介して上記データ信号線駆動回路に接続されるとともに、第 2 のスイッチング素子を介して互いに接続され、

上記組を構成する複数のデータ信号線のうち、一つのデータ信号線にデータ信号を供給してから、次のデータ信号線にデータ信号を供給するまでの間に、上記第 1 のスイッチング素子をオフするとともに、第 2 のスイッチング素子をオンすることを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置およびその駆動方法に関し、特に、映像信号を供給する複数のデータ線が束ねられてデータ線駆動回路の出力に接続され、映像信号を時分割して出力する駆動方式の液晶表示装置およびその駆動方法に関するものである。

【背景技術】

【0002】

従来、液晶表示装置の駆動方式の 1 つとして、SSD (Source Shared Driving: ソース・シェアード・ドライビング) と呼ばれる方式が用いられている。液晶表示装置では、直行する複数の走査信号線とデータ信号線との交点において、画素がマトリクス状に 2 次元配置されているが、SSD 方式は、複数のデータ信号線から成る組を、該複数のデータ信号線に共通のデータ出力回路によって、ソース信号 (データ信号) を時分割して駆動する駆動方式である。

【0003】

図 14 は、SSD 方式のアクティブマトリクス型の従来の液晶表示装置の構成を示す等価回路図である。図 14 に示すとおり、従来の液晶表示装置は、データ信号線駆動回路 (ソースドライバ) 101 と走査信号線駆動回路 (ゲートドライバ) 102 とスイッチ制御部 103 と表示部 109 とを含んで構成される。

【0004】

表示部 109 は、複数本 (m 本) の走査信号線 GL1 ~ GLm と、これらの走査信号線 GL1 ~ GLm のそれぞれと直交する複数本 (n 本) のデータ信号線 DL11 ~ DLn とを有し、これらの走査信号線 GL1 ~ GLm とデータ信号線 DL11 ~ DLn との交点にそれぞれ対応して、画素スイッチング素子 (トランジスタ; TFT) 105 と液晶容量 106 とから成る複数個 (m × n 個) の画素形成部を備えている。画素形成部は、マトリクス状に配置されて、画素アレイを構成している。

【0005】

各画素形成部において、画素スイッチング素子 105 は、ゲート端子に走査信号線が接続され、ソース端子にデータ信号線が接続され、ドレイン端子に画素電極が接続されている。また、画素電極に対向して、全ての画素形成部に共通の対向電極が設けられており、画素電極と対向電極とは、それらの間に液晶層を挟持して、画素容量を構成する液晶容量

10

20

30

40

50

106を形成している。

【0006】

画素電極には、データ信号線駆動回路101および走査信号線駆動回路102により、表示すべき画像に応じた電位が与えられる一方、共通電極には、図示しない対向電極制御部から所定電位が与えられる。この電圧印加によって液晶層に対する光の透過量が制御されることによって画像表示が行われる。なお、液晶層への電圧印加によって光の透過量を制御するために、図示しない偏光板が使用される。

【0007】

また、図14に示すSSD方式のアクティブマトリクス型の液晶表示装置では、複数のデータ信号線DL11~DLnが、それぞれ選択スイッチ部104を介して3本ずつ束ねられ、3本1組にてデータ信号線駆動回路101の出力信号線D1~Dn/3に接続されている。

10

【0008】

また、選択スイッチ部104は、データ信号線選択線GLR, GLG, GLBによって、スイッチ制御部103に接続されている。スイッチ制御部103は、選択スイッチ部104のオン/オフを制御する。これにより、組を成す3本のデータ信号線が出力信号線D1~Dn/3に順次接続される。例えば、データ信号線DL11, DL12, DL13は、組を成して出力信号線D1に接続されており、スイッチ制御部103による選択スイッチ部104のオン/オフの制御によって、データ信号線DL11, DL12, DL13が、順次、出力信号線D1に電氣的に接続される。

20

【0009】

このように、SSD方式の液晶表示装置では、スイッチ制御部103によって、3本のデータ信号線(例えば、DL11, DL12, DL13)を制御することができるため、データ信号線駆動回路101を構成するデータ出力回路(ソースドライバチップ)の数を1/3に削減することができるという利点がある。

【0010】

しかし、SSD方式の液晶表示装置では、ソースドライバチップの数を削減できる代わりに、ソースドライバチップ1個当たりの充放電電流が増加する(この場合、3倍になる)ため、その分データ信号線の負荷容量も増大し、1チップ当たりの消費電力および発熱量が増大する。また、選択スイッチ部104は、オン/オフの切り替え動作に高電圧を要する。このように、SSD方式の液晶表示装置では、装置全体としての消費電力が増大するという問題がある。

30

【0011】

そこで、この問題を解決する方法が、例えば特許文献1に開示されている。図15は、特許文献1の表示装置の構成を示すブロック図である。同図に示すように、表示装置100は、データ信号の非入力側の端部(紙面下側)において、各データ信号線に接続される複数のスイッチング素子1241, 1242, ..., 1249を備えている。そして、1水平走査期間ごとにこのスイッチング素子をONすることにより、各データ信号線を短絡させる構成となっている。この構成によれば、データ信号線上の負荷に充電された電荷を、1水平走査期間ごとに平均化することができるため、消費電力を低減することができる。

40

【特許文献1】特開2007-114496号公報(2007年5月10日公開)

【発明の開示】

【発明が解決しようとする課題】

【0012】

ところが、上記特許文献1の構成では、SSD用のスイッチング素子(選択スイッチ部に相当)1214, 1215, ...に浮遊する容量に蓄積される電荷を平均化させることができず、この蓄積電荷に起因する消費電力を低減することができないという問題がある。その理由について、図16を用いて具体的に説明する。

【0013】

図16のDRnラインおよびGLmラインの交差部の画素Gmnを例に挙げると、画素

50

G m n に信号電位の書き込みが行われているとき、走査信号線 G L m にはオン電圧が供給され、この走査信号線 G L m に接続されるスイッチング素子（トランジスタ）は全てオン状態となっている。この状態で、S S D 用のスイッチング素子 1 2 1 6 n , 1 2 1 5 n , 1 2 1 4 n を、R G B の順に時分割でオンしていき、D R n ラインから、対応するソース信号を供給する。そして、走査信号線 G L m に接続されるトランジスタがオフした後に、スイッチング素子 1 2 4 1 , 1 2 4 2 , ... , 1 2 4 9 がオン状態となり、全てのデータ信号線が短絡する。

【 0 0 1 4 】

このように、特許文献 1 の構成では、走査信号線 G L m に接続されるトランジスタがオフ状態のとき（非表示期間）に、データ信号線短絡用のスイッチング素子 1 2 4 1 , 1 2 4 2 , ... , 1 2 4 9 がオン状態となり各データ信号線が短絡する。すなわち、走査信号線 G L m に接続されるトランジスタがオン状態である間は、各画素への書き込み電位が変動してしまうため、スイッチング素子 1 2 4 1 , 1 2 4 2 , ... , 1 2 4 9 をオン状態とすることはできない。そのため、S S D 用のスイッチング素子 1 2 1 4 , 1 2 1 5 , ... に浮遊する容量に蓄積される電荷を平均化できないまま、次の画素（ここでは、G 画素）への書き込みが行われることになる。

【 0 0 1 5 】

S S D 用のスイッチング素子のサイズが小さい場合には、表示装置全体の消費電力に与える影響は小さいが、スイッチング素子のサイズが大きくなると、その分の消費電力を無視できなくなる。特に近年では、表示装置の製造コストを低減すべく、a - S i や u C - S i を利用して駆動回路をパネル内に一体形成する技術が提案されており、このような表示装置では、S S D 方式に利用されるスイッチング素子のサイズが大きくなる。このスイッチング素子のサイズが大きくなると、スイッチング素子に蓄積する電荷が増大し、その分消費電力の増大を招く。そのため、今後普及が予想される、車載インパネなど、特に高信頼性（高温範囲）および長期寿命が求められる分野に適用するためには、S S D 用のスイッチング素子に起因する消費電力を低減することが望まれる。

【 0 0 1 6 】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、S S D 方式のアクティブマトリクス型液晶表示装置において、特に S S D 用のスイッチング素子に起因する消費電力を低減し得る構成を提案する。

【課題を解決するための手段】

【 0 0 1 7 】

本発明に係る液晶表示装置は、互いに直交する複数のデータ信号線及び複数の走査信号線と、これらの信号線の各交点に配される画素電極と、該画素電極に対向配置される対向電極と、複数のデータ信号出力線にデータ信号を出力するデータ信号線駆動回路とを備え、上記複数のデータ信号線は、表示色を構成する原色に対応して連続して配されるデータ信号線の組を構成するとともに、該データ信号線ごとに個別に設けられた選択スイッチング素子を介して、該組ごとに上記データ信号出力線に接続され、上記データ信号線駆動回路は、上記原色に対応するデータ信号を、1 水平走査期間内に時分割して上記各データ信号出力線に出力し、上記各組において、上記原色に対応するデータ信号線が、上記選択スイッチング素子のオン/オフにより順次選択されることによって、該データ信号線に、上記データ信号線駆動回路から出力されたデータ信号が供給される液晶表示装置において、上記データ信号出力線のそれぞれは、第 1 のスイッチング素子を介して上記データ信号線駆動回路に接続されるとともに、第 2 のスイッチング素子を介して互いに接続されていることを特徴としている。

【 0 0 1 8 】

本発明に係る液晶表示装置の駆動方法は、互いに直交する複数のデータ信号線及び複数の走査信号線と、これらの信号線の各交点に配される画素電極と、該画素電極に対向配置される対向電極と、複数のデータ信号出力線にデータ信号を出力するデータ信号線駆動回路とを備え、上記複数のデータ信号線は、表示色を構成する原色に対応して連続して配さ

10

20

30

40

50

れるデータ信号線の組を構成するとともに、該データ信号線ごとに個別に設けられた選択スイッチング素子を介して、該組ごとに上記データ信号出力線に接続され、上記データ信号線駆動回路は、上記原色に対応するデータ信号を、1水平走査期間内に時分割して上記各データ信号出力線に出力し、上記各組において、上記原色に対応するデータ信号線を、上記選択スイッチング素子のオン/オフにより順次選択することによって、該データ信号線に、上記データ信号線駆動回路から出力されるデータ信号を供給する液晶表示装置の駆動方法において、上記データ信号出力線のそれぞれは、第1のスイッチング素子を介して上記データ信号線駆動回路に接続されるとともに、第2のスイッチング素子を介して互いに接続され、上記組を構成する複数のデータ信号線のうち、一つのデータ信号線にデータ信号を供給してから、次のデータ信号線にデータ信号を供給するまでの間に、上記第1のスイッチング素子をオフするとともに、第2のスイッチング素子をオンすることを特徴としている。

【0019】

上記の構成によれば、例えば、第1のスイッチング素子をオフするとともに、第2のスイッチング素子をオンすることにより、各データ信号出力線が互いに電氣的に接続される。これにより、データ信号線を選択するための選択スイッチング素子に浮遊する容量に蓄積される電荷を平均化することができるため、この蓄積電荷に起因する消費電力を低減することができる。よって、特にa-Siやuc-Siを利用して駆動回路をパネル内に一体形成した液晶表示装置では、選択スイッチング素子に蓄積する電荷が増大するため、消費電力の低減に関し、より大きな効果を得ることができる。

【0020】

本液晶表示装置では、上記組を構成する複数のデータ信号線のうち、一つのデータ信号線にデータ信号が供給されてから、次のデータ信号線にデータ信号が供給されるまでの間に、上記第1のスイッチング素子がオフするとともに、第2のスイッチング素子がオンする構成とすることもできる。

【0021】

上記の構成によれば、データ信号が供給されない期間において、各データ信号出力線が互いに電氣的に接続される。そのため、画素電位に影響を与えることなく、選択スイッチング素子に浮遊する容量に蓄積される電荷を平均化することができる。

【0022】

本液晶表示装置では、上記第1のスイッチング素子は、少なくとも上記第2のスイッチング素子がオン状態である間はオフ状態である構成とすることもできる。

【0023】

これにより、各データ信号出力線が互いに電氣的に接続される期間は、データ信号の供給が停止される。そのため、画素電位に影響を与えることなく、選択スイッチング素子に浮遊する容量に蓄積される電荷を平均化することができる。

【0024】

本液晶表示装置では、上記第2のスイッチング素子がオン状態であるときに、上記データ信号出力線に共通電極電位が供給される構成とすることもできる。

【0025】

これにより、選択スイッチング素子に浮遊する容量に蓄積される電荷を確実に回収することができる。

【0026】

本液晶表示装置では、1水平走査期間において、少なくとも1回は、同極性のデータ信号が連続して上記データ信号出力線に供給される構成とすることもできる。

【0027】

これにより、極性反転回数を減らすことができるため、消費電力をさらに低減することができる。

【0028】

本液晶表示装置では、上記選択スイッチング素子がオン状態である期間の冒頭において

、上記第 2 のスイッチング素子はオン状態であり、かつ、上記第 1 のスイッチング素子は、少なくとも上記第 2 のスイッチング素子がオン状態である間はオフ状態であり、上記第 2 のスイッチング素子がオン状態であるときに、上記データ信号出力線に共通電極電位が供給される構成とすることもできる。

【 0 0 2 9 】

上記の構成によれば、1 水平走査期間内の、選択スイッチング素子がオン状態である期間、すなわち、データ信号が供給される（画素への書き込み）期間において、原色（R G B）の切り替えごとに、データ信号を画素に書き込む前に、画素電位を共通電極電位（V c o m）に固定することができる。これにより、選択スイッチング素子に浮遊する容量に蓄積された電荷を確実に回収することができるとともに、データ信号線上の負荷に蓄積された電荷を回収することもできる。そのため、液晶表示装置全体の消費電力を従来よりも低減することができ、かつ、表示品位の向上を図ることができる。

【 0 0 3 0 】

本発明に係る液晶表示装置は、互いに直交する複数のデータ信号線及び複数の走査信号線と、これらの信号線の各交点に配される画素電極と、該画素電極に対向配置される対向電極と、複数のデータ信号出力線にデータ信号を出力するデータ信号線駆動回路とを備え、上記複数のデータ信号線は、表示色を構成する原色に対応して連続して配されるデータ信号線の組を構成するとともに、個別に設けられた選択スイッチング素子を介して、該組ごとに上記データ信号出力線に接続され、上記データ信号線駆動回路は、上記原色に対応するデータ信号を、1 水平走査期間内に時分割して上記各データ信号出力線に出力し、上記各組において、上記原色に対応するデータ信号線が、上記選択スイッチング素子のオン / オフにより順次選択されることによって、該データ信号線に、上記データ信号線駆動回路から出力されたデータ信号が供給される液晶表示装置において、1 水平走査期間において、少なくとも 1 回は、同極性のデータ信号が連続して上記データ信号出力線に供給されることを特徴としている。

【 0 0 3 1 】

これにより、同極性のデータ信号が連続して供給されることになるため、極性反転回数を減少させることができる。そして、極性反転回数が減少することにより、電荷の移動量が少なくなり、データ信号線、画素、選択スイッチング素子に蓄積する電荷を減らすことができるため、消費電力を低減することができる。

【発明の効果】

【 0 0 3 2 】

本発明に係る液晶表示装置は、以上のように、上記データ信号出力線のそれぞれが、第 1 のスイッチング素子を介して上記データ信号線駆動回路に接続されるとともに、第 2 のスイッチング素子を介して互いに接続される構成である。

【 0 0 3 3 】

また、本発明に係る液晶表示装置の駆動方法は、以上のように、上記組を構成する複数のデータ信号線のうち、一つのデータ信号線にデータ信号を供給してから、次のデータ信号線にデータ信号を供給するまでの間に、上記第 1 のスイッチング素子をオフするとともに、第 2 のスイッチング素子をオンする構成である。

【 0 0 3 4 】

そのため、データ信号線を選択するための選択スイッチング素子に浮遊する容量に蓄積される電荷を平均化することができるため、この蓄積電荷に起因する消費電力を低減することができる。

【発明を実施するための最良の形態】

【 0 0 3 5 】

〔実施の形態 1〕

（液晶表示装置の構成）

本発明に係る液晶表示装置の一実施形態について、図面を用いて説明する。図 1 は、本実施の形態の液晶表示装置を、その表示部の等価回路と共に示すブロック図である。液晶

10

20

30

40

50

表示装置は、映像信号を供給するデータ信号線が複数単位に束ねられてデータ信号線駆動回路の出力に接続されている、いわゆるSSD方式のアクティブマトリクス型液晶表示装置である。

【0036】

図1に示すとおり、液晶表示装置10は、データ信号線駆動回路1と走査信号線駆動回路2とスイッチ制御部3と表示部9とを含んで構成される。表示部9は、アクティブマトリクス基板7および対向基板8の2つの透明基板を備えており、アクティブマトリクス基板7および対向基板8の間には、液晶(図示せず)が充填されている。アクティブマトリクス基板7は、データ信号線DL11~DLnと、走査信号線GL1~GLmと、第1スイッチ部31と、第2スイッチ部32と、選択スイッチ部33と、画素スイッチ部5と、画素電極6とを備えている。また、対向基板8は、対向電極11を備えている。なお、各スイッチ部は、薄膜トランジスタ(Thin Film Transistor(TFT))により構成される。

10

【0037】

アクティブマトリクス基板7において、データ信号線DL11~DLnと走査信号線GL1~GLmとは互いに直行し、表示領域をマトリクス状に分割している。分割された各領域は、画像の表示単位である画素に対応する。データ信号線と走査信号線との各交点には、画素スイッチ部5および画素電極6が配置されており、画素電極6と、対向基板8に設けられている対向電極11とによって画素ごとに液晶容量が形成されている。また、画素電極6と対向電極11の間には液晶が封入されており、電極間の電解の影響によって液晶が配列を変えることによって、光が透過または遮断される。光の透過/遮断は、画素スイッチ部5のオン/オフによって、1画素ごとに制御される。そして、データ信号に応じて液晶容量に印加される電圧が変化し、印加される電圧の大きさによって、各画素の明暗ができる。また、カラー表示は光の3原色(RGB)を加法混合する方法が用いられるため、R、G、Bに対応する3画素を一組として構成されている。

20

【0038】

各画素領域において、走査信号線GL1~GLmは画素スイッチ部5のゲート端子に接続され、データ信号線DL11~DLnは画素スイッチ部5のソース端子に接続され、画素電極6は画素スイッチ部5のドレイン端子に接続されている。

30

【0039】

上述したとおり、本実施の形態に係る液晶表示装置10は、SSD方式のアクティブマトリクス型液晶表示装置であり、その駆動方法は、1水平走査期間にソース信号(データ信号)を3分割して出力するものである。この種の液晶表示装置では、複数のデータ信号線から成る組(本実施の形態では、RGBに対応する3つのデータ信号線)を、該複数のデータ信号線に共通のデータ出力回路(ソースドライバチップ;図示せず)によって駆動する駆動方法である。それゆえ、複数のデータ信号線DL11~DLnは、連続して配される3本1組のデータ信号線で束ねられている。そして、データ信号線DL11~DLnは、3本1組にてデータ信号線駆動回路1の出力信号線(データ信号出力線)D1~Dn/3に接続されている。なお、各データ信号線DL11~DLnは、個別に接続された選択スイッチ部33を介して、出力信号線D1~Dn/3に接続されている。また、データ信号線DL11~DLnに接続されている各選択スイッチ部33のゲート端子は、データ信号線選択線GLR、GLG、GLBによって、スイッチ制御部3に接続されている。すなわち、データ信号線DL11は、選択スイッチ部33を介して出力信号線D1に接続され、該選択スイッチ部33のゲート端子にはデータ信号線選択線GLRが接続される。同様に、データ信号線DL12は、選択スイッチ部33を介して出力信号線D1に接続され、該選択スイッチ部33のゲート端子にはデータ信号線選択線GLGが接続され、データ信号線DL13は、選択スイッチ部33を介して出力信号線D1に接続され、該選択スイッチ部33のゲート端子にはデータ信号線選択線GLBが接続される。

40

【0040】

スイッチ制御部3は、組を成す3本のデータ信号線に設けられている選択スイッチ部3

50

3 のオン / オフを順次切り替える。これにより、組を成す 3 本のデータ信号線が出力信号線に順次接続される。例えば、データ信号線 D L 1 1 , D L 1 2 , D L 1 3 は、組を成して出力信号線 D 1 に接続されており、スイッチ制御部 3 による選択スイッチ部 3 3 のオン / オフの制御によって、データ信号線 D L 1 1 , D L 1 2 , D L 1 3 が、順次、出力信号線 D 1 に電氣的に接続される。

【 0 0 4 1 】

なお、上記の説明においては、データ信号線が R、G、B の順に切り替えられる構成について説明しているが、他の順番によって供給されてもよく、特に限定はされない。

【 0 0 4 2 】

(液晶表示装置の動作例)

ここで、一般的な S S D 方式の液晶表示装置の動作例について説明する。データ信号線 D L 1 1 , D L 1 2 , D L 1 3 は、それぞれ、表示色を構成する 3 原色、すなわち赤 (R) , 緑 (G) , 青 (B) の画素に接続されている。そして、1 つの色を構成する R G B に対応する各データ信号線から成る各組を、データ信号線駆動回路内に各組ごとに R G B に共通に設けられたデータ出力回路 (ソースドライバチップ ; 図示せず) によって駆動する。そして、このデータ出力回路によって、各組ごとに、R G B の順にデータ信号線にデータ信号を出力していく。このとき、駆動速度を大きくしながら各データ信号線から画素へのデータ信号の書き込み時間がある程度確保するために、各組の同色のデータ信号線を同時に駆動する。つまり、出力信号線 D 1 ~ D n / 3 に接続されている各組のデータ信号線のうち、始めに R に対応するデータ信号線が同時に駆動され、次に G に対応するデータ信号線が同時に駆動され、最後に B に対応するデータ信号線が同時に駆動される。

【 0 0 4 3 】

なお、この方式によって駆動するとき、1 つの走査信号線がアクティブである間は、対向電極 1 1 には一定値が与えられる。

【 0 0 4 4 】

図 2 は、S S D 方式の液晶表示装置における駆動を示すタイミングチャートである。図 2 によれば、走査信号線 G L 1 ~ G L m には、順次、走査信号が供給されている。つまり、走査信号線 G L 1 , G L 2 ~ G L m は、走査信号線駆動回路 2 によって順次選択され、走査信号が供給される。そして、選択された走査信号線に接続されている画素スイッチ部 5 のゲートがオンとなり、画素電極 6 にソース信号 (データ信号) を供給できるアクティブな状態となる。

【 0 0 4 5 】

また、図 2 によれば、走査信号線 G L 1 ~ G L m が選択されている各期間において、データ信号線選択線 G L R , G L G , G L B に、順次、データ信号線選択信号が供給されている。データ信号線選択線 G L R , G L G , および G L B は、それぞれ R , G , B の画素に対応するデータ信号線に接続されている。したがって、データ信号線選択線 G L R , G L G , G L B に、順次、データ信号線選択信号が供給されることにより、R , G , B の画素に対応するデータ信号線が順次選択される。

【 0 0 4 6 】

例えば、図 2 では、走査信号線 G L 1 が選択されているとき、データ信号線選択線 G L R , G L G , G L B に、順次データ信号線選択信号が供給される。そして、データ信号線選択信号が供給されると、データ信号線選択線に接続されている選択スイッチ部 3 3 のゲートはオンとなり、オンとなった選択スイッチ部 3 3 に接続されているデータ信号線に、出力信号線からのデータ信号が供給され得る状態となる。これにより、出力信号線からのデータ信号は、R , G , B の画素に対応するデータ信号線に順次供給される。

【 0 0 4 7 】

また、走査信号線 G L 1 ~ G L m が選択されている各期間において、各出力信号線 D 1 ~ D n / 3 に同時にデータ信号が供給される。ここで、各出力信号線には、R , G , B に対応する各データ信号が時分割によって供給される。例えば、走査信号線 G L 1 が選択されているときに、出力信号線 D 1 にはデータ信号 R 1 1 , G 1 2 , B 1 3 が時分割によ

10

20

30

40

50

て供給され、出力信号線 D 2 にはデータ信号 R 1 4 , G 1 5 , B 1 6 が時分割によって供給され、出力信号線 D n / 3 にはデータ信号 R 1 (n - 2) , G 1 (n - 1) , B 1 n が時分割によって供給される。

【 0 0 4 8 】

そして、出力信号線 D 1 ~ D n / 3 に R , G , B の各データ信号が時分割によって供給されるタイミングは、上述したデータ線選択信号によって R , G , B の画素に対応するデータ信号線が順次選択されるタイミングと同期している。

【 0 0 4 9 】

例えば、走査信号線 G L 1 が選択されているとき、データ信号線選択線 G L R , G L G , G L B に、順次、データ信号線選択信号が供給されているが、データ信号線選択線 G L R , G L G , G L B にデータ信号線選択信号が供給されるタイミングは、それぞれ、出力信号線 D 1 ~ D n / 3 に R , G , B の各データ信号が時分割によって供給されるタイミングと同期している。

10

【 0 0 5 0 】

これにより、R の画素に対応するデータ信号線には R のデータ信号を、G の画素に対応するデータ信号線には G のデータ信号を、B の画素に対応するデータ信号線には B のデータ信号を、それぞれ供給することができる。

【 0 0 5 1 】

なお、R G B の各データは、以下のようにして画素への書き込みが行われる。

【 0 0 5 2 】

はじめに、走査信号線 G L 1 がアクティブかつデータ信号線選択線 G L R がアクティブである間に、出力信号線 D 1 ~ D n / 3 までの各データ信号線のデータ信号 R 1 1 ~ R 1 (n - 2) と、対向電極 1 1 の C O M 信号との電圧差が、それぞれ対応する画素（ここでは、R に対応する画素）に書き込まれる。

20

【 0 0 5 3 】

続いて、走査信号線 G L 1 がアクティブかつデータ線選択線 G L G がアクティブである間に、出力信号線 D 1 ~ D n / 3 までの各データ信号線のデータ信号 G 1 2 ~ G 1 (n - 1) と、対向電極 1 1 の C O M 信号との電圧差が、それぞれ対応する画素（ここでは、G に対応する画素）に書き込まれる。

【 0 0 5 4 】

さらに、走査信号線 G L 1 がアクティブかつデータ線選択線 G L B がアクティブである間に、出力信号線 D 1 ~ D n / 3 までの各データ信号線のデータ信号 B 1 3 ~ B 1 n と、対向電極 1 1 の C O M 信号との電圧差が、それぞれ対応する画素（ここでは、B に対応する画素）に書き込まれる。

30

【 0 0 5 5 】

このようにして、1 つの走査信号線に接続されている全ての画素に対して書き込みが行われる。そして、走査信号線 G L 1 に接続されている画素の書き込みが完了すると、続いて、走査信号線 G L 2 に接続されている画素の書き込みが行われる。走査信号線 G L 2 の書き込みにおいては、走査信号線 G L 1 と同様、R , G , B の組ごとに、順次、画素に書き込みが行われる。以降、同様に、1 走査信号線ずつ垂直方向に走査し、走査信号線 G L m まで同様の処理を繰り返し、m × n の一画面分の画素が書き込まれる。

40

【 0 0 5 6 】

このような S S D 方式の液晶表示装置において、図 1 5 に示す従来の構成を適用した場合には、走査信号がオン状態であるときには、選択スイッチ部 3 3 に浮遊する容量に蓄積される電荷を回収することができないという問題が生じる。ここで、従来の液晶表示装置の駆動について、図 3 のタイミングチャートを用いて説明する。

【 0 0 5 7 】

図 3 において、S W R , S W G , S W B は、データ信号線選択線 G L R , G L G , G L B を介して、R , G , B に対応する各選択スイッチ部 3 3 に供給される信号を示し、L P は、データ信号線選択線 G L R , G L G , G L B の切り替えタイミングを規定するラッチ

50

パルスを示し、NET 1, NET 2 は、出力信号線 D 1, D 2 (図 16 参照) の電位を示し、R 1, G 1, B 1, R 2 は、それぞれ画素電位を示している。なお、図 3 に示す駆動例では、R, G, B の順に選択スイッチ部 33 をオンし、駆動方式としてはドット反転方式 (プラス→マイナス→プラス、もしくは、マイナス→プラス→マイナス) を採用している。また、表示パターンとしては、ノーマリーホワイト方式における黒を表示した場合を示している。

【0058】

このような SSD 方式の液晶表示装置では、NET 1, NET 2 において極性が変わるとき (プラス→マイナス、もしくは、マイナス→プラス) に、データ信号線、画素および選択スイッチ部における電荷の影響により、大きな消費電力がデータ信号線駆動回路において消費される。例えば、R 1 に対応する画素への書き込み (プラス極性) により、プラスの電荷がデータ信号線、画素、選択スイッチ部に蓄積するため、次の G 1 に対応する画素への書き込み動作の際には、残存するプラス電荷を考慮したマイナス極性の電位を供給する必要がある。そのため、消費電力の増大を招く。

10

【0059】

これに対して、本実施の形態に係る液晶表示装置 10 では、特に、第 1 スイッチ部 31 と、第 2 スイッチ部 32 と、それらのオン/オフを制御するスイッチ制御部 3 を備えることにより、従来と比較してより消費電力を低減できる構成である。以下では、第 1 スイッチ部 31, 第 2 スイッチ部 32 およびスイッチ制御部 3 の具体的な構成について説明する。

20

【0060】

図 1 に示すように、各出力信号線 D 1 ~ D n / 3 は、それぞれ、第 1 スイッチ部 31 を介してデータ信号線駆動回路 1 に接続されるとともに、第 2 スイッチ部 32 を介して互いに電氣的に接続される構成となっている。そして、各出力信号線 D 1 ~ D n / 3 に接続される各第 1 スイッチ部 31 のゲート端子が、スイッチ制御部 3 の端子 SW 1 に接続され、各出力信号線 D 1 ~ D n / 3 同士を接続する各第 2 スイッチ部 32 のゲート端子が、スイッチ制御部 3 の端子 SW 2 に接続されている。

【0061】

これにより、スイッチ制御部 3 から第 1 スイッチ部 31 にオン信号が供給されている間は、データ信号線駆動回路 1 と各出力信号線 D 1 ~ D n / 3 とが互いに電氣的に接続され、オフ信号が供給されることにより、データ信号線駆動回路 1 と各出力信号線 D 1 ~ D n / 3 とが電氣的に非接続状態となる。また、スイッチ制御部 3 から第 2 スイッチ部 32 にオフ信号が供給されている間は、各出力信号線 D 1 ~ D n / 3 は互いに電氣的に非接続状態となり、オン信号が供給されることにより、各出力信号線 D 1 ~ D n / 3 が互いに電氣的に接続される。

30

【0062】

(本発明の液晶表示装置の動作例)

ここで、本実施の形態に係る液晶表示装置 10 の動作例について、図 4 のタイミングチャートを用いて説明する。ここでは、上述の一般的な SSD 方式の液晶駆動装置の動作例との相違点を中心に説明する。図 4 において、SW 1 は、第 1 スイッチ部 31 に供給される信号を示し、SW 2 は、第 2 スイッチ部 32 に供給される信号を示している。図 5 は、液晶表示装置 10 の動作例を説明するための部分拡大図である。

40

【0063】

図 4 に示すように、ラッチパルス LP の Hi / Lo の切り替えタイミングで、第 1 スイッチ部 31 (SW 1)、および第 2 スイッチ部 32 (SW 2) をオン/オフする。例えば、第 1 スイッチ部 31 (SW 1) がオン状態で、かつ、R に対応する選択スイッチ部 33 (SW R) がオン状態のとき、出力信号線 D 1 とデータ信号線 DL 1 1、出力信号線 D 2 とデータ信号線 DL 2 1、出力信号線 D n / 3 とデータ信号線 DL (n / 3 - 2) とが互いに電氣的に接続され、R に対応する各データ信号が、アクティブ状態の走査信号線に接続される各画素に供給される。

50

【 0 0 6 4 】

その後、Rに対応する選択スイッチ部33 (SWR) がオフし、Rのデータ信号の書き込みが終了する。このとき、全ての選択スイッチ部33 (SWR, SWG, SWB) はオフ状態となり、各出力信号線D1 ~ Dn / 3と、各データ信号線DL11 ~ DLnとは電氣的に非接続状態となる。続いて、LPのタイミングを利用して、第1スイッチ部31 (SW1) がオフするとともに、第2スイッチ部32 (SW2) がオンする。ここで、第1、第2スイッチ部31、32のオン/オフのタイミングは互いに同期させてもよく、また、非同期としてもよい。例えば、図6に示すように、第1スイッチ部31は、少なくとも第2スイッチ部32がオン状態である間はオフ状態である構成とすることができる。

【 0 0 6 5 】

この第1、第2スイッチ部31、32の動作により、NET1, NET2, ... NETn (図5参照) が互いに電氣的に接続される (短絡)。これにより、NET1, NET2, ... NETnに浮遊する電荷が平均化されるため、充放電電流を抑えることができ、消費電力を低減することができる。このように、本実施の形態によれば、選択スイッチ部33に浮遊する容量に蓄積される電荷を平均化させることができるため、この蓄積電荷に起因する消費電力を低減することができる。

【 0 0 6 6 】

ここで、NET1, NET2, ... NETnを互いに電氣的に接続した後、所望の電位 (例えば、Vcom (共通電極電位)、ソースセンター電位 (1/2 VLS)) を供給する構成としてもよい。これにより、電荷を確実に回収 (チャージシェア) して、NET1, NET2, ... NETnを所望の電位に固定することができる。

【 0 0 6 7 】

また、本実施の形態に係る液晶表示装置10は、以下の構成であってもよい。すなわち、各選択スイッチ部33のオン期間の冒頭において、対応するデータ信号線どうしを互いに電氣的に接続させるとともに、対応する画素へVcomを供給する構成である。図7は、この構成の液晶表示装置10の動作例を示すタイミングチャートである。同図に示すように、選択スイッチ部33 (SWR) のオン期間の冒頭において、第1スイッチ部31 (SW1) がオフ状態になるとともに、第2スイッチ部32 (SW2) がオン状態となる。これにより、各出力信号線D1 ~ Dn / 3が互いに電氣的に接続されるとともに、Rに対応するデータ信号線DL11, DL21, ... が互いに電氣的に接続される。この状態で第2スイッチ部32の導通電極の一端からVcomを供給する (図1参照) ことにより、アクティブ状態の走査信号線に接続された画素 (R画素) にVcomが書き込まれる。その後、第1スイッチ部31 (SW1) をオンするとともに、第2スイッチ部32 (SW2) をオフに切り替えることにより、各出力信号線D1 ~ Dn / 3が互いに電氣的に非接続状態になるとともに、Rに対応するデータ信号線DL11, DL21, ... が、データ信号線駆動回路1に電氣的に接続される。これにより、Rに対応するデータ信号が、Vcomに固定されたR画素に供給される。

【 0 0 6 8 】

続いて、選択スイッチ部33 (SWG) がオンすると、このオン期間の冒頭において、第1スイッチ部31 (SW1) がオフ状態になるとともに、第2スイッチ部32 (SW2) がオン状態となる。これにより、各出力信号線D1 ~ Dn / 3が互いに電氣的に接続されるとともに、Gに対応するデータ信号線DL12, DL22, ... が互いに電氣的に接続される。この状態で第2スイッチ部32の導通電極の一端からVcomを供給する (図1参照) ことにより、アクティブ状態の走査信号線に接続された画素 (G画素) にVcomが書き込まれる。その後、第1スイッチ部31 (SW1) をオンするとともに、第2スイッチ部32 (SW2) をオフに切り替えることにより、各出力信号線D1 ~ Dn / 3が互いに電氣的に非接続状態になるとともに、Gに対応するデータ信号線DL12, DL22, ... が、データ信号線駆動回路1に電氣的に接続される。これにより、Gに対応するデータ信号が、Vcomに固定されたG画素に供給される。

【 0 0 6 9 】

最後に、選択スイッチ部 33 (SWB) がオンすると、このオン期間の冒頭において、第 1 スイッチ部 31 (SW1) がオフ状態になるとともに、第 2 スイッチ部 32 (SW2) がオン状態となる。これにより、各出力信号線 D1 ~ Dn / 3 が互いに電氣的に接続されるとともに、B に対応するデータ信号線 DL13, DL23, ... が互いに電氣的に接続される。この状態で第 2 スイッチ部 32 の導通電極の一端から Vcom を供給する (図 1 参照) ことにより、アクティブ状態の走査信号線に接続された画素 (B 画素) に Vcom が書き込まれる。その後、第 1 スイッチ部 31 (SW1) をオンするとともに、第 2 スイッチ部 32 (SW2) をオフに切り替えることにより、各出力信号線 D1 ~ Dn / 3 が互いに電氣的に非接続状態になるとともに、B に対応するデータ信号線 DL13, DL23, ... が、データ信号線駆動回路 1 に電氣的に接続される。これにより、B に対応するデータ信号が、Vcom に固定された B 画素に供給される。

10

【0070】

上記の構成によれば、1 水平走査期間内の、選択スイッチ部 33 がオン状態である期間、すなわち、データ信号が供給される (画素への書き込み) 期間において、RGB の切り替えごとに、データ信号を画素に書き込む前に、画素電位を Vcom に固定することができる。これにより、選択スイッチ部 33 に浮遊する容量に蓄積された電荷を確実に回収することができるとともに、データ信号線 DL11, DL21, ... 上の負荷に蓄積された電荷を回収することもできる。そのため、液晶表示装置全体の消費電力を従来よりも低減することができる、かつ、表示品位の向上を図ることができる。

20

【0071】

ところで、上記の説明においては、データ信号線が R, G, B の順に選択されるように、選択スイッチ部 33 を切り替える構成について説明しているが、他の順に切り替える構成でもよく、特に限定はされない。例えば、図 8 に示すように、同一極性のデータ信号が連続して供給されるように、R (+) → B (+) → G (-) → G (+) → R (-) → B (-) → B (+) → R (+) → G (-) の順に選択スイッチ部 33 を切り替える構成としてもよい。すなわち、R および B に対応するデータ信号は同極性となるため、これらが連続するように選択スイッチ部 33 を切り替える構成とすることができる。これにより、極性反転回数を減らすことができるため、より消費電力を低減することができる。また、図 9 に示すように、R (+) → B (+) → G (-) → R (-) → B (-) → G (+) → R (+) → B (-) → G (-) の順に切り替える構成とすれば、さらに極性反転回数を減らすことができる。

30

【0072】

このように、チャージシェア動作に加えて、極性反転回数を低減する構成を採用することにより、消費電力をさらに低減することが可能となる。

【0073】

なお、これらの構成においては、同極性同士の切り替え時における電荷の移動量が少ないため、第 1, 第 2 スイッチ部 31, 32 のオン / オフの切り替え動作によるチャージシェアを極性反転時にのみ行う構成としてもよい。例えば図 8 では、極性が反転する B → G、G → G、G → R、B → B、R → G のタイミングにおいて、第 1 スイッチ部 31 をオフとし、第 2 スイッチ部 32 をオンすることにより、チャージシェアを行う。これにより、チャージシェア動作の回数が低減できるため、消費電力をさらに低減することが可能となる。

40

【0074】

〔実施の形態 2〕

(液晶表示装置の構成)

本発明に係る液晶表示装置の一実施形態について、図面を用いて説明する。なお、説明の便宜上、上記実施の形態 1 において示した部材と同一の機能を有する部材には、同一の符号を付し、その説明を省略する。また、実施の形態 1 において定義した用語については、特に断わらない限り本実施の形態においてもその定義に則って用いるものとする。

【0075】

50

図 10 は、本実施の形態の液晶表示装置を、その表示部の等価回路と共に示すブロック図である。液晶表示装置は、映像信号を供給するデータ信号線が複数単位に束ねられてデータ信号線駆動回路の出力に接続されている S S D 方式のアクティブマトリクス型液晶表示装置である。

【 0 0 7 6 】

図 10 に示すとおり、液晶表示装置 20 は、上記実施の形態 1 に示した液晶表示装置 10 において、第 1 , 第 2 スイッチ部 31 , 32 を省略した構成となっている。すなわち、各出力信号線 D 1 ~ D n / 3 は、それぞれ、データ信号線駆動回路 1 に接続されるとともに、互いに電氣的に非接続の構成である。

【 0 0 7 7 】

(液晶表示装置の動作)

ここで、本実施の形態に係る液晶表示装置 20 の動作例について、図 11 のタイミングチャートを用いて説明する。

【 0 0 7 8 】

図 11 において、 S W R , S W G , S W B は、データ信号線選択線 G L R , G L G , G L B を介して、 R , G , B に対応する各選択スイッチ部 33 に供給される信号を示し、 L P は、データ信号線選択線 G L R , G L G , G L B の切り替えタイミングを規定するラッチパルスを示し、 N E T 1 , N E T 2 は、出力信号線 D 1 , D 2 (図 10 参照) の電位を示し、 R 1 , G 1 , B 1 , R 2 は、それぞれ画素電位を示している。

【 0 0 7 9 】

本実施の形態に係る液晶表示装置 20 では、ドット反転駆動方式を前提としつつ、データ信号線の選択順序を変更して極性反転回数を減らす構成である。具体的には、図 11 に示すように、同一極性のデータ信号が連続して供給されるように、 R (+) → B (+) → G (-) → G (+) → R (-) → B (-) → B (+) → R (+) → G (-) の順に選択スイッチ部 33 を切り替える。このように、R および B に対応するデータ信号は同極性となるため、これらが連続するように選択スイッチ部 33 を切り替える構成とすることができる。これにより、同極性が連続することになるため、極性反転回数が減少する。そして、極性反転回数が減少することにより、電荷の移動量が少なくなり、データ信号線、画素、選択スイッチ部 33 に蓄積する電荷を減らすことができるため、消費電力を低減することができる。

【 0 0 8 0 】

また、図 12 に示すように、 R (+) → B (+) → G (-) → R (-) → B (-) → G (+) → R (+) → B (-) → G (-) の順に切り替える構成とすれば、さらに極性反転回数を減らすことができる。

【 0 0 8 1 】

さらに、図 13 に示すように、図 11 において、同一の選択スイッチ部 33 が連続して選択される場合 (例えば、 G → G 、 B → B) には、 S W G , S W B のオン期間 (アクティブ期間) を長くして S W G → S W G 、 S W B → S W B の切り替え動作を省略する構成としてもよい。これにより、 S W R , S W G , S W B の切り替え信号の周波数を低減することができるため、消費電力をより低減することができる。

【 0 0 8 2 】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【 0 0 8 3 】

最後に、液晶表示装置に含まれる各ブロック、特にスイッチ制御部 3 は、ハードウェアロジックによって構成してもよいし、次のように C P U を用いてソフトウェアによって実現してもよい。

【 0 0 8 4 】

すなわち、液晶表示装置は、各機能を実現する制御プログラムの命令を実行する C P U

10

20

30

40

50

(central processing unit)、上記プログラムを格納したROM (read only memory)、上記プログラムを展開するRAM (random access memory)、上記プログラムおよび各種データを格納するメモリ等の記憶装置 (記録媒体) などを備えている。そして、本発明の目的は、上述した機能を実現するソフトウェアである液晶表示装置の制御プログラムのプログラムコード (実行形式プログラム、中間コードプログラム、ソースプログラム) をコンピュータで読み取り可能に記録した記録媒体を、上記液晶表示装置に供給し、そのコンピュータ (またはCPUやMPU) が記録媒体に記録されているプログラムコードを読み出し実行することによっても、達成可能である。

【0085】

上記記録媒体としては、例えば、磁気テープやカセットテープ等のテープ系、フロッピー (登録商標) ディスク / ハードディスク等の磁気ディスクやCD-ROM / MO / MD / DVD / CD-R等の光ディスクを含むディスク系、ICカード (メモリカードを含む) / 光カード等のカード系、あるいはマスクROM / EPROM / EEPROM / フラッシュROM等の半導体メモリ系などを用いることができる。

【0086】

また、液晶表示装置を通信ネットワークと接続可能に構成し、上記プログラムコードを通信ネットワークを介して供給してもよい。この通信ネットワークとしては、特に限定されず、例えば、インターネット、イントラネット、エキストラネット、LAN、ISDN、VAN、CATV通信網、仮想専用網 (virtual private network)、電話回線網、移動体通信網、衛星通信網等が利用可能である。また、通信ネットワークを構成する伝送媒体としては、特に限定されず、例えば、IEEE 1394、USB、電力線搬送、ケーブルTV回線、電話線、ADSL回線等の有線でも、IrDAやリモコンのような赤外線、Bluetooth (登録商標)、802.11無線、HDMI、携帯電話網、衛星回線、地上波デジタル網等の無線でも利用可能である。なお、本発明は、上記プログラムコードが電子的な伝送で具現化された、搬送波に埋め込まれたコンピュータデータ信号の形態でも実現され得る。

【産業上の利用可能性】

【0087】

本発明の液晶表示装置は、液晶ディスプレイを用いる製品に用いることができ、特にテレビ、携帯電話、車載インパネなどの液晶ディスプレイに好適に利用することができる。

【図面の簡単な説明】

【0088】

【図1】本実施の形態1に係る液晶表示装置を、その表示部の等価回路と共に示すブロック図である。

【図2】SSD方式の液晶表示装置における駆動を示すタイミングチャートである。

【図3】従来のSSD方式の液晶表示装置における駆動を示すタイミングチャートである。

【図4】本実施の形態1に係る液晶表示装置における駆動を示すタイミングチャートである。

【図5】本実施の形態1に係る液晶表示装置の動作例を説明するための部分拡大図である。

【図6】本実施の形態1に係る液晶表示装置の他の動作例を説明するための部分拡大図である。

【図7】本実施の形態1に係る液晶表示装置における他の駆動を示すタイミングチャートである。

【図8】本実施の形態1に係る液晶表示装置における他の駆動を示すタイミングチャートである。

【図9】本実施の形態1に係る液晶表示装置における他の駆動を示すタイミングチャートである。

【図10】本実施の形態2に係る液晶表示装置を、その表示部の等価回路と共に示すブロ

10

20

30

40

50

ック図である。

【図 1 1】本実施の形態 2 に係る液晶表示装置における駆動を示すタイミングチャートである。

【図 1 2】本実施の形態 2 に係る液晶表示装置における他の駆動を示すタイミングチャートである。

【図 1 3】本実施の形態 2 に係る液晶表示装置における他の駆動を示すタイミングチャートである。

【図 1 4】従来の S S D 方式のアクティブマトリクス型の液晶表示装置の構成を示す等価回路図である。

【図 1 5】特許文献 1 の表示装置の構成を示すブロック図である。

10

【図 1 6】図 1 5 に示す表示装置の動作例を説明するための部分拡大図である。

【符号の説明】

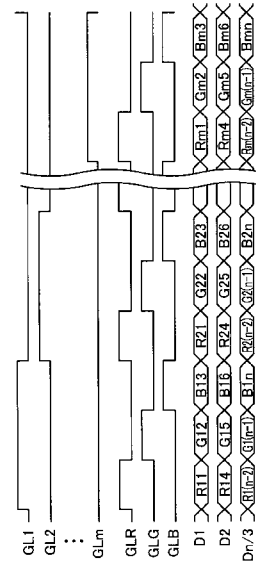
【 0 0 8 9 】

1	データ信号線駆動回路
2	走査信号線駆動回路
3	スイッチ制御部
3 1	第 1 スイッチ部 (第 1 のスイッチング素子)
3 2	第 2 スイッチ部 (第 2 のスイッチング素子)
3 3	選択スイッチ部 (選択スイッチング素子)
5	画素スイッチ部
6	画素電極
7	アクティブマトリクス基板
8	対向基板
9	表示部
1 0 , 2 0	液晶表示装置
1 1	対向電極
G L 1 ~ G L m	走査信号線
D L 1 1 ~ D L n	データ信号線
G L R	データ信号線選択線
G L G	データ信号線選択線
G L B	データ信号線選択線
D 1 ~ D n / 3	出力信号線 (データ信号出力線)

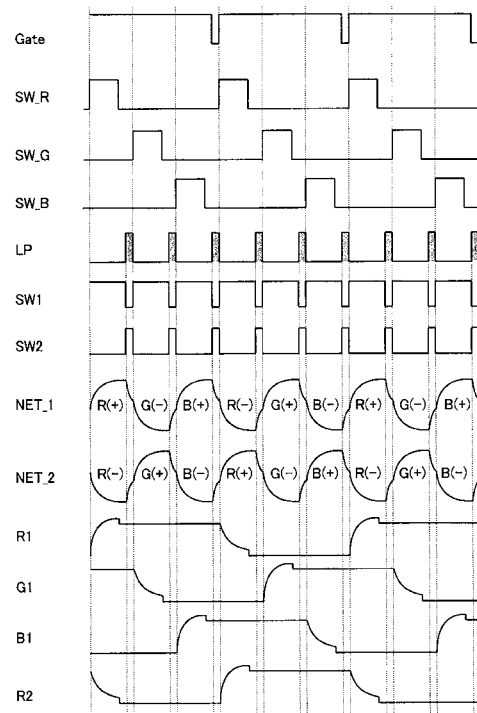
20

30

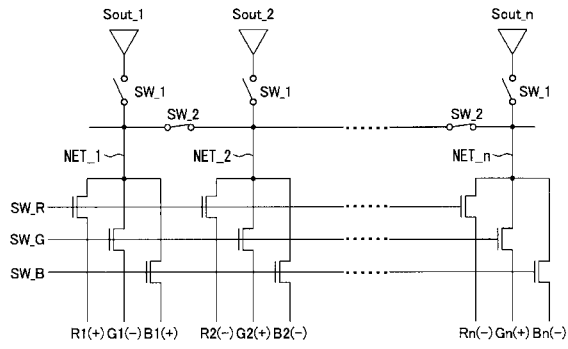
【 図 2 】



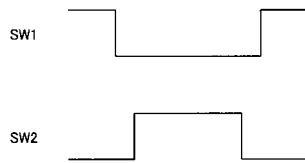
【 図 4 】



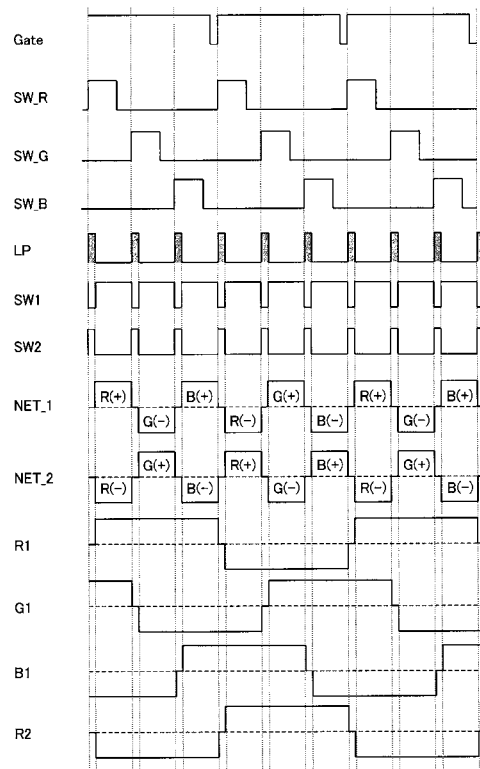
【図 5】



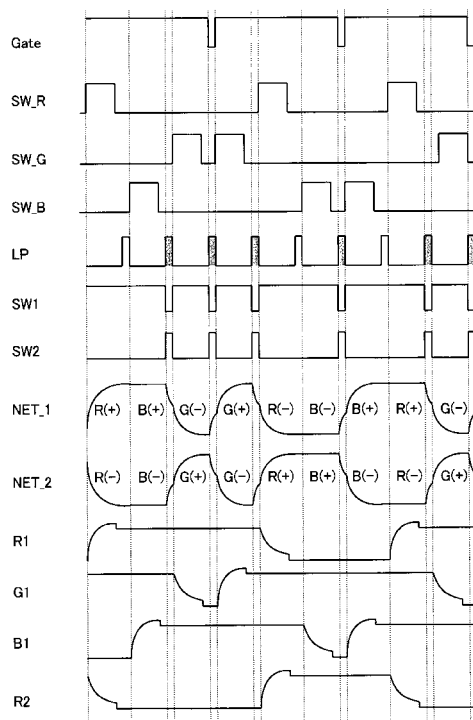
【図 6】



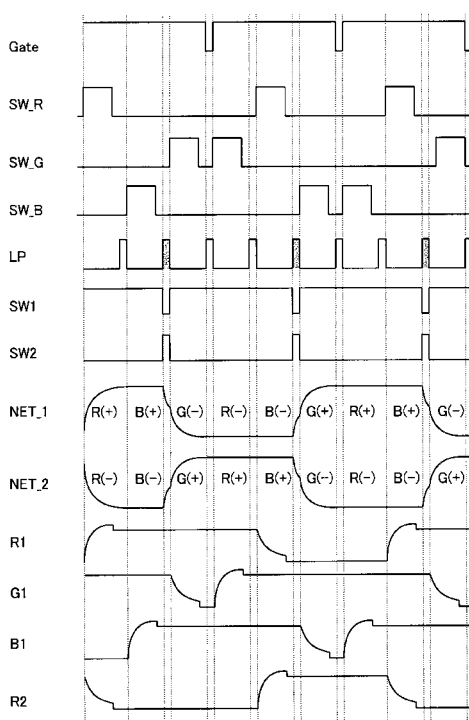
【図 7】



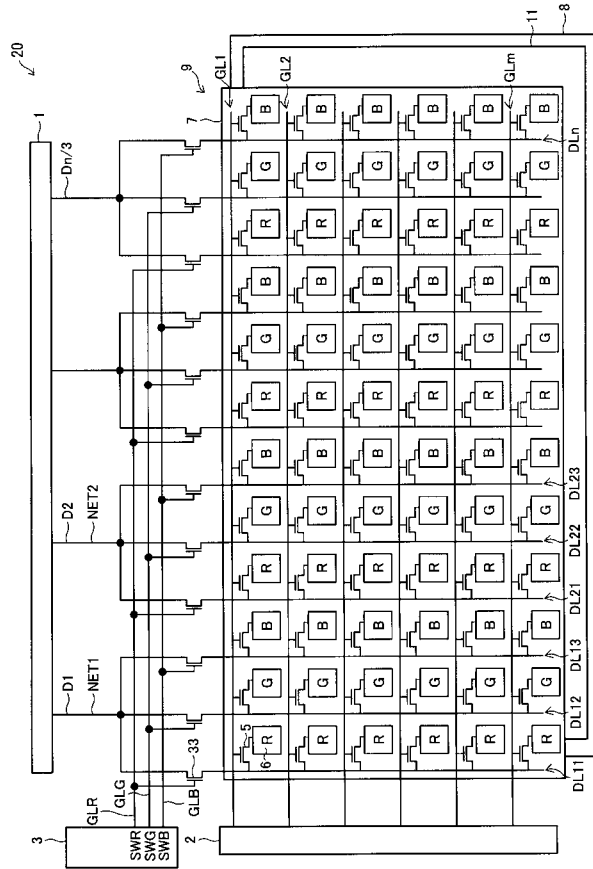
【図 8】



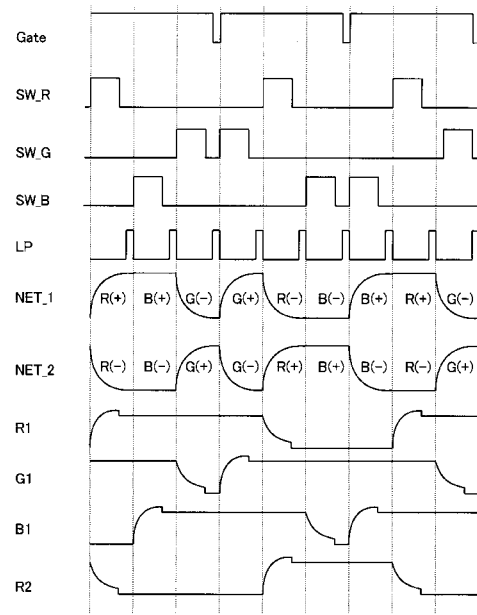
【図 9】



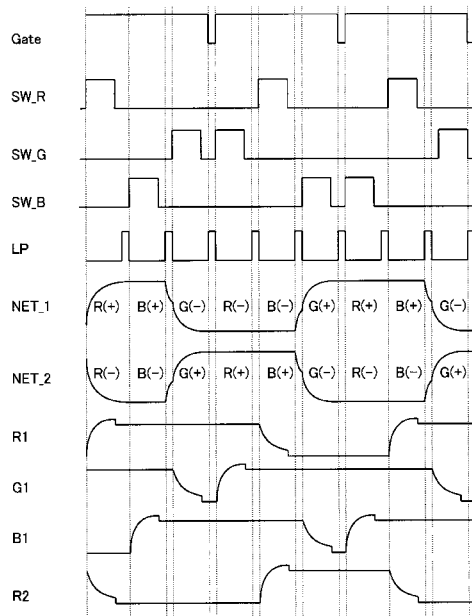
【図 10】



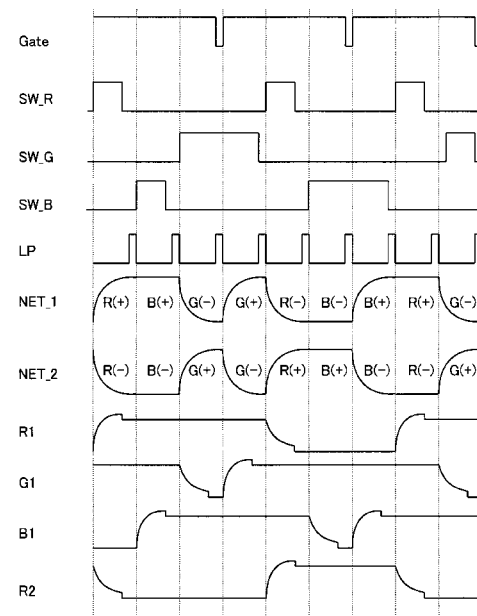
【図 11】



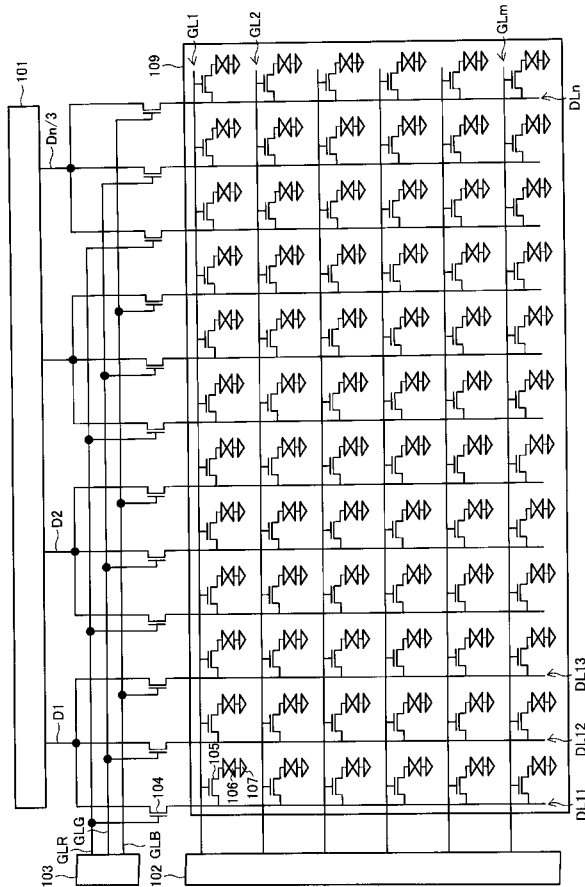
【図 12】



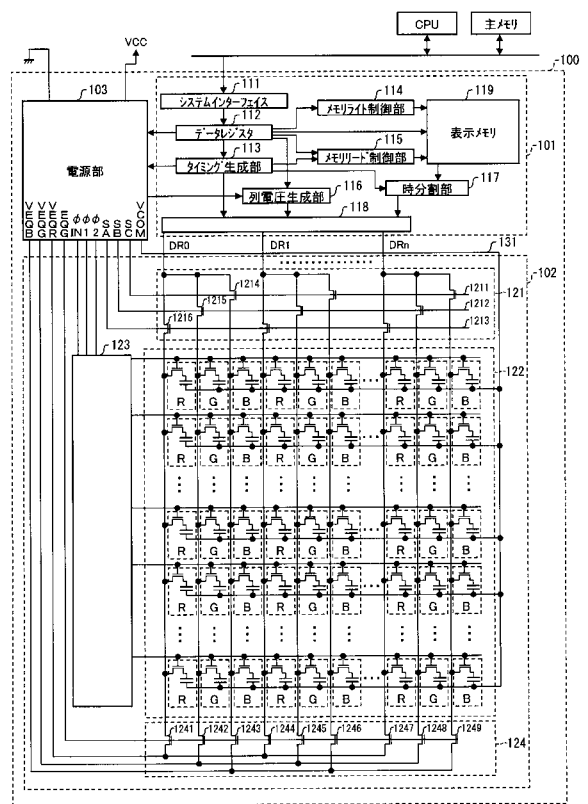
【図 13】



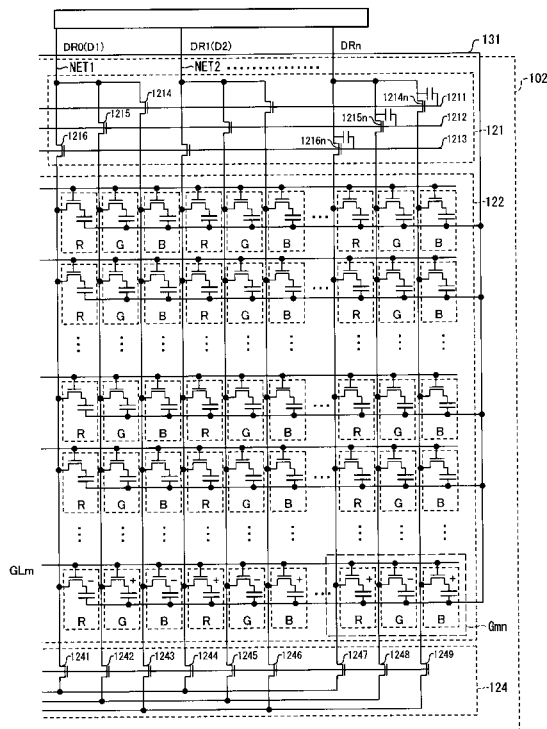
【図 14】



【図 15】



【図 16】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 1 2 T
G 0 2 F	1/133	5 5 0

F ターム(参考) 2H193 ZA04 ZC02 ZC15 ZC20 ZC26 ZF22 ZF36

5C006 AC21 AC27 AF43 AF73 BB16 BC20 BC23 BF34 FA47

5C080 AA10 BB05 CC03 DD26 FF07 FF11 JJ02 JJ03 JJ04 KK01

KK20 KK43 KK47

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2010102266A	公开(公告)日	2010-05-06
申请号	JP2008276009	申请日	2008-10-27
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	上野孝司 贞光慎司		
发明人	上野 孝司 贞光 慎司		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.623.X G09G3/20.623.R G09G3/20.611.A G09G3/20.621.G G09G3/20.621.B G09G3/20.623.C G09G3/20.612.T G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA33 2H093/NA35 2H093/NA45 2H093/NA63 2H093/NA64 2H093/NC10 2H093/NC12 2H093/NC16 2H093/NC28 2H093/NC34 2H093/NC50 2H093/ND39 2H193/ZA04 2H193/ZC02 2H193/ZC15 2H193/ZC20 2H193/ZC26 2H193/ZF22 2H193/ZF36 5C006/AC21 5C006/AC27 5C006/AF43 5C006/AF73 5C006/BB16 5C006/BC20 5C006/BC23 5C006/BF34 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK01 5C080/KK20 5C080/KK43 5C080/KK47 2H193/ZB03 2H193/ZC13 2H193/ZC23 2H193/ZD11 2H193/ZE06 2H193/ZF21 2H193/ZF31 2H193/ZH45 2H193/ZH53		
外部链接	Espacenet		

摘要(译)

要解决的问题：提出一种SSD系统的有源矩阵型液晶显示装置的结构，以降低由于SSD的开关元件引起的功耗。ŽSOLUTION：该液晶显示装置具有数据信号线DL11-DLn，扫描信号线GL1-GLm，像素电极6，相对电极11和数据信号线驱动电路1。一组数据信号线DL11，DL12对应于RGB的DL13经由选择开关部分33连接到输出信号线D1。数据信号线驱动电路1在一个水平扫描周期内对与RGB对应的数据信号进行时间分割，并将它们输出到输出信号线D1。当选择开关部分33顺序选择对应于RGB的数据信号线DL11，DL12，DL13时，数据信号被提供给每条数据信号线。每条输出信号线D1-Dn / 3通过第一开关部分31连接到数据信号线驱动电路31，并通过第二开关部分32相互连接。

