

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-86657**(P2007-86657A)**

(43) 公開日 平成19年4月5日 (2007.4.5)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H091
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G02F 1/1335 (2006.01)	G02F 1/1335 520	

審査請求 未請求 請求項の数 11 O L (全 13 頁)

(21) 出願番号	特願2005-278161 (P2005-278161)	(71) 出願人	502356528
(22) 出願日	平成17年9月26日 (2005.9.26)		株式会社 日立ディスプレイズ
			千葉県茂原市早野3300番地
		(74) 代理人	100093506
			弁理士 小野寺 洋二
		(72) 発明者	落合 孝洋
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		(72) 発明者	佐々木 亨
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		(72) 発明者	今山 寛隆
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内

最終頁に続く

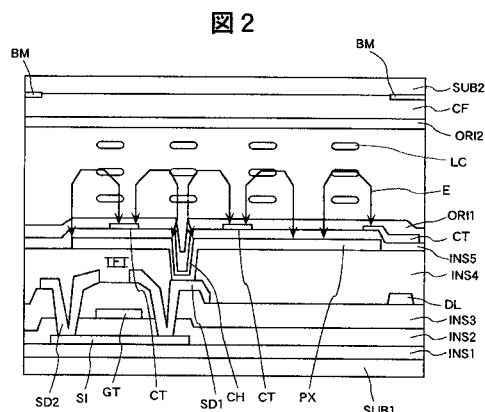
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 画素の開口率を向上させて明るい画像表示を実現する。

【解決手段】 画素電極の少なくとも一部は、第1の絶縁膜を介して薄膜トランジスタと重畳し、画素電極は、第1の絶縁膜に形成されたコンタクトホールを介して薄膜トランジスタの出力電極と接続され、対向電極は、第2の絶縁膜を介して画素電極の上層に、画素電極と重畳して配置され、対向電極は、平面で見た時、第1の絶縁膜のコンタクトホールを避けた位置に形成され、対向電極の少なくとも一部は、薄膜トランジスタと重畳する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

画素電極と対向電極と薄膜トランジスタとを有する第 1 の基板と、
前記第 1 の基板に対向する第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との対向間隙に封入された液晶層とを有する液晶表示装置であって、

前記画素電極の少なくとも一部は、第 1 の絶縁膜を介して前記薄膜トランジスタと重畳し、

前記画素電極は、前記第 1 の絶縁膜に形成されたコンタクトホールを介して前記薄膜トランジスタの出力電極と接続され、

前記対向電極は、第 2 の絶縁膜を介して前記画素電極の上層に、前記画素電極と重畳して配置され、

前記対向電極は、平面で見た時、前記第 1 の絶縁膜の前記コンタクトホールを避けた位置に形成され、

前記対向電極の少なくとも一部は、前記薄膜トランジスタと重畳することを特徴とする液晶表示装置。

【請求項 2】

前記コンタクトホールの領域は反射型表示領域であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記薄膜トランジスタの領域の少なくとも一部は反射型表示領域であることを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

【請求項 4】

反射型表示領域を有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

反射型表示領域と透過型表示領域とを有することを特徴とする請求項 1 から請求項 4 の何れかに記載の液晶表示装置。

【請求項 6】

前記薄膜トランジスタの入力電極と前記出力電極が反射導電膜であることを特徴とする請求項 1 から請求項 5 の何れかに記載の液晶表示装置。

【請求項 7】

前記画素電極が透明導電膜であることを特徴とする請求項 1 から請求項 6 の何れかに記載の液晶表示装置。

【請求項 8】

前記画素電極の少なくとも一部が反射導電膜であることを特徴とする請求項 1 から請求項 6 の何れかに記載の液晶表示装置。

【請求項 9】

前記画素電極と、前記薄膜トランジスタの入力電極と前記出力電極が反射導電膜であることを特徴とする請求項 1 から請求項 4 の何れかに記載の液晶表示装置。

【請求項 10】

前記第 2 の絶縁膜の一部は、前記コンタクトホールに充填され、

前記コンタクトホールと重畳する領域の前記第 2 の絶縁膜は、前記液晶層側の表面が平坦であることを特徴とする請求項 1 から請求項 9 の何れかに記載の液晶表示装置。

【請求項 11】

前記第 2 の絶縁膜とは異なる材質の絶縁材が、前記コンタクトホールに充填され、

前記コンタクトホールと重畳する領域の前記第 2 の絶縁膜は、前記液晶層側の表面が平坦であることを特徴とする請求項 1 から請求項 9 の何れかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、表示開口率を向上した横電界型の液晶表示装置に関する。

【背景技術】

【0002】

各種情報端末やテレビ受像機のディスプレイデバイスとして、液晶表示装置に代表される所謂フラット型表示パネルを用いた表示装置が主流となっている。そして、液晶表示装置としてはアクティブ方式の液晶表示装置が広く用いられている。アクティブ方式の液晶表示装置は、画素の駆動素子として薄膜トランジスタを用いるのが一般的であるので、以下では、薄膜トランジスタを例として説明する。この種の液晶表示装置の一つの形式としてIPS (in-plane-switching) と称する横電界型の液晶表示装置が知られている。

10

【0003】

図9は、IPS型の液晶表示装置の薄膜トランジスタ基板側の基本画素構造の一例を説明する平面図である。また、図10は、図9のD-D'に沿ったカラーフィルタ基板も含めた断面図である。IPS型の液晶表示装置の画素の平面構成は、図9に示されたように、2本のゲート線GLと2本のデータ線DLとで囲まれる領域内に形成される。この領域(画素領域)の一部には薄膜トランジスタTFTが形成される。薄膜トランジスタTFTは、そのドレイン(又はソース)電極SD2をデータ線DLに接続し、ゲート電極GTをゲート線GLに接続し、ソース(ドレイン)電極SD1を画素電極PXにコンタクトホールCHを介して接続している。なお、ドレイン電極とソース電極は動作中入れ替わるが、以下ではソース電極SD1、ドレイン電極SD2として説明する。

20

【0004】

図10に示されたように、当該画素の断面構造は、ガラスを好適とする一方の基板(薄膜トランジスタ基板、以下、TFT基板)SUB1の主面に形成された第1絶縁膜INS1の上に、半導体層(シリコン半導体)SI、第2絶縁膜INS2、ゲート電極GT、第3絶縁膜INS3、ソース電極SD1、ドレイン電極SD2、からなる薄膜トランジスタTFTを有する。図9の走査線GLはゲート電極GTと同層に形成され、データ線DLは第3絶縁膜INS3の上に形成され、ソース電極SD1、ドレイン電極SD2はこのデータ線DLと同層に形成される。このソース電極SD1、ドレイン電極SD2の成膜時に、第2絶縁膜INS2の開けたコンタクトホールを通して半導体層SIに接続されている。

30

【0005】

ソース電極SD1、ドレイン電極SD2およびデータ線DLを覆って保護膜(パッシベーション膜)である第4絶縁膜INS4が形成されている。この第4絶縁膜INS4の上に対向電極CTが画素領域の大部分に広がりを持って形成され、第4絶縁膜INS4にソース電極SD1に達するコンタクトホールCHが開けられている。対向電極CTを覆って第5絶縁膜INS5が形成されている。

【0006】

第5絶縁膜INS5の上に、画素電極PXが櫛歯状に形成され、一端がコンタクトホールCHを通してソース電極SD1に接続している。そして、画素電極PXの最表面を覆って配向膜ORI1が成膜されている。

【0007】

ガラスを好適とする他方の基板(カラーフィルタ基板、以下、CF基板と称する)SUB2の主面には、ブラックマトリクスBMで互いに区画されたカラーフィルタCFが形成されており、最表面に配向膜ORI2が成膜されている。現在の表示装置は、その殆どがフルカラー表示である。このフルカラー表示(以下、単にカラー表示とも称する)には、基本的には赤(R)、緑(G)、青(B)3色の単位画素(サブピクセル)で1つのカラー画素(ピクセル)を構成している。

40

【0008】

IPS型の液晶表示装置では、TFT基板SUB1の配向膜ORI1とCF基板SUB2の配向膜ORI2の間に液晶LCが封止されている。薄膜トランジスタTFTで駆動される液晶LCは、画素電極PXと対向電極CTの間に生成される電界Eの基板面と平行な

50

成分で当該液晶ＬＣの配向方向が基板面と平行な面内で回転し、画素の点灯/非点灯が制御される。この種のＩＰＳ型の液晶表示装置を開示したものとしては、特許文献１を挙げることができる。

【特許文献１】国際公開第ＷＯ０１／０１８５９７号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【０００９】

ＩＰＳ型の液晶表示装置では、図１０に示されたように、画素電極を薄膜トランジスタの出力電極であるソース電極に接続するコンタクトホールＣＨの部分は当該薄膜トランジスタが配置された部分と共に表示領域としては利用されていない。ＣＦ基板に設けるブラックマトリクスも薄膜トランジスタとコンタクトホール部分を覆って形成されている。そのため、画素の有効面積すなわち開口率の向上には限界がある。

10

【００１０】

本発明の目的は、画素の開口率を向上させて明るい画像表示を実現した横電界型の液晶表示装置を提供することにある。

【課題を解決するための手段】

【００１１】

本発明の代表的構成を記述すれば、以下のとおりである。すなわち、

(１)画素電極と対向電極と薄膜トランジスタとを有する第１の基板と、前記第１の基板に対向する第２の基板と、前記第１の基板と前記第２の基板との対向間隙に封入された液晶層とを有する液晶表示装置であって、

20

前記画素電極の少なくとも一部は、第１の絶縁膜を介して前記薄膜トランジスタと重畳し、前記画素電極は、前記第１の絶縁膜に形成されたコンタクトホールを介して前記薄膜トランジスタの出力電極と接続され、

前記対向電極は、第２の絶縁膜を介して前記画素電極の上層に、前記画素電極と重畳して配置され、前記対向電極は、平面で見た時、前記第１の絶縁膜の前記コンタクトホールを避けた位置に形成され、前記対向電極の少なくとも一部は、前記薄膜トランジスタと重畳することを特徴とする。

【００１２】

(２)(１)において、前記コンタクトホールの領域は反射型表示領域であることを特徴とする。

30

【００１３】

(３)(１)または(２)において、前記薄膜トランジスタの領域の少なくとも一部は反射型表示領域であることを特徴とする。

【００１４】

(４)(１)において、反射型表示領域を有することを特徴とする。

(５)(１)から(４)の何れかにおいて、反射型表示領域と透過型表示領域とを有することを特徴とする。

【００１５】

(６)(１)から(５)の何れかにおいて、前記薄膜トランジスタの入力電極と前記出力電極が反射導電膜であることを特徴とする。

40

(７)(１)から(６)の何れかにおいて、前記画素電極が透明導電膜であることを特徴とする。

【００１６】

(８)(１)から(６)の何れかにおいて、前記画素電極の少なくとも一部が反射導電膜であることを特徴とする。

(９)(１)から(４)の何れかにおいて、前記画素電極と、前記薄膜トランジスタの入力電極と前記出力電極が反射導電膜であることを特徴とする。

【００１７】

(１０)(１)から(９)の何れかにおいて、前記第２の絶縁膜の一部は、前記コンタ

50

クトホールに充填され、前記コンタクトホールと重畳する領域の前記第2の絶縁膜は、前記液晶層側の表面が平坦であることを特徴とする。

【0018】

(11)(1)から(9)の何れかにおいて、前記第2の絶縁膜とは異なる材質の絶縁材が、前記コンタクトホールに充填され、前記コンタクトホールと重畳する領域の前記第2の絶縁膜は、前記液晶層側の表面が平坦であることを特徴とする。

【0019】

本発明は、上記の構成および後述する実施例で説明する構成に限定されるものではなく、本発明の技術思想を逸脱することなく、種々の変更が可能であることは言うまでもない。

10

【発明の効果】

【0020】

本発明の構成によれば、画素領域内で表示に寄与しない部分とされていた薄膜トランジスタとその出力電極を画素電極に接続するコンタクトホール部分も反射表示領域として表示に用いることができるため、開口率が向上し、表示輝度を高めることができる。また、コンタクトホール部分に成膜される電極や絶縁膜は平坦面部分に比べて薄くなり、この部分に設けた対向電極と画素電極との間に短絡が発生する恐れがあった。コンタクトホール部分には対向電極を設けない本発明によれば、上記のような短絡の発生が回避される。

【0021】

また、本発明によれば、コンタクトホール部分の絶縁膜の開口に絶縁材を埋設して当該絶縁膜の表面を平坦にすることで、その上層に形成する配向膜を平坦にすることができ、該コンタクトホール部分での液晶も他の部分と同様に正しく配向させることができ、配向不良に起因する光漏れ等の表示不良が解消される。

20

【発明を実施するための最良の形態】

【0022】

以下、本発明の実施の形態につき、実施例の図面を参照して詳細に説明する。

【実施例1】

【0023】

図1は、本発明による液晶表示装置の実施例1を説明する1画素の構成例を示す平面図である。また、図2は、図1のA-A'線に沿った断面図である。この液晶表示装置もIPS型であり、図10と同様に、2本の走査信号配線(以下、ゲート線とも称する)GLと2本の画像信号配線(以下、データ線とも称する)DLとで囲まれる領域内に画素領域が形成される。この画素領域の一部にはアクティブ素子としての薄膜トランジスタTFTが形成される。薄膜トランジスタTFTは、そのドレイン(又はソース)電極SD2をデータ線DLに接続し、ゲート電極GTをゲート線GLに接続し、ソース(ドレイン)電極SD1を画素電極PXにコンタクトホールCHを介して接続している。

30

【0024】

図2の断面に示されたように、当該画素の断面構造は、ガラスを好適とする一方の基板(薄膜トランジスタ基板、以下、TFT基板とも称する)SUB1の主面に形成された第1絶縁膜INS1の上に、半導体層(シリコン半導体)SI、第2絶縁膜INS2、ゲート電極GT、第3絶縁膜INS3、ソース電極SD1、ドレイン電極SD2からなる薄膜トランジスタTFTを有する。図1のゲート線GLはゲート電極GTと同層に形成され、データ線DLは第3絶縁膜INS3の上に形成され、ソース電極SD1、ドレイン電極SD2はこのデータ線DLと同層に形成される。このソース電極SD1、ドレイン電極SD2の成膜時に、第2絶縁膜INS2に開けたコンタクトホールを通して半導体層SIに接続されている。

40

【0025】

ソース電極SD1、ドレイン電極SD2およびデータ線DLを覆って保護膜(パッシベーション膜)である第4絶縁膜INS4が形成されている。この第4絶縁膜INS4の上に画素電極PXが薄膜トランジスタTFTの上方も含めた画素領域の大部分に広がりを持

50

って形成されている。第4絶縁膜INS4にはソース電極SD1に達するコンタクトホールCHが開けられている。画素電極PXを覆って第5絶縁膜INS5が形成されている。第5絶縁膜INS5の上に、対向電極CTが櫛歯状に形成されている。なお、PEは対向電極CTの欠如部分であり、この部分から露出する画素電極が見える。そして、対向電極CTの最表面を覆って配向膜ORI1が成膜されている。

【0026】

ガラスを好適とする他方の基板（カラーフィルタ基板、以下、CF基板と称する）SUB2の主面には、ブラックマトリクスBMで互いに区画されたカラーフィルタCFが形成されており、最表面に配向膜ORI2が成膜されている。現在の表示装置は、その殆どがフルカラー表示である。このフルカラー表示（以下、単にカラー表示とも称する）には、基本的には赤（R）、緑（G）、青（B）3色の単位画素（サブピクセル）で1つのカラー画素（ピクセル）を構成している。

10

【0027】

IPS型の液晶表示装置では、TFT基板SUB1の配向膜ORI1とCF基板SUB2の配向膜ORI2の間に液晶LCが封止されている。薄膜トランジスタTFTで駆動される液晶LCは、画素電極PXと対向電極CTの間に生成される電界Eの基板面と平行な成分で当該液晶LCの配向方向が基板面と平行な面内で回転し、画素の点灯/非点灯が制御される。

【0028】

ここで、実施例1の液晶表示装置の製造プロセスを説明する。ガラス基板を好適とする絶縁基板にa-Siあるいはp-Si半導体膜を成膜し、パターニングして半導体アイランドを形成する。この半導体アイランドに絶縁層やゲート電極を形成し、ソース電極SD1、ドレイン電極SD2を形成するプロセスは既知であるので説明は省略する。実施例1では、薄膜トランジスタTFTのソース電極SD1、ドレイン電極SD2をMoW/AlSi/MoWの積層膜とした。

20

【0029】

ソース電極SD1、ドレイン電極SD2を形成後、その上層に第4絶縁膜を形成する。この第4絶縁膜の形成は以下のとおりである。まず、ポリメチルシラザンからなる有機樹脂をスピンコート法により基板上に塗布する。所望のパターンが描かれたホトマスクを用いてi線を照射して露光し、加湿することで露光部にシラノールが形成される。このシラノールをアルカリ現像液で現像して除去する。次に、ghi線を照射して全面露光し、再度加湿することで先の現像でシラノールを除去していない箇所にシラノールが形成される。このシラノールを焼成して、所望の箇所にポリメチルシロキサンが形成されることにより、第4絶縁膜が形成される。

30

【0030】

薄膜トランジスタTFTのソース電極と後述する画素電極を接続するコンタクトホールは、絶縁膜4をパターニングで除去することにより形成される。絶縁膜4の膜厚は1μmとした。

【0031】

画素電極PXは、透明導電膜であるITOを77nm厚にスパッタで形成し、その上に感光性レジストを塗布する。所望のパターンが描かれたホトマスクを用いて露光し、アルカリ現像液で部分的に感光性レジストを除去する（ポジ型の感光性レジストの場合は、露光された部分が除去される）。この感光性レジストのパターンをマスクとして、ITOエッチング液（例えば、蔭酸）で除去する。

40

【0032】

その後、レジスト剥離液（例えば、モノエタノールアミン：MEA）で感光性レジストを除去する。形成された画素電極PXのパターンは矩形状であり、画像信号配線と走査信号配線に囲まれた領域の概略全面に形成される。

【0033】

画素電極PXを形成するITOの上にSiN（誘電率：6.7）をCVD法で成膜して

50

第5絶縁膜INS5とする。本実施例では、この第5絶縁膜INS5の厚さを300nmとした。第5絶縁膜INS5のパターニングは画素電極の形成法と概略同じであるが、SiNのエッチングでは $\text{SF}_6 + \text{O}_2$ または CF_4 のガスでドライエッチングを施した。

【0034】

櫛歯状の対向電極CTは画素電極PXと同じプロセスで形成する。対向電極CTは画素電極PXと薄膜トランジスタTFTのソース電極とを接続するコンタクトホールの上部は避けて形成する。

【0035】

次に、実施例1の液晶表示装置の駆動方法を説明する。画素電極PXには薄膜トランジスタTFTを介して画像信号が供給される。対向電極CTには一定の電圧または走査信号のタイミングで交番電圧（交流駆動）が印加される。この電圧印加で画素電極PXと櫛歯状の対向電極CTの端縁の間に、所謂フリンジ電界Eが発生する（図1参照）。このフリンジ電界Eにより液晶LCの分子配向が制御される。

【0036】

実施例1では、画素電極PXを薄膜トランジスタTFTのソース電極に接続するためのコンタクトホールの上部には対向電極CTを配置しないため、当該コンタクトホールの上部にある液晶の分子も前記フリンジ電界Eにより配向が制御されて表示に寄与する。

【0037】

すなわち、ソース電極SD1とドレイン電極SD2を反射性導電膜で形成することにより、コンタクトホールCH部分を含む薄膜トランジスタTFTの上部領域も反射型の表示領域となり、薄膜トランジスタTFT以外の画素領域の画素電極PXをITO等の透明導電膜とすることで、開口率を向上させた反射/透過型液晶表示装置を構成できる。また、画素電極PXの一部を反射性導電膜で形成しても反射/透過型液晶表示装置を構成できる。

【0038】

また、画素電極PXを構成するITOの上に反射性金属膜を成膜するか、あるいは画素電極PX全体をソース電極SD1およびドレイン電極SD2と同様の反射性導電膜で形成することにより、反射型の液晶表示装置を構成できる。

【0039】

さらに、実施例1の構成としたことにより、コンタクトホールCH部分の絶縁膜が薄くても、この部分に対向電極CTが配置されないため、画素電極PXと対向電極CTの短絡発生が抑制され、歩留まりが向上し、信頼性の高い液晶表示装置を得ることができる。

【実施例2】

【0040】

図3は、本発明による液晶表示装置の実施例2を説明する1画素の構成例を示す平面図である。また、図4は、図3のB-B'線に沿った断面図である。この液晶表示装置もIPS型であり、実施例1と同様に、2本のゲート線GLと2本のデータ線DLとで囲まれる領域内に画素領域が形成される。この画素領域の一部には薄膜トランジスタTFTが形成される。薄膜トランジスタTFTは、そのドレイン（又はソース）電極SD2をデータ線DLに接続し、ゲート電極GTをゲート線GLに接続し、ソース（ドレイン）電極SD1を画素電極PXにコンタクトホールCHを介して接続している。

【0041】

図4の断面に示されたように、当該画素の断面構造は、TFT基板SUB1の主面に形成された第1絶縁膜INS1の上に、半導体層SI、第2絶縁膜INS2、ゲート電極GT、第3絶縁膜INS3、ソース電極SD1、ドレイン電極SD2からなる薄膜トランジスタTFTを有する。図3のゲート線GLはゲート電極GTと同層に形成され、データ線DLは第3絶縁膜INS3の上に形成され、ソース電極SD1、ドレイン電極SD2はこのデータ線DLと同層に形成される。このソース電極SD1、ドレイン電極SD2の成膜時に、第2絶縁膜INS2に開けたコンタクトホールを通して半導体層SIに接続されている。

10

20

30

40

【 0 0 4 2 】

ソース電極 S D 1、ドレイン電極 S D 2 およびデータ線 D L を覆って第 4 絶縁膜 I N S 4 が形成されている。この第 4 絶縁膜 I N S 4 の上に画素電極 P X が薄膜トランジスタ T F T の上方も含めた画素領域の大部分に広がりを持って形成されている。第 4 絶縁膜 I N S 4 にはソース電極 S D 1 に達するコンタクトホール C H が開けられている。画素電極 P X を覆って第 5 絶縁膜 I N S 5 が形成されている。第 5 絶縁膜 I N S 5 はコンタクトホール C H の中に充填されており、その表面はコンタクトホール C H の上部も含めて平坦となっている。この平坦な第 5 絶縁膜 I N S 5 の上に、対向電極 C T が櫛歯状に形成されている。P E は対向電極 C T の欠如部分で、この部分から露出する画素電極が見える。そして、対向電極 C T の最表面を覆って配向膜 O R I 1 が成膜されている。

10

【 0 0 4 3 】

実施例 1 と同様に、C F 基板 S U B 2 の主面には、ブラックマトリクス B M で互いに区画されたカラーフィルタ C F が形成されており、最表面に配向膜 O R I 2 が成膜されている。カラーフィルタ C F は、基本的には赤 (R)、緑 (G)、青 (B) 3 色の単位画素 (サブピクセル) で構成され、この 3 色の単位画素で 1 つのカラー画素 (ピクセル) を構成している。

【 0 0 4 4 】

T F T 基板 S U B 1 の配向膜 O R I 1 と C F 基板 S U B 2 の配向膜 O R I 2 の間に液晶 L C が封止されている。薄膜トランジスタ T F T で駆動される液晶 L C は、画素電極 P X と対向電極 C T の間に生成される電界 E の基板面と平行な成分で当該液晶 L C の配向方向が基板面と平行な面内で回転し、画素の点灯 / 非点灯が制御される。

20

【 0 0 4 5 】

実施例 2 の液晶表示装置の製造プロセスを実施例 1 との相違点を重点的に説明する。ソース電極 S D 1、ドレイン電極 S D 2 を形成後、その上層に第 4 絶縁膜を形成し、画素電極 P X を形成するまでは実施例 1 と同様のプロセスである。その後、画素電極 P X を形成する I T O の上に感光性レジスト (例、J S R 製 P C - 4 5 2) を塗布する。所望のパターンが描かれたホトマスクを用いて露光し、アルカリ現像液で部分的に感光性レジストを除去し、これを焼成する。この焼成の焼成条件により表面の凹凸を制御できるが、本実施例では第 5 絶縁膜 I N S 5 の表面が概略平坦になるように、2 3 0 、6 0 分とした。また、第 5 絶縁膜 I N S 5 の膜厚は、画素電極の表面平坦部 (コンタクトホール部分以外) が焼成後で 3 0 0 n m とした。

30

【 0 0 4 6 】

実施例 2 の対向電極 C T の形成プロセスは実施例 1 と同様であるが、実施例 2 では対向電極 C T をコンタクトホール C H の上部に形成することも排除しない。

【 0 0 4 7 】

次に、実施例 2 の液晶表示装置の駆動方法を実施例 1 との相違点を中心に説明する。実施例 1 では、コンタクトホール C H の形成部分の凹凸では配向膜のラビング処理が十分になされず、液晶配向規制力 (アンカリング強度) が小さいため、残像が生じ易い。この残像は、電界により駆動された液晶が電界のオフ後に初期状態に戻らない現象である。しかし、実施例 2 の構成では、コンタクトホール C H の形成部分の上層に成膜された第 5 絶縁膜 I N S 5 の表面が略平坦であるため、ラビング処理が十分になされ、残像の発生が抑制される。

40

【 実施例 3 】

【 0 0 4 8 】

図 5 は、本発明による液晶表示装置の実施例 3 を説明する 1 画素の構成例を示す平面図である。また、図 6 は、図 5 の C - C ' 線に沿った断面図である。この液晶表示装置も I P S 型であり、実施例 1、実施例 2 と同様に、2 本のゲート線 G L と 2 本のデータ線 D L とで囲まれる領域内に画素領域が形成される。この画素領域の一部には薄膜トランジスタ T F T が形成される。薄膜トランジスタ T F T は、そのドレイン (又はソース) 電極 S D 2 をデータ線 D L に接続し、ゲート電極 G T をゲート線 G L に接続し、ソース (ドレイン

50

）電極SD1を画素電極PXにコンタクトホールCHを介して接続している。

【0049】

図6の断面に示されたように、当該画素の断面構造は、TFT基板SUB1の主面に形成された第1絶縁膜INS1の上に、半導体層SI、第2絶縁膜INS2、ゲート電極GT、第3絶縁膜INS3、ソース電極SD1、ドレイン電極SD2からなる薄膜トランジスタTFTを有する。図5のゲート線GLはゲート電極GTと同層に形成され、データ線DLは第3絶縁膜INS3の上に形成され、ソース電極SD1、ドレイン電極SD2はこのデータ線DLと同層に形成される。このソース電極SD1、ドレイン電極SD2の成膜時に、第2絶縁膜INS2に開けたコンタクトホールを通して半導体層SIに接続されている。

10

【0050】

ソース電極SD1、ドレイン電極SD2およびデータ線DLを覆って第4絶縁膜INS4が形成されている。この第4絶縁膜INS4の上に画素電極PXが薄膜トランジスタTFTの上方も含めた画素領域の大部分に広がりを持って形成されている。第4絶縁膜INS4にはソース電極SD1に達するコンタクトホールCHが開けられている。このコンタクトホールCHの中に第6絶縁膜INS6が充填され、その上を画素電極PXを覆って第5絶縁膜INS5が形成されている。第5絶縁膜INS5の表面はコンタクトホールCHの上部も含めて平坦となっている。この平坦な第5絶縁膜INS5の上に、対向電極CTが櫛歯状に形成されている。PEは対向電極CTの欠如部分で、この部分から露出する画素電極が見える。そして、対向電極CTの最表面を覆って配向膜ORI1が成膜されている。

20

【0051】

実施例1、2と同様に、CF基板SUB2の主面には、ブラックマトリクスBMで互いに区画されたカラーフィルタCFが形成されており、最表面に配向膜ORI2が成膜されている。カラーフィルタCFは、基本的には赤(R)、緑(G)、青(B)3色の単位画素(サブピクセル)で構成され、この3色の単位画素で1つのカラー画素(ピクセル)を構成している。

【0052】

TFT基板SUB1の配向膜ORI1とCF基板SUB2の配向膜ORI2の間に液晶LCが封止されている。薄膜トランジスタTFTで駆動される液晶LCは、画素電極PXと対向電極CTの間に生成される電界Eの基板面と平行な成分で当該液晶LCの配向方向が基板面と平行な面内で回転し、画素の点灯/非点灯が制御される。

30

【0053】

実施例3では、第5絶縁膜INS5としてSiNを300nmの膜厚に形成する。この第5絶縁膜INS5のパターニングは実施例1と同様である。第5絶縁膜INS5の形成後に、感光性レジスト(JSR製PC-452)をコンタクトホールCHに充填して第6絶縁膜INS6とする。感光性レジストのパターニングは実施例2と同様である。実施例3の対向電極CTの形成プロセスも実施例1、2と同様である。

【0054】

実施例3の液晶表示装置の駆動方法を実施例2との相違点を中心に説明する。画素電極PXと対向電極CTの間に配置する絶縁膜は誘電率が高く、膜厚が薄いほど液晶にかかる電界が多くなり、結果として液晶駆動電圧を低くすることができる(図7、図8参照)。

40

【0055】

図7は、実施例3を説明するための第5絶縁膜の誘電率による透過輝度 電圧特性の説明図である。また、図8は、実施例3を説明するための第5絶縁膜の膜厚による透過輝度 電圧特性の説明図である。図7と図8において、Vは液晶駆動電圧、Ttは透過率、 ϵ_5 は第5絶縁膜の誘電率、 t_5 は第5絶縁膜INS5の膜厚を示す。なお、櫛歯状の対向電極CTの幅W、対向電極CTの電極間隔Lは、それぞれ4 μ m、6 μ mである。

【0056】

実施例2では、第5絶縁膜INS5としての誘電率が3.3の樹脂の膜厚を300nm

50

より薄くすればよいが、この樹脂は絶縁耐圧が低いため、画素電極と対向電極の間でリーク電流が生じ、液晶保持電圧を低下させる。これに対し、実施例 3 では、画素電極が平坦な箇所では、誘電率が高く絶縁耐圧の高い SiN (誘電率が 6.7) を第 5 絶縁膜 INS5 に用いることで低駆動電圧とリーク電流抑制を実現できる。また、コンタクトホールのような凹凸がある箇所では第 5 絶縁膜 INS5 と第 6 絶縁膜 INS6 の積層構造とすることで、画素電極と対向電極間の短絡が防止され、第 5 絶縁膜 INS5 表面の平坦化で液晶配向規制力の向上が実現できる。

【図面の簡単な説明】

【0057】

【図 1】本発明による液晶表示装置の実施例 1 を説明する 1 画素の構成例を示す平面図である。 10

【図 2】図 1 の A - A' 線に沿った断面図である。

【図 3】本発明による液晶表示装置の実施例 2 を説明する 1 画素の構成例を示す平面図である。

【図 4】図 3 の B - B' 線に沿った断面図である。

【図 5】本発明による液晶表示装置の実施例 3 を説明する 1 画素の構成例を示す平面図である。

【図 6】図 5 の C - C' 線に沿った断面図である。

【図 7】実施例 3 を説明するための第 5 絶縁膜の誘電率による透過輝度 電圧特性の説明図である。 20

【図 8】実施例 3 を説明するための第 5 絶縁膜の膜厚による透過輝度 電圧特性の説明図である。

【図 9】IPS 型の液晶表示装置の薄膜トランジスタ基板側の基本画素構造の一例を説明する平面図である。

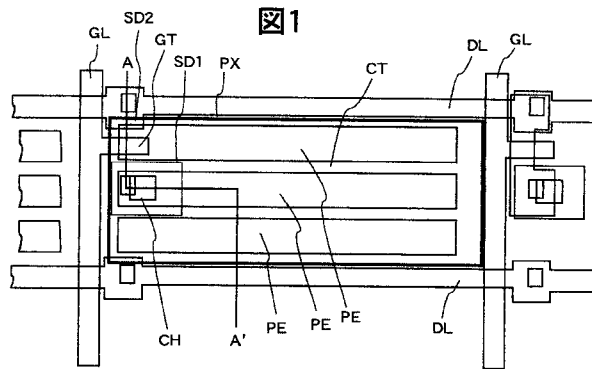
【図 10】図 9 の D - D' に沿ったカラーフィルタ基板も含めた断面図である。

【符号の説明】

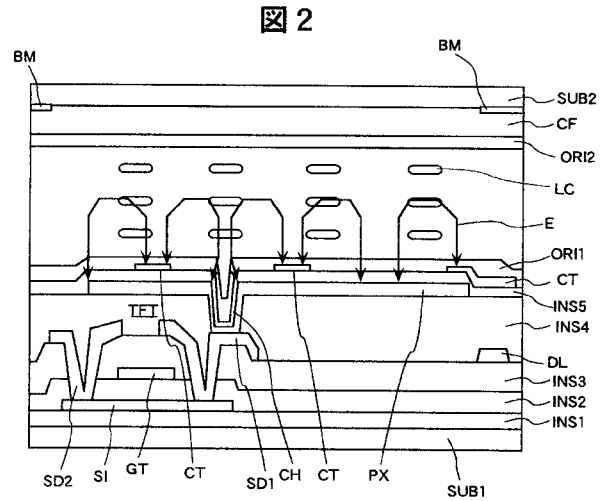
【0058】

SUB1・・・薄膜トランジスタ基板、BM・・・ブラックマトリクス、CF・・・カラーフィルタ、CT・・・対向電極、ORI1, ORI2・・・配向膜、SUB2・・・CF 基板、GT・・・ゲート電極、SI・・・半導体層、SD1・・・ドレイン（又はソース）電極、SD2・・・ソース（又はドレイン）電極、TFT・・・薄膜トランジスタ、PX・・・画素電極、LC・・・液晶、CH・・・コンタクトホール。 30

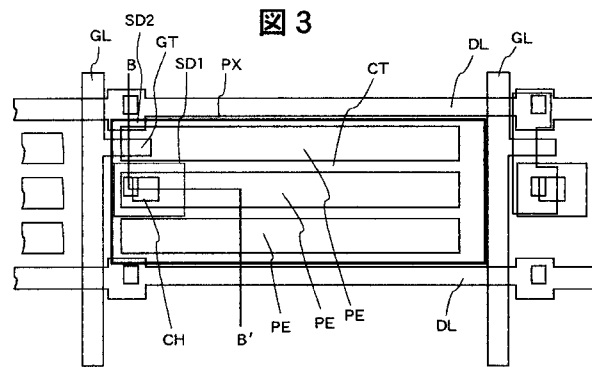
【図 1】



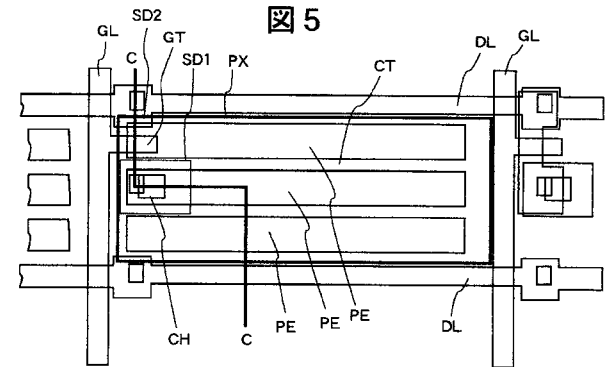
【図 2】



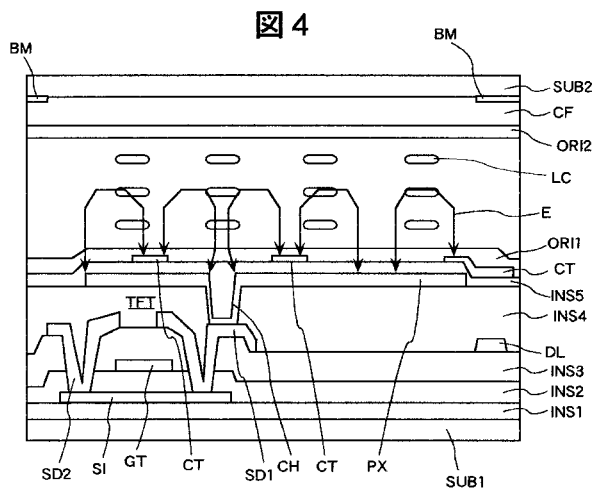
【図 3】



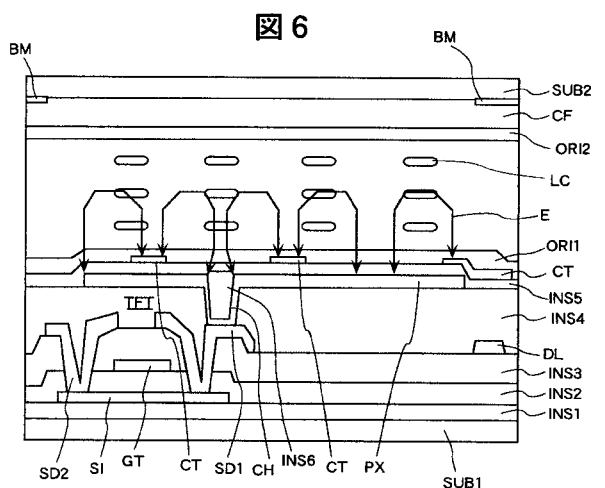
【図 5】



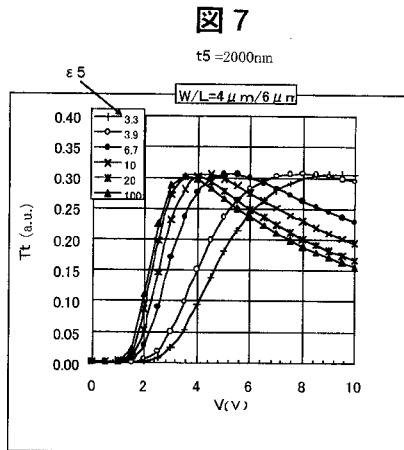
【図 4】



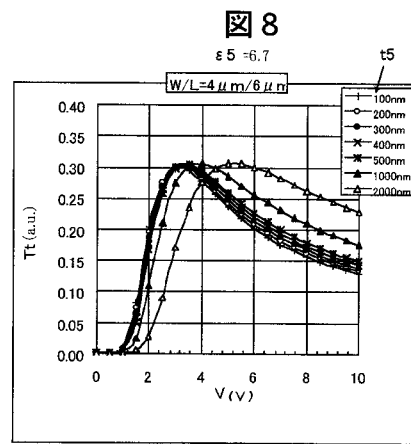
【図 6】



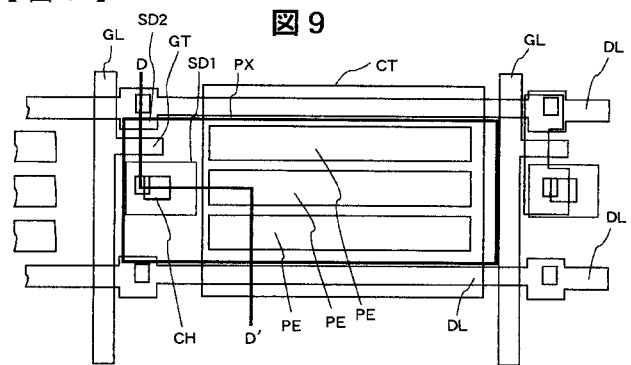
【図 7】



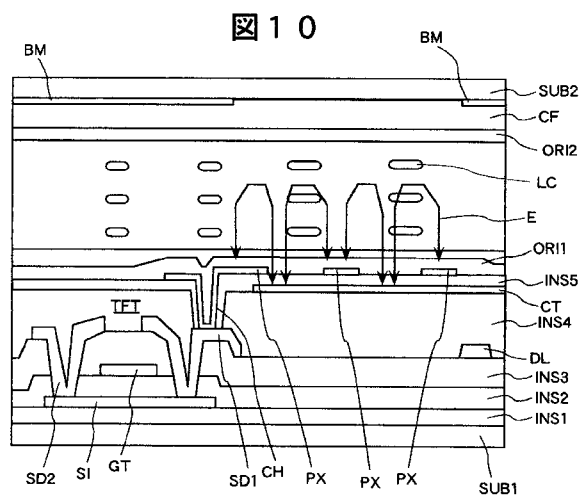
【図 8】



【図 9】



【図 10】



フロントページの続き

(72)発明者 森本 政輝

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

F ターム(参考) 2H091 FA14Y FA41Z FB06 FB08 FD04 FD23 GA07 HA06 LA16

2H092 GA14 GA17 GA29 HA04 HA05 JA24 JA41 JB05 JB06 JB07

JB16 JB56 KB25 NA07 QA06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2007086657A	公开(公告)日	2007-04-05
申请号	JP2005278161	申请日	2005-09-26
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	落合孝洋 佐々木亨 今山寛隆 森本政輝		
发明人	落合 孝洋 佐々木 亨 今山 寛隆 森本 政輝		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1335		
CPC分类号	G02F1/134363 G02F1/133305 G02F1/133345 G02F1/136 G02F1/136227 G02F1/136277 G02F1/1368 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.520		
F-TERM分类号	2H091/FA14Y 2H091/FA41Z 2H091/FB06 2H091/FB08 2H091/FD04 2H091/FD23 2H091/GA07 2H091/HA06 2H091/LA16 2H092/GA14 2H092/GA17 2H092/GA29 2H092/HA04 2H092/HA05 2H092/JA24 2H092/JA41 2H092/JB05 2H092/JB06 2H092/JB07 2H092/JB16 2H092/JB56 2H092/KB25 2H092/NA07 2H092/QA06 2H191/FA02 2H191/FA02Y 2H191/FA31 2H191/FA31Y 2H191/FB14 2H191/FC10 2H191/FC36 2H191/FD22 2H191/GA05 2H191/GA10 2H191/GA19 2H191/HA15 2H191/LA03 2H191/LA13 2H191/LA31 2H191/NA34 2H192/AA24 2H192/BB12 2H192/BB73 2H192/BC34 2H192/BC63 2H192/BC72 2H192/BC74 2H192/CB02 2H192/CC72 2H192/EA22 2H192/EA32 2H192/EA43 2H192/JA33 2H291/FA02Y 2H291/FA31Y 2H291/FB14 2H291/FC10 2H291/FC36 2H291/FD22 2H291/GA05 2H291/GA10 2H291/GA19 2H291/HA15 2H291/LA03 2H291/LA13 2H291/LA31 2H291/NA34		
代理人(译)	小野寺杨枝		
其他公开文献	JP4623464B2		
外部链接	Espacenet		

摘要(译)

解决的问题：通过提高像素的开口率来实现明亮的图像显示。像素电极的至少一部分通过第一绝缘膜与薄膜晶体管重叠，并且像素电极通过形成在第一绝缘膜中的接触孔连接到薄膜晶体管的输出电极。相对电极经由第二绝缘膜布置在像素电极上，并覆盖像素电极，并且当在平面图中看时，相对电极位于避开第一绝缘膜的接触孔的位置。并且，对电极的至少一部分与薄膜晶体管重叠。[选择图]图2

2

