

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-516163

(P2006-516163A)

(43) 公表日 平成18年6月22日(2006.6.22)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 611E	5C080
	G09G 3/20 612D	
	G09G 3/20 612K	
審査請求 有 予備審査請求 未請求 (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2004-535975 (P2004-535975)	(71) 出願人	503447036
(86) (22) 出願日	平成15年1月9日 (2003.1.9)		サムスン エレクトロニクス カンパニー
(85) 翻訳文提出日	平成17年3月8日 (2005.3.8)		リミテッド
(86) 国際出願番号	PCT/KR2003/000034		大韓民国キョンギード, スウォン-シ, ヨ
(87) 国際公開番号	W02004/025618		ントン-ク, マエタン-ドン 416
(87) 国際公開日	平成16年3月25日 (2004.3.25)	(74) 代理人	100094145
(31) 優先権主張番号	10-2002-0055349		弁理士 小野 由己男
(32) 優先日	平成14年9月12日 (2002.9.12)	(74) 代理人	100106367
(33) 優先権主張国	韓国 (KR)		弁理士 稲積 朋子
		(72) 発明者	リ, ウン-サン
			大韓民国, ソウル 137-793, ソチ
			ョーク, ヤンジェ 1-ドン, 102-1
			402 ウソン アパート

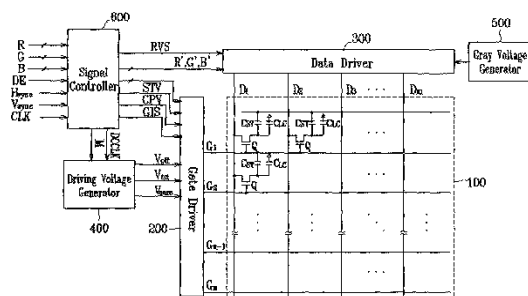
最終頁に続く

(54) 【発明の名称】 駆動電圧生成回路及びこれを利用した液晶表示装置

(57) 【要約】

【課題】 駆動電圧生成の信号の周波数と表示周波数との差によって発生する干渉を抑制してノイズを除去し、画質の低下を防止する

【解決手段】 行方向に延長している複数のゲート線と、列方向に延長している複数のデータ線と、前記ゲート線及びデータ線が交差して定義している領域において、前記ゲート線及びデータ線に連結されているスイッチング素子、前記スイッチング素子の出力端子及び共通電圧に連結された液晶キャパシタ及び前記スイッチング素子の出力端子及び前段ゲート線に連結されているストレージキャパシタを含む複数の画素と、を含む液晶パネルと、前記スイッチング素子を駆動させるためのゲート電圧を前記ゲート線に供給するゲート駆動部と、印加されるデータ信号に対応する階調電圧を前記データ線に供給するデータ駆動部と、昇圧クロック信号により電圧を昇圧し、昇圧された電圧に基づいて前記ゲート電圧及び共通電圧を生成する駆動電圧生成部と、を含み、前記昇圧クロック信号は前記共通電圧に同期している、液晶表示装置を提供する。



【特許請求の範囲】**【請求項 1】**

第 1 クロック信号により電圧を昇圧して出力する昇圧部と、
第 2 クロック信号により前記昇圧された電圧を基に共通電圧を生成する共通電圧生成部と、
前記第 2 クロック信号により前記昇圧された電圧に基づいてゲートオン電圧及びゲートオフ電圧を含むゲート電圧を生成するゲート電圧生成部と、を含み、
前記第 1 クロック信号は前記共通電圧に同期していることを特徴とする、液晶表示装置の駆動電圧生成回路。

【請求項 2】

前記第 1 及び第 2 クロック信号は、外部から印加される水平同期信号に同期していることを特徴とする、請求項 1 に記載の液晶表示装置の駆動電圧生成回路。

【請求項 3】

行方向に延長している複数のゲート線と、列方向に延長している複数のデータ線と、前記ゲート線及びデータ線が交差して定義している領域において、前記ゲート線及びデータ線に連結されているスイッチング素子、前記スイッチング素子の出力端子及び共通電圧に連結された液晶キャパシタ及び前記スイッチング素子の出力端子及び前段ゲート線に連結されているストレージキャパシタを含む複数の画素と、を含む液晶パネルと、
前記スイッチング素子を駆動させるためのゲート電圧を前記ゲート線に供給するゲート駆動部と、

印加されるデータ信号に対応する階調電圧を前記データ線に供給するデータ駆動部と、
昇圧クロック信号により電圧を昇圧し、昇圧された電圧に基づいて前記ゲート電圧及び共通電圧を生成する駆動電圧生成部と、を含み、

前記昇圧クロック信号は前記共通電圧に同期していることを特徴とする、液晶表示装置。

【請求項 4】

外部から印加される電圧を分周して第 1 クロック信号を生成する第 1 クロック生成部と、

外部から印加される水平同期信号に同期した第 2 クロック信号を生成する第 2 クロック生成部と、

を含むタイミング制御部をさらに含むことを特徴とする、請求項 3 に記載の液晶表示装置。

【請求項 5】

前記駆動電圧生成部は、

前記第 1 クロック信号及び第 2 クロック信号のうちの一つを選択して昇圧クロック信号として出力する選択部と、

前記昇圧クロック信号により電圧を昇圧して出力する昇圧部と、

前記第 2 クロック信号により昇圧された電圧に基づいて共通電圧を生成する共通電圧生成部と、

前記第 2 クロック信号により前記昇圧された電圧に基づいてゲートオン電圧及びゲートオフ電圧を含むゲート電圧を生成するゲート電圧生成部と、

を含むことを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記選択部は前記第 2 クロック信号を前記昇圧クロック信号として選択することを特徴とする、請求項 5 に記載の液晶表示装置。

【請求項 7】

外部から印加される水平同期信号に同期した第 1 クロック信号を生成する第 1 クロック生成部と、

外部から印加される水平同期信号に同期した第 1 クロック信号を生成する第 2 クロック生成部と、

10

20

30

40

50

を含むタイミング制御部をさらに含むことを特徴とする、請求項 3 に記載の液晶表示装置。

【請求項 8】

前記駆動電圧生成部は、

前記第 1 クロック信号により電圧を昇圧して出力する昇圧部と、

前記第 2 クロック信号により昇圧された電圧に基づいて共通電圧を生成する共通電圧生成部と、

前記第 2 クロック信号により前記昇圧された電圧に基づいて、ゲートオン電圧及びゲートオフ電圧を含むゲート電圧を生成するゲート電圧生成部と、

を含むことを特徴とする、請求項 7 に記載の液晶表示装置。

10

【請求項 9】

前記駆動電圧生成部は、前記昇圧された電圧に基づいて前記階調電圧を生成するためのデータ駆動電圧を生成するデータ駆動電圧生成部をさらに含むことを特徴とする、請求項 5 または請求項 8 のいずれかに記載の液晶表示装置。

【請求項 10】

前記共通電圧は一定の周期で変化することを特徴とする、請求項 3 に記載の液晶表示装置。

【請求項 11】

前記駆動電圧生成部は、印加される昇圧クロック信号に基づいてチャージポンプ方式で電圧を昇圧させることを特徴とする、請求項 3 に記載の液晶表示装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、より詳しくは、駆動電圧生成回路及びこれを利用した液晶表示装置に関する。

【背景技術】

【0002】

一般的な液晶表示装置は、二つの表示板及びその間に注入されている誘電率異方性を有する液晶層を含む。液晶表示装置は、液晶層に電界を印加し、この電界の強さを調節して液晶層を通過する光の透過率を調節することによって、所望の画像を表示する。このような液晶表示装置は、携帯に便利な平板表示装置の代表格であって、この中でも、薄膜トランジスタをスイッチング素子として利用した薄膜トランジスタ液晶表示装置が主に利用されている。

30

【0003】

薄膜トランジスタが形成される表示板には、複数のゲート線及びデータ線が各々水平方向及び垂直方向に形成されており、薄膜トランジスタを通じてこれらのゲート線及びデータ線に連結された画素電極が形成されている。

【0004】

このような薄膜トランジスタ液晶表示装置において、各画素に画像データを印加するために、タイミング制御部が画像信号源（例えばコンピュータやTVなど）から画像データを受けて、一定のタイミングに合わせてゲート駆動ICに駆動信号を出力し、データ駆動ICに画像データを出力する。ゲート駆動ICは、ゲート線に走査信号であるゲートオン電圧を印加して、このゲート線に連結された薄膜トランジスタを順にオンさせる。これと同時に、データ駆動ICは、前記ゲート線に対応する画素行の各データ線に画像データに該当するアナログ信号（より具体的には階調電圧）を供給する。これにより、データ線に供給された画像信号は、オンした薄膜トランジスタを通じて各画素に印加される。この時、1 フレーム周期の間に全てのゲート線に順にゲートオン電圧を印加して全ての画素行に画像データを印加することによって、一つのフレームの画像を表示する。

40

【0005】

このような液晶表示装置において、各画素に印加されたデータ電圧を維持する方式には

50

、独立駆動方式及び前段ゲート駆動方式がある。独立駆動方式は、各画素に形成された保持容量を画素電極に印加される画素電圧と共通電圧（ V_{com} ）との差に基づいて充電する方式である。前段ゲート駆動方式は、保持容量を画素電極に印加される画素電圧とゲート電圧との差に基づいて充電する方式である。

【発明の開示】

【発明が解決しようとする課題】

【0006】

前段ゲート駆動方式は、独立駆動方式より充電量が大きく、パネルの構造上、保持容量の充電のための配線を分配することを要求されないので、画素の開口率が独立駆動方式よりも大きいという長所がある。しかし、前段ゲート駆動方式では、画像の表示の際に画素電圧及び共通電圧と同様にゲート電圧の影響も受けるので、ガンマ曲線を制御するのが難しい。加えて、ゲート配線上のRC遅延によるゲート電圧遅延が生じてフリッカーが発生する。さらに、各画素に提供される電圧にノイズが含まれて画質が低下する問題点がある。

10

【0007】

したがって、本発明の目的は、従来の問題点を解決することであって、前段ゲート駆動方式に基づいて動作する液晶表示装置の画質をより向上させることとする。

特に、本発明の目的は、信号間の周波数干渉によって発生するノイズを除去することとする。

【課題を解決するための手段】

20

【0008】

このような技術的課題を解決するために、本発明の液晶表示装置の駆動電圧生成回路は、第1クロック信号により電圧を昇圧して出力する昇圧部と、第2クロック信号により前記昇圧された電圧に基づいて共通電圧を生成する共通電圧生成部と、前記第2クロック信号により前記昇圧された電圧に基づいてゲートオン電圧及びゲートオフ電圧を含むゲート電圧を生成するゲート電圧生成部と、を含み、前記第1クロック信号は前記共通電圧に同期している。この場合、前記第1及び第2クロック信号は、外部から印加される水平同期信号に同期しているのが好ましい。

【0009】

本発明の液晶表示装置は、行方向に延長している複数のゲート線と、列方向に延長している複数のデータ線と、前記ゲート線及びデータ線が交差して定義している領域において、前記ゲート線及びデータ線に連結されているスイッチング素子、前記スイッチング素子の出力端子及び共通電圧に連結された液晶キャパシタ及び前記スイッチング素子の出力端子及び前段ゲート線に連結されているストレージキャパシタを含む複数の画素と、を含む液晶パネルと、前記スイッチング素子を駆動させるためのゲート電圧を前記ゲート線に供給するゲート駆動部と、印加されるデータ信号に対応する階調電圧を前記データ線に供給するデータ駆動部と、昇圧クロック信号により電圧を昇圧し、昇圧された電圧に基づいて前記ゲート電圧及び共通電圧を生成する駆動電圧生成部と、を含み、前記昇圧クロック信号は前記共通電圧に同期している。その他にも、外部から印加される電圧を分周して第1クロック信号を生成する第1クロック生成部と、外部から印加される水平同期信号に同期した第2クロック信号を生成する第2クロック生成部と、を含むタイミング制御部をさらに含むことができる。

30

40

【0010】

この場合、前記駆動電圧生成部は、前記第1クロック信号及び第2クロック信号のうちの一つを選択して昇圧クロック信号として出力する選択部と、前記昇圧クロック信号により電圧を昇圧して出力する昇圧部と、前記第2クロック信号により昇圧された電圧に基づいて共通電圧を生成する共通電圧生成部と、前記第2クロック信号により前記昇圧された電圧に基づいてゲートオン電圧及びゲートオフ電圧を含むゲート電圧を生成するゲート電圧生成部と、を含むことができる。この時、前記選択部は前記第2クロック信号を昇圧クロック信号として選択するのが好ましい。

50

【 0 0 1 1 】

一方、本発明の液晶表示装置は、外部から印加される水平同期信号に同期した第1クロック信号を生成する第1クロック生成部と、外部から印加される水平同期信号に同期した第1クロック信号を生成する第2クロック生成部と、を含むタイミング制御部をさらに含むことができる。

【 0 0 1 2 】

この場合、前記駆動電圧生成部は、前記第1クロック信号により電圧を昇圧して出力する昇圧部と、前記第2クロック信号により昇圧された電圧に基づいて共通電圧を生成する共通電圧生成部と、前記第2クロック信号により前記昇圧された電圧に基づいてゲートオン電圧及びゲートオフ電圧を含むゲート電圧を生成するゲート電圧生成部と、を含む。

10

【 0 0 1 3 】

一方、前記駆動電圧生成部は、前記昇圧された電圧に基づいて前記階調電圧を生成するためのデータ駆動電圧を生成するデータ駆動電圧生成部をさらに含むことができる。

【 発明の効果 】

【 0 0 1 4 】

本発明によると、前段ゲート駆動方式の液晶表示装置において、駆動電圧生成のための信号の周波数と表示周波数との差によって発生する干渉を抑制し、ノイズの発生による画質の低下を防止することができる。これにより、液晶表示装置の画質がより向上する。

【 発明を実施するための最良の形態 】

【 0 0 1 5 】

添付した図面を参照して、本発明の実施例について、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は多様な相異した形態で実現でき、ここで説明する実施例に限定されない。

20

【 0 0 1 6 】

図1に、本発明の実施例による液晶表示装置の構造を示す。図2には、図1に示された画素の構造をより具体的に示している。

図1に示されているように、本発明の実施例による液晶表示装置は、液晶パネル100、これに連結されたゲート駆動部200及びデータ駆動部300、ゲート駆動部200に連結された駆動電圧生成部400、データ駆動部300に連結された階調電圧生成部500及びこれらを制御するタイミング制御部600を含む。

30

【 0 0 1 7 】

等価回路で見ると、添付した図1及び図2に示されているように、液晶パネル100は、複数の信号線($G_1 - G_n$ 、 $D_1 - D_m$)及びこれらに連結された複数の画素を含む。各画素は、信号線($G_1 - G_n$ 、 $D_1 - D_m$)に連結されたスイッチング素子(Q)と、スイッチング素子に連結された液晶キャパシタ(C_{lc})とストレージキャパシタ(C_{st})とを含む。信号線($G_1 - G_n$ 、 $D_1 - D_m$)は、走査信号またはゲート信号を伝達し、行方向にのびている複数のゲート線($G_1 - G_n$) (走査信号線ともいう)と、画像信号またはデータ信号とを伝達し、列方向にのびているデータ線($D_1 - D_m$)を含む。スイッチング素子(Q)は三端子素子であって、その制御端子はゲート線($G_1 - G_n$)に連結されており、入力端子はデータ線($D_1 - D_m$)に連結されており、出力端子は液晶キャパシタ(C_{lc})及びストレージキャパシタ(C_{st})の一つの端子に連結されている。

40

【 0 0 1 8 】

特に、本発明の実施例による液晶表示装置は、前段ゲート駆動方式であるので、図2に示されているように、液晶キャパシタ(C_{lc})はスイッチング素子(Q)の出力端子及び共通電圧(“基準電圧”ともいう)に連結されている。ストレージキャパシタ(C_{st})の他の端子は真上のゲート線(以下、“前段ゲート線”という)に連結されている。

【 0 0 1 9 】

このような構造からなる液晶パネルにおいて、現在のゲート線(G_n)にゲートオン電圧が印加されてスイッチング素子(Q)がオンすると、データ線に供給された階調電圧がスイッチング素子(Q)を通じて画素電極に印加される。すると、画素電極に印加される

50

画素電圧と共通電圧 (V_{com}) との電圧差に該当する電界が液晶 (図 1 及び図 2 では等価的に液晶キャパシタ (C_{lc}) で示した) に印加され、この電界の強さに対応する透過率で光が透過するようにする。この場合、ストレージキャパシタ (C_{st}) には、前段ゲート線 (G_{n-1}) から印加されるゲートオフ電圧と画素電極にかかる画素電圧との差に該当する電圧が充電されて、現在のゲート線の駆動によって画素電圧を 1 フレームの間維持するために補助的に使用される。

【0020】

一方、駆動電圧生成部 400 は、スイッチング素子 (Q) をオンさせるゲートオン電圧 (V_{on}) と、スイッチング素子 (Q) をオフさせるゲートオフ電圧 (V_{off}) と、共通電圧 (V_{com}) と、ガンマ電圧を生成するためのデータ駆動電圧 (V_{DH}) と、を生成する。特に、本発明の実施例では、ノイズが発生するのを防止するために、当該電圧を生成して、ゲート駆動部 200 及び階調電圧生成部 500 に供給する。 10

【0021】

階調電圧生成部 500 は、駆動電圧生成部 400 からのデータ駆動電圧 (V_{DH}) に基づいて階調電圧を生成し、データ駆動部 300 に供給する。

ゲート駆動部 200 は、スキャン駆動部) とも言い、液晶パネル 100 のゲート線 ($G_1 - G_n$) に連結されている。そして、ゲート駆動部 200 は、駆動電圧生成部 400 からのゲートオン電圧 (V_{on}) 及びゲートオフ電圧 (V_{off}) の組み合わせからなるゲート信号をゲート線 ($G_1 - G_n$) に印加する。

【0022】

データ駆動部 300 は、ソース駆動部とも言い、液晶表示板組立体 300 のデータ線 ($D_1 - D_m$) に連結されている。そして、データ駆動部 300 は、階調電圧生成部 500 からの階調電圧を選択して、データ信号としてデータ線 ($D_1 - D_m$) に印加する。 20

【0023】

タイミング制御部 600 は、ゲート駆動部 200、データ駆動部 300、そして駆動電圧生成部 400 などの動作を制御する制御信号を生成して、各々該当する制御信号をゲート駆動部 200、ソース駆動部 300、及び駆動電圧生成部 400 に供給する。

【0024】

タイミング制御部 600 からゲート駆動部 200 に出力される制御信号には、ゲート線にゲートオン電圧が印加されるようにするためにゲートオン電圧の印加開始を命令する垂直開始信号 (STV)、このゲートオン電圧を各ゲート線に順に印加するためのゲートクロック信号 (CPV 信号)、及びゲート駆動部 200 の出力をイネーブル ($enable$) させるゲートオンイネーブル信号 (OE) などがある。 30

【0025】

タイミング制御部 600 からデータ駆動部 300 に出力される制御信号には、外部の画像供給源 (例えばグラフィック制御機) などからのデジタルデータ信号 [$R(0:N)$ 、 $G(0:N)$ 、 $B(0:N)$] をソース駆動部 300 に入力することを命令する水平開始信号 ($Hstart$)、データ駆動部 300 内でアナログ信号に変換されたデータ信号をパネルに印加することを命令するロード信号 ($LOAD$)、及びデータ駆動部 300 内のデータシフトを行うための水平クロック信号 ($HCLK$) などがある。 40

【0026】

また、タイミング制御部 600 から駆動電圧生成部 400 に出力される制御信号には、昇圧のための第 1 クロック信号 ($DCLK$)、ゲートオン/オフ電圧及び共通電圧生成のための第 2 クロック信号 (M) などがある。

【0027】

それでは、このような構造からなる液晶表示装置において、タイミング制御部から印加される第 1 及び第 2 クロック信号によって複数の電圧を生成する駆動電圧生成部について、具体的に説明する。

【0028】

図 3 に、本発明の第 1 実施例による駆動電圧生成部の構造を示す。

図3に示されているように、本発明の第1実施例による駆動電圧生成部400は、タイミング制御部600から印加される第1クロック信号(DCLK)及び第2クロック信号(M)のうちの一つを選択して出力する選択部401、選択されたクロック信号によって電圧を昇圧して出力する昇圧部402、昇圧された電圧に基づいて共通電圧(Vcom)を生成する共通電圧生成部403、昇圧された電圧を基にゲートオン電圧(Von)及びゲートオフ電圧(Voff)を生成するゲート電圧生成部404、昇圧された電圧を基に階調電圧を生成するためのデータ駆動電圧(VDH)を生成するデータ駆動電圧生成部405を含む。ここで、昇圧部402は、チャージポンプ方式を用いて印加された電圧を昇圧させて出力するが、本発明は必ずしもこれに限定されない。チャージポンプ方式については既に公知の技術であるので、ここでは詳細な説明は省略する。

10

【0029】

このような構造からなる駆動電圧生成部400に連結されるタイミング制御部600は、第1クロック信号(DCLK)を生成する第1クロック生成部601と、第2クロック信号(M)を供給する第2クロック生成部602とを含み、第1クロック生成部601には発振器700が連結されている。タイミング制御部600は、前記構成要素だけでなく、一般的な液晶表示装置を駆動するため及び入力される画像データを処理するための各種制御信号を処理及び生成する構成要素をさらに含むことができる。このような機能などを行う構成要素は既に公知の技術であるので、ここでは詳細な説明を省略する。

【0030】

タイミング制御部600の第1クロック生成部601は、発振器700から提供される発振した電圧を分周して第1クロック信号(DCLK)を生成し、第2クロック生成部602は、外部の図示されていない画像供給源から印加される水平同期信号(Hsync)に同期させて第2クロック信号(M)を生成する。図4に、このような各信号の波形図が示されている。

20

【0031】

このように生成された第1及び第2クロック信号(DCLK、M)は駆動電圧生成部400に提供され、第1クロック信号(DCLK)は昇圧部402の電圧を昇圧するための信号(昇圧クロック信号)として用いられ、第2クロック信号(M)は共通電圧生成部403の共通電圧生成のための信号として用いられる。

【0032】

一方、第1クロック信号(DCLK)の周波数と表示周波数とが互いに異なるため、干渉が発生する。

30

より具体的には、図4に示されているように、第1クロック信号(DCLK)は発振器の出力電圧を分周した信号であるのに対して、第2クロック信号(M)は水平同期信号(Hsync)に同期した信号である。そのため、第1クロック信号(DCLK)及び第2クロック信号(M)は互いに周波数及び位相が異なる。しかし、第2クロック信号(M)によって共通電圧(Vcom)が生成されるため、結果的には、第1クロック信号(DCLK)及び共通電圧(Vcom)の周波数及び位相が異なるようになる。

【0033】

一般に、二つの信号間の周波数及び位相が異なる場合には、二つの信号間に周波数干渉が発生する。より具体的には、二つの信号間には、以下の4つの関係が上げられる。(a)周波数及び位相が共に同じである場合(b)周波数は異なり位相は同じである場合(c)周波数は同じであって位相は異なる場合(d)周波数及び位相が共に異なる場合である。(a)の場合が最も理想的な関係であり、この場合にはノイズが発生しない。(b)の場合、位相が同じであるため波形のノイズは発生しないが、フリッカーのようなノイズが発生する。(c)の場合、低周波成分では波形のノイズが発生する。しかし、(d)の場合、周波数及び位相が共に異なるため、波形のノイズが顕著に発生し、低周波成分よりも高周波成分の波形のノイズが発生する。

40

【0034】

したがって、本発明の実施例による第1クロック信号(DCLK)及びライン反転の

50

ように一定の周期で変化する共通電圧 (Vcom) は、互いに周波数及び位相が共に異なるため、共通電圧 (Vcom) には波形のノイズのような高周波成分のノイズが発生する。また、第2クロック信号によってゲート電圧生成部404がゲート電圧を生成するため、第1クロック信号 (DCLK) 及びゲート電圧の周波数及び位相が異なるので、ゲート電圧にも高周波成分のノイズが発生する。

【0035】

図5に、周波数干渉によってノイズが発生した状態を示す各電圧の波形図を示す。

本発明の実施例による液晶表示装置は前段ゲート駆動方式を採用しているため、現在の画素のストレージキャパシタ (Cst) に前段ゲート線が連結されている。そのため、図5に示されているように、共通電圧及びゲート電圧に高周波成分のノイズが含まれると、画像の表示の際にストレージキャパシタ (Cst) に影響を与えてしまい、表示される画像の画質が顕著に低下する。

10

【0036】

したがって、本発明の実施例では、このようなノイズを除去するために、駆動電圧生成部400の選択部401が第1クロック信号 (DCLK) を昇圧部402に提供する前に、第1クロック信号 (DCLK) 及び第2クロック信号 (M) を入力した後で、第2クロック信号 (M) を選択して昇圧部402に提供する。つまり、共通電圧及びゲート電圧生成のためのクロック信号を昇圧クロック信号として選択する。

【0037】

これにより、昇圧部402が第2クロック信号 (M) によって電圧を昇圧して出力し、共通電圧生成部403が第2クロック信号 (M) によって印加された昇圧電圧に基づいて共通電圧 (Vcom) を生成する。その結果、昇圧のためのクロック信号及び共通電圧 (Vcom) が互いに同期するので、前記のような周波数干渉が発生しない。また、ゲート電圧生成部404は、第2クロック信号 (M) によって印加された昇圧電圧に基づいてゲート電圧を生成するので、ゲート電圧にノイズが含まれないようにすることができる。

20

【0038】

したがって、互いに影響を与える信号間に周波数干渉が発生しないので、ノイズが発生せず画質の低下を防止することができる。

一方、前記第1実施例とは異なって、選択部を使用せずに周波数干渉を防止することもできる。

30

【0039】

図6に、本発明の第2実施例による駆動電圧生成部の構造を示す。ここでは、前記第1実施例と同じ機能を行う構成要素については、第1実施例と同じ図面番号を付け、当該構成要素に対する詳細な説明は省略する。

【0040】

図6に示されているように、本発明の第2実施例による駆動電圧生成部400は、タイミング制御部600から印加される第1クロック信号 (DCLK) によって電圧を昇圧して出力する昇圧部402と、印加される第2クロック信号 (M) によって昇圧された電圧に基づいて共通電圧 (Vcom) を生成する共通電圧生成部403と、ゲートオン電圧 (Von) 及びゲートオフ電圧 (Voff) を生成するゲート電圧生成部404と、データ駆動電圧 (VDH) を生成するデータ駆動電圧生成部405と、を含む。

40

【0041】

第1実施例と同様に、駆動電圧生成部400に第1及び第2クロック信号を供給するタイミング制御部600は、第1クロック生成部601及び第2クロック生成部602を含むが、第1クロック生成部601に発振器は連結されない。

【0042】

このような構造からなる本発明の第2実施例による駆動電圧生成部の動作について説明する。

図示されていない外部の画像供給源から印加される水平同期信号 (Hsync) に同期して、タイミング制御部600の第1クロック生成部601は第1クロック信号 (DCLK

50

L K) を生成し、第 2 クロック生成部 602 は第 2 クロック信号 (M) を生成する。つまり、前記第 1 実施例で見たように、第 1 クロック信号 (DCLK) 及び共通電圧 (Vcom) の周波数及び位相が互いに異なるために干渉が発生するので、本発明の第 2 実施例では、タイミング制御部 600 において、第 1 クロック信号 (DCLK) が共通電圧 (Vcom) と同期するように、第 1 クロック生成部 601 は、水平同期信号 (Hsync) に同期させて第 1 クロック信号 (DCLK) を生成する。したがって、第 1 クロック信号 (DCLK) 及び第 2 クロック信号 (M) は互いに同期する。

【0043】

このように互いに同期した第 1 及び第 2 クロック信号 (DCLK、M) は駆動電圧生成部 400 に提供され、第 1 クロック信号 (DCLK) は昇圧部 402 に入力され、第 2 クロック信号 (M) は共通電圧生成部 403 及びゲート電圧生成部 404 に各々入力される。

10

【0044】

共通電圧生成部 403 は、第 2 クロック信号 (M) によって印加された昇圧電圧に基づいて共通電圧 (Vcom) を生成する。その結果、昇圧のためのクロック信号及び共通電圧 (Vcom) が互いに同期するので、前記のような周波数干渉が発生しない。一方、ゲート電圧生成部 404 も、第 2 クロック信号 (M) によってゲートオン電圧 (Von) 及びゲートオフ電圧 (Voff) を生成して、ゲート駆動部 200 に提供する。

【0045】

図 7 に、本発明の第 2 実施例による信号の波形図を示す。図 7 に示されているように、本発明の実施例によれば、第 1 クロック信号 (DCLK) 及び共通電圧 (Vcom) の周期及び位相が同じになる。この時、第 1 クロック信号 (DCLK) の立ち上がり及び立ち下がりが高周波成分がゲート信号及び共通電圧 (Vcom) に影響を与えるようになる。しかし、実際に各画素にゲートオン電圧及びデータ電圧が印加されて画像が表示される区間 (DISPTMG) では、ゲート電圧及び共通電圧 (Vcom) に高周波成分のノイズが発生せず、前記区間 (DISTIMG) のロー区間でのみ高周波成分のノイズが発生する。したがって、ノイズが発生しても画像の表示には影響を与えない。

20

【0046】

前記第 1 及び第 2 実施例によって、電圧を昇圧するための第 1 クロック信号 (DCLK) と共通電圧 (Vcom) とを同期させる駆動電圧生成部 400 によって生成された共通電圧 (Vcom)、及びゲートオン/オフ電圧 (Von/Voff) は、ゲート駆動部 200 に提供され、タイミング制御部 600 で処理された RGB データはデータ駆動部 300 に提供される。

30

【0047】

データ駆動部 300 は、水平開始信号 (Hstart) に同期して印加される RGB 画像データを各々対応する階調電圧に変換した後で、印加されるロード信号によって液晶パネル 100、即ち、薄膜トランジスタのスイッチング素子のソース電極に印加する。そして、ゲート駆動部 200 は、タイミング制御部 600 から出力されるゲートクロック信号 CPV に同期させてゲートオン電圧を薄膜トランジスタのゲート電極に印加する。その結果、ソース電極に印加されたデータ電圧が画素電極に充電される。

40

【0048】

したがって、各々の画素電極に供給されたデータ電圧と共通電極の電圧との電位差によって液晶の配向状態が変わり、それにより光の透過量が変わって、所望の画像が表示される。

【0049】

以上で、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲で定義している本発明の基本概念を利用した当業者の様々な変形及び改良形態も、本発明の権利範囲に属する。

【図面の簡単な説明】

【0050】

50

【図 1】本発明の実施例による液晶表示装置の構造を示すブロック図である。

【図 2】本発明の実施例による画素の等価回路図である。

【図 3】本発明の第 1 実施例による駆動電圧生成部の構造を示すブロック図である。

【図 4】本発明の第 1 実施例による駆動電圧生成部で用いられる信号の波形図である。

【図 5】図 4 に示された信号間の干渉によってノイズが発生した状態を示す波形図である。

【図 6】本発明の第 2 実施例による駆動電圧生成部の構造を示す図である。

【図 7】本発明の第 2 実施例による駆動電圧生成部の動作波形図である。

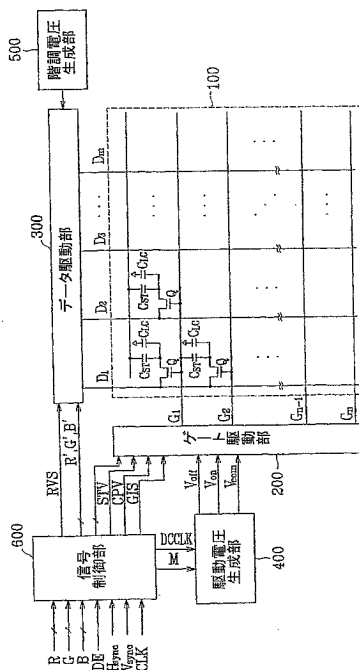
【符号の説明】

【 0 0 5 1 】

10

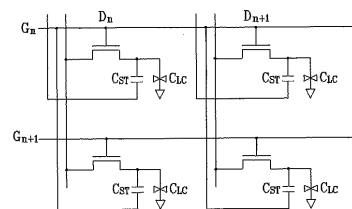
2 0 0 ゲート駆動部
3 0 0 データ駆動部
4 0 0 駆動電圧生成部
4 0 1 選択部
4 0 2 昇圧部
4 0 3 共通電圧生成部
4 0 4 ゲート電圧生成部
6 0 0 タイミング制御部
7 0 0 発信器

【 図 1 】

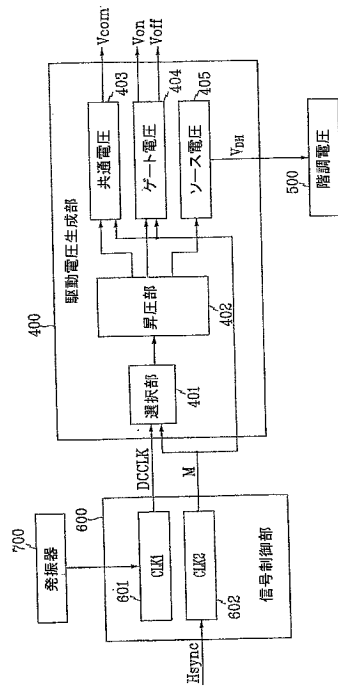


【 図 2 】

FIG.2

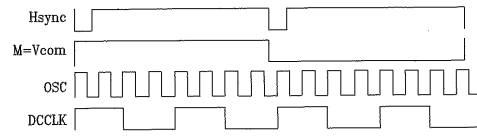


【図 3】



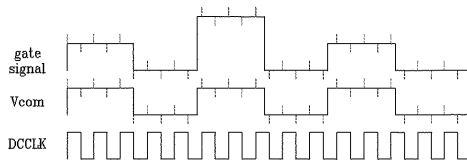
【図 4】

FIG.4

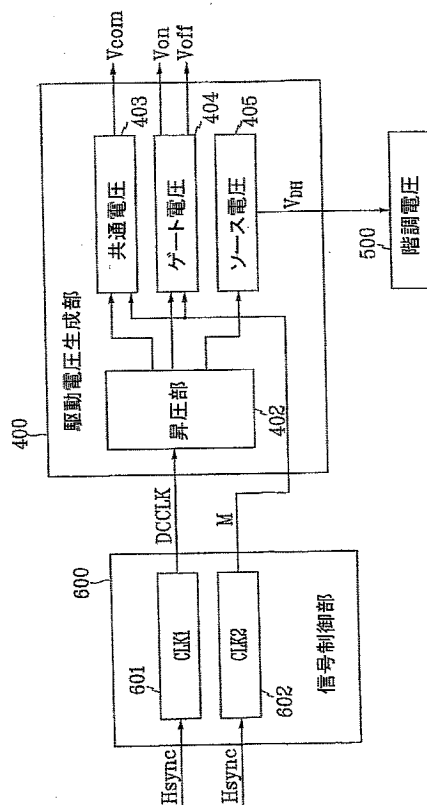


【図 5】

FIG.5

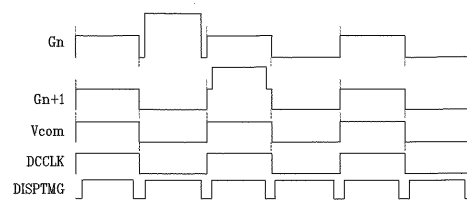


【図 6】



【図 7】

FIG.7



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/KR03/00034
A. CLASSIFICATION OF SUBJECT MATTER		
IPC7 G09G 3/36, G02F 1/133		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC7 G09G 3/36, G02F 1/133		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 1993-6612 A(SHARP CO.) 21 April 1993(21.04.93) Whole Document	1-11
A	KR 1990-16936 A(SHARP CO.) 14 November 1990(14.11.90) Whole Document	1-11
A	JP 10-339885 A(HITACHI CO.) 22 December 1998(22.12.98) Whole Document	1-11
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "I" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 JUNE 2003 (13.06.2003)		Date of mailing of the international search report 17 JUNE 2003 (17.06.2003)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 920 Dunsan-dong, Seo-gu, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer JUNG, Kyung Duk Telephone No. 82-42-481-5678 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR03/00034

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
KR 1993-6612 A	21.04.93	JP05-74188 A	26.03.93
KR 1990-16936 A	14.11.90	JP02-264206 A	29.10.90
JP 10-339885 A	22.12.98	None	

フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 2 L
G 0 9 G	3/20	6 2 1 L
G 0 9 G	3/20	6 2 2 B
G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 4 D
G 0 9 G	3/20	6 2 4 E
G 0 9 G	3/20	6 4 1 C

(81) 指定国 AP (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 リ, クワン - セ

大韓民国, ソウル 1 3 5 - 2 8 0, カンナム - ク, 9 7 8 - 3 5 デチ - ドン

(72) 発明者 マ, ウォン - ソク

大韓民国, キョンキ - ド 4 6 3 - 8 3 0, ソンナム - シティ, ブンダン - ク, イメ - ドン 1 2 2, 1 0 5 - 1 0 0 4 イメチョン グムガン アパ - ト

F ターム (参考) 2H093 NA16 NA51 NB01 NB07 NB11 NC03 NC10 NC12 NC16 NC21
 NC34 NC35 NC36 ND01 ND10 ND22 ND60 NF04
 5C006 AA01 AA16 AC24 AC25 AF44 AF46 AF51 AF53 AF61 AF72
 AF83 AF84 BB16 BC02 BC03 BC12 BC20 BC22 BC23 BF23
 BF46 FA23 FA31
 5C080 AA10 BB05 DD06 DD12 EE28 FF11 JJ02 JJ03 JJ04

专利名称(译)	驱动电压产生电路和使用其的液晶显示装置		
公开(公告)号	JP2006516163A	公开(公告)日	2006-06-22
申请号	JP2004535975	申请日	2003-01-09
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	リウンサン リクワンセ マウォンソク		
发明人	リ,ウン-サン リ,クワン-セ マ,ウォン-ソク		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3696 G09G3/3655 G09G2310/0289 G09G2320/0209 G09G2320/0276		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.E G09G3/20.612.D G09G3/20.612.K G09G3/20.612.L G09G3/20.621.L G09G3/20.622.B G09G3/20.623.B G09G3/20.624.D G09G3/20.624.E G09G3/20.641.C		
F-TERM分类号	2H093/NA16 2H093/NA51 2H093/NB01 2H093/NB07 2H093/NB11 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC16 2H093/NC21 2H093/NC34 2H093/NC35 2H093/NC36 2H093/ND01 2H093/ND10 2H093/ND22 2H093/ND60 2H093/NF04 5C006/AA01 5C006/AA16 5C006/AC24 5C006/AC25 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF72 5C006/AF83 5C006/AF84 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC12 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BF23 5C006/BF46 5C006/FA23 5C006/FA31 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD12 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04		
优先权	1020020055349 2002-09-12 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制由产生驱动电压的信号频率与显示频率之间的差异引起的干扰，以消除噪声并防止图像质量下降。在由栅极线和数据线的交叉限定的区域中，在行方向上延伸的多条栅极线，在列方向上延伸的多条数据线，以及在列方向上延伸的多条数据线，包括连接到数据线的开关元件，连接到开关元件的输出端子的公共电压的液晶电容器，以及连接到前一栅极线的开关元件的输出端子和存储电容器的多个像素；用于将用于驱动开关元件的栅极电压提供给栅极线的栅极驱动器，用于将与施加的数据信号对应的灰度电压提供给数据线的数据驱动器，用于通过升压时钟信号升压电压并基于升压电压产生栅极电压和公共电压的驱动器。它包括一个压力产生单元，其中，所述升压时钟信号被同步到公共电压，以提供一个液晶显示装置。

