

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2006-338024
(P2006-338024A)

(43) 公開日 平成18年12月14日(2006. 12. 14)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G09G 3/20 (2006.01)	G09G 3/20 680H	5C006
G09G 3/36 (2006.01)	G09G 3/20 624B	5C080
G09F 9/30 (2006.01)	G09G 3/36	5C094
H01L 29/786 (2006.01)	G09G 3/20 641C	5F110
審査請求 未請求 請求項の数 20 O L (全 36 頁) 最終頁に続く		

(21) 出願番号 特願2006-154072 (P2006-154072)	(71) 出願人 390019839
(22) 出願日 平成18年6月1日(2006.6.1)	三星電子株式会社
(31) 優先権主張番号 10-2005-0046911	S a m s u n g E l e c t r o n i c s
(32) 優先日 平成17年6月1日(2005.6.1)	C o . , L t d .
(33) 優先権主張国 韓国 (KR)	大韓民国 4 4 3 - 7 4 2 京畿道水原市靈通 区梅灘洞 4 1 6
	(74) 代理人 110000051 特許業務法人共生国際特許事務所
	(72) 発明者 李 ミン 哲
	大韓民国 ソウル市 銅雀区 鷺梁津洞 3 2 5 番地 シンドンアリバーパーク 7 0 3 棟 1 7 1 3 号
最終頁に続く	

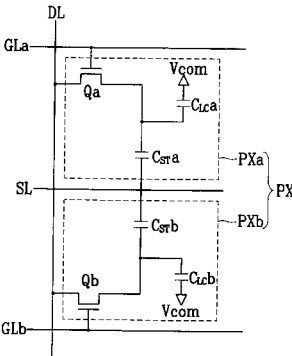
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 視認性を改善すると共に二つの副画素の透過率を所望の水準に調整し、各副画素電極に大きさが異なる電圧を印加することによるキックバック電圧の不均衡をなくして、フリッカーが発生しない構造を提供し、同時に開口率の減少を最小限に抑制する液晶装置を提供する。

【解決手段】 行列状に配列され第1及び第2副画素電極を有する複数の画素電極、複数の維持電極、第1及び第2画素電極にそれぞれ接続され維持電極と重畳する複数の第1及び第2ドレイン電極を備える。第1副画素電極の面積は、第2副画素電極の面積より大きく、第1ドレイン電極と維持電極が重畳する面積が第2ドレイン電極と維持電極が重畳する面積より大きいが、第1副画素電極に第2副画素電極より低いデータ電圧が印加されるときに対応して、第1ドレイン電極の下部に維持電極の延長部をさらに設けて、第1ストレージキャパシタの容量をより大きくする。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

基板上に形成される第 1 ゲート電極と、
前記基板上に形成され、前記第 1 ゲート電極と分離されている維持電極と、
前記第 1 ゲート電極及び前記維持電極上に形成されるゲート絶縁膜と、
前記ゲート絶縁膜上に形成される第 1 半導体と、
前記第 1 半導体上に形成される第 1 ソース電極と、
前記第 1 半導体層上に形成され、前記第 1 ソース電極と分離され、前記第 1 ゲート電極と重畳する端部、前記維持電極と重畳して該端部と離れている拡張部、及び該端部と該拡張部を接続する接続部を有する第 1 ドレイン電極と、
前記第 1 ソース電極及び第 1 ドレイン電極上に形成され、前記第 1 ドレイン電極の拡張部を露出させるコンタクトホールを有する保護膜と、
前記コンタクトホールを介して前記第 1 ドレイン電極に接続される第 1 電場生成電極とを備え、
前記維持電極は、前記第 1 ドレイン電極の拡張部と重畳する本体部と、前記第 1 ドレイン電極の接続部と重畳する延長部と、を有することを特徴とする液晶表示装置。

10

【請求項 2】

前記第 1 ドレイン電極の拡張部の境界は、前記維持電極の本体部の境界線内に位置し、前記維持電極の延長部は、前記維持電極の一部から分岐することを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記維持電極の延長部の幅は、前記第 1 ドレイン電極の接続部の幅より広いことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記保護膜上に形成され、前記第 1 電場生成電極に印加される電圧と異なる大きさの電圧が印加される第 2 電場生成電極をさらに備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記第 1 電場生成電極と第 2 電場生成電極とは容量性結合されることを特徴とする請求項 4 に記載の液晶表示装置。

30

【請求項 6】

前記基板上に形成される第 2 ゲート電極と、
前記ゲート絶縁膜上に形成される第 2 半導体と、
前記第 2 半導体上に形成される第 2 ソース電極と、
前記第 2 半導体上に形成され、前記第 2 ソース電極と分離され、前記第 2 電場生成電極に接続される第 2 ドレイン電極とをさらに備え、
前記第 1 電場生成電極と前記第 2 電場生成電極とは、一つの映像情報から得られた互いに異なる大きさのデータ電圧の印加を受けることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 7】

前記第 2 ドレイン電極は、前記維持電極の本体部と重畳することを特徴とする請求項 6 に記載の液晶表示装置。

40

【請求項 8】

前記第 2 ドレイン電極と前記維持電極の本体部との重畳面積は、前記第 1 ドレイン電極と前記維持電極の本体部との重畳面積より小さいことを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

前記維持電極の本体部で前記第 2 ドレイン電極と重畳する部分の幅は、前記第 1 ドレイン電極と重畳する部分の幅より狭いことを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

50

前記維持電極の本体部で前記第 2 ドレイン電極と重畳する部分の長さは、前記第 1 ドレイン電極と重畳する部分の長さより短いことを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 1 1】

前記第 1 電場生成電極には、所定の電圧に対し前記第 2 電場生成電極より低い電圧が印加されることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 2】

前記第 1 電場生成電極の面積は、前記第 2 電場生成電極の面積より大きいことを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 3】

前記第 1 ゲート電極に接続される第 1 ゲート線と、
前記第 2 ゲート電極に接続される第 2 ゲート線と、
前記第 1 及び第 2 ソース電極に接続されるデータ線とをさらに備えることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 4】

前記第 1 及び第 2 ゲート電極に接続されるゲート線と、
前記第 1 ソース電極に接続される第 1 データ線と、
前記第 2 ソース電極に接続される第 2 データ線とをさらに備えることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 5】

行列状に配列され第 1 及び第 2 副画素を有する複数の画素と、
前記第 1 及び第 2 副画素に接続される複数の第 1 信号線と、
前記第 1 信号線と交差し第 1 副画素に接続される第 2 信号線と、
前記第 1 信号線と交差し第 2 副画素に接続される第 3 信号線とを備え、
前記第 1 副画素は、前記第 1 及び第 2 信号線に接続される第 1 スイッチング素子、及び該第 1 スイッチング素子に接続される第 1 液晶キャパシタと第 1 ストレージキャパシタとを有し、

前記第 2 副画素は、前記第 1 及び第 3 信号線に接続される第 2 スイッチング素子、及び該第 2 スイッチング素子に接続される第 2 液晶キャパシタと第 2 ストレージキャパシタとを有し、

前記第 1 及び第 2 液晶キャパシタに印加される電圧は一つの映像情報から得られ、
前記第 1 副画素には所定の電圧に対し前記第 2 副画素より低い電圧が印加され、
前記第 1 及び第 2 副画素に同一電圧が印加されるときに、前記第 1 及び第 2 副画素のキックバック電圧の大きさを実質的に同一にする第 1 及び第 2 ストレージキャパシタの静電容量を各々第 1 及び第 2 容量とする場合、

前記第 1 ストレージキャパシタの静電容量が前記第 1 容量より大きいか、前記第 2 ストレージキャパシタの容量が前記第 2 容量より小さいことを特徴とする液晶表示装置。

【請求項 1 6】

前記第 1 スイッチング素子は第 1 ゲート電極と第 1 ドレイン電極とを有し、
前記第 2 スイッチング素子は第 2 ゲート電極と第 2 ドレイン電極とを有し、
前記第 1 及び第 2 ストレージキャパシタは、前記第 1 及び第 2 ゲート電極と分離され、本体部とこれから分岐した延長部を有する維持電極を共通に有し、

前記第 1 ストレージキャパシタは前記維持電極と前記第 1 ドレイン電極との重畳からなり、

前記第 2 ストレージキャパシタは前記維持電極と前記第 2 ドレイン電極との重畳からなり、

前記第 1 液晶キャパシタは前記第 1 スイッチング素子に接続される第 1 副画素電極を有し、

前記第 2 液晶キャパシタは前記第 2 スイッチング素子に接続される第 2 副画素電極を有することを特徴とする請求項 1 5 に記載の液晶表示装置。

10

20

30

40

50

【請求項 17】

前記第1ドレイン電極は、前記第1ゲート電極と重畳する端部、前記維持電極と重畳し該端部と離れている拡張部、及び該端部と該拡張部を接続する接続部を有し、

前記維持電極の本体部は、前記第1ドレイン電極の拡張部及び前記第2ドレイン電極と重畳し、

前記維持電極の延長部は、前記第1ドレイン電極の接続部と重畳することを特徴とする請求項16に記載の液晶表示装置。

【請求項 18】

前記第1ドレイン電極の拡張部の境界は、前記維持電極の本体部の境界線内に位置し、前記維持電極の延長部の幅は、前記第1ドレイン電極の接続部の幅より広いことを特徴とする請求項17に記載の液晶表示装置。

10

【請求項 19】

前記維持電極の本体部で前記第2ドレイン電極と重畳する部分の幅は、前記第1ドレイン電極の拡張部と重畳する部分の幅より狭いことを特徴とする請求項17に記載の液晶表示装置。

【請求項 20】

前記第1副画素電極の面積は前記第2副画素電極の面積より大きく、

前記維持電極と前記第1ドレイン電極とが重畳する面積は、前記維持電極と前記第2ドレイン電極とが重畳する面積より大きいことを特徴とする請求項16に記載の液晶表示装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、現在最も広く用いられている平板表示装置の一つであって、画素電極と共通電極など電界生成電極が形成されている二枚の表示板と、その間に挟持された液晶層とからなり、電界生成電極に電圧を印加して液晶層に電界を生成し、これによって液晶層の液晶分子の配向を決定し入射光の偏光を制御することで映像を表示する。

30

【0003】

特に、電界が印加されない状態で液晶分子の長軸を上下表示板に対して垂直をなすように配列した垂直配向モード液晶表示装置は、コントラスト比が大きく、広い基準視野角の実現が容易なため脚光を浴びている。ここで、基準視野角とは、コントラスト比が1:10の視野角または階調間の輝度反転限界角度を意味する。

垂直配向モード液晶表示装置で広視野角を実現するための手段としては、電界生成電極に切開部を形成する方法と、電界生成電極上に突起を形成する方法などがある。切開部と突起で液晶分子が傾く方向を決定できるので、これによって液晶分子の傾斜方向を複数方向に分散させて基準視野角を広くすることができる。

【0004】

40

しかし、垂直配向モードの液晶表示装置は、前面視認性に比較して側面視認性が劣る。例えば、切開部を有するPVA(patterned vertically aligned)モードの液晶表示装置の場合、側面に向かうほど画像が明るくなり、ひどい場合は、高階調間の輝度差が無くなって画像がぼやけてしまう問題が生じる。

側面視認性を改善するために、一つの画素を二つの副画素に分割し、二つの副画素を容量性結合した後、一方の副画素には直接電圧を印加し、もう一方の副画素には容量性結合による電圧降下を生じさせ、二つの副画素の電圧を異にして透過率を異なるようにする方法が提示された。

【発明の開示】

【発明が解決しようとする課題】

50

【0005】

しかしながら、この方法は、二つの副画素の透過率を所望の水準に正確に調整することが難しく、特に色相によって光透過率が異なるため、各色相に対する電圧配合を異ならせる必要があるが、これを実行することができない。また、容量性結合のための導電体の追加などによる開口率の低下が現れ、容量性結合による電圧降下によって透過率が減少する。

【0006】

そこで、本発明は、上記のような従来の問題点を解決するためになされたものであって、その目的は、視認性を改善すると共に二つの副画素の透過率を所望の水準に調整し、各副画素電極に大きさが異なる電圧を印加することによるキックバック電圧の不均衡をなくして、フリッカーが発生しない構造を提供し、同時に開口率の減少を最小限に抑制する液晶表示装置を提供することにある。

10

【課題を解決するための手段】

【0007】

上述した目的を達成するために本発明では、第1ドレイン電極の延長部と重なるように維持電極に接続されたゲート導電体を敷設して第1ストレージキャパシタの保持容量をより大きくしたり、第2ストレージキャパシタの保持容量をより小さくしたりして、低階調電圧が印加される第1画素電極のキックバック電圧と、高階調電圧が印加される第2画素電極のキックバック電圧の均衡をとり、同時に開口率に悪影響を及ぼさずにストレージキャパシタを形成することができる。

20

【0008】

上記目的を達成するためになされた本発明の一特徴による液晶表示装置は、基板上に形成される第1ゲート電極と、前記基板上に形成され、前記第1ゲート電極と分離されている維持電極と、前記第1ゲート電極及び前記維持電極上に形成されるゲート絶縁膜と、前記ゲート絶縁膜上に形成される第1半導体と、前記第1半導体上に形成される第1ソース電極と、前記第1半導体層上に形成され、前記第1ソース電極と分離され、前記第1ゲート電極と重畳する端部、前記維持電極と重畳して該端部と離れている拡張部、及び該端部と該拡張部を接続する接続部を有する第1ドレイン電極と、前記第1ソース電極及び第1ドレイン電極上に形成され、前記第1ドレイン電極の拡張部を露出させるコンタクトホール（接触孔）を有する保護膜と、前記コンタクトホールを介して前記第1ドレイン電極に接続される第1電場生成電極とを備え、前記維持電極は、前記第1ドレイン電極の拡張部と重畳する本体部と、前記第1ドレイン電極の接続部と重畳する延長部とを有する。

30

【0009】

前記第1ドレイン電極の拡張部の境界は、前記維持電極の本体部の境界線内に位置し、前記維持電極の延長部は、前記維持電極の一部から分岐することが望ましく、前記維持電極の延長部の幅は、前記第1ドレイン電極の接続部の幅より広くてもよい。

前記保護膜上に形成され、前記第1電場生成電極に印加される電圧と異なる大きさの電圧が印加される第2電場生成電極をさらに備えることが望ましく、前記第1電場生成電極と第2電場生成電極とは容量性結合されることが望ましい。

【0010】

40

また、前記基板上に形成される第2ゲート電極と、前記ゲート絶縁膜上に形成される第2半導体と、前記第2半導体上に形成される第2ソース電極と、前記第2半導体上に形成され、前記第2ソース電極と分離され、前記第2電場生成電極に接続される第2ドレイン電極とをさらに備え、前記第1電場生成電極と前記第2電場生成電極とは、一つの映像情報から得られた互いに異なる大きさのデータ電圧の印加を受けることができる。

前記第2ドレイン電極は、前記維持電極の本体部と重畳することができ、前記第2ドレイン電極と前記維持電極の本体部との重畳面積は、前記第1ドレイン電極と前記維持電極の本体部との重畳面積より小さくてもよく、前記維持電極の本体部において、前記第2ドレイン電極と重畳する部分の幅は、前記第1ドレイン電極と重畳する部分の幅より狭くてもよい。前記維持電極の本体部において、前記第2ドレイン電極と重畳する部分の長さは

50

、前記第1ドレイン電極と重畳する部分の長さより短くてもよい。

前記第1電場生成電極には、所定の電圧に対し前記第2電場生成電極より低い電圧が印加されてもよく、前記第1電場生成電極の面積は、前記第2電場生成電極の面積より大きくてもよい。

【0011】

また、前記第1ゲート電極に接続される第1ゲート線と、前記第2ゲート電極に接続される第2ゲート線と、前記第1及び第2ソース電極に接続されるデータ線とをさらに備えることが望ましい。

また、前記第1及び第2ゲート電極に接続されるゲート線と、前記第1ソース電極に接続される第1データ線と、前記第2ソース電極に接続される第2データ線とをさらに備えることが望ましい。 10

【0012】

上記目的を達成するためになされた本発明の他の特徴による液晶表示装置は、行列状に配列され第1及び第2副画素を有する複数の画素と、前記第1及び第2副画素に接続される複数の第1信号線と、前記第1信号線と交差し第1副画素に接続される第2信号線と、前記第1信号線と交差し第2副画素に接続される第3信号線とを備え、前記第1副画素は、前記第1及び第2信号線に接続される第1スイッチング素子、及び該第1スイッチング素子に接続される第1液晶キャパシタと第1ストレージキャパシタとを有し、前記第2副画素は、前記第1及び第3信号線に接続される第2スイッチング素子、及び該第2スイッチング素子に接続される第2液晶キャパシタと第2ストレージキャパシタとを有し、前記第1及び第2液晶キャパシタに印加される電圧は一つの映像情報から得られ、前記第1副画素には所定の電圧に対し前記第2副画素より低い電圧が印加され、前記第1及び第2副画素に同一電圧が印加されるときに、前記第1及び第2副画素のキックバック電圧の大きさを実質的に同一にする第1及び第2ストレージキャパシタの静電容量を各々第1及び第2容量とする場合、前記第1ストレージキャパシタの静電容量が前記第1容量より大きくても、前記第2ストレージキャパシタの容量が前記第2容量より小さくてもよい。 20

【0013】

前記第1スイッチング素子は第1ゲート電極と第1ドレイン電極とを有し、前記第2スイッチング素子は第2ゲート電極と第2ドレイン電極とを有し、前記第1及び第2ストレージキャパシタは、前記第1及び第2ゲート電極と分離され、本体部とこれから分岐した延長部を有する維持電極を共通に有し、前記第1ストレージキャパシタは前記維持電極と前記第1ドレイン電極との重畳からなり、前記第2ストレージキャパシタは前記維持電極と前記第2ドレイン電極との重畳からなり、前記第1液晶キャパシタは前記第1スイッチング素子に接続される第1副画素電極を有し、前記第2液晶キャパシタは前記第2スイッチング素子に接続される第2副画素電極を有することが望ましい。 30

前記第1ドレイン電極は、前記第1ゲート電極と重畳する端部、前記維持電極と重畳し該端部と離れている拡張部、及び該端部と該拡張部を接続する接続部を有し、前記維持電極の本体部は、前記第1ドレイン電極の拡張部及び前記第2ドレイン電極と重畳し、前記維持電極の延長部は、前記第1ドレイン電極の接続部と重畳することができる。

前記第1ドレイン電極の拡張部の境界は、前記維持電極の本体部の境界線内に位置し、前記維持電極の延長部の幅は、前記第1ドレイン電極の接続部の幅より広くてもよく、前記維持電極の本体部において前記第2ドレイン電極と重畳する部分の幅は、前記第1ドレイン電極の拡張部と重畳する部分の幅より狭くてもよい。 40

前記第1副画素電極の面積は前記第2副画素電極の面積より大きく、前記維持電極と前記第1ドレイン電極とが重畳する面積は、前記維持電極と前記第2ドレイン電極とが重畳する面積より大きくてもよい。

【発明の効果】

【0014】

このような本発明の液晶表示装置によれば、一つの画素電極を二つの副画素電極に分割し、二つの副画素電極に別途の互いに異なるデータ電圧を印加することによって、側面視 50

認性を向上させることができる。また、低い電圧が印加される第1副画素電極の第1ドレイン電極の接続部の下に維持電極の延長部をさらに設けたり、第2ドレイン電極が維持電極と重畳する面積などを調節したりすることによって、互いに異なる電圧を印加することによる液晶キャパシタの容量変化に対応してストレージキャパシタの容量を調節し、二つの副画素のキックバック電圧の均衡をとることができ、この結果、フリッカーなどの画質劣化を防止することができる。また、ドレイン電極の接続部の下に維持電極の延長部をさらに設けることによって、保持容量を十分に確保しながら維持電極の面積を減少させることができるので、開口率を一層増加させることができる。

【発明を実施するための最良の形態】

【0015】

10

次に、本発明の液晶表示装置を実施するための最良の形態の具体例を、図面を参照しながら説明する。しかし、本発明は、多様な形態で実現することができ、ここで説明する実施形態に限定されない。

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一な参照符号を付けている。層、膜、領域、板などの部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

【0016】

以下、本発明の一実施形態による液晶表示装置について図1乃至図5を参照して詳細に説明する。

20

図1乃至図3は、本発明の一実施形態による液晶表示装置のブロック図（その1～その3）であり、図4は、本発明の一実施形態による液晶表示装置の一つの画素に対する等価回路図、図5は、本発明の一実施形態による液晶表示装置の一つの副画素に対する等価回路図である。

【0017】

図1乃至図3に示すように、本発明の一実施形態による液晶表示装置は、液晶表示板組立体300と、これに接続された一対または一つのゲート駆動部400a、400b、400、及びデータ駆動部500、データ駆動部500に接続された階調電圧生成部800、並びにこれらを制御する信号制御部600を備える。

30

【0018】

液晶表示板組立体300は、等価回路的に複数の表示信号線（ $G_{1a} - G_{nb}$ 、 $D_1 - D_m$ ）と、これに接続されてほぼ行列状に配列された複数の画素PXを有する。一方、図5に示すように、液晶表示板組立体300は、互いに対向する下部及び上部表示板100、200と、両者間に挟持された液晶層3を有する。

表示信号線（ $G_{1a} - G_{nb}$ 、 $D_1 - D_m$ ）は下部表示板100に備えられ、ゲート信号（走査信号とも言う）を伝達する複数対のゲート線（ $G_{1a} - G_{nb}$ ）とデータ信号を伝達するデータ線（ $D_1 - D_m$ ）を有する。ゲート線（ $G_{1a} - G_{nb}$ ）はほぼ行方向に延びて互いにほぼ平行であり、データ線（ $D_1 - D_m$ ）はほぼ列方向に延びて互いにほぼ平行である。

40

【0019】

図4には、表示信号線と一つの画素PXの等価回路が示されているが、図面符号GLa、GLbで示した一対のゲート線と、図面符号DLで示したデータ線以外にも、表示信号線は、ゲート線GLa、GLbとほぼ平行に延びた維持電極線SLをさらに有する。

各画素PXは一対の副画素PXa、PXbを有し、各副画素PXa、PXbはゲート線GLa、GLb及びデータ線DLに接続されているスイッチング素子Qa、Qbと、これに接続された液晶キャパシタ C_{LCa} 、 C_{LCb} 、並びにスイッチング素子Qa、Qb及び維持電極線SLに接続されているストレージキャパシタ C_{STA} 、 C_{STb} を有する。

【0020】

図5に示すように、各副画素PXa、PXbのスイッチング素子Qは、下部表示板10

50

0に備えられている薄膜トランジスタなどからなり、ゲート線GLに接続されている制御端子、データ線DLに接続されている入力端子、そして液晶キャパシタ C_{LC} 及びストレージキャパシタ C_{ST} に接続されている出力端子を有する三端子素子である。

【0021】

液晶キャパシタ C_{LC} は、下部表示板100の副画素電極PEと上部表示板200の共通電極CEを二つの端子とし、二つの電極PE、CE間の液晶層3は誘電体として機能する。副画素電極PEはスイッチング素子Qに接続され、共通電極CEは上部表示板200の全面に形成され、共通電圧Vcomの印加を受ける。図5と異なり、共通電極CEが下部表示板100に備えられる場合もあり、その場合には、二つの電極PE、CEのうちの少なくとも一つが線状または棒状に形成できる。

10

【0022】

液晶キャパシタ C_{LC} の補助的な役割を果たすストレージキャパシタ C_{ST} は、下部表示板100に備えられた維持電極線SLと副画素電極PEが絶縁体を介在して重畳してなり、維持電極線SLには共通電圧Vcomなど定められた電圧が印加される。しかし、ストレージキャパシタ C_{ST} は、副画素電極PEが絶縁体を媒介としてすぐ上の前段ゲート線と重畳してなることもできる。

【0023】

一方、色表示を実現するために、各画素PXが基本色のうちの一つを固有に表示したり（空間分割）、各画素PXが時間によって交互に基本色を表示（時間分割）したりするようにして、これら三原色の空間的、時間的な作用で所望の色相が認識されるようにする。基本色の例としては赤色、緑色及び青色の三原色がある。

20

図5は、空間分割の一例であり、各画素PXが上部表示板200の領域に基本色のうちの一つを示すカラーフィルタCFを備えているものを示す。図5と異なり、カラーフィルタCFは下部表示板100の副画素電極PEの上または下に設けることもできる。

【0024】

図1乃至図3に示すように、ゲート駆動部400a、400b、400は、ゲート線($G_{1a} - G_{nb}$)に接続されて外部からのゲートオン電圧Vonとゲートオフ電圧Voffの組み合わせからなるゲート信号をゲート線($G_{1a} - G_{nb}$)に印加する。図1は、一对のゲート駆動部400a、400bがそれぞれ液晶表示板組立体300の左右に位置し、奇数番目及び偶数番目のゲート線($G_{1a} - G_{nb}$)にそれぞれ接続され、図2及び図3に示した一つのゲート駆動部400は、液晶表示板組立体300の一方に位置し、全てのゲート線($G_{1a} - G_{nb}$)に接続されており、図3に示すように、ゲート駆動部400内に二つの駆動回路401、402が内蔵されてそれぞれ奇数番目及び偶数番目のゲート線($G_{1a} - G_{nb}$)に接続される。

30

【0025】

階調電圧生成部800は、画素PXの透過率に関連する二つの階調電圧群（または基準階調電圧群）を生成する。二つの階調電圧群は一つの画素PXを構成する二つの副画素PXa、PXbにそれぞれ独立して提供されるもので、各階調電圧群は、共通電圧Vcomに対してプラスの値を有するものと、マイナスの値を有するものを含む。しかし、二つの（基準）階調電圧群の代わりに一つの（基準）階調電圧群だけ生成することもできる。

40

【0026】

データ駆動部500は、液晶表示板組立体300のデータ線($D_1 - D_m$)に接続されて階調電圧生成部800からの二つの階調電圧群のうちの一つを選択し、選択された階調電圧群に属する一つの階調電圧をデータ電圧として画素PXに印加する。しかし、階調電圧生成部800が全階調に対する電圧を全て提供するのではなく、基準階調電圧のみを提供する場合、データ駆動部500は、基準階調電圧を分圧して全階調に対する階調電圧を生成し、この中からデータ電圧を選択する。

【0027】

ゲート駆動部400、400a、400bまたはデータ駆動部500は、一つ以上の駆動集積回路チップ形態に液晶表示板組立体300上に直接装着されたり、フレキシブル印

50

刷回路膜（図示せず）上に装着されてTCP（tape carrier package）形態にされたりして液晶表示板組立体300に付着することもできる。これに対し、ゲート駆動部400、400a、400bまたはデータ駆動部500を液晶表示板組立体300に集積することもできる。

信号制御部600は、ゲート駆動部400及びデータ駆動部500などの動作を制御する。

【0028】

次に、このような液晶表示板組立体の構造について図6乃至図10を参照して詳細に説明する。

図6は、本発明の一実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図7は、本発明の一実施形態による共通電極表示板の配置図であり、図8は、図6及び図7の二つの表示板を備える液晶表示板組立体の配置図であり、図9及び図10は各々図8の液晶表示板組立体のV I I A - V I I A 線及びV I I B - V I I B ' - V I I B " 線に沿った断面図である。 10

図6乃至図10に示すように、本発明の一実施形態による液晶表示板組立体は、薄膜トランジスタ表示板100、共通電極表示板200、これら二つの表示板100、200の間に挟持された液晶層3を備える。

【0029】

まず、図6、図8、図9及び図10を参照して薄膜トランジスタ表示板100について詳細に説明する。 20

透明なガラスまたはプラスチックなどからなる絶縁基板110上に、複数対の第1及び第2ゲート線121a、121bと複数の維持電極線131を有する複数のゲート導電体が形成されている。

第1及び第2ゲート線121a、121bはゲート信号を伝達し、主に横方向に延びており、それぞれ上側及び下側に位置する。

【0030】

第1ゲート線121aは、下方に突出した複数の第1ゲート電極124aと他の層または外部駆動回路との接続のために、広い面積を有しそれぞれ左側に配置された端部129aを有する。

第2ゲート線121bは、上方に突出した複数の第2ゲート電極124bと他の層または外部駆動回路との接続のために、広い面積を有し左側に配置された端部129bを有する。 30

【0031】

しかし、第1及び第2ゲート線の端部129a、129bは両方とも右側に配置されてもよく、互いに異なる側に配置されてもよい。ゲート信号を生成するゲート駆動回路（図示せず）は、基板110上に付着されるフレキシブル印刷回路膜（図示せず）上に装着されたり、基板110上に直接装着されたりして、基板110に集積できる。ゲート駆動回路が基板110上に集積され場合、ゲート線121a、121bが延びてこれと直接接続させることができる。

【0032】

維持電極線131は所定の電圧の印加を受け、主に横方向に延びている。各維持電極線131は、第1及び第2ゲート線121a、121bの間に位置し、第2ゲート線121bよりも第1ゲート線121aにより近く、隣接した二つの第2ゲート線121bとほぼ同一距離をおいている。各維持電極線131は、上下に拡張された維持電極137と、維持電極137から上方に長く延びた棒状の延長部139を有する。維持電極137はほぼ長方形で、維持電極線131に対称であり、延長部139は第1ゲート電極124aの右側近傍まで延びている。しかし、維持電極137と延長部139を始めとする維持電極線131の形状及び配置はいろいろな形態に変形可能である。

【0033】

ゲート導電体121a、121b、131は、アルミニウム（Al）やアルミニウム合 50

金などアルミニウム系金属、銀（A g）や銀合金など銀系金属、銅（C u）や銅合金など銅系金属、モリブデン（M o）やモリブデン合金などモリブデン系金属、クロム（C r）、タンタル（T a）及びチタニウム（T i）などからなることができる。しかし、これらは物理的性質が異なる二つの導電膜（図示せず）を有する多重膜構造を有することもできる。このうちの一つの導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗が低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などからなる。これに対し、もう一つの導電膜は、他の物質、特にITO（i n d i u m t i n o x i d e）及びIZO（i n d i u m z i n c o x i d e）との物理的、化学的、電氣的接触特性に優れた物質、例えばモリブデン系金属、クロム、タンタル、チタニウムなどからなる。

10

【0034】

このような組み合わせの良い例としては、クロム下部膜とアルミニウム（合金）上部膜、及びアルミニウム（合金）下部膜とモリブデン（合金）上部膜がある。しかし、ゲート導電体121a、121b、131は、これ以外にも様々な金属または導電体からなることができる。

ゲート導電体121a、121b、131の側面は基板110面に対し傾斜しており、その傾斜角は約30°乃至約80°であることが好ましい。

【0035】

ゲート導電体121a、121b、131上には、SiNxまたはSiOxなどからなるゲート絶縁膜140が形成されている。

20

ゲート絶縁膜140上には、水素化非晶質シリコン（非晶質シリコンはa-Siと略称する。）または多結晶シリコンなどからなる複数の島状の半導体154a、154b、156a、157aが形成されている。半導体154a、154bは、それぞれ第1及び第2ゲート電極124a、124b上に位置する。半導体156a、157aは、第1及び第2ゲート線121a、121b、維持電極線131、維持電極137及び延長部139の境界を覆う。

【0036】

半導体154a、154b、156a上には、複数の島状のオーミック接触部材（o h m i c c o n t a c t）163a、163b、165a、165b、166aが形成されており、半導体157a上にも島状オーミック接触部材（図示せず）が形成されている。オーミック接触部材163a、163b、165a、165b、166aは、リンなどのn型不純物が高濃度にドーピングされているn+水素化非晶質シリコンなどの物質からなるか、シリサイド（s i l i c i d e）からなることができる。オーミック接触部材163a、165aとオーミック接触部材163b、165bとは、それぞれ対をなして半導体154a、154b上に配置される。

30

半導体154a、154b、156a、157aとオーミック接触部材163a、163b、165a、165b、166aの側面も基板110面に対し傾斜しており、その傾斜角は30°乃至80°程度である。

オーミック接触部材163a、163b、165a、165b、166a及びゲート絶縁膜140上には、複数のデータ線171と複数対の第1及び第2ドレイン電極175a、175bを有するデータ導電体が形成されている。

40

【0037】

データ線171は、データ信号を伝達し、主に縦方向に延びて第1、第2ゲート線121a、121b及び維持電極線131と交差する。各データ線171は、第1及び第2ゲート電極124a、124bに向かって延びた複数の第1及び第2ソース電極173a、173bと他の層または外部駆動回路との接続のために広い面積の端部179を有する。データ信号を生成するデータ駆動回路（図示せず）は、基板110上に付着されるフレキシブル印刷回路膜（図示せず）上に装着されたり、基板110上に直接装着されたりして、基板110に集積できる。データ駆動回路が基板110上に集積される場合、データ線171が延びてこれと直接接続できる。

50

【0038】

第1及び第2ドレイン電極175a、175bは互いに分離されており、データ線171とも分離されている。

第1ドレイン電極175aは、第1ゲート電極124aを中心に第1ソース電極173aと対向する棒状の端部176a、棒状の端部176aの反対側端にある広い長方形の拡張部177a、そして拡張部177aと端部176aを接続する線状の接続部176aaを有する。拡張部177aは維持電極137と重畳し、棒状の端部176aは第1ゲート電極124aと重畳し、C字状に折曲した第1ソース電極173aで一部覆われている。第1ドレイン電極175aの接続部176aaはほとんど延長部139上に位置し、延長部139と平行に延びており、延長部139の縦境界線内に位置する。

10

【0039】

同様に、第2ドレイン電極175bは、第2ゲート電極124bを中心に第2ソース電極173bと対向する棒状の端部176b、棒状の端部176bの反対側端にある広い長方形の拡張部177b、そして拡張部177bと端部176bを接続する線状の接続部176bbを有する。拡張部177bは維持電極137と重畳し、棒状の端部176bは第2ゲート電極124bと重畳し、C字状に折曲した第2ソース電極173bで一部覆われている。第2ドレイン電極175bの拡張部177bの面積は、第1ドレイン電極175aの拡張部177aの面積より小さい。

【0040】

このように、第1ドレイン電極175aの接続部176aa下に延長部139を設けて保持容量を増加させることができるので、維持電極137の面積を小さくして開口率を高めることができる。

20

第1、第2ゲート電極124a、124b、第1、第2ソース電極173a、173b、及び第1、第2ドレイン電極175a、175bは、第1、第2半導体154a、154bと共に第1、第2薄膜トランジスタ(TFT)Qa、Qbを構成し、第1、第2薄膜トランジスタQa、Qbのチャンネルは、第1、第2ソース電極173a、173bと第1、第2ドレイン電極175a、175bとの間の第1、第2半導体154a、154bに形成される。

【0041】

データ導電体171、175a、175bは、モリブデン、クロム、タンタル及びチタニウムなどの耐火性金属、またはこれらの合金からなることが望ましく、耐火性金属膜(図示せず)と低抵抗導電膜(図示せず)を有する多重膜構造を有することができる。多重膜構造の例としては、クロムまたはモリブデン(合金)下部膜とアルミニウム(合金)上部膜の二重膜、モリブデン(合金)下部膜とアルミニウム(合金)中間膜とモリブデン(合金)上部膜の三重膜がある。しかし、データ導電体171、175a、175bは、これ以外にも様々な金属または導電体からなることができる。

30

データ導電体171、175a、175bもその側面が基板110面に対し30°乃至80°程度の角度で傾斜していることが好ましい。

【0042】

オーミック接触部材163a、163b、165a、165b、166aは、その下の第1及び第2半導体154a、154bとその上のデータ導電体171、175a、175bとの間にのみ存在し、これらの間の接触抵抗を低くする。第1、第2ゲート線121a、121b及び維持電極線131上に位置した第1及び第2半導体156a、157aは、表面のプロファイルを滑らかにしてデータ線171及び第1、第2ドレイン電極175a、175bの断線を防止する。島状の第1及び第2半導体154a、154bには、第1及び第2ソース電極173a、173bと第1及び第2ドレイン電極175a、175bとの間を始めとするデータ導電体171、175a、175bで覆われず露出した部分がある。

40

【0043】

データ導電体171、175a、175b及び露出した第1、第2半導体154a、1

50

54b上には、保護膜180が形成されている。保護膜180は、無機絶縁物または有機絶縁物などからなり、表面が平坦化されることができる。無機絶縁物の例としては、窒化ケイ素と酸化ケイ素がある。有機絶縁物は感光性を有することができ、その誘電定数は約4.0以下であることが好ましい。しかし、保護膜180は、有機膜の優れた絶縁特性を保ちながら露出した第1及び第2半導体154a、154b部分に悪影響を及ぼさないように、下部無機膜と上部有機膜の二重膜構造を有することができる。

【0044】

保護膜180にはデータ線171の端部179及び第1及び第2ドレイン電極175a、175bの拡張部177a、177bをそれぞれ露出させる複数のコンタクトホール（接触孔）182、185a、185bが形成されており、保護膜180とゲート絶縁膜140には第1及び第2ゲート線121a、121bの端部129a、129bを露出させる複数のコンタクトホール181a、181bが形成されている。

【0045】

保護膜180上には、第1及び第2副画素電極191a、191bを有する複数の画素電極191、遮蔽電極88、及び複数の接触補助部材81a、81b、82が形成されている。これらはITOまたはIZOなどの透明な導電物質やアルミニウム、銀、クロム、またはその合金などの反射性金属からなることができる。

各画素電極191は、4つの角が面取りされた（chamfered）ほぼ四角形状であり、面取りされた斜辺は第1及び第2ゲート線121a、121bに対して約45度の角度をなしている。

【0046】

各画素電極191を構成する一对の第1及び第2副画素電極191a、191bは、ギャップ（gap）92を間に挟んで互いに噛み合っている。第2副画素電極191bは、ほぼ直角に回転した等辺台形で、下辺が台形に凹んで、ほとんどが第1副画素電極191aで覆われている。第1副画素電極191aは、左側辺で互いに連結されている上部、下部及び中央の台形部からなる。

【0047】

第1副画素電極191aは、上部台形部の上辺及び下部台形部の下辺から右側辺に向かって延びた切開部93a、93b、93c、94a、94b、94cを有する。切開部93a、94aと切開部93b、94bとの間をゲート線121aが通過する。第1副画素電極191aの中央台形部は、第2副画素電極191bの凹んだ下辺に嵌合されている。また、第1副画素電極191aは、横部及びこれに接続された一对の斜線部を有する中央切開部91を有する。横部は、第1副画素電極191aの横中心線に沿って短く延びており、一对の斜線部は横部から第1副画素電極191aの左側辺に向かって延び、維持電極線131に対して約45度の角度をなしている。第1副画素電極191aと第2副画素電極191bとの間のギャップ92は、ゲート線121a、121bと約45度をなしている二対の上部及び下部斜線部と三つの縦部を有する。以下、説明の便宜上、ギャップ92も切開部と称する。

【0048】

切開部91ー94cは、維持電極線131に対してほとんど反転対称をなし、これらは第1及び第2ゲート線121a、121bに対して約45度の角度をなして互いに垂直に延びている。画素電極191は、これら切開部91ー94cによって複数の領域に分割される。

これにより、画素電極191を横方向に二等分する維持電極線131を中心にした上半部と下半部は、切開部91ー94cによりそれぞれ6個の領域に分けられる。

ここで、領域の数または切開部の数は、画素電極191の大きさ、画素電極191の横辺と縦辺の長さ比、液晶層3の種類や特性など、設計要素によって変化する。

【0049】

第1及び第2副画素電極191a、191bは、それぞれコンタクトホール185a、185bを介して第1及び第2ドレイン電極175a、175bに接続されており、第1

及び第2ドレイン電極175a、175bからデータ電圧の印加を受ける。一对の副画素電極191a、191bには、一つの入力映像信号に対し予め設定されている互いに異なるデータ電圧が印加され、その大きさは第1及び第2副画素電極191a、191bの大きさ及び形状によって設定される。また、第1及び第2副画素電極191a、191bの面積は互いに異なることができる。例えば、第2副画素電極191bは、第1副画素電極191aに比較して高い電圧の印加を受け、第1副画素電極191aより面積が小さい。

【0050】

データ電圧が印加された第1及び第2副画素電極191a、191bと共通電圧の印加を受ける共通電極270は、第1及び第2液晶キャパシタ C_{LCa} 、 C_{LCb} を構成し、第1、第2薄膜トランジスタQa、Qbが非導通状態になった後も印加された電圧を維持する。各液晶キャパシタ C_{LCa} 、 C_{LCb} は、液晶層3部分を誘電体として有する。 10

【0051】

第1及び第2副画素電極191a、191b及びこれに電氣的に接続された第1及び第2ドレイン電極175a、175bの拡張部177a、177bは、維持電極137及び延長部139を始めとする維持電極線131と重畳して第1及び第2液晶キャパシタ C_{LCa} 、 C_{LCb} の電圧維持能力を強化する第1及び第2ストレージキャパシタ C_{STa} 、 C_{STb} を構成する。

【0052】

遮蔽電極88は、データ線171に沿って延びた縦部と第2ゲート線121bに沿って延びた横部を有しており、縦部はデータ線171を完全に覆い、横部は第2ゲート線121bの境界線の内側に位置している。 20

遮蔽電極88は、共通電圧 V_{com} の印加を受け、データ線171と画素電極191の間及びデータ線171と共通電極270との間に形成される電界を遮断して、画素電極191の電圧歪曲及びデータ線171が伝達するデータ電圧の信号遅延が減少する。しかし、必要に応じて遮蔽電極88は省略してもよい。

【0053】

接触補助部材81a、81b、82は、それぞれコンタクトホール181a、181b、182を介して第1、第2ゲート線121a、121bの端部129a、129b及びデータ線171の端部179に接続される。接触補助部材81a、81b、82は、第1、第2ゲート線121a、121bの端部129a、129b及びデータ線171の端部179と外部装置との接着性を補完し、これらを保護する。 30

【0054】

次に、図7乃至図10を参照して、共通電極表示板200について説明する。

透明なガラスまたはプラスチックなどからなる絶縁基板210上に、遮光部材220が形成されている。遮光部材220は、ブラックマトリックスとも言い、光漏洩を防ぐ。遮光部材220は、画素電極191と対向しており、画素電極191とほぼ同一形状の複数の開口部225を有している。これに対し、遮光部材220は、データ線171に対応する部分と、第1、第2薄膜トランジスタQa、Qbに対応する部分からなることもできる。遮光部材220は、画素電極191と薄膜トランジスタQa、Qb近傍の光漏洩を遮断するために様々な形状を有することができる。 40

【0055】

また、基板210上には、複数のカラーフィルタ230が形成されており、遮光部材220で覆われた領域内にほとんど位置している。カラーフィルタ230は、画素電極191に沿って縦方向に長く延びることができる。カラーフィルタ230は赤色、緑色及び青色などの基本色のうちの一つを表示することができる。

【0056】

カラーフィルタ230及び遮光部材220上には、オーバーコート膜(overcoat)250が形成されている。オーバーコート膜250は、(有機)絶縁物からなることができ、カラーフィルタ230が露出するのを防止し、平坦面を提供する。

オーバーコート膜250上には共通電極270が形成されている。共通電極270はI 50

TO、IZOなどの透明な導電体などからなり、複数の切開部群71、72、73、74a、74b、75a、75b、76a、76bを有する。

【0057】

一つの切開部群71-76bは、一つの画素電極191と対向し、中央切開部71、72、73、上部切開部74a、75a、76a及び下部切開部74b、75b、76bを有する。切開部71-76bのそれぞれは、画素電極191の隣接切開部91-94cの間、または切開部91、94a、94b、94cと画素電極191の面取りされた斜辺、または左側辺の間に配置されている。また、各切開部71-76bは、画素電極の切開部91-94cと平行に延びた少なくとも一つの斜線部を有する。

【0058】

上部及び下部切開部74a-76bのそれぞれは、斜線部と横部及び縦部を有する。斜線部はほぼ画素電極191の右側辺から上側または下側辺に画素電極191上部または下部切開部93a-94cとほぼ平行に延びる。横部及び縦部は、斜線部の各端から画素電極191の辺に沿って辺と重畳しながら延び、斜線部と鈍角をなしている。

【0059】

中央切開部71、72は、中央横部、一对の斜線部及び一对の縦断縦部を有する。中央横部は、ほぼ画素電極191の横中心線に沿って短く延び、一对の斜線部は、中央横部の端から画素電極191の左側辺に向かってそれぞれ下部及び上部切開部74a-76bとほぼ平行に延びている。縦断縦部は、斜線部の各端から画素電極191の左側辺に沿って重畳しながら延び、斜線部と鈍角をなしている。

【0060】

切開部73-76bの斜線部には、三角形のノッチ(notch)が形成されている。ノッチは四角形、台形または半円形に形成されたり、突出した形状や凹んだ形状に形成されたりすることもできる。このノッチは、切開部71-76bに対応する領域の境界に位置する液晶分子3の配列方向を決定する。

切開部71-76bの数及び方向も設計要素によって変わり、遮光部材220が切開部71-76bと重畳して切開部71-76b近傍の光漏洩を遮断することができる。

【0061】

下部及び上部表示板100、200の内側面には配向膜11、21が塗布されており、これは垂直配向膜とすることができる。

下部及び上部表示板100、200の外側面には偏光子を有する偏光板12、22が備えられており、二つの偏光子を有する偏光板12、22の相互の偏光軸は直交し、このうちの一つの偏光軸は、第1及び第2ゲート線121a、121bに対して平行であることが望ましい。反射型液晶表示装置では、二つの偏光板12、22のうちの一つは省略してもよい。

【0062】

本実施形態による液晶表示装置は、液晶層3の遅延値を補償するための位相遅延膜(図示せず)をさらに備えることができる。位相遅延膜は、複屈折性を有し、液晶層3の位相遅延を逆に補償する。

液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は電場がない状態でその長軸が二つの表示板100、200の表面に対して垂直をなすように配向されている。このため、入射光は二つの偏光板12、22の直交する偏光子を通過できず遮断される。

【0063】

共通電極270に共通電圧を印加し、画素電極191にデータ電圧を印加して、第1または第2液晶キャパシタ C_{LCa} 、 C_{LCb} の両端に電位差が生じれば、下部及び上部表示板100、200の面にほぼ垂直である電場が液晶層3に生成される(以下、画素電極191及び共通電極270を電場生成電極という。)。すると、液晶層3の液晶分子は電場に応答してその長軸が電場の方向に対して垂直をなすように傾斜し、液晶分子が傾いた程度によって液晶層3に入射された光の偏光の変化程度が変わる。このような偏光の変化は、二つの偏光板12、22の偏光子により透過率の変化として現れ、これによって液晶

10

20

30

40

50

表示装置は映像を表示する。

【0064】

液晶分子の傾斜角度は電場の強さによって変化し、第1副画素電極191aには低い電圧が印加され、第2副画素電極には高い電圧が印加されれば、第1液晶キャパシタ C_{LCa} の電圧 V_a が第2液晶キャパシタ C_{LCb} の電圧 V_b より大きいので、第1副画素 X_a と第2副画素 X_b で液晶分子の傾斜角度が異なり、これによって二つの副画素 PX_a 、 PX_b の輝度が異なる。この結果、第1液晶キャパシタ C_{LCa} の電圧 V_a と、第2液晶キャパシタ C_{LCb} の電圧 V_b を適切に調整すれば、側面から見る映像が正面から見る映像に最大限に近付けることができ、これによって側面視認性を向上させることができる。

【0065】

液晶分子の傾斜方向は、電場生成電極191、270の切開部71-76b、91-94cと画素電極191の斜辺が電場を歪曲して形成する水平成分によって決定され、この電場の水平成分は、切開部71-76b、91-94cの辺と画素電極191の辺に垂直である。

【0066】

図8に示すように、一つの切開部群71-76b、91-94cは、画素電極191をそれぞれ二つの傾いた主辺(major edge)を有する複数の副領域(sub-area)に分け、各副領域の液晶分子の傾斜方向は、電場の水平成分により決定される方向に決定され、傾斜方向はほぼ4つの方向である。このように液晶分子の傾斜方向を複数にすれば、液晶表示装置の基準視野角が大きくなる。

【0067】

液晶分子の傾斜方向を決定するための切開部71-76b、91-94cの形状及び配置は変形することができ、少なくとも一つの切開部71-76b、91-94cは、突起(図示せず)や陥没部(図示せず)で代替してもよい。突起は有機物または無機物からなることができ、電場生成電極191、270の上または下に配置できる。

【0068】

次に、このような液晶表示装置の表示動作について図1乃至図4を参照して詳細に説明する。

信号制御部600は、外部のグラフィック制御部(図示せず)から入力映像信号R、G、B及びその表示を制御する入力制御信号、例えば、垂直同期信号 V_{sync} と水平同期信号 H_{sync} 、メインクロック $MCLK$ 、データイネーブル信号 DE などの提供を受ける。信号制御部600は、入力映像信号R、G、Bと入力制御信号に基づいて映像信号R、G、Bを液晶表示板組立体300の動作条件に合せて適切に処理し、ゲート制御信号 $CONT1$ 及びデータ制御信号 $CONT2$ などを生成した後、ゲート制御信号 $CONT1$ をゲート駆動部400に送出し、データ制御信号 $CONT2$ と処理した映像信号 DAT はデータ駆動部500に送出する。

【0069】

ゲート制御信号 $CONT1$ は、ゲートオン電圧 V_{on} の走査開始を指示する走査開始信号 STV と、ゲートオン電圧 V_{on} の出力を制御する少なくとも一つのクロック信号などを有する。

データ制御信号 $CONT2$ は、一つの画素行のデータ伝送を知らせる水平同期開始信号 STH (図示せず)と、データ線(D_1-D_m)に当該データ電圧の印加を指示するロード信号 $LOAD$ 、及びデータクロック信号 $HCLK$ (共に図示せず)を有する。また、データ制御信号 $CONT2$ は、共通電圧 V_{com} に対するデータ電圧の極性(以下、共通電圧に対するデータ電圧の極性を略してデータ電圧の極性という。)を反転させる反転信号 RVS (図示せず)を有することができる。

【0070】

信号制御部600からのデータ制御信号 $CONT2$ に従って、データ駆動部500は、一群の副画素 PX_a 、 PX_b に対する映像信号 DAT を受信し、階調電圧生成部800からの二つの階調電圧群のうちの一群を選択し、選択された階調電圧群の中から各映像デー

10

20

30

40

50

タ D A T に対応する階調電圧を選択することによって、映像信号 D A T を当該データ電圧に変換した後、これを当該データ線 ($D_1 - D_m$) に印加する。

【0071】

これと異なり、データ駆動部 500 ではなく別個に備えられた外部の選択回路（図示せず）で二つの階調電圧群のうちのいずれか一つを選択してデータ駆動部 500 に伝達することや、階調電圧生成部 800 により値が変化する基準電圧を提供し、データ駆動部 500 はこれを分圧して自ら階調電圧を形成することもできる。

【0072】

ゲート駆動部 400、400a、400b は、信号制御部 600 からのゲート制御信号 C O N T 1 に従ってゲートオン電圧 V o n をゲート線 ($G_{1a} - G_{nb}$) に印加して、該ゲート線 ($G_{1a} - G_{nb}$) に接続されたスイッチング素子 Q a、Q b を導通させ、これによってデータ線 ($D_1 - D_m$) に印加されたデータ電圧が導通したスイッチング素子 Q a、Q b を介して当該副画素 P X a、P X b に印加される。

10

【0073】

副画素 P X a、P X b に印加されたデータ電圧と共通電圧 V c o m の差は液晶キャパシタ C_{LCa} 、 C_{LCb} の充電電圧、つまり、画素電圧として現れる。液晶分子は画素電圧の大きさによってその配列が異なり、このため液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は、下部及び上部表示板 100、200 に付着された偏光板 12 の偏光子によって光透過率の変化として現れる。

【0074】

前述した二つの階調電圧群は互いに異なるガンマ曲線を示し、これらが一つの画素 P X の二つの副画素 P X a、P X b に印加されるので、一つの画素 P X のガンマ曲線はこれらを合成した曲線となる。二つの階調電圧群を決定する際には、合成ガンマ曲線が正面の基準ガンマ曲線に近接するようにする。例えば、正面の合成ガンマ曲線は、最も好適に定められた正面の基準ガンマ曲線と一致するようにし、側面の合成ガンマ曲線は、正面の基準ガンマ曲線に最も近接するようにする。この結果、側面視認性が向上する。

20

【0075】

なお、既に説明したように、高い電圧の印加を受ける第 2 副画素電極 191b の面積を第 1 副画素電極 191a の面積より小さくすることで、側面ガンマ曲線の歪みを小さくすることができる。特に、第 1 及び第 2 副画素電極 191a、191b の面積比率がほぼ 2 : 1 であるとき、側面ガンマ曲線が正面ガンマ曲線により近接して、側面視認性が一層良くなる。

30

【0076】

1 / 2 水平周期（または 1 / 2 H）（水平同期信号 H s y n c の半周期）を単位としてデータ駆動部 500 とゲート駆動部 400 は同一動作を反復する。このような方式で、1 フレームの期間に全てのゲート線 ($G_{1a} - G_{nb}$) に対して順次にゲートオン電圧 V o n を印加して全ての画素にデータ電圧を印加する。1 フレームが終了すれば次のフレームが開始され、各画素に印加されるデータ電圧の極性が直前フレームの極性と逆極性になるように、データ駆動部 500 に印加される反転信号 R V S の状態が制御される（フレーム反転）。この時、1 フレーム内でも反転信号 R S V の特性に従って一つのデータ線を通じて流れるデータ電圧の極性が異なったり（例：行反転、ドット反転）、隣接データ線を通じて同時に流れるデータ電圧の極性も互いに異なったりすることができる（例：列反転、ドット反転）。

40

【0077】

一方、図 5 を参照して、次式により定義されるキックバック電圧 V k は、ゲート信号がゲートオン電圧 V o n からゲートオフ電圧 V o f f に変わるとき、スイッチング素子 Q の制御端子と出力端子との間の寄生容量 C g d によって生成され、画素電極 P E に印加された電圧を低下させる。

$$V_k = [C_{gd} / (C_{LC} + C_{ST} + C_{gd})] \times \Delta V_g$$

ここで、 ΔV_g はゲートオン電圧 V o n とゲートオフ電圧 V o f f の差電圧である。

50

なお、本発明の実施形態による液晶表示装置の第1及び第2副画素PXa、PXbのキックバック電圧Vka、Vkbの大きさは実質的に同一である。

【0078】

第1及び第2副画素PXa、PXbの液晶キャパシタ C_{LCa} 、 C_{LCb} の容量は、第1及び第2副画素電極191a、191bの面積などによって決定されるので、第1及び第2副画素電極191a、191bに実質的に同一電圧が印加される場合、第1副画素電極191aが第2副画素電極191bより面積が大きいので、第1液晶キャパシタ C_{LCa} が第2液晶キャパシタ C_{LCb} よりも容量が大きい。また、維持電極137と重畳する第1ドレイン電極175aの拡張部177aが第2ドレイン電極175bの拡張部177bより面積が大きい。ところが、ほとんどが低階調で動作する第1副画素電極191aの液晶キャパシタ C_{LCa} は、液晶の配列による誘電率が第2副画素電極191bの誘電率に比して小さいので、第1液晶キャパシタ C_{LCa} の容量もさらに小さくなり、ほとんどが高階調で動作する第2副画素電極191bの液晶キャパシタ C_{LCb} の容量はさらに大きくなる。このため、前記式に基づいて第1及び第2ストレージキャパシタ C_{STa} 、 C_{STb} の容量を固定すれば、第1副画素電極191aへのキックバック電圧Vkaが第2副画素電極191bへのキックバック電圧Vkbより大きくなる。よって、キックバック電圧Vka、Vkbの均衡をとるために、第1及び第2ストレージキャパシタ C_{STa} 、 C_{STb} の値を調整する必要がある。

10

【0079】

第1ストレージキャパシタ C_{STa} の容量を増加させて第1副画素PXaのキックバック電圧Vkaが高くなるのを防止するため、第1ドレイン電極175aと重畳する維持電極137をさらに形成したり、第1ドレイン電極175aの拡張部177a及びこれと重畳する維持電極137の縦幅をさらに広くしたりする。このように、第1及び第2副画素PXa、PXbのキックバック電圧Vka、Vkbの大きさを実質的に同一にすることで、最適の共通電圧Vcomを設定することが容易になり、キックバック電圧Vka、Vkbの均衡をとることが可能になるので、画面のフリッカー現象などを防止することができる。

20

【0080】

特に、図6乃至図10に示すように、第1ドレイン電極175aの接続部176aaと重畳する維持電極137の延長部139をさらに設けて第1ストレージキャパシタ C_{STa} を形成できるので、維持電極137の面積を減らしても十分な保持容量を確保でき、同時に開口率を増加させることができる。

30

【0081】

この他に、維持電極137と重畳する第1及び第2ドレイン電極175a、175bの面積を適切に設定することによって、キックバック電圧Vka、Vkbの大きさを同一にできる第1及び第2ストレージキャパシタ C_{STa} 、 C_{STb} の容量を形成することができる。さらに、第1及び第2副画素PXa、PXbに印加されるゲート信号を異なるようにすることもできる。例えば、ゲートオン電圧Vonの大きさを異なるようにして ΔVg を調節することによって、キックバック電圧Vka、Vkbの大きさを同一にすることも可能である。

40

【0082】

一方、共通電極270と遮蔽電極88には同一の共通電圧が印加されるので、両者間には電場がほとんど無い。このため、共通電極270と遮蔽電極88の間に位置した液晶分子は初期垂直配向状態をそのまま維持するので、この部分に入射した光は透過せず遮断される。

【0083】

次に、図11を参照して本発明の他の実施形態による液晶表示板組立体について詳細に説明する。

図11は、本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

50

図 1 1 に示す実施形態の薄膜トランジスタ表示板の層状構造はほとんど図 6 に示した薄膜トランジスタ表示板の層状構造と同様である。

【0084】

絶縁基板 110 上に、第 1 及び第 2 ゲート電極 124 a、124 b 及び端部 129 a、129 b を有する複数の第 1 及び第 2 ゲート線 121 a、121 b と、維持電極 137 及びその延長部 139 を有する複数の維持電極線 131 を有するゲート導電体が形成され、その上には、ゲート絶縁膜 140 が形成されている。ゲート絶縁膜 140 上には、複数の島状の半導体 154 a、154 b、156 a、157 a が形成されており、その上には複数の島状オーミック接触部材（図示せず）が形成されている。

【0085】

オーミック接触部材及びゲート絶縁膜 140 上には、第 1 及び第 2 ソース電極 173 a、173 b 及び端部 179 を有する複数のデータ線 171 と、拡張部 177 a、177 b、端部 176 a、176 b 及び接続部 176 a a、176 b b を有する複数の第 1 及び第 2 ドレイン電極 175 a、175 b を有するデータ導電体が形成されている。データ導電体 171、175 a、175 b 及び露出した第 1 及び第 2 半導体 154 a、154 b 部分の上には保護膜 180 が形成されている。保護膜 180 とゲート絶縁膜 140 の上にはコンタクトホール 181 a、181 b、182、185 a、185 b が形成されている。保護膜 180 の上には、複数の画素電極 191、複数の遮蔽電極 88 及び複数の接触補助部材 81 a、81 b、82 が形成されている。

【0086】

しかし、図 6 の薄膜トランジスタ表示板と異なり、図 1 1 の実施形態では、第 2 ドレイン電極 175 b の拡張部 177 b と、これと重畳する維持電極 137 の右側部分が図 6 に示したものより幅が狭いので、第 2 ストレージキャパシタ C_{STb} の容量が図 6 に示したものより小さくなる。これにより、第 1 副画素電極 191 a に低い電圧が印加され、第 2 副画素電極 191 b に高い電圧が印加されるときに第 2 液晶キャパシタ C_{LCb} の容量がより大きくなって、キックバック電圧 V_{kb} がキックバック電圧 V_{ka} より小さくなるのを防ぐ。このように、キックバック電圧 V_{ka} 、 V_{kb} の大きさを実質的に同一にすることによって、最適の共通電圧 V_{com} を設定することが容易で、キックバック電圧 V_{ka} 、 V_{kb} の均衡をとることが可能になるので、画面のフリッカー現象などを防止し、同時に開口率の低下を防止することができる。

図 6 に示す薄膜トランジスタ表示板の多くの特徴は、図 1 1 に示す薄膜トランジスタ表示板にも適用できる。

【0087】

次に、本発明の他の実施形態による液晶表示装置について図 1 2 及び図 1 3 を参照して詳細に説明する。

図 1 2 は、本発明の他の実施形態による液晶表示装置のブロック図であり、図 1 3 は、本発明の他の実施形態による液晶表示装置の一つの画素に対する等価回路図である。

本発明の他の実施形態による液晶表示装置は、液晶表示板組立体 301 とこれに接続されたゲート駆動部 403、及びデータ駆動部 501、データ駆動部 501 に接続された階調電圧生成部 801、並びにこれらを制御する信号制御部 601 を備える。

【0088】

液晶表示板組立体 301 は、等価回路的に複数の表示信号線（ $G_1 - G_n$ 、 $D_1 - D_{2m}$ ）と、これに接続されてほぼ行列状に配列された複数の画素 PX を備える。

表示信号線（ $G_1 - G_n$ 、 $D_1 - D_{2m}$ ）は、ゲート信号を伝達する複数のゲート線（ $G_1 - G_n$ ）と、データ信号を伝達するデータ線（ $D_1 - D_{2m}$ ）を有する。ゲート線（ $G_1 - G_n$ ）はほぼ行方向に延びて互いにほぼ平行であり、データ線（ $D_1 - D_{2m}$ ）はほぼ列方向に延びて互いにほぼ平行である。一つの画素 PX の両側にそれぞれ一対のデータ線（ $D_1 - D_{2m}$ ）が配置されている。さらに、表示信号線は、ゲート線（ $G_1 - G_n$ ）とデータ線（ $D_1 - D_{2m}$ ）以外にもゲート線（ $G_1 - G_n$ ）とほぼ平行に延びた維持電極線を有することができる。

10

20

30

40

50

【0089】

図13に、表示信号線と一つの画素PXの等価回路が示されているが、図面符号GLで示したゲート線と、図面符号DL a、DL bで示したデータ線以外にも、表示信号線はゲート線GLとほぼ平行に延びた維持電極線SLをさらに有する。

各画素PXは一对の副画素PX c、PX dを有し、各副画素PX c、PX dは、それぞれ当該ゲート線GL及びデータ線DL a、DL bに接続されているスイッチング素子Q c、Q dと、これらに接続された液晶キャパシタC_{LC} c、C_{LC} d及びストレージキャパシタC_{ST} c、C_{ST} dを有する。

【0090】

各副画素PX c、PX dは、図5に示した副画素と実質的に同一であるのでこれに対する詳細な説明は省略する。 10

階調電圧生成部801は、副画素PX c、PX dの透過率に関連する二組の複数階調電圧を生成する。二組のうちの一組は共通電圧V_{com}に対してプラスの値を有し、もう一組はマイナスの値を有する。

【0091】

ゲート駆動部403は、液晶表示板組立体301のゲート線(G₁ - G_n)に接続され、外部からのゲートオン電圧V_{on}とゲートオフ電圧V_{off}の組み合わせからなるゲート信号をゲート線(G₁ - G_n)に印加する。

データ駆動部501は、液晶表示板組立体301のデータ線(D₁ - D_{2m})に接続され、階調電圧生成部801からの階調電圧を選択してデータ信号として副画素PX c、PX dに印加する。 20

信号制御部601は、ゲート駆動部403及びデータ駆動部501などの動作を制御する。

【0092】

次に、このような液晶表示板組立体301の構造について図14及び図15を参照して詳細に説明する。

図14は、本発明の他の実施形態による液晶表示板組立体の配置図であり、図15は、図14の液晶表示板組立体のX I I - X I I線に沿った断面図である。

図14及び図15の実施形態による液晶表示板組立体は、薄膜トランジスタ表示板101、共通電極表示板201、及びその間の液晶層3を備える。 30

【0093】

まず、薄膜トランジスタ表示板101について詳細に説明する。

透明なガラスまたはプラスチックなどからなる絶縁基板110上に、複数のゲート線121と複数の維持電極線131 aを有する複数のゲート導電体が形成されている。

ゲート線121はゲート信号を伝達し、主に横方向に延びている。各ゲート線121は、上方に突出した第1及び第2ゲート電極124 c、124 dと、他の層または外部駆動回路との接続のために広い面積の端部129を有する。

【0094】

維持電極線131 aは、所定の電圧の印加を受けて主に横方向に延びている。各維持電極線131 aは、隣接した二つのゲート線121の間に位置し、二つのゲート線121からほぼ同一距離をおいている。各維持電極線131 aは、上下に拡張された維持電極137 aと維持電極137 aから下方に長く延びた棒状の延長部139 aを有する。維持電極137 aはほぼ長方形で、維持電極線131 aに対称であり、延長部139 aは第1ゲート電極124 cの近傍まで延びている。しかし、維持電極137 aを始めとする維持電極線131 aの形状及び配置はいろいろな形態に変形可能である。 40

【0095】

ゲート導電体121、131 a上には、SiNxまたはSiOxなどからなるゲート絶縁膜140が形成されている。

ゲート絶縁膜140上には、水素化非晶質シリコンまたは多結晶シリコンなどからなる複数の島状の半導体154 c、154 d、156 b、157 bが形成されている。半導体 50

154c、154dは、それぞれ第1及び第2ゲート電極124c、124d上に位置する。半導体156b、157bは、ゲート線121、維持電極線131aの境界を覆う。

【0096】

半導体154c、154d、156b、157b上には、複数の島状のオーミック接触部材163c、163d、165c、165d、166b、167bが形成されている。オーミック接触部材163c-167bは、リンなどのn型不純物が高濃度にドーピングされているn+水素化非晶質シリコンなどの物質からなるか、シリサイドからなることができる。オーミック接触部材163c、165cとオーミック接触部材163d、165dとは、それぞれ対をなして半導体154c、154d上に位置し、オーミック接触部材166b、167bは、それぞれ半導体156b、157b上に位置する。

10

【0097】

ゲート絶縁膜140及びオーミック接触部材163c、163d、165c、165d、166b、167b上には、複数のデータ線171a、171bと複数対の第1及び第2ドレイン電極175c、175dを有するデータ導電体が形成されている。

データ線171a、171bはデータ信号を伝達し、主に縦方向に延びてゲート線121及び維持電極線131aと交差する。各データ線171a、171bは、第1及び第2ゲート電極124c、124dに向かって延びた複数の第1及び第2ソース電極173c、173dと他の層または外部駆動回路との接続のために広い面積の端部179a、179bを有する。

【0098】

20

第1及び第2ドレイン電極175c、175dは互いに分離されており、データ線171a、171bとも分離されている。第1及び第2の各ドレイン電極175c、175dは、それぞれのゲート電極124c、124dを中心に第1及び第2ソース電極173c、173dと対向し、一側端に広い面積の長方形の拡張部177c、177d、棒状の他側の端部176c、176d、並びに拡張部177c、177dと端部176c、176dを接続する接続部176cc、176ddを有する。各拡張部177c、177dは維持電極137aと重畳し、棒状の端部176c、176dは各ゲート電極124c、124dと重畳し、U字状に折曲したソース電極173c、173dで一部覆われている。

【0099】

第1ドレイン電極175cの接続部176ccはほとんど維持電極137aの延長部139a上に位置し、維持電極137aの延長部139aと平行に延びてこの延長部139aの縦境界線内に位置する。第2ドレイン電極175dの拡張部177dの面積は、第1ドレイン電極175cの拡張部177cの面積より小さい。

30

【0100】

第1及び第2ゲート電極124c、124d、第1及び第2ソース電極173c、173d、並びに第1及び第2ドレイン電極175c、175dは、半導体154c、154dと共に第1及び第2薄膜トランジスタQc、Qdを構成し、薄膜トランジスタQc、Qdのチャンネルは、第1及び第2ソース電極173c、173dと、第1及び第2ドレイン電極175c、175dとの間の半導体154c、154dに形成される。

【0101】

40

オーミック接触部材163c、163d、165c、165d、166b、167bは、その下の半導体154c、154d、156b、157bと、その上のデータ線171a、171b、及び第1、第2ドレイン電極175c、175dとの間にのみ存在し、これらの間の接触抵抗を低くする。島状の半導体154c、154dには、第1及び第2ソース電極173c、173dと第1及び第2ドレイン電極175c、175dとの間を始めてとして、これらで覆われず露出した部分がある。半導体156b、157bは、ゲート線121及び維持電極線131a表面のプロファイルを滑らかにして、データ線171a、171b及び第1、第2ドレイン電極175c、175dの断線を防止する。

【0102】

データ線171a、171b、第1、第2ドレイン電極175c、175d及び露出し

50

た半導体154c、154d部分上には保護膜180が形成されている。

保護膜180には第1及び第2ドレイン電極175c、175dの拡張部177c、177dとデータ線171a、171bの端部179a、179bをそれぞれ露出させる複数のコンタクトホール185c、185d、182a、182bが形成されており、保護膜180とゲート絶縁膜140には、ゲート線121の端部129を露出させる複数のコンタクトホール181が形成されている。

保護膜180上には、第1及び第2副画素電極191a、191bを有する複数の画素電極191、複数の遮蔽電極88b及び複数の接触補助部材81、82a、82bが形成されている。

【0103】

10

一つの画素電極191を構成する一对の第1及び第2副画素電極191a、191bはギャップ93を間に挟んで互いに噛み合い、画素電極191の外側境界はほぼ四角形状を有する。第2副画素電極191bは、ほぼ直角に回転した等辺台形で下辺が台形に凹んで、ほとんど第1副画素電極191aで覆われている。第1副画素電極191aは、左側辺で互いに連結されている上部、下部及び中央台形部からなる。第1副画素電極191aの中央台形部は、第2副画素電極191bの凹んだ下辺に嵌合されている。第1副画素電極191aと第2副画素電極191bとの間のギャップ93はほぼ均一な幅を有し、ゲート線121と約45度をなす二対の上部及び下部斜線部と実質的に均一な幅を有する三つの縦部を有する。以下、説明の便宜上、ギャップ93も切開部と称する。

【0104】

20

第1副画素電極191aは、上部台形部の上側辺及び下部台形部の下側辺から右側辺に向かって延びた切開部96a、96b、97a、97bを有する。また、第1副画素電極191aは、維持電極線131aに沿って延びた切開部91、92aを有し、切開部91、92aは、中央から横方向に延びた横部と、維持電極線131aに対して約45度をなす一对の斜辺を有する。第2副画素電極191bは、左側辺から右側辺に向かって延びた切開部94a、94bを有する。切開部91、92a、94a、94b、96a、96b、97a、97bは、維持電極線131aに対してほぼ反転対称をなしており、これらはゲート線121に対して約45度をなし、互いに垂直に延びている。画素電極191の上半部及び下半部は、切開部91-97bによってそれぞれ8個の領域に分割される。

【0105】

30

第1及び第2副画素電極191a、191bは、コンタクトホール185c、185dを介して第1及び第2ドレイン電極175c、175dと物理的、電氣的に接続されて第1及び第2ドレイン電極175c、175dからデータ電圧の印加を受ける。一对の副画素電極191a、191bには、一つの入力映像信号に対し予め設定された互いに異なるデータ電圧が印加され、その大きさは、第1及び第2副画素電極191a、191bの大きさ及び形状によって設定される。また、第1及び第2副画素電極191a、191bの面積は互いに異なることができる。例えば、第2副画素電極191bは第1副画素電極191aに比較して高い電圧の印加を受け、第1副画素電極191aより面積が小さい。

【0106】

データ電圧が印加された第1及び第2副画素電極191a、191bは、共通電圧の印加を受ける共通電極270が第1及び第2液晶キャパシタ C_{LCc} 、 C_{LCd} を構成して第1及び第2薄膜トランジスタ Qc 、 Qd が非導通状態になった後も印加された電圧を維持する。各液晶キャパシタ C_{LCc} 、 C_{LCd} は液晶層3部分を誘電体として有する。

40

【0107】

第1及び第2副画素電極191a、191b及びこれと電氣的に接続された第1及び第2ドレイン電極175c、175dの拡張部177c、177dは、ゲート絶縁膜140を介在して維持電極137a及び延長部139aを始めとする維持電極線131aと重畳して、第1及び第2液晶キャパシタ C_{LCc} 、 C_{LCd} の電圧維持能力を強化する各ストレージキャパシタ C_{STc} 、 C_{STd} を構成する。

【0108】

50

遮蔽電極 88b は、共通電圧の印加を受け、データ線 171a、171b に沿って延びた縦部と、ゲート線 121 に沿って延びた横部を有する。縦部はデータ線 171a、171b を完全に覆い、横部もゲート線 121 を完全に覆い、隣接した縦部を接続する。遮蔽電極 88b は、データ線 171a、171b と画素電極 191 との間、及びデータ線 171a、171b と共通電極 270 との間に形成される電界を遮断して、画素電極 191 の電圧歪み及びデータ線 171a、171b が伝達するデータ電圧の信号遅延を減少させる。

【0109】

接触補助部材 81、82a、82b は、それぞれコンタクトホール 181、182a、182b を介してゲート線 121 の端部 129 及びデータ線 171a、171b の端部 179a、179b に接続される。接触補助部材 81、82a、82b は、ゲート線 121 の端部 129 及びデータ線 171a、171b の端部 179a、179b と外部装置との接着性を補完し、これらを保護する。 10

【0110】

次に、共通電極表示板 201 について詳細に説明する。

透明なガラスまたはプラスチックなどからなる絶縁基板 210 上に、遮光部材 220、複数のカラーフィルタ 230、オーバーコート膜 250 及び共通電極 270 が順に形成されている。

【0111】

共通電極 270 は、複数組の切開部群 71、72、73a、74a、75c、75d、76c、76d、77a、77b、78a、78b を有する。一組の切開部 71-78b は、一つの画素電極 191 と対向し、中央切開部 71、72、73a、74a、上部切開部 75c、76c、77a、78a 及び下部切開部 75d、76d、77b、78b を有する。切開部 71-78b は、画素電極 191 の左側辺の中央、画素電極 191 の切開部 91-97b の間、及び周縁切開部 97a、97b と画素電極 191 の角の間に配置されている。また、切開部 72-78b は、画素電極 191 の切開部 91-97b と平行に延びた少なくとも一つの斜線部を有する。 20

【0112】

下部及び上部切開部 75c-78b は、ほぼ画素電極 191 の右側辺から下側または上側辺に向かって延びた斜線部、並びに斜線部の各端から画素電極 191 の辺に沿って辺と重畳しながら延び、斜線部と鈍角をなす横部及び縦部を有する。 30

【0113】

中央切開部 71 は、画素電極 191 の左側辺に沿って左側辺と重畳しながら延びた縦部と、縦部の中央で維持電極線 131a に沿って延びた横部を有する。中央切開部 72、73a は、ほぼ維持電極線 131a に沿って延びた横部と、これから維持電極線 131a と斜角をなして画素電極 191 の左側辺に向かって延びた一对の斜線部と、斜線部の各端から画素電極 191 の左側辺に沿って左側辺と重畳しながら延び、斜線部と鈍角をなす縦断縦部を有する。中央切開部 74a は、画素電極 191 の右側辺に沿って右側辺と重畳しながら延びた縦部、縦部の各端から画素電極 191 の左側辺に向かって延びた一对の斜線部、並びに斜線部の各端から第 2 副画素電極 191b の左側辺に沿って左側辺と重畳しながら延び、斜線部と鈍角をなす縦断縦部を有する。 40

【0114】

切開部 72-77b の斜線部には三角形形状のノッチが形成されている。このノッチは、四角形、台形または半円形に形成されたり、突出した形状や凹んだ形状に形成されたりすることもできる。

下部及び上部表示板 101、201 の内側面には配向膜 11、21 が塗布されており、外側面には偏光子を有する偏光板 12、22 が備えられている。

図 14 及び図 15 に示す実施形態による液晶表示装置の表示動作は、前記実施形態と実質的に同一であるのでこれに対する説明は省略する。

【0115】

図14及び図15に示す実施形態の液晶表示装置においても、第1及び第2副画素PXc、PXdのキックバック電圧Vkc、Vkdの大きさは実質的に同一である。第1及び第2液晶キャパシタCLCc、CLCdの容量は、第1及び第2副画素電極191a、191bの面積などによって決定されており、第1及び第2副画素電極191a、191bに実質的に同一電圧が印加されるときに、第1副画素電極191aが第2副画素電極191bより面積が大きいので、第1液晶キャパシタCLCcが第2液晶キャパシタCLCdより容量が大きい。また、維持電極137aと重畳する第1ドレイン電極175cの拡張部177cが第2ドレイン電極175dの拡張部177dより面積が大きい。ところが、ほとんど低階調で動作する第1副画素電極191aの第1液晶キャパシタCLCcは、液晶の配列による誘電率が第2副画素電極191bの誘電率に比較して小さく、この第1液晶キャパシタCLCcの容量もより小さくなるので、ほとんど高階調で動作する第2副画素電極191bの第2液晶キャパシタCLCdの容量はより大きくなる。これにより、各ストレージキャパシタCSTc、CSTdの容量を固定すれば、第1副画素電極191aへのキックバック電圧Vkcが第2副画素電極191bへのキックバック電圧Vkdより大きくなる。よって、キックバック電圧Vkc、Vkdの均衡をとるために、第1及び第2ストレージキャパシタCSTc、CSTdの値を調整する必要がある。

10

20

30

40

50

【0116】

第1ストレージキャパシタCSTcの容量を大きくしてキックバック電圧Vkcが高くなるのを防止するために、第1ドレイン電極175cの接続部176ccと重畳する維持電極137aの延長部139aをさらに設けたり、第1ドレイン電極175cの拡張部177c及びこれと重畳する維持電極137aの縦幅をより大きくしたりする。このように、第1及び第2副画素PXc、PXdのキックバック電圧Vkc、Vkdの大きさを実質的に同一にすることによって、最適の共通電圧Vcomを設定することが容易で、キックバック電圧Vkc、Vkdの均衡をとることが可能になるので、画面のフリッカー現象などを防止することができる。

【0117】

特に、図14及び図15に示すように、第1ドレイン電極175cの接続部176ccと重畳する維持電極137aの延長部139aをさらに設けることでストレージキャパシタCSTaを形成できるので、維持電極137aの面積を減少させても十分な保持容量を確保でき、同時に開口率を増加させることができる。

【0118】

また、本実施形態においても、第2ドレイン電極175dの拡張部177dと、これと重畳する維持電極137aの右側部分の幅をより狭くして、第2ストレージキャパシタCSTdの容量をより小さくすることによって、第2副画素電極191bに高い電圧が印加されるときに、キックバック電圧Vkdが小さくなるのを補償することができる。この結果、キックバック電圧Vkc、Vkdの均衡をとることができるので、フリッカー現象を防止し、同時に開口率の減少を防止することができる。

図1乃至図10の液晶表示板組立体の多くの特徴は、図12乃至図115の液晶表示板組立体にも適用できる。

【0119】

次に、図16及び図17を参照して本発明の他の実施形態による液晶表示装置用薄膜トランジスタについて詳細に説明する。

図16は、本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図17は、図16の液晶表示装置用薄膜トランジスタ表示板のXIIIB-XIIIB線に沿った断面図である。

【0120】

透明なガラスまたはプラスチックなどからなる絶縁基板110上に、複数のゲート線121と複数の維持電極線131bが形成されている。

ゲート線121はゲート信号を伝達し、主に横方向に延びている。各ゲート線121は、上方に突出した複数のゲート電極124eと他の層または外部駆動回路との接続のため

に広い面積の端部 129 を有する。

【0121】

維持電極線 131b は所定の電圧の印加を受け、主に横方向に延びている。各維持電極線 131b は、隣接した二つのゲート線 121 の間に位置し、二つのゲート線 121 からほぼ同一距離をおいている。各維持電極線 131b は、上下に拡張された維持電極 137b と、維持電極 137b から下方に長く延びた棒状の延長部 139b を有する。維持電極 137b はほぼ長方形で、維持電極線 131b に対称であり、延長部 139b はゲート電極 124e の近傍まで延びている。しかし、維持電極 137b を始めとする維持電極線 131b の形状及び配置は様々な形態に変形することができる。

【0122】

ゲート線 121 及び維持電極線 131b 上には、SiNx または SiOx などからなるゲート絶縁膜 140 が形成されている。

ゲート絶縁膜 140 上には、水素化非晶質シリコンまたは多結晶シリコンなどからなる複数の島状の半導体 154e が形成されている。半導体 154e は、それぞれゲート電極 124e 上に位置する。半導体 154e は、ゲート線 121 境界まで延びており、維持電極線 131b の境界にも配置できる。半導体 154e の上には複数の島状オーミック接触部材 163e、165e が形成されている。オーミック接触部材 163e、165e は対をなして半導体 154e 上に位置する。

【0123】

ゲート絶縁膜 140 及びオーミック接触部材 163e、165e 上には、複数のデータ線 171 と複数のドレイン電極 175e が形成されている。

データ線 171 はデータ信号を伝達し、主に縦方向に延びてゲート線 121 及び維持電極線 131b と交差する。各データ線 171 は、ゲート電極 124e に向かって延びた複数のソース電極 173e と、他の層または外部駆動回路との接続のために広い面積の端部 179 を有する。

【0124】

ドレイン電極 175e は、データ線 171 と分離されている。各ドレイン電極 175e は、ゲート電極 124e を中心にソース電極 173e と対向し、一側端に面積が広い長方形の拡張部 177e、棒状の他側の端部 176e、並びに拡張部 177e と端部 176e を接続する接続部 176ee を有する。

各拡張部 177e は維持電極 137b と重畳し、棒状の端部 176e はゲート電極 124e と重畳し、U 字状に折曲したソース電極 173e で一部覆われている。以下、拡張部 177e を結合電極と称する。

【0125】

ドレイン電極 175e の接続部 176ee は、ほとんど維持電極 137b の延長部 139b 上に位置し、維持電極 137b の延長部 139b と平行に延びてこの延長部 139b の縦境界線内に位置する。

一つのゲート電極 124e、一つのソース電極 173e 及び一つのドレイン電極 175e は、半導体 154e と共に一つの薄膜トランジスタを構成し、薄膜トランジスタのチャンネルは、ソース電極 173e とドレイン電極 175e との間の半導体 154e に形成される。

【0126】

オーミック接触部材 163e、165e は、その下の半導体 154e と、その上のデータ線 171 及びドレイン電極 175e との間にのみ存在し、これらの間の接触抵抗を低くする。島状の半導体 154e にはソース電極 173e とドレイン電極 175e との間を始めとして、これらで覆われず露出した部分がある。半導体 154e の延長部は、ゲート線 121 表面のプロファイルを滑らかにしてデータ線 171 の断線を防止する。

【0127】

データ線 171、ドレイン電極 175e 及び露出した半導体 154e 部分の上には保護膜 180 が形成されている。

10

20

30

40

50

保護膜 180 には結合電極 177e とデータ線 171 の端部 179 をそれぞれ露出させる複数のコンタクトホール 182、185e が形成されており、保護膜 180 とゲート絶縁膜 140 にはゲート線 121 の端部 129 を露出させる複数のコンタクトホール 181 が形成されている。

【0128】

保護膜 180 上には、複数の画素電極 191、複数の遮蔽電極 88 及び複数の接触補助部材 81、82 が形成されている。

各画素電極 191 は、4 つの角が面取りされたほぼ四角形状を有し、面取りされた斜辺はゲート線 121 に対して約 45 度の角度をなす。画素電極 191 はゲート線 121 と重畳し、このため開口率を大きくすることができる。

10

【0129】

各画素電極 191 は、ギャップ 93 を間に挟んで分かれた一对の第 1 及び第 2 副画素電極 191c、191d を有する。ギャップ 93 は、画素電極 191 の左側辺から右側辺に延びている上部及び下部斜線部と、これらを連結する縦部を有する。ギャップ 93 の上部及び下部斜線部は、ゲート線 121 と約 45 度をなし、互いに垂直である。

よって、第 2 副画素電極 191d は、ほぼ直角に回転した二等辺台形状を有し、第 1 副画素電極 191c は第 2 副画素電極 191d の斜辺と対向し、ほぼ直角に回転した一对の台形部と第 2 副画素電極 191d の右側辺と対向する縦部を有する。

【0130】

第 1 副画素電極 191c は、下部及び上部切開部 94a、94b、95a、95b を有する。下部及び上部切開部 94a、94b は、第 1 副画素電極 191c の下側または上側の角から右側辺に斜めに延びており、下部及び上部切開部 95a、95b は、第 1 副画素電極 191c の下側辺または上側辺から右側辺に斜めに延びている。下部及び上部切開部 94a、94b、95a、95b は、ゲート線 121 に対して約 45 度の角度をなし、互いに垂直に延びている。

20

【0131】

第 2 副画素電極 191d は中央切開部 91、92 を有する。中央切開部 91 は、第 2 副画素電極 191d の左側辺の中央に入口を有し、切開部 91 の入口は、ギャップ 93 の上部斜線部及び下部斜線部とそれぞれ実質的に平行な一对の斜辺を有している。切開部 92 は、維持電極 137b の中央に横に短く延びた横部と、これからギャップ 93 の上部斜線部及び下部斜線部とほぼ平行に延びた一对の斜線部を有する。以下、説明の便宜上、ギャップ 93 も切開部と称する。

30

【0132】

画素電極 191 は、上記切開部 91、92、93、94a、94b、95a、95b によって複数の領域に分割される。切開部 91、92、93、94a、94b、95a、95b は維持電極線 131b に対してほぼ反転対称をなす。

この時、切開部の数または領域の数は、画素電極 191 の大きさ、画素電極 191 の横辺と縦辺の長さ比、液晶層の種類や特性など、設計要素によって異なる。

下部表示板 100 の外面には偏光子を有する偏光板 12 が備えられている。

【0133】

40

第 1 副画素電極 191c はコンタクトホール 185e を介してドレイン電極 175e と物理的、電氣的に接続されてドレイン電極 175e からデータ電圧の印加を受ける。第 1 及び第 2 副画素電極 191c、191d と共通電極（図示せず）は、第 1 及び第 2 液晶キャパシタ C_{LCe} 、 C_{LCf} を構成して、薄膜トランジスタが非導通状態になった後も印加された電圧を維持する。

【0134】

第 1 副画素電極 191c 及びこれに接続された結合電極 177e は、維持電極 137b を始めとする維持電極線 131b と重畳してストレージキャパシタ C_{STE} を構成し、ストレージキャパシタ C_{STE} は、第 1 液晶キャパシタ C_{LCe} の電圧維持能力を強化する。

50

第2副画素電極191dは結合電極177eと重畳して結合キャパシタCcp（図示せず）を構成する。

【0135】

薄膜トランジスタは、ゲート線121からのゲート信号に従ってデータ線171からのデータ電圧を第1液晶キャパシタCLCe及び結合キャパシタCcpに印加し、結合キャパシタCcpは該電圧をその大きさを変えて第2液晶キャパシタCLCfに伝達する。

【0136】

維持電極線131bに共通電圧Vcomが印加され、キャパシタCLCe、CSTe、CLCf、Ccpと、その静電容量を同一図面符号で示すと、第1液晶キャパシタCLCeに充電された電圧Veと、第2液晶キャパシタCLCfに充電された電圧Vfは、次のような関係を有する。 10

$$Vf = Ve \times [Ccp / (Ccp + CLCf)]$$

Ccp / (Ccp + CLCf)の値が1より小さいので、第2液晶キャパシタCLCfに充電された電圧Vfは、第1液晶キャパシタCLCeに充電された電圧Veに比べて常に小さい。この関係は、維持電極線131bの電圧が共通電圧Vcomでない場合にも同様に成立する。

【0137】

このように、第1または第2液晶キャパシタCLCe、CLCfの両端に電位差が生じれば、下部表示板100と共通電極表示板（図示せず）の面にほぼ垂直な電場が液晶層に生成され、液晶分子は電場に応答してその長軸が電場の方向に垂直をなすように傾斜し、液晶分子が傾いた程度によって液晶層に入射した光の偏光の変化程度が変化する。このような偏光の変化は、偏光子を有する偏光板12によって透過率の変化として現れ、これによって液晶表示装置は映像を表示する。 20

【0138】

液晶分子の傾斜角度は電場の強さによって変わり、第1液晶キャパシタCLCeの電圧Veと第2液晶キャパシタCLCfの電圧Vfが互いに異なるので、第1副画素と第2副画素で液晶分子の傾斜角度が異なり、このため二つの副画素の輝度が異なる。これにより、第1液晶キャパシタCLCeの電圧Veと第2液晶キャパシタCLCfの電圧Vfを適切に調整すれば、側面から見る映像が正面から見る映像に最大限に近接することができ、この結果、側面視認性を向上させることができる。 30

【0139】

遮蔽電極88は共通電圧の印加を受け、データ線171に沿って延びた縦部とゲート線121に沿って延びて隣接した縦部を連結する横部を有する。縦部はデータ線171を完全に覆い、横部はゲート線121の境界の内側に位置する。

接触補助部材81、82は、それぞれコンタクトホール181、182を介してゲート線121の端部129及びデータ線171の端部179に接続される。

【0140】

このように、図16及び図17に示すように、ドレイン電極175eの接続部176eと重畳する維持電極137bの延長部139bをさらに設けてストレージキャパシタCSTeを形成できるので、維持電極137bの面積を減らしても十分な保持容量を確保でき、同時に開口率を増加させることができる。 40

図1乃至図10に示した液晶表示板組立体の多くの特徴は、図16及び図17の液晶表示装置用薄膜トランジスタ表示板にも適用できる。

【0141】

最後に、図18及び図19を参照して本発明の他の実施形態による液晶表示装置用薄膜トランジスタについて詳細に説明する。

図18は、本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図19は、図18の液晶表示装置用薄膜トランジスタ表示板のXIVB-XIVB線に沿った断面図である。

図18及び図19に示す実施形態による薄膜トランジスタ表示板の層状構造は、図11 50

6 及び図 17 に示した薄膜トランジスタ表示板の層状構造とほとんど同様である。

【0142】

絶縁基板 110 上に、ゲート電極 124e 及び端部 129 を有する複数のゲート線 121 と、維持電極 137b 及び延長部 139b を有する複数の維持電極線 131b が形成されており、その上には、ゲート絶縁膜 140 が形成されている。ゲート絶縁膜 140 上には、複数の島状の半導体 154e が形成されており、その上には、複数の島状のオーミック接触部材 163e、165e が形成されている。ゲート絶縁膜 140 及びオーミック接触部材 163e、165e 上には、ソース電極 173e 及び端部 179 を有する複数のデータ線 171 と、拡張部 177e、端部 176e 及び接続部 176ee を有する複数のドレイン電極 175e が形成されている。データ線 171、ドレイン電極 175e 及び露出した半導体 154e 部分の上には、コンタクトホール 181、182、185 を有する保護膜 180 が形成されており、その上には、複数の画素電極 191、複数の遮蔽電極 88、及び複数の接触補助部材 81、82 が形成されている。下部表示板 100 の底面には偏光子を有する偏光板 12 が備えられている。

【0143】

しかし、図 16 及び図 17 に示した薄膜トランジスタ表示板と異なり、図 18 及び図 19 に示す実施形態では各画素電極 191 は分離されておらず、中央切開部 91、92、下部切開部 93a、94a、95a 及び上部切開部 93b、94b、95b を有する。

【0144】

下部及び上部切開部 93a、93b、94a、94b は、画素電極 191c の左側辺から右側辺に斜めに延びており、下部及び上部切開部 95a、95b は、画素電極 191 の下側辺または上側辺から右側辺に斜めに延びている。下部及び上部切開部 93a、93b、94a、94b、95a、95b は、ゲート線 121 に対して約 45 度の角度をなし、互いに垂直に延びている。

【0145】

中央切開部 91 は、画素電極 191 の左側辺の中央に入口を有し、切開部 91 の入口は、下部及び上部切開部 93a-95b とそれぞれ実質的に平行な一对の斜辺を有している。切開部 92 は、維持電極 137b の中央に横に短く延びた横部と、これからギャップ 93 の上部斜線部及び下部斜線部とほぼ平行に延びた一对の斜線部を有する。

これにより、画素電極 191 は、切開部 91、92、93a、93b、94a、94b、95a、95b によって複数の領域に分割される。切開部 91-95b は、維持電極線 131b に対しほぼ反転対称をなす。

【0146】

画素電極 191 は、コンタクトホール 185 を介してドレイン電極 175e と物理的、電氣的に接続されてドレイン電極 175e からデータ電圧の印加を受け、共通電極（図示せず）と共に液晶キャパシタ C_{LC} を構成して、薄膜トランジスタが非導通状態になった後も印加された電圧を維持する。

【0147】

画素電極 191 及びこれに接続されたドレイン電極の拡張部 177e は、維持電極 137b を始めとする維持電極線 131b と重畳してストレージキャパシタ C_{ST} を構成し、ストレージキャパシタ C_{ST} は、液晶キャパシタ C_{LC} の電圧維持能力を強化する。

【0148】

薄膜トランジスタがゲート線 121 からのゲート信号に従ってデータ線 171 からのデータ電圧を液晶キャパシタ C_{LC} に印加すれば、液晶層（図示せず）の液晶分子は、液晶キャパシタ C_{LC} の電場に応答して、その長軸が電場の方向に垂直をなすように傾き、液晶分子が傾く程度によって液晶層に入射した光の偏光の変化程度が変化する。このような偏光の変化は、偏光子を有する偏光板 12 によって透過率の変化として現れ、これによって液晶表示装置は映像を表示する。

【0149】

液晶分子の傾斜方向は、画素電極 191 の切開部 91-95b と共通電極（図示せず）の切開部（図示せず）が電場を歪曲して形成する水平成分によって決定され、この電場の水平成分は、切開部 91-95b の辺と画素電極 191 の辺に垂直である。図 18 に示すように、液晶分子の傾斜方向は約 4 つの方向である。このように、液晶分子の傾斜方向を複数にすることによって液晶表示装置の基準視野角を大きくすることができる。

液晶分子の傾斜方向を決定するための切開部 91-95b の形状及び配置は変更することができ、少なくとも一つの切開部 91-95b は突起（図示せず）や陥没部（図示せず）で代替することができる。突起は有機物または無機物からなることができ、電場生成電極の上または下に配置できる。

【0150】

10

上述の実施形態においても、図 18 及び図 19 に示すように、ドレイン電極 175e の接続部 176e e と重畳する維持電極 137b の延長部 139b をさらに設けてストレージキャパシタ C_{STg} を形成できるので、維持電極 137b の面積を減らしても十分な保持容量を確保でき、同時に開口率を増加させることができる。

図 1 乃至図 10 の液晶表示板組立体の多くの特徴は、図 18 及び図 19 の液晶表示装置用薄膜トランジスタ表示板にも適用できる。

【0151】

一方、図 6 乃至図 10 のように、ドレイン電極 175a の接続部 176a a 下に維持電極 137 の延長部 139 をさらに設けてストレージキャパシタ C_{STa} を形成し、維持電極 137 の面積を減らして開口率を増加させる構造は、スイッチング素子を一つまたは複数個備えた表示板など、他の構造を有する表示板にも適用できる。

20

【0152】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0153】

【図 1】本発明の一実施形態による液晶表示装置のブロック図（その 1）である。

【図 2】本発明の一実施形態による液晶表示装置のブロック図（その 2）である。

【図 3】本発明の一実施形態による液晶表示装置のブロック図（その 3）である。

30

【図 4】本発明の一実施形態による液晶表示装置の一つの画素に対する等価回路図である。

【図 5】本発明の一実施形態による液晶表示装置の一つの副画素に対する等価回路図である。

【図 6】本発明の一実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図 7】本発明の一実施形態による共通電極表示板の配置図である。

【図 8】図 6 及び図 7 の二つの表示板を備える液晶表示板組立体の配置図である。

【図 9】図 8 の液晶表示板組立体の V I I A - V I I A 線に沿った断面図である。

【図 10】図 8 の液晶表示板組立体の V I I B - V I I B' - V I I B'' 線に沿った断面図である。

40

【図 11】本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図 12】本発明の他の実施形態による液晶表示装置のブロック図である。

【図 13】本発明の他の実施形態による液晶表示装置の一つの画素に対する等価回路図である。

【図 14】本発明の他の実施形態による液晶表示板組立体の配置図である。

【図 15】図 14 の液晶表示板組立体の X I I - X I I 線に沿った断面図である。

【図 16】本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

50

【図 17】図 16 の液晶表示装置用薄膜トランジスタ表示板の X I I I B - X I I I B 線に沿った断面図である。

【図 18】本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

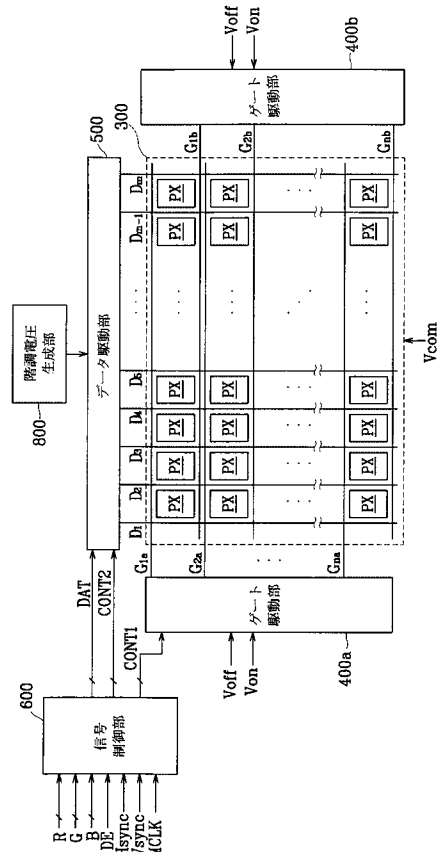
【図 19】図 18 の液晶表示装置用薄膜トランジスタ表示板の X I V B - X I V B 線に沿った断面図である。

【符号の説明】

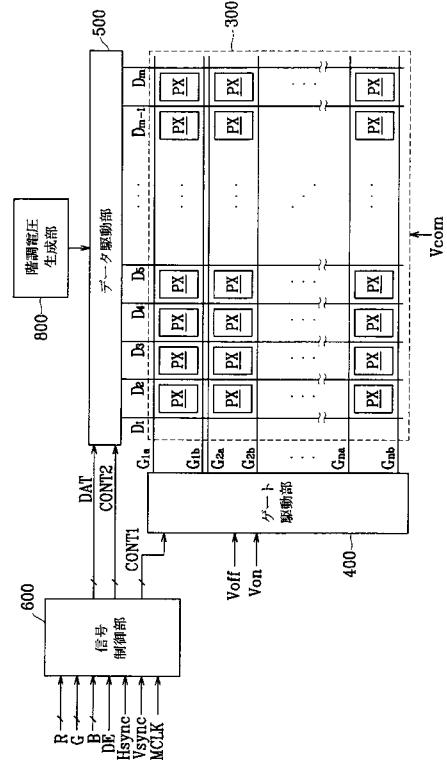
【0154】		
3	液晶層	
12、22	偏光板	10
11、21	配向膜	
71、72、73、73a、74a (図14、15)、	共通電極の中央切開部	
74a (図7～9)、75a、75c、76a、76c、77a、78a	共通電極	
の上部切開部		
74b、75b、75d、76b、76d、77b、78b	共通電極の下部切開部	
81、81a、81b、82、82a、82b	接触補助部材	
88、88b	遮蔽電極	
91、92 (図16～19)、92a	画素電極の中央切開部	
92 (図6、8、9、11)、93	画素電極のギャップ (切開部)	
93a (図6、8、9、11)、93b、94a (図6、8、9、11、14、15)		20
、94b、95b、96a、97a、	画素電極の上部切開部	
93a (図18、19)、93c、94a (図16～19)、94c、95a、96b		
、97b	画素電極の下部切開部	
100、101	下部表示板 (薄膜トランジスタ表示板)	
110、210	基板 (絶縁基板)	
121	ゲート線 (ゲート導電体)	
121a	第1ゲート線 (ゲート導電体)	
121b	第2ゲート線 (ゲート導電体)	
124a、124c	第1ゲート電極	
124b、124d	第2ゲート電極	30
124e	ゲート電極	
129	ゲート線の端部	
129a	第1ゲート線の端部	
129b	第2ゲート線の端部	
131、131a、131b	維持電極線 (ゲート導電体)	
137、137a、137b	維持電極	
139、139a、139b	維持電極の延長部	
140	ゲート絶縁膜	
154a	第1半導体	
154b	第2半導体	40
154c、154d、154e、156a、156b、157a、157b	半導体	
163a、163b、163c、163d、163e、165a、165b、165c		
、165d、165e、166a、166b、167b	オーミック接触部材	
171、171a、171b	データ線 (データ導電体)	
173a、173c	第1ソース電極	
173b、173d	第2ソース電極	
173e	ソース電極	
175a、175c	第1ドレイン電極 (データ導電体)	
175b、175d	第2ドレイン電極 (データ導電体)	
175e	ドレイン電極	50

176 a、176 c	第1ドレイン電極の端部	
176 b、176 d	第2ドレイン電極の端部	
176 e	ドレイン電極の端部	
176 a a、176 c c	第1ドレイン電極の接続部	
176 b b、176 d d	第2ドレイン電極の接続部	
176 e e	ドレイン電極の接続部	
177 a、177 c	第1ドレイン電極の拡張部（電極）	
177 b、177 d	第2ドレイン電極の拡張部（電極）	
177 e、	ドレイン電極の拡張部（結合電極）	
179、179 a、179 b	データ線の端部	10
180	保護膜	
181、181 a、181 b、182、182 a、182 b、185、185 a、185 b、185 c、185 d、185 e	コンタクトホール	
191	画素電極（電場生成電極）	
191 a、191 c	第1副画素電極	
191 b、191 d	第2副画素電極	
200、201	上部表示板（共通電極表示板）	
220	遮光部材	
225	遮光部材の開口部	
230	カラーフィルタ	20
250	オーバーコート膜	
270	共通電極（電場生成電極）	
300、301	液晶表示板組立体	
400、400 a、400 b、403	ゲート駆動部	
500、501	データ駆動部	
600、601	信号制御部	
800、801	階調電圧生成部	

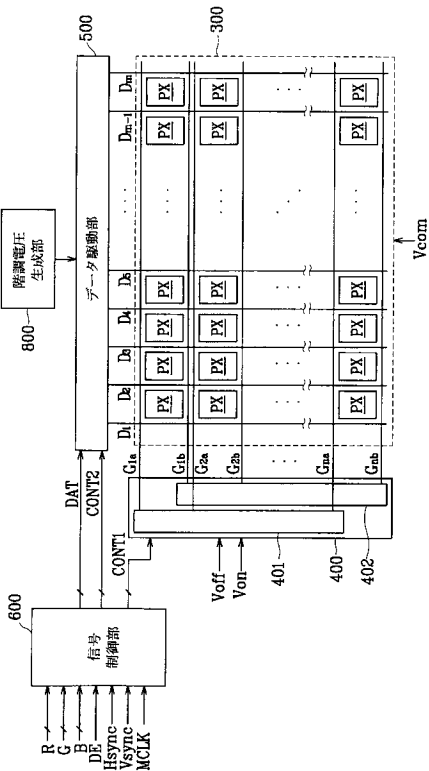
【図 1】



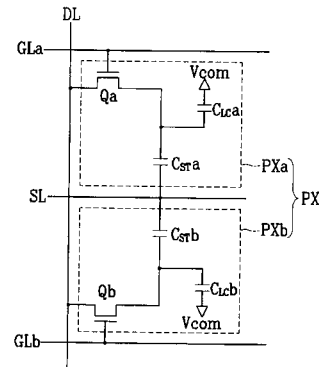
【図 2】



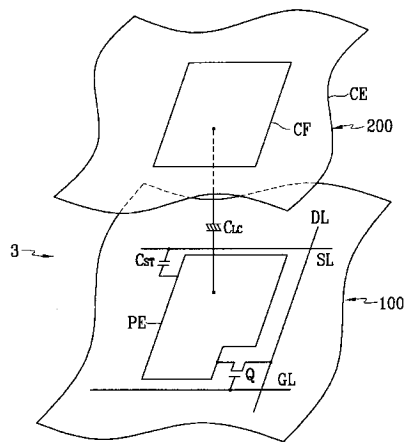
【図 3】



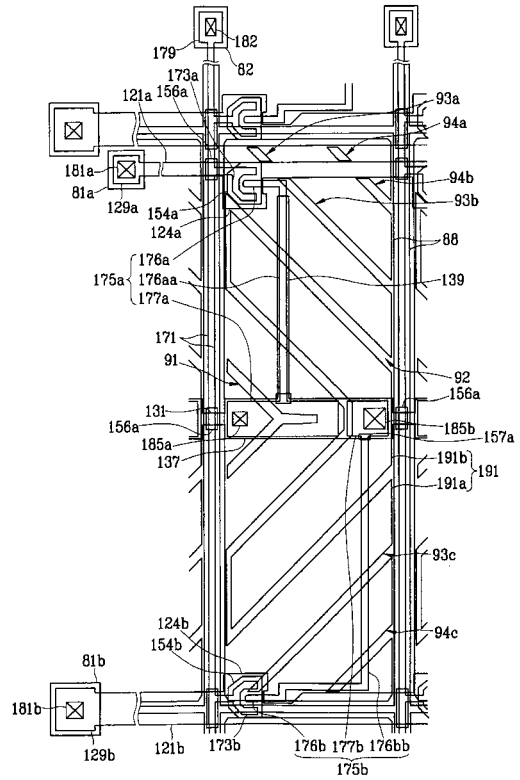
【図 4】



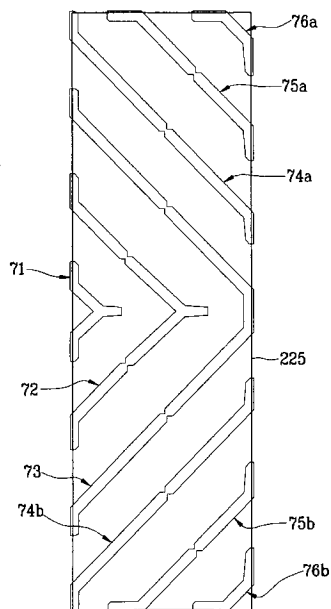
【図 5】



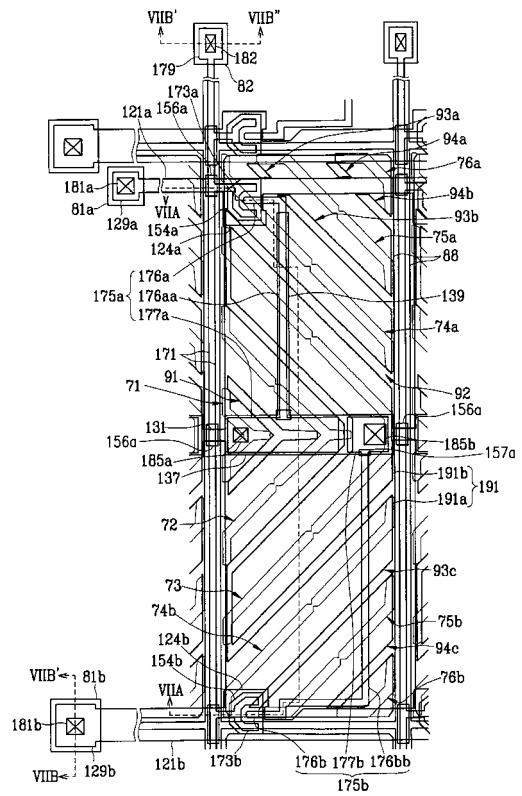
【図 6】



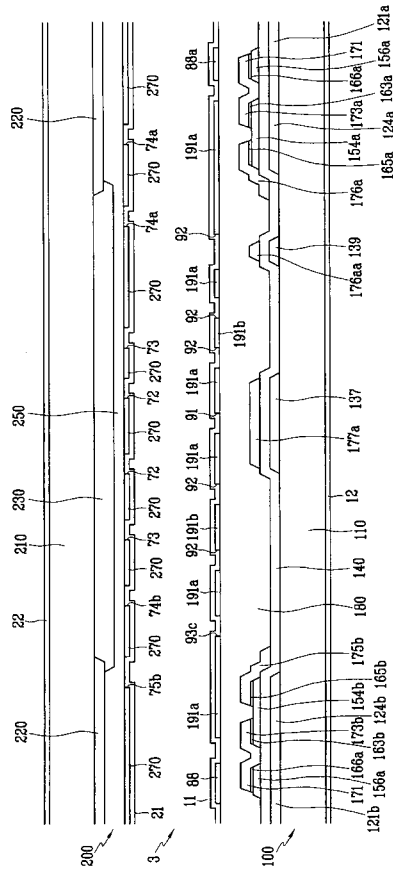
【图 7】



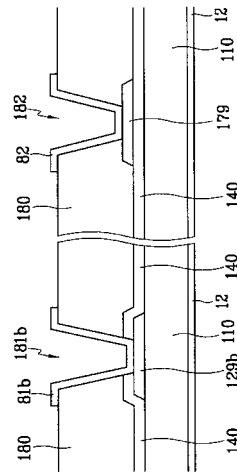
【图 8】



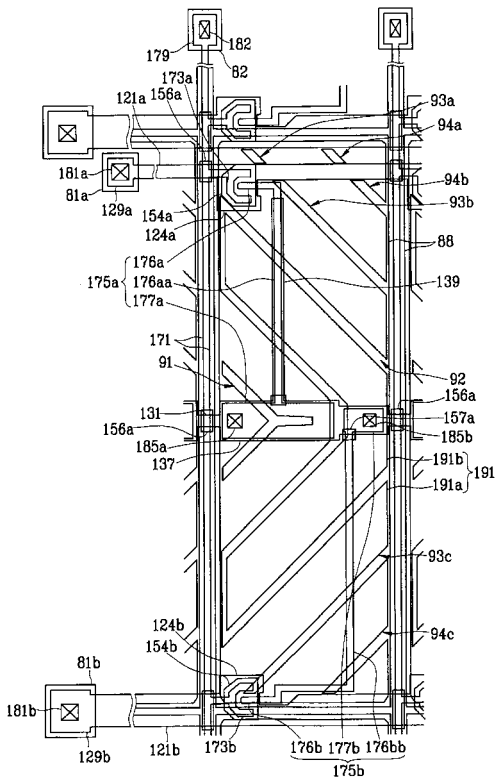
【図 9】



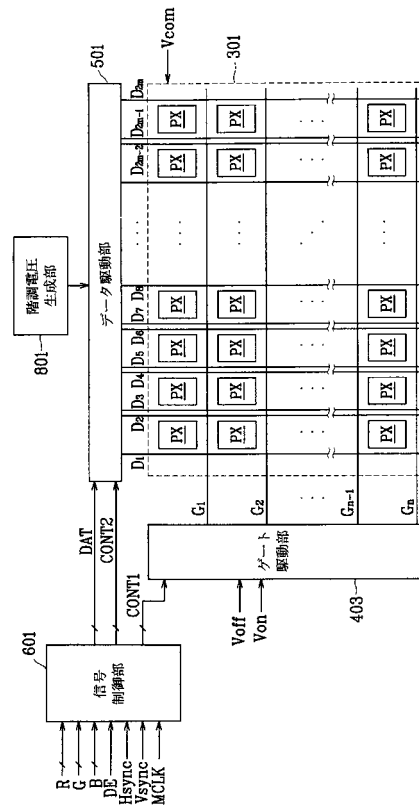
【図 10】



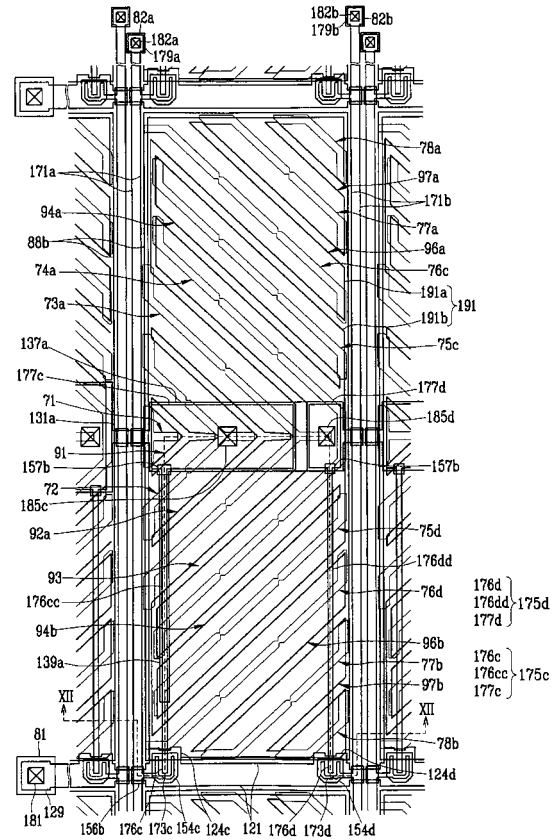
【図 11】



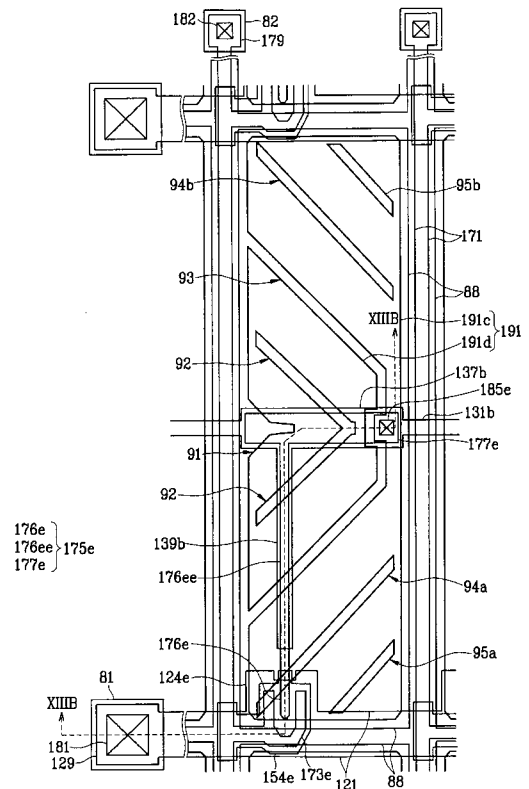
【図 12】



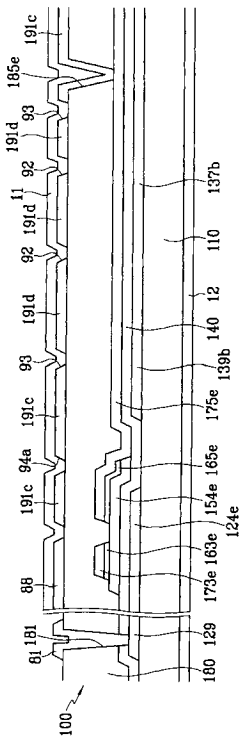
【 図 1 4 】



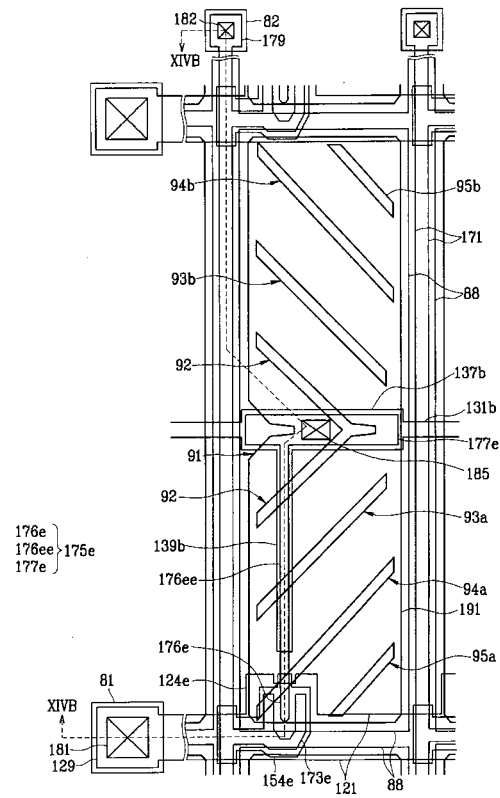
【图 16】



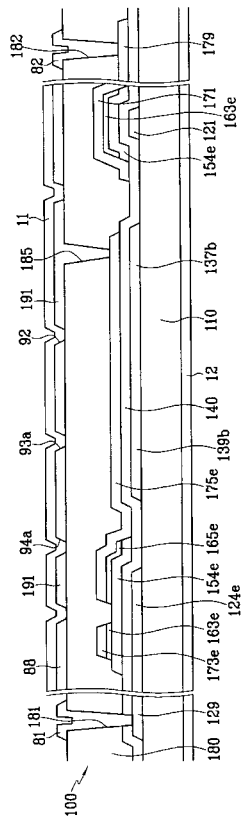
【図 17】



【図 18】



【図 19】



フロントページの続き

(51)Int.Cl.

H01L 21/336 (2006.01)

F I

テーマコード (参考)

G 0 9 G 3/20 6 4 1 G
G 0 9 G 3/20 6 1 1 E
G 0 9 F 9/30 3 3 8
H 0 1 L 29/78 6 1 4
H 0 1 L 29/78 6 1 2 Z

F ターム(参考) 2H092 GA14 JA26 JA28 JB11 JB13 JB43 JB58 JB63 JB69 KA05
MA02 MA12 MA35 MA37 NA01 NA25
5C006 AA12 AA16 AA22 AC27 AF42 AF43 AF46 AF71 AF83 BA19
BB16 BC02 BC03 BC06 BC08 BC11 BC22 BC23 BF24 BF43
FA23 FA37 FA54 FA55 FA56
5C080 AA10 BB05 CC03 DD05 DD06 EE29 FF11 JJ02 JJ06
5C094 AA02 AA10 AA12 BA03 BA43 CA19 FA10
5F110 AA30 BB02 CC07 DD01 DD02 EE02 EE03 EE04 EE06 EE14
EE23 FF02 FF03 GG02 GG13 GG15 GG22 HK09 HK16 HK25
HL02 HL03 HL04 HL06 HL07 HM03 HM12 NN03 NN23 NN24
NN27 NN28 NN72 NN73

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006338024A	公开(公告)日	2006-12-14
申请号	JP2006154072	申请日	2006-06-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李ミン哲		
发明人	李 ミン 哲		
IPC分类号	G02F1/1368 G09G3/20 G09G3/36 G09F9/30 H01L29/786 H01L21/336		
CPC分类号	G09G3/3659 G02F1/136213 G09G3/3648 G09G3/3655 G09G2300/0443 G09G2320/028		
FI分类号	G02F1/1368 G09G3/20.680.H G09G3/20.624.B G09G3/36 G09G3/20.641.C G09G3/20.641.G G09G3/20.611.E G09F9/30.338 H01L29/78.614 H01L29/78.612.Z		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA28 2H092/JB11 2H092/JB13 2H092/JB43 2H092/JB58 2H092/JB63 2H092/JB69 2H092/KA05 2H092/MA02 2H092/MA12 2H092/MA35 2H092/MA37 2H092/NA01 2H092/NA25 5C006/AA12 5C006/AA16 5C006/AA22 5C006/AC27 5C006/AF42 5C006/AF43 5C006/AF46 5C006/AF71 5C006/AF83 5C006/BA19 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC06 5C006/BC08 5C006/BC11 5C006/BC22 5C006/BC23 5C006/BF24 5C006/BF43 5C006/FA23 5C006/FA37 5C006/FA54 5C006/FA55 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD06 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ06 5C094/AA02 5C094/AA10 5C094/AA12 5C094/BA03 5C094/BA43 5C094/CA19 5C094/FA10 5F110/AA30 5F110/BB02 5F110/CC07 5F110/DD01 5F110/DD02 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE23 5F110/FF02 5F110/FF03 5F110/GG02 5F110/GG13 5F110/GG15 5F110/GG22 5F110/HK09 5F110/HK16 5F110/HK25 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HM03 5F110/HM12 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN28 5F110/NN72 5F110/NN73 2H192/AA24 2H192/AA43 2H192/AA45 2H192/BC23 2H192/BC24 2H192/BC31 2H192/CB05 2H192/CC42 2H192/DA12 2H192/DA43 2H192/EA22 2H192/EA43 2H192/GA02 2H192/GD61 2H192/JA13		
优先权	1020050046911 2005-06-01 KR		
其他公开文献	JP5391435B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了提供改善可视性的结构，将两个子像素中的透射率控制到期望的水平，防止由于在各个子像素电极上施加不同电压而导致的不均匀反冲电压，并且没有闪烁。产生;并且提供一种抑制孔径比降低到最小的液晶单元。ŽSOLUTION：显示器配备有多个像素电极，这些像素电极以矩阵的形式排列，每个像素电极具有第一和第二子像素电极，多个存储电极，以及连接到第一和第二漏电极的多个第一和第二漏电极。第一和第二像素电极分别与存储电极重叠。第一子像素电极的面积大于第二子像素电极的面积，第一漏极和存储电极的重叠面积大于第二漏极和存储电极的重叠面积。。当在第一子像素电极上施加低于第二子像素电极上的电压的数据电压时，响应于低于第二子像素电极上的电压的数据电压，进一步在第一漏电极下方形成存储电极的扩展以增加第一存储电容器的电容。。Ž

