

【特許請求の範囲】

【請求項 1】

ソースドライバ及びゲートドライバ及び前記ソースドライバと前記ゲートドライバとの交点に配置された表示画素を有するアクティブマトリックス型液晶表示パネルのタイミング制御信号を供給するコントローラ回路と、

前記液晶表示パネルを駆動するための液晶駆動電圧を供給する液晶駆動電圧発生回路とを備え、

有効表示制御期間と非表示制御期間とからなる 1 フレーム期間の前記非表示制御期間に前記液晶駆動電圧の一部及び / または前記タイミング制御信号を停止させる機能を有するものであり、

10

前記非表示制御期間は、(1) フレーム周波数が 60 Hz である条件下でフリッカの 30 Hz 成分が - 30 dB となる時間以下、かつ 1 フレームの信号処理制御を継続的に行うために必要な最小時間以上に設定されており、(2) またはフレーム周波数が 60 Hz である条件下でフリッカの 30 Hz 成分が - 30 dB となる時間以下、かつ前記コントローラ回路の源発振周波数に同期した信号の、1 フレームの信号処理制御を継続的に行うために必要な最小数の時間以上に設定されている液晶表示パネルの駆動装置。

【請求項 2】

前記液晶駆動電圧の一部を停止させるとは、少なくとも前記液晶表示パネルの対向信号電極に供給される対向信号電極電圧の振幅を停止させることである請求項 1 記載の液晶表示パネルの駆動装置。

20

【請求項 3】

前記有効表示制御期間の 1 水平走査期間は、前記非表示制御期間の 1 水平走査期間より長い請求項 1 記載の液晶表示パネルの駆動装置。

【請求項 4】

前記ソースドライバはパワーセーブ制御機能を有し、

前記有効表示制御期間の 1 水平走査期間のうち、前記液晶表示パネルの液晶表示素子への必要充電期間以外の期間には、前記ソースドライバのパワーセーブ制御機能を有効にする請求項 1 記載の液晶表示パネルの駆動装置。

【請求項 5】

ソースドライバ及びゲートドライバ及び前記ソースドライバと前記ゲートドライバとの交点に配置された表示画素を有するアクティブマトリックス型液晶表示パネルのタイミング制御信号を供給するコントローラ回路と、前記液晶表示パネルを駆動するための液晶駆動電圧を供給する液晶駆動電圧発生回路とを備えた液晶表示パネルの駆動装置を駆動する液晶表示パネルの駆動方法であって、

30

有効表示制御期間と非表示制御期間とからなる 1 フレーム期間の前記非表示制御期間に前記液晶駆動電圧の一部及び / または前記タイミング制御信号を停止させ、

前記非表示制御期間を、(1) フレーム周波数が 60 Hz である条件下でフリッカの 30 Hz 成分が - 30 dB となる時間以下、かつ 1 フレームの信号処理制御を継続的に行うために必要な最小時間以上に設定し、(2) またはフレーム周波数が 60 Hz である条件下でフリッカの 30 Hz 成分が - 30 dB となる時間以下、かつ前記コントローラ回路の源発振周波数に同期した信号の、1 フレームの信号処理制御を継続的に行うために必要な最小数の時間以上に設定する液晶表示パネルの駆動方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明はノート型パソコンや携帯情報端末機等に用いられる情報表示用あるいはテレビモニター等の映像表示用としての液晶表示パネルの駆動装置、及び液晶表示パネルの駆動方法に関するものである。

【背景技術】

【0002】

50

近年、パソコンや携帯用電話機等の情報端末機や映像表示モニターとして軽薄短小の特徴を持つ液晶表示パネルの搭載機器が増えている。液晶表示パネルの駆動について簡単に述べる。

【0003】

図4は、この従来のアクティブマトリックス型対向反転駆動方式液晶表示パネルの構成図を示すものである（例えば、特許文献1、及び特許文献2を参照。）。ここで6は表示デ-タ信号に対応した電圧を画素に供給する画像信号電極線（S1~Sm）であり、7は線順次走査を行うための選択走査信号を供給する走査信号電極線（X1~Xn）であり、2は走査信号電極線7からの選択走査信号により制御されるスイッチング素子としての薄膜トランジスタ〔以後、TFTと略す〕であり、3は画素電極を有する表示材料としての液晶表示素子であり、4は液晶表示素子3に充電された画像電圧の低下を抑制するための蓄積容量であり、8は液晶表示素子3に基準となる電圧を供給するための対向信号電極であり、9は各画像信号電極線6に画像信号電圧を供給するソースドライバであり、10は各走査信号電極線7に線順次走査を行うための選択走査信号を供給するゲートドライバである。

10

【0004】

ソースドライバ9のロジック回路にはタイミング制御を行うためのタイミング制御信号および画像表示信号が入力され、ゲートドライバ10のロジック回路にも同様にタイミング制御を行うためのタイミング制御信号が入力されている。尚、一つの表示画素は各1個のTFT2と液晶表示素子3と蓄積容量4からなる破線で囲まれた表示画素1から形成され、多数の表示画素でアクティブマトリックス型の液晶表示パネル5が構成される。

20

【0005】

画像信号電極線6および走査信号電極線7はマトリックス状に配置され、これに対してTFT2のソ-ス端子は画像信号電極線6に、ゲ-ト端子は走査信号電極線7に、ドレイン端子は液晶表示素子3の画素電極および蓄積容量4の一方の電極に接続され、蓄積容量4の他方の電極は対向信号電極8に接続されている。対向信号電極8には対向信号電圧（VCOM）が供給されており、一水平同期期間（1H）毎に極性反転させた電圧を使用する。

【0006】

画像表示を行うには、ソースドライバ9より表示デ-タ信号に対応した画像信号電圧を各画像信号電極線6に接続された各TFT2のソ-ス端子（S）に供給するとともに、これと同期してゲートドライバ10より選択された走査信号電極線7を介して選択走査信号を各TFT2のゲ-ト端子（G）に供給する。これにより、選択された走査信号電極線上の各TFT2は一斉にオンし、ドレイン端子（D）より供給される表示デ-タ信号に対応した画像信号電圧と対向信号電極8に供給されている対向信号電圧（VCOM）との電位差分が最終的な画像情報の画像表示電圧として各液晶表示素子3と各蓄積容量4に蓄積される。この電圧はTFT2のオフ後もその画像情報は次の情報が書き込まれる1フィールド期間に渡って保持される。液晶表示素子3は、この蓄積電圧量に対応しての液晶分子の捻れ角が変化することにより偏光板で方向性を与えた光の透過量を制御することでコントラストの高い高品位の画像を表示することができる。

30

40

【0007】

一方、液晶表示パネルを駆動するための基本的な表示駆動回路は図5の様なブロック回路構成となる。図5において、5は液晶表示パネルであり、11は入力電源であり、12は画像信号処理や駆動タイミングを制御するコントローラ回路であり、13は液晶パネル5に必要なソースドライバ系、ゲートドライバ系そして対向信号電極系などの各種駆動電圧を発生させる液晶駆動電圧発生回路であり、14は表示に必要な画像表示信号の送出やコントローラ回路の動作状態を監視するためのCPU回路である。

【0008】

液晶表示装置において、特に携帯電話などの携帯情報端末機においては電源として電池駆動となるので低消費電力が最重視される。液晶表示パネルの駆動において多くの低消費

50

電力化方法があるが、その一つに垂直同期期間などの表示期間と直接関係のない非表示期間に液晶表示駆動を停止させるやり方がある。

【 0 0 0 9 】

図 6 はその例を示したタイミング図である。垂直同期信号 (V D) 単位の 1 フレーム期間を有効表示制御期間 (= 有効表示走査ライン期間) (T a1) と非表示制御期間 (= 垂直ブランキング期間) (T b1) とした場合、これらの期間に対応した制御信号としてコントローラ回路 1 2 より液晶駆動電圧発生回路 1 3 に非表示制御信号 (V S E L) を入力し非表示制御期間 (T b1) において表示品位に影響しない駆動電圧やタイミング信号を停止させる。

【 0 0 1 0 】

図 6 の例では、液晶表示パネル 5 の駆動電力としては比較的駆動電力比率の大きい対向信号電極系を例に制御させた場合を示してある。この非表示制御信号 (V S E L) により対向信号電圧 (V C O M) の有効表示制御期間 (T a1) は通常最大の電圧が V C O M H , 最低電圧が V C O M L の電圧振幅からなる 1 水平走査期間 (1 H) 単位で極性反転する電圧が供給されている。一方、この非表示制御信号 (V S E L) により、非表示制御期間 (T b1) は、強制的に対向信号電圧 (V C O M) の電圧振幅動作を停止させセンター電圧 ((V C O M H + V C O M L) / 2) の直流電圧にさせる。このことにより、非表示制御期間 (T b1) の対向信号電極上の容量負荷に対する充放電電力損失を軽減して低電力化を行うものである。

【 0 0 1 1 】

また、非表示制御信号 (V S E L) と同タイミングのゲート選択停止信号 (O E V) によりゲートドライバ 1 0 からのゲート走査選択信号電圧を停止させることも低電力化に有効である。

【特許文献 1】特開平 0 7 - 1 5 9 7 5 7 号公報

【特許文献 2】特開平 0 2 - 2 9 8 8 1 5 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 2 】

しかしながら上記のような条件で非表示制御期間 (T b1) の駆動電力削減を行った場合、有効表示制御期間 (T a1) と非表示制御期間 (T b1) との駆動電力差が大きくなるため、軽負荷となる非表示制御期間 (T b1) で駆動電圧が上昇する。例えば図 6 に示すように T F T 2 のオン、オフを制御するゲート走査選択電圧の入力ゲート電圧 (V G S) では上記の負荷変動により有効表示制御期間 (T a1) 内で表示開始部は高い電圧になり、表示終了部は低い電圧となるリップル電圧成分 (V r p1) が発生する。このリップル電圧成分 (V r p1) の値は当然の事ながら非表示制御期間 (T b1) が長い程、大きいレベルとなる。

【 0 0 1 3 】

今、1 フレーム期間の周波数を 6 0 H z (約 1 7 ミリ秒) とした時、システムの 1 水平走査期間 (1 H) が 6 0 マイクロ秒で一定とすると、1 フレーム期間は約 2 8 0 水平走査期間 (2 8 0 H) になる。例えば携帯電話用の代表的な液晶表示パネルの有効表示走査ライン数は 1 7 6 本の場合、1 0 4 H 分が非表示制御期間となるので 1 フレーム期間に対する割合は約 3 7 % になる。当然の事ながら有効表示走査ライン数が少ない液晶表示パネルほど非表示制御期間の割合は大きくなり、前記したリップル電圧成分 (V r p1) も大きくなってしまふ。

【 0 0 1 4 】

リップル電圧成分 (V r p1) による入力ゲート電圧 (V G S) の変化は、T F T のゲート / ドレイン間の容量、蓄積容量 4、及び液晶表示素子 3 の容量に絡んだ容量結合によって液晶表示素子 3 の電位を変動させてしまふ。そのため、図 7 のフリーッカ特性で示すように V C O M センター電圧を画面中央を最適フリッカ点として合わせた場合、画面上部が表示のために選択走査された後に画面下部が表示のために選択走査されるので、実質的

10

20

30

40

50

に画面上部方向ではVCOMセンター電圧が-側に、画面下部方向ではVCOMセンター電圧が+側にずらしたと同じ状態になる。従って液晶表示パネルのフリッカバランスが上下方向にくずれた面内不均一な特性になってしまうという表示品位の課題が生じていた。

【0015】

すなわち、非表示制御期間に駆動電圧やタイミング信号を停止させると、液晶表示パネルのフリッカバランスがくずれるなど表示品位が低下するという課題がある。

【0016】

本発明は、上記課題を考慮し、非表示制御期間に駆動電圧やタイミング信号を停止させる制御を行う場合に、表示動作停止に起因した駆動電圧変動量を小さくさせフリッカバランスを向上させた液晶表示パネルの駆動装置、及び液晶表示パネルの駆動方法を提供することを目的とするものである。 10

【課題を解決するための手段】

【0017】

上述した課題を解決するために、第1の本発明は、ソースドライバ及びゲートドライバ及び前記ソースドライバと前記ゲートドライバとの交点に配置された表示画素を有するアクティブマトリックス型液晶表示パネルのタイミング制御信号を供給するコントローラ回路と、

前記液晶表示パネルを駆動するための液晶駆動電圧を供給する液晶駆動電圧発生回路とを備え、

有効表示制御期間と非表示制御期間とからなる1フレーム期間の前記非表示制御期間に前記液晶駆動電圧の一部及び/または前記タイミング制御信号を停止させる機能を有するものであり、 20

前記非表示制御期間は、(1)フレーム周波数が60Hzである条件下でフリッカーの30Hz成分が-30dBとなる時間以下、かつ1フレームの信号処理制御を継続的に行うために必要な最小時間以上に設定されており、(2)またはフレーム周波数が60Hzである条件下でフリッカーの30Hz成分が-30dBとなる時間以下、かつ前記コントローラ回路の源発振周波数に同期した信号の、1フレームの信号処理制御を継続的に行うために必要な最小数の時間以上に設定されている液晶表示パネルの駆動装置である。

【0018】

また、第2の本発明は、前記液晶駆動電圧の一部を停止させるとは、少なくとも前記液晶表示パネルの対向信号電極に供給される対向信号電極電圧の振幅を停止させることである第1の本発明の液晶表示パネルの駆動装置である。 30

【0019】

また、第3の本発明は、前記有効表示制御期間の1水平走査期間は、前記非表示制御期間の1水平走査期間より長い第1の本発明の液晶表示パネルの駆動装置である。

【0020】

また、第4の本発明は、前記ソースドライバはパワーセーブ制御機能を有し、

前記有効表示制御期間の1水平走査期間のうち、前記液晶表示パネルの液晶表示素子への必要充電期間以外の期間には、前記ソースドライバのパワーセーブ制御機能を有効にする第1の本発明の液晶表示パネルの駆動装置である。 40

【0021】

また、第5の本発明は、ソースドライバ及びゲートドライバ及び前記ソースドライバと前記ゲートドライバとの交点に配置された表示画素を有するアクティブマトリックス型液晶表示パネルのタイミング制御信号を供給するコントローラ回路と、前記液晶表示パネルを駆動するための液晶駆動電圧を供給する液晶駆動電圧発生回路とを備えた液晶表示パネルの駆動装置を駆動する液晶表示パネルの駆動方法であって、

有効表示制御期間と非表示制御期間とからなる1フレーム期間の前記非表示制御期間に前記液晶駆動電圧の一部及び/または前記タイミング制御信号を停止させ、

前記非表示制御期間を、(1)フレーム周波数が60Hzである条件下でフリッカーの30Hz成分が-30dBとなる時間以下、かつ1フレームの信号処理制御を継続的に行 50

うために必要な最小時間以上に設定し、(2)またはフレーム周波数が60Hzである条件下でフリッカーの30Hz成分が-30dBとなる時間以下、かつ前記コントローラ回路の源発振周波数に同期した信号の、1フレームの信号処理制御を継続的に行うために必要な最小数の時間以上に設定する液晶表示パネルの駆動方法である。

【発明の効果】

【0022】

本発明は、非表示制御期間に駆動電圧やタイミング信号を停止させる制御を行う場合に、表示動作停止に起因した駆動電圧変動量を小さくさせフリッカバランスを向上させた液晶表示パネルの駆動装置、及び液晶表示パネルの駆動方法を提供することが出来る。

【発明を実施するための最良の形態】

【0023】

以下に、本発明の実施の形態を図面を参照して説明する。

【0024】

図1に、本実施の形態の液晶パネルの駆動装置を示す。

【0025】

本実施の形態の液晶パネルの駆動装置と図5で説明した従来の液晶表示パネルの駆動装置との相違点は、次の通りである。すなわち、コントローラ回路121から供給されるタイミング制御信号に関して有効表示制御期間と非表示制御期間とで柔軟性をもたせ非表示制御期間を実質的に短期間で制御させたことである。

【0026】

他の制御信号などについては、図5で説明した従来の液晶表示パネルの駆動装置と同様である。本実施の形態では、従来の技術の液晶表示パネルの駆動装置と同一部分には同一符号を付して詳細な説明を省略する。

【0027】

図2に本実施の形態の液晶パネルの駆動装置の具体的なタイミング制御を示す。従来の設定に対し、本実施の形態の有効表示制御期間は $T_{a2} > T_{a1}$ 、非表示制御期間は $T_{b2} < T_{b1}$ にする。

【0028】

すなわち、従来の設定に対して有効表示制御期間をより長くし、非表示制御期間をより短くする。つまり、図2に示す非表示制御期間(T_{b2})は表示装置のシステムとして表示駆動を行うべき1フレーム信号処理制御を継続的に行うために必要な最小時間もしくはコントローラ回路121の源発振周波数に同期した信号の、1フレーム信号処理制御を継続的に行うための最小数に設定する。ここで、1コントローラ回路121の源発振周波数に同期した信号の例としては、1水平走査期間を示す水平走査信号がある。

【0029】

従来例では、1フレーム期間の周波数を60Hz(約17ミリ秒)とし、システムの1水平走査期間(1H)が60マイクロ秒で一定としたので、1フレーム期間は約280水平走査期間(280H)になる。例えば携帯電話用の代表的な液晶表示パネルの有効表示走査ライン数は176本の場合、104H分が非表示制御期間となるので1フレーム期間に対する割合は約37%になった。

【0030】

これに対して本実施の形態では、例えば非表示制御期間(T_{b2})として水平走査信号を最低20Hだけ必要であるならば、1フレーム期間(1F)は有効表示制御期間(T_{a2})の176Hと合わせた196Hで良いことになる。1水平走査期間(1H)が全制御期間に渡って同じであれば、非表示制御期間(T_{b2})の割合は従来の37%から10%と約1/4になるのでゲート走査選択電圧(V_{SG})のリップル電圧成分(V_{rp2})も約1/4に減少することになる。ただし、この場合、196Hで1フレーム期間すなわち約17ミリ秒(1フレーム期間の周波数が60Hz)になるように1水平走査期間(1H)の長さを調整する。従って、1水平走査期間(1H)の長さは、85マイクロ秒で一定とする。

10

20

30

40

50

【 0 0 3 1 】

あるいは、非表示制御期間 (T_{b2}) として水平走査信号が最低 20 H だけ必要であるならば、非表示制御期間 (T_{b2}) として 20 H の時間とし、有効表示制御期間 (T_{a2}) を 176 H とする。ただし、有効表示制御期間 (T_{a2}) における水平走査期間 (1 H) の長さは、非表示制御期間 (T_{b2}) の水平走査期間 (1 H) の長さより長くして、196 H で 1 フレーム期間 (1 F) になるように調整してもよい。

【 0 0 3 2 】

すなわち、1 水平走査期間 (1 H) を有効表示制御期間部を T_1 、非表示制御期間部を T_2 として $T_1 > T_2$ の関係にすることで非表示制御期間を更に短時間にできるのでリップル電圧成分 (V_{rp2}) も一層低減する。

10

【 0 0 3 3 】

このように非表示制御期間 (T_{b2}) を、1 フレームの信号処理制御を継続的に行うために必要な最小時間に設定するか、またはコントローラ回路 121 の源発振周波数に同期した信号の、1 フレームの信号処理制御を継続的に行うために必要な最小数に設定することによりリップル電圧成分 (V_{rp2}) を大幅に低減することが出来る。

【 0 0 3 4 】

このように、1 フレーム期間に対する非表示制御期間の割合を小さくすることで、非表示制御期間での軽負荷に伴う駆動電圧の上昇を小さくしてゲート走査選択電圧 (V_{SG}) のリップル電圧成分 (V_{rp2}) を抑えることにより、表示画面の面内フリッカーバランスの改善をはかるものである。

20

【 0 0 3 5 】

なお、本実施の形態では、非表示制御時間 (T_{b2}) を、1 フレームの信号処理制御を継続的に行うために必要な最小時間に設定するか、またはコントローラ回路 121 の源発振周波数に同期した信号の、1 フレームの信号処理制御を継続的に行うために必要な最小数に設定するとして説明したが、これに限らない。表示画面の面内フリッカーバランスが改善されていさえすれば、非表示制御時間 (T_{b2}) は、上記の最小時間より長い時間であってもよい。また、非表示制御時間 (T_{b2}) が、または上記の最小数よりも多い数であってもよい。

【 0 0 3 6 】

すなわち、非表示制御期間は、フリッカーが生じない所定の時間以下、かつ 1 フレームの信号処理制御を継続的に行うために必要な最小時間以上に設定するか、またはフリッカーが生じない所定の時間以下、かつコントローラ回路 121 の源発振周波数に同期した信号の、1 フレームの信号処理制御を継続的に行うために必要な最小数の時間以上に設定されていさえすればよい。

30

【 0 0 3 7 】

ここで、「フリッカーが生じない所定の時間以下」について説明する。すなわち、フリッカーが生じないとは、フリッカーが生じない状態のことであり、つまりフリッカーフリー (フリッカーを殆ど感じないレベル) の状態のことをいう。

【 0 0 3 8 】

つまり、CRT などの一般的なディスプレイにおいては、フリッカーフリーレベルは視覚の残像特性からフレーム周波数で決まる。通常は 60 Hz が最小フレーム周波数と考えられている。

40

【 0 0 3 9 】

ところで、液晶表示装置などの交流駆動型においてはフレーム毎に正極性 / 負極性駆動が行われるので DC バランスがとれていればフリッカーは 60 Hz 成分のみとなるので、フリッカーフリーレベルは、単にフレーム周波数で規定できることになる。ところが現状はフレーム毎の正極性 / 負極性駆動の DC バランスが微妙にズレており 1 / 2 フレーム周波数である 30 Hz 成分が発生する。30 Hz 成分は確実に視覚で分かるので、いかに 30 Hz 成分を抑えるかが重要である。このフレーム周波数の 1 / 2 周波数成分 (この場合は 30 Hz) の最小化を行うための調整が対向電圧の DC センター電圧調整である。液晶表示装置

50

ではフリッカーフリーレベルの規定をデシベル (dB) で評価しており、30 Hz成分が概ね -30 ~ -35 dB以下 (つまり、スペクトルアナライザーでの電圧測定で言えば、フレーム周波数が60 Hz相当時のフリッカーレベルに対してフレーム周波数が30 Hz相当時のフリッカーレベルが $1/32 \sim 1/56$ 以下) であれば問題ない。当然のことではあるが、フレーム周波数が120 Hzになると1/2周波数は60 Hzになるので、例えばアンバランスな交流駆動であってもフリッカーとしてはフリーになってしまう (但し、アンバランスな交流駆動は表示素子にDC成分が発生してしまうので素子の寿命、表示品位、信頼性などの劣化がおこるため、最適バランスフリッカーレベルが最小となるような最適バランスでの駆動が必要である。)。

【0040】

10

つまり、フレーム周波数が60 Hzである条件下でフリッカーの30 Hz成分が -30 dBとなる場合には、フリッカーフリーの状態になる。従って、「フリッカーが生じない所定の時間以下」とは、非表示制御期間が、フレーム周波数が60 Hzである条件下でフリッカーの30 Hz成分が -30 dBとなる時間以下のことを意味している。

【0041】

ところで、フレーム周波数を従来と同じ60 Hzとした場合、有効表示制御期間 (T_{a2}) が長くなるので1水平走査期間が長くなった分だけソースドライバ9の駆動時間も延びるので電力増加につながる。そのため、ソースドライバ9に出力アンプ回路の能力制御や出力停止制御などのパワーセーブ制御機能を有するものにあっては、図3の(A), (B) に示すように1走査期間 ($1H = T_h = T_1$) 内でソースドライバ出力の画像信号電圧 (V_{sd}) の必要充電時間 (T_c) に対し、マージン分の残時間 ($T_{ps} = T_h - T_c$) をソースドライバ9のパワーセーブ制御機能を有効にするためのパワーセーブ制御信号 (PSS) の制御期間にすることで、1水平走査期間が長くなってもソースドライバ系の駆動電力増加を抑制することが可能である。

20

【0042】

(A) はパワーセーブ制御を1走査期間の後半で行った場合の例を示し、(B) はパワーセーブ制御を1走査期間の前半で行った場合の例を示したもので、どちらも効果は同じである。

【0043】

本実施の形態は、非表示制御期間をフリッカーが発生しない時間以下でかつシステムが必要とする最小期間以上にすることにより、表示動作停止に起因した駆動電圧の上昇を抑えフリッカ特性への影響を極力小さくした液晶表示パネルの駆動装置を可能にするものである。

30

【0044】

すなわち、本実施の形態の駆動装置により、有効表示制御期間の拡大および非表示制御期間をフリッカーが発生しない時間以下で、かつ駆動装置におけるシステムの信号処理における最小必要制御期間に設定することにより液晶駆動電圧の特にゲート走査選択電圧 (V_{SG}) のリップル電圧成分 (V_{rp}) を抑えることにより、表示画面の面内フリッカーバランスの改善をはかるものであり、その効果は大なるものである。

【産業上の利用可能性】

40

【0045】

本発明にかかる液晶表示パネルの駆動装置、及び液晶表示パネルの駆動方法は、非表示制御期間に駆動電圧やタイミング信号を停止させる制御を行う場合に、表示動作停止に起因した駆動電圧変動量を小さくさせフリッカバランスを向上させる効果を有し、ノート型パソコンや携帯情報端末機等に用いられる情報表示用あるいはテレビモニター等の映像表示用としての液晶表示パネルの駆動装置、及び液晶表示パネルの駆動方法等として有用である。

【図面の簡単な説明】

【0046】

【図1】本発明の実施の形態における液晶表示パネルの駆動装置における駆動制御系のブ

50

ロック回路例を示す図

【図 2】本発明の実施の形態における液晶表示パネルの駆動に関する主な駆動電圧 / 制御信号のタイミングチャート図

【図 3】本発明の実施の形態における液晶表示パネルの駆動に関するソースドライバ出力系の主な駆動電圧 / 制御信号のタイミングチャート図

【図 4】一般的なアモルファス T F T によるアクティブ型対向反転駆動方式液晶表示パネルの構成例を示す図

【図 5】従来のアクティブ型対向反転駆動方式液晶表示パネルの駆動装置における駆動制御系のブロック回路の例を示す図

【図 6】図 5 の液晶表示パネルの駆動装置における主な駆動電圧 / 制御信号のタイミングチャート図 10

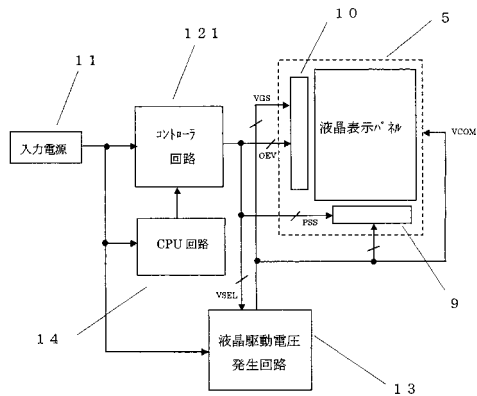
【図 7】対向信号電圧センター電圧レベルに対するフリッカー特性グラフの例を示す図

【符号の説明】

【 0 0 4 7 】

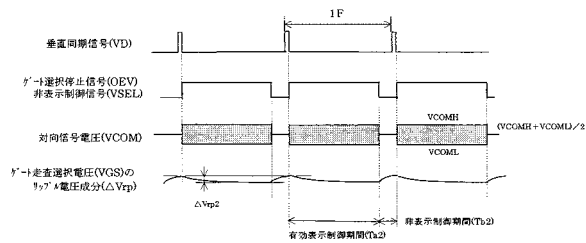
- 1 表示画素
- 2 薄膜トランジスタ
- 3 液晶表示素子
- 4 蓄積容量
- 5 液晶表示パネル
- 6 画像信号電極線
- 7 走査信号電極線
- 8 対向信号電極
- 9 ソースドライバ
- 1 0 ゲートドライバ
- 1 1 入力電源
- 1 2 コントローラ回路
- 1 3 液晶駆動電圧発生回路
- 1 4 C P U 回路
- 1 2 1 コントローラ回路

【図 1】

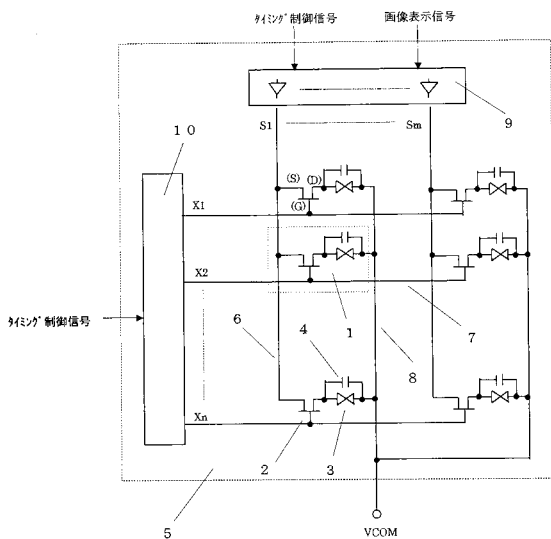


121: コントローラ回路

【図 2】

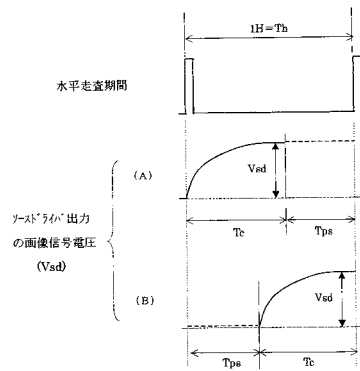


【図 4】

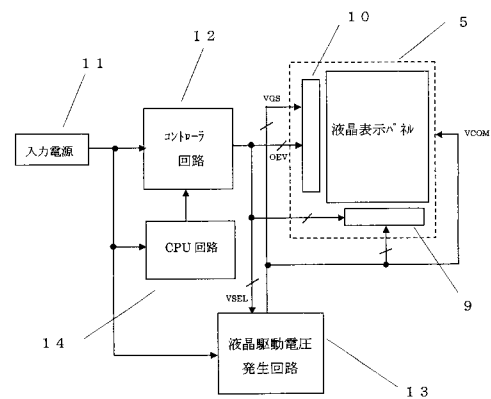


- | | |
|------------|-------------|
| 1: 表示素子 | 2: 薄膜トランジスタ |
| 3: 液晶表示素子 | 4: 蓄積容量 |
| 5: 液晶表示パネル | 6: 画像信号電極線 |
| 7: 走査信号電極線 | 8: 対向信号電極 |
| 9: ソースドライバ | 10: ゲートドライバ |

【図 3】

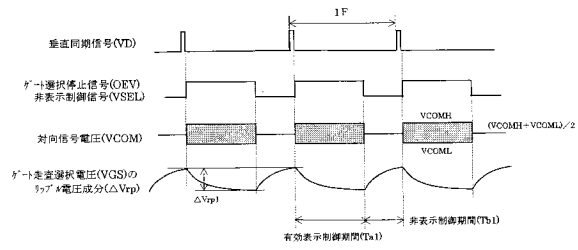


【図 5】

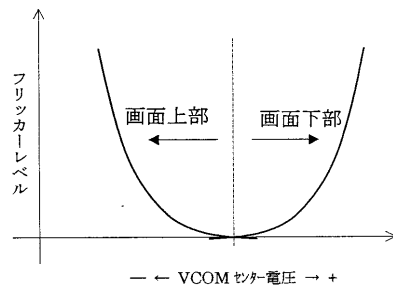


- | | |
|----------------|--------------|
| 11: 入力電源 | 12: コントローラ回路 |
| 13: 液晶駆動電圧発生回路 | 14: CPU回路 |

【図 6】



【図 7】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 2 T
G 0 9 G	3/20	6 2 2 B
G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 4 D
H 0 4 N	5/66	1 0 1 B

专利名称(译)	液晶显示面板的驱动装置和液晶显示面板的驱动方法		
公开(公告)号	JP2005037685A	公开(公告)日	2005-02-10
申请号	JP2003274420	申请日	2003-07-15
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	塚田 敬		
发明人	塚田 敬		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.611.A G09G3/20.611.E G09G3/20.612.J G09G3/20.612.T G09G3/20.622.B G09G3/20.623.B G09G3/20.624.B G09G3/20.624.D H04N5/66.101.B		
F-TERM分类号	2H093/NC02 2H093/NC16 2H093/NC41 2H093/ND10 2H093/ND39 2H093/NE10 5C006/AA16 5C006/AC28 5C006/AF44 5C006/AF51 5C006/AF59 5C006/BB16 5C006/BF42 5C006/FA47 5C058/AA08 5C058/BA01 5C058/BA09 5C058/BA26 5C080/AA10 5C080/BB05 5C080/DD06 5C080/EE25 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H193/ZF02 2H193/ZP20		
代理人(译)	松田 正道		
外部链接	Espacenet		

摘要(译)

解决的问题：当在非显示控制周期中停止反向反转驱动型液晶显示面板的驱动操作时，引起面内闪烁的不均匀并降低显示质量。提供用于提供液晶显示面板5的定时控制信号的控制器电路121和用于提供用于驱动液晶显示面板5的液晶驱动电压的液晶驱动电压产生电路13，并且非显示控制周期为，（1）在帧频为60 Hz的条件下，将闪烁的30 Hz分量设置为-30 dB或更小，并设置为连续执行1帧信号处理控制所需的最短时间，（2）或在帧频率为60Hz的条件下，闪烁的30Hz分量小于或等于-30dB，并且与控制器电路121的源振荡频率同步的信号在一帧中被连续控制。设置为至少需要执行的最小小时数。[选型图]图1

