

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-31617

(P2005-31617A)

(43) 公開日 平成17年2月3日(2005.2.3)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1339	GO2F 1/1339 500	2H089
GO2F 1/1368	GO2F 1/1339 505	2H092
	GO2F 1/1368	

審査請求 有 請求項の数 10 O L (全 37 頁)

(21) 出願番号	特願2003-374807 (P2003-374807)	(71) 出願人	396016250 中華映管股▲分▼有限公司 台湾台北市中山北路3段22号
(22) 出願日	平成15年11月4日 (2003.11.4)	(74) 代理人	100064584 弁理士 江原 省吾
(31) 優先権主張番号	92116075	(74) 代理人	100093997 弁理士 田中 秀佳
(32) 優先日	平成15年6月13日 (2003.6.13)	(74) 代理人	100101616 弁理士 白石 吉之
(33) 優先権主張国	台湾 (TW)	(74) 代理人	100107423 弁理士 城村 邦彦
		(74) 代理人	100120949 弁理士 熊野 剛
		(74) 代理人	100121186 弁理士 山根 広昭

最終頁に続く

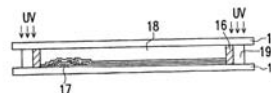
(54) 【発明の名称】 液晶ディスプレイおよびその製造法

(57) 【要約】 (修正有)

【課題】 液晶の汚染および液晶の質の低下のない、液晶ディスプレイを提供すること。

【解決手段】 液晶ディスプレイデバイスは、空間をあけられた2つの平行基板と、この2つの基板で密閉された空間を形成するシーラントと、その密閉された空間内に形成される液晶層とを備える。薄膜トランジスタの少なくとも導電層および/または絶縁層およびその上のピクセル電極が、1つの基板上に成膜された後、2つのマスクは、導電層および/または絶縁層を少なくとも覆うのに役立つ。成膜が続けられる場合、1つの基板上に特定のパターンを有する少なくとも1つの導電壁構造および/または絶縁壁構造が形成される。したがって、液晶の汚染および低下を防ぐことができ、さらに、2つの基板は、導電性材料なしに導電することができる。

【選択図】 図6 F



【特許請求の範囲】

【請求項 1】

平行に空間をあけられる 2 つの基板と；

前記 2 つの基板間に提供される密閉された壁構造であって、前記密閉された壁構造および前記 2 つの基板が、第 1 の密閉された空間を形成する、密閉された壁構造と；

前記 2 つの基板間の前記密閉された壁構造の外側に形成されるシーラントであって、前記シーラントおよび前記 2 つの基板が、第 2 の密閉された空間を形成する、シーラントと；

前記 2 つの基板間の前記第 1 の密閉された空間に形成される液晶層と；そして

前記 2 つの基板の 1 つで前記第 1 の密閉された空間に形成される少なくとも 1 つの薄膜トランジスタと
を含む、液晶ディスプレイ。 10

【請求項 2】

第 1 の基板を提供する工程；

前記第 1 の基板上に第 1 の導電層を形成する工程；

前記第 1 の導電層の上に第 1 の絶縁層を形成する工程；

前記第 1 の絶縁層の上に第 2 の導電層を形成する工程を包含する、液晶ディスプレイを製造する方法であって、

ここで、前記第 1 の基板上に前記第 1 の導電層を形成する工程と、前記第 1 の絶縁層の上に前記第 2 の導電層を形成する工程との間で、前記第 1 の絶縁層の上に前記第 2 の導電層を形成する工程の後に、 20

前記第 1 の基板の表面の周囲上に密閉された壁を形成する工程；

第 2 の基板を提供する工程；

前記第 1 の基板の表面または前記第 2 の基板の表面のいずれかの上に、シーラントを形成する工程であって、前記シーラントが、前記密閉された壁の外側に配置される工程；

前記第 1 の基板と前記第 2 の基板とを共に接続する工程；そして

前記シーラントを照射する工程
をさらに包含する、液晶ディスプレイを製造する方法。

【請求項 3】

前記第 2 の基板に対して導電するように、前記第 1 の基板上に形成される複数の導電性の壁をさらに含む、請求項 2 に記載の液晶ディスプレイを製造する方法。 30

【請求項 4】

前記第 1 の基板表面の周囲上に前記密閉された壁を形成するステップは、以下：

前記導電層および形成される前記絶縁層を少なくとも覆うように第 1 のマスクを制御する工程；

第 2 のマスクを制御する工程；

前記第 1 の基板上に前記第 1 のマスクおよび前記第 2 のマスクを重ねる工程；

成膜を続ける工程；そして

前記第 1 の基板の表面周囲上に前記密閉された壁を形成するために、前記第 1 のマスクと前記第 2 のマスクとを除去する工程
をさらに包含する、請求項 2 に記載の液晶ディスプレイを製造する方法。 40

【請求項 5】

前記第 2 の導電層上に第 2 の絶縁層を形成するステップと、前記第 1 の基板の表面周囲上に前記密閉された壁を形成するステップとをさらに包含する、請求項 2 に記載の液晶ディスプレイを製造する方法であって、前記ステップは、前記第 1 の基板上に前記第 1 の導電層を形成するステップの後で、そして前記第 2 の導電層上に前記第 2 の絶縁層を形成するステップの前または後で行われる、方法。

【請求項 6】

前記第 2 の絶縁層上に第 3 の導電層を形成するステップと、前記第 1 の基板の表面周囲上に前記密閉された壁を形成するステップとをさらに包含する、請求項 5 に記載の液晶デ 50

ディスプレイを製造する方法であって、前記ステップは、前記第 1 の基板上に前記第 1 の導電層を形成するステップの後で、前記第 2 の絶縁層上に前記第 3 の導電層を形成するステップの前または後で行われる、方法。

【請求項 7】

第 1 の基板を提供する工程；

前記第 1 の基板上に第 1 の導電層を形成する工程；

前記第 1 の導電層上に第 1 の絶縁層を形成する工程；

前記第 1 の絶縁層上に第 2 の導電層を形成する工程

を包含する、液晶ディスプレイを製造する方法であって、

ここで、前記第 1 の基板上に前記第 1 の導電層を形成する工程と、そして前記第 1 の絶縁層上に前記第 2 の導電層を形成する工程との間で、前記第 1 の絶縁層上に前記第 2 の導電層を形成する工程の後に、以下：

前記第 1 の基板表面上に複数の導電層を形成する工程；

第 2 の基板を提供する工程；

前記第 1 の基板表面または前記第 2 の基板表面のいずれかの上にシーラントを形成する工程；

前記シーラント内に前記第 1 の基板および前記第 2 の基板の 1 つで液晶層を形成する工程；

前記第 1 の基板および前記第 2 の基板を共に接続する工程；そして

前記シーラントを照射する工程

をさらに包含する、方法。

【請求項 8】

前記第 1 の基板上に前記導電性の壁を形成する工程は、さらに以下：

前記導電層および形成される前記絶縁層を少なくとも覆うようにマスクを制御する工程；

成膜を続ける工程；そして

前記第 1 の基板上に前記導電性の壁を形成するように前記マスクを除去する工程

をさらに包含する、請求項 7 に記載の液晶ディスプレイを製造する方法。

【請求項 9】

前記第 2 の導電層上に第 2 の絶縁層を形成するステップをさらに包含する、請求項 7 に記載の液晶ディスプレイを製造する方法。

【請求項 10】

前記第 2 の絶縁層上に第 3 の導電層を形成するステップと、前記第 1 の基板表面の周囲上に前記密閉された壁を形成するステップとをさらに包含する、請求項 9 に記載の液晶ディスプレイを製造する方法であって、前記ステップは、前記第 1 の基板上に前記第 1 の導電層を形成するステップの後で、前記第 2 の絶縁層上に前記第 3 の導電層を形成するステップの前または後に行われる、液晶ディスプレイを製造する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶デバイスおよびその製造法に関する。さらに、本発明は、特に、薄膜トランジスタ (TFT) 成膜およびその中のピクセル電極を用いて、導電性および/または絶縁性の壁を同時に形成するための、液晶デバイスおよび製造法に関する。

【背景技術】

【0002】

現在の液晶デバイスプロセスは、薄膜トランジスタ (TFT)、液晶デバイス (LCD) パネル、および液晶モジュールの形成を含む。通常の TFT 構造は、ゲート金属層、半導体層 (ここで、半導体層は、ゲート絶縁層、アモルファス結晶層、および n+ドープ層を含む)、ソース/ドレイン金属層、および不動態化層を備える。TFT プロセスの

10

20

30

40

50

形成は、繰り返される洗浄、成膜、黄色光の露光、現像、エッチング、および剥離を含む。例えば、ゲート金属層を取り、基板を最初に洗浄し、その後、基板表面上に金属層を成膜させ、その金属層上にフォトリジストをコーティングし、露光し、所望でないパターンを現像して除去し、所望のパターンのためにエッチングし、そして、最後にフォトリジストを剥離し、ゲート金属層を形成する。これに沿って、次のマスク上で続ける。

【0003】

LCDパネルの形成プロセスは、主に、図1Aに示されるような、滴下(One Drop Fill)プロセス(すなわち、ODFプロセス)を含む。シーラント、例えば紫外線シーラント(UVシーラント)は、基板A1に密閉された形態で適用され、そして液晶は、液晶ディスペンサから図1Bに示されるような密閉された領域に滴下される。均一な液晶層A4を形成した後に、別の基板A2を、液晶層A4を有する基板A1に接続させ、シーラントA3を照射(例えば、紫外線)続け、2つの基板A1およびA2を共に接続する(図1Cに図示する如し)。アニーリングプロセスの手順が、最後に行われる。

10

【0004】

しかし、この技術の欠点は、基板A1をA2に対して接着するためにシーラントA3を照射する場合、液晶層A4のいくらかの部分が、露光され、液晶が悪化してしまうことである。

【0005】

さらに、シーラントA3と接触する液晶層A4は、おそらくは汚染され、またこれもディスプレイの質を低下させる。

20

【0006】

液晶A4とシーラントA3との間の接触汚染を避けるために、米国特許第6,219,126号は、アクリル性樹脂またはシリコンで作製される密閉された液晶壁構造を構築するためのコーティング技術またはリソグラフィ技術を用いた方法を開示する。それにもかかわらず、この構造は、プロセスを複雑化する過剰の材料と過剰のステップを必要とする。

【0007】

そして、特開2001-222017号は、液晶壁の均等物を実現するために、成膜されたCF(カラーフィルタ)基板の顔料層(図3に図示する如し)が使用されることを開示する。紫外線光によって液晶が悪化するのを避けるために、マスキング効果は、顔料色およびその濃度制御と結びつく必要がある。

30

【0008】

図4に示されるような別の従来技術は、平行なTFT基板B1およびカラーフィルタ(CF)基板B2を含み、その間に液晶層B3を含む液晶デバイスである。電圧がかけられるTFT基板B1が、CF基板B2と異なる電位を有する場合、液晶分子の透過率は、その電圧の差によって操作される。一般的に、CF基板B2にかけられる電圧は、TFT上のピクセル電極B11(示さない)に適用する電圧Vを変えるように、共通の電圧Vcomとして固定され、電位差 $V = V - V_{com}$ を生じる。しかし、CF基板B2に対する端子は存在せず、電圧Vcomは、TFTによって提供されなければならない。

【0009】

例えば、通常は、TFT基板B1上の電圧Vcomは、導電性接着剤B4を介してCF基板B2に伝わる。しかし、これは過剰の導電性接着剤B4と過剰のデバイスとを適用することによって、シーラントB5の外側に作られなければならない。明らかに、過剰の材料コストがかかり、そしてこのプロセスは、シーラントが硬化された後になされなければならない。

40

【0010】

それに加えて、米国特許第6,404,480号に開示されるように、導電性スペーサB6は、TFT基板B1およびCF基板B2を支持し、導電し、そして電圧Vcomを導電するようにシーラントB5と混合するために使用される(図5に図示する如し)。しかし、導電性材料を必要とし、プロセスの困難性が上がり、全てのシーラントB5は、硬化

50

するとはいいきれない。

【特許文献1】米国特許第6,219,126号公報

【特許文献2】特開第2001-222017号公報

【特許文献3】米国特許第6,404,480号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

従来技術のこれらの欠点をなくすために、開発および研究の努力が続けられ、本発明の開示に至った。

【課題を解決するための手段】

【0012】

したがって、本発明の1つの目的は、成膜TFTプロセスを用いて液晶壁を同時に形成するような液晶デバイスおよびその製造法を提供することである。

【0013】

本明細書中で実施され、広く記載されるように、本発明は、液晶デバイス(LCD)を提供し、ここで、LCDは、平行な上面の基板と底面の基板と、それらの基板が密閉された空間を形成するシーラントと、その密閉された空間の中に形成する液晶層とを備える。基板の1つの内部表面上にTFTおよびピクセル電極を形成する場合、マスクは、成膜される絶縁層および/または導電層を形成するいずれかのステップにおいて、少なくとも成膜される絶縁層および/または導電層を覆う。別のより大きなフレームマスクを、基板の1つの上に同時に重ねて、2つのマスクの間にフレーム空間を形成する。ここで、マスク材料が、絶縁層および導電層(つまり、それぞれ導電性材料および絶縁材料)に依存して選択される。フレーム形状の空間の間に連続して成膜し、その結果、成膜層が形成される。成膜のための所定の時間内に、2つのマスクを除去し、密閉された液晶層を形成し、液晶の汚染および/または低下を防止する。

【0014】

本発明の別の目的は、導電性接着剤または導電性スペーサが排除された液晶デバイスおよびその製造法を提供することである。この目的を達成するために、本発明は以下のように実施される。

【0015】

液晶デバイス(LCD)が提供され、ここで、LCDは、平行に構成される上面の基板および底面の基板と、この2つの基板で密閉された空間を形成するシーラントと、その密閉された空間内に形成される液晶層とを備える。基板の1つの内部表面上にTFTの導電層およびピクセル電極を形成するステップのいずれかにおいて、回路設計に従って絶縁マスク上に特定のパターンを備え、マスクは、成膜が所定の時間続いた後に除去される。導電性の壁パターンは、他の基板を導電するために基板の1つの内表面上に形成される。

【0016】

または、液晶デバイスは提供され、ここで、LCDは、平行な上面の基板および底面の基板と、この2つの基板で密閉された空間を形成するシーラントと、その密閉された空間内に形成される液晶層とを備える。基板の1つの内部表面上にTFTの導電層およびピクセル電極を形成するステップのいずれかにおいて、成膜された導電層をマスクで少なくとも覆い、そして、別のより大きなフレームマスクを基板上で同時に適用し、その結果、フレーム形状の空間が、2つのマスク間に形成される。マスクの材料が絶縁されていることに注目のこと。フレームスペーシングの間で成膜プロセスを続け、所定の時間内に2つのマスクを除去した後、密閉された導電性の壁が形成される。

【0017】

または、液晶デバイスが提供され、ここで、LCDは、平行な上面の基板および底面の基板と、2つの基板で密閉された空間を形成するシーラントと、その密閉された空間内に形成される液晶層とを備える。基板の1つの内部表面上にTFTの絶縁層およびピクセル電極を形成するステップのいずれかにおいて、1つのマスクを適用して成膜された絶縁層

10

20

30

40

50

を少なくとも覆い、そして別の大きなフレームマスクを基板に同時に適用し、2つのマスクの間にフレーム形状のマスクを形成する。成膜を続け、所定の時間内に2つのマスクを除去した後、2つのマスクの間に密閉された絶縁壁が形成され、成膜を続けるために絶縁する特定の回路パターンを有するマスクを適用し、所定の時間内にマスクを除去した後、導電性の壁が基板の1つの内部表面上に構築され、別の基板に導電する。

【0018】

または、液晶デバイスが提供され、ここで、LCDは、平行な上面の基板および底面の基板と、この2つの基板で密閉された空間を形成するシーラントと、その密閉された空間内の液晶層とを含む。基板の1つの内部表面上にTFTの導電層およびピクセル電極を形成するステップのいずれかにおいて、成膜された層を少なくとも覆うようにマスクを適用し、基板上で別のより大きなフレームマスクを同時に適用し、フレームスペーシングを、2つのマスク間に形成する。マスクの材料は絶縁していることに注目のこと。成膜プロセスを続け、所定の時間内に2つのマスクを除去した後、フレームスペーシングの間に、密閉された導電性の壁が成膜される。別の成膜が適用され、絶縁層上に導電層を形成する。絶縁マスク上にパターン化された特定の回路は、成膜を続けるように適用され、所定の時間後にマスクを除去した後、他の基板に導電するために基板の内部表面上に導電性の壁のパターンを与える。

10

【0019】

上記の一般的な記載および以下の詳細な説明は、例示のものであり、これらは、請求されるような本発明のさらなる説明を提供することを意図するものであることが理解されるべきである。

20

【0020】

添付の図面は、本発明のさらなる理解を提供するために添付され、本明細書に組み込まれ、本明細書の一部を構成する。これらの図面は、本発明の実施形態を説明し、説明と共に、本発明の原理を説明するために付される。

【発明の効果】

【0021】

本発明の利点は以下である。

- (1) 密閉された壁を形成する一方、基板上にTFTのいずれかの層を形成し、シーラント形成プロセスおよび材料の追加のコストを削減する。
- (2) 導電性接着剤、導電性スペーサなどの追加の導電性材料を用いることなく、支持および導電が可能である。
- (3) 液晶が、UV光の照射によって生じる劣化を起こすのを防ぐ。
- (4) UVシーラントと接触することによって生じる液晶の汚染を防ぐ。
- (5) 液晶が、2つの基板のいずれか1つの上に形成可能である。

30

【発明を実施するための最良の形態】

【0022】

(本発明の第1の実施形態)

図6A~図6Fに示されるように、TFT形成プロセスは、基板11上で行われる。単純化するために、本発明の本実施形態および本発明の他の好ましい実施形態では単一のTFTのみが示されている。ゲート金属層17の成膜の後、ゲート金属層17を少なくとも覆うようにマスク13を操作し、基板11上に別のより大きなフレームマスク14を同時に重ねる。フレームスペーシング15(図6Aの上面図に図示する如し)は、2つのマスク13および14の間に形成される。マスク13および14の材料は、金属に接続しない材料(例えば、絶縁体)、または金属に接続しないような加工された材料である。マスク13および14の操作は自動化されることに注目のこと。

40

【0023】

成膜をフレームスペーシング15(図6Bに図示する如し)内で続ける場合、密閉された金属壁16は、所定の時間内に2つのマスク13および14を除去した後に構築される。TFT(図6Cに図示する如し)の形成を達成するために、液晶は、金属壁16に滴下

50

され、均一な液晶層 18 を形成可能である。紫外線シーラント 19 は、別の基板 12 にあらかじめ密閉されるために、金属壁 16 の周囲（図 6 D の上面図および図 6 E の断面図に図示する如し）上にコーティングされる。次いで、UV 光を用いて UV シーラント 19 を硬化させ、基板 11 および 12 が接続される。アニーリングプロセスが適用され、液晶ディスプレイパネル（図 6 F に図示する如し）が完成する。

【0024】

金属壁 16 は、上面の基板 11 および底面の基板 12 に接続され、したがって、液晶層 18 は、UV シーラント 19 と接触せず、ディスプレイの質の低下を生じる液晶の汚染を防ぐ。

【0025】

さらに、UV 光が UV シーラント 19 に照射され、基板 11 および 12 をともに接続する場合、密閉された金属壁 16 の形成により、2 つの接続された基板 11 および 12 のいずれの側面からも UV 光の透過を完全に遮断し、液晶の低下を防ぐ。

【0026】

さらに、基板 11 上に形成される金属壁 16 は、別の基板 12 と接触し、基板 11（すなわち T F T 基板）を基板 12（すなわち、カラーフィルタ、C F 基板）に対して導電し、その構造を支持する。ここで、導電性材料、例えば、導電接着剤または導電性スペーサは必要ではない。

【0027】

（第 2 の好ましい実施形態）

図 7 A ~ 図 7 F は、基板 21 の表面での T F T の形成を示す。ソース/ドレイン金属層 27 が成膜された後、ソース/ドレイン金属層 27 を少なくとも覆うようにマスク 23 を操作する。別のより大きなフレームマスク 24 は、基板 21 上に同時に重ねられ、2 つのマスク 23 および 24 の間にフレームスペーシング 25 を形成する（図 7 A の上面図に図示する如し）。マスク 23 および 24 が、金属に接続しない材料（例えば、絶縁体）、または金属と接続しない加工された材料で作製されることに注目のこと。さらに、マスク 23 および 24 の操作は自動化される。

【0028】

成膜は、フレームスペーシング 25 中で続けられ（図 7 B に図示する如し）、密閉された金属壁 26 は、2 つのマスク 23 および 24 の除去の後に形成され、T F T 形成プロセス（図 7 C に図示する如し）が完成する。液晶を金属壁 26 に滴下し、均一な液晶層 28 を形成した後、金属壁 26 の周囲に沿って UV シーラント 29 でコーティングする（図 7 D の上面図および図 7 E の断面図に図示する如し）。次いで、別の基板 22 は、接着され、加工され、UV シーラント 29 に影響を与えるように UV 光を露光し、すなわち基板 21 および 22 をともに接続する。最後のプロセスステップは、アニーリングであり、液晶ディスプレイパネルのプロセスは完了する（図 7 F に図示する如し）。

【0029】

金属壁 26 が上面の基板 21 および底面の基板 22 に接続されるために、液晶層 28 は、UV シーラント 29 と接触しない。その結果、液晶の汚染およびディスプレイの質の低下が防がれる。

【0030】

それに加えて、基板 21 および 22 を接続するために UV 光を照射して UV シーラント 29 を硬化させるが、基板 21 および 22 を接続することによって、任意の側面からの UV 光は完全に遮蔽され、したがって、液晶の質の低下を防ぐ。

【0031】

さらに、基板 21 上に形成される金属壁 26 は、別の基板 22 と接触し、基板（T F T 基板）を基板 22（C F 基板）に対して同時に導電し、その構造を支持する。ここで、導電接着剤または導電スペーサは必要でない。

【0032】

（第 3 の好ましい実施形態）

10

20

30

40

50

図 8 A ~ 図 8 F を参照すると、T F T 形成プロセスは、基板 3 1 上で行われる。ピクセル電極層（インジウム - スズ酸化物、例えば、I T O）を成膜した後、ピクセル電極層 3 7 を少なくとも覆うようにマスク 3 3 を操作する。同時に基板 3 1 上に重ねるようにより大きなフレームマスク 3 4 を操作し、2 つのマスク 3 3 および 3 4 の間にフレームスペーシング 3 5 を形成する（図 8 A の上面図に図示する如し）。マスク 3 3 および 3 4 を構築する材料が、金属に接続しない材料（例えば、絶縁体）、または金属と接続しない加工された材料であることに注目のこと。また、マスク 3 3 および 3 4 の操作は自動化されることに注目のこと。

【 0 0 3 3 】

成膜が続けられる場合、成膜は、フレームスペーシング 3 5 内で行われる。2 つのマスク 3 3 および 3 4 が所定の時間内に除去されると、密閉された金属壁 3 6 が形成され、T F T 形成プロセスを続ける（図 8 C に図示する如し）。液晶は、金属壁 3 6 に滴下され、均一な液晶層 3 8 を形成可能である。U V シーラント 3 9 は、金属壁 3 6 に沿ってさらにコーティングされる（図 8 D の上面図および図 8 E の断面図に図示する如し）。別の基板 3 2 を用いてあらかじめ密閉するために、U V シーラント 3 9 が U V 照射によって硬化され、基板 3 1 および 3 2 を共に接続する。アニーリングステップが行われ、液晶ディスプレイパネル（図 8 F に図示する如し）が完成する。

10

【 0 0 3 4 】

金属壁 3 6 が基板 3 1 および 3 2 に接続されると、液晶層 3 8 は、U V シーラント 3 9 によって遮蔽され、ディスプレイの質の悪化を引き起こす液晶の汚染を防ぐ。

20

【 0 0 3 5 】

さらに、基板 3 1 上の金属壁 3 6 の形成は、別の基板 3 2 に接触し、導電性接着剤または導電性スペーサなしで、基板 3 1（すなわち T F T 基板）を基板 3 2（すなわち C F 基板）に対して同時に導電し、その構造を支持する。

【 0 0 3 6 】

（第 4 の好ましい実施形態）

図 9 A ~ 図 9 F を参照すると、T F T 形成プロセスは、ここでは基板 4 1 上で実施される。半導体層 4 7 が成膜される場合、半導体層 4 7 を少なくとも覆うために、マスク 4 3 を操作する。また、基板 4 1 上に同時に重ねるために別のより大きなフレームマスク 4 4 を操作する。このように、フレームスペーシング 4 5 は、2 つのマスク 4 3 および 4 4 の間に形成される（図 9 A の上面図に図示する如し）。マスク 4 3 および 4 4 の材料は、絶縁体に接続しない材料（例えば、導電性材料）、または絶縁体と接続しない加工された材料に接続しない材料であることに注目のこと。また、マスク 4 3 および 4 4 の操作が自動化されることに注目のこと。

30

【 0 0 3 7 】

成膜が続けられる場合、成膜は、フレームスペーシング 4 5 内で行われる（図 9 B に図示する如し）。密閉された絶縁壁 4 6 は、所定の時間内に 2 つのマスク 4 3 および 4 4 を除去した後構築される。T F T 形成プロセス（図 9 C に図示する如し）を完了させるために、液晶は、絶縁壁 4 6 に滴下され、均一な液晶層 4 8 を形成可能である。U V シーラント 4 9 は、絶縁壁 4 6 の周囲に沿ってコーティングされ、別の基板 4 2 をあらかじめ密閉する（図 9 D の上面図および図 9 E の断面図に図示する如し）。次いで、U V 型シーラントは、U V 照射によって硬化され、基板 4 1 および 4 2 をとも接続する。アニーリングプロセスは、最後に行われ、したがって、液晶ディスプレイパネル（図 9 F に図示する如し）が形成される。

40

【 0 0 3 8 】

絶縁壁 4 6 は、基板 4 1 および 4 2 に接続されるため、液晶層 4 8 は、U V シーラント 4 9 と接触せず、液晶は、ディスプレイの質を低下させる汚染とは無縁である。

【 0 0 3 9 】

さらに、基板 4 1 上に形成される絶縁壁 4 6 は、従来のスペーサと同様に、構造を支持する。

50

【 0 0 4 0 】

(第 5 の 好 ま し い 実 施 形 態)

図 1 0 A ~ 図 1 0 F を 参 照 す る と、T F T 形 成 プ ロ セ ス は、こ こ で は 基 板 5 1 上 で 行 わ れ る。不 動 態 化 層 5 7 を 成 膜 し た 後、不 動 態 化 層 5 7 を 少 な く と も 覆 う よ う に マ ス ク 5 3 を 操 作 し、別 の よ り 大 き な フ レ ー ム マ ス ク 5 4 を 操 作 し て 基 板 5 1 上 に 同 時 に 重 ね る。し た が っ て、フ レ ー ム ス ペ ー シ ン グ 5 5 は、2 つ の マ ス ク 5 3 お よ び 5 4 の 間 に 形 成 さ れ る (図 1 0 A の 上 面 図 に 図 示 す る 如 し)。マ ス ク 5 3 お よ び 5 4 の 材 料 が 絶 縁 体 に 接 続 し な い 材 料 (例 え ば、導 電 性 材 料)、ま た は 絶 縁 体 に 接 続 し な い よ う な 加 工 さ れ た 材 料 で あ る こ と に 注 目 の こ と。ま た、マ ス ク 5 3 お よ び 5 4 の 操 作 が 自 動 化 さ れ る こ と に 注 目 の こ と。

10

【 0 0 4 1 】

成 膜 が 続 け ら れ る 場 合、成 膜 は、フ レ ー ム ス ペ ー シ ン グ 5 5 中 で 行 わ れ る (図 1 0 B に 図 示 す る 如 し)。2 つ の マ ス ク 5 3 お よ び 5 4 を 所 定 の 時 間 内 に 除 去 し た 後、密 閉 さ れ た 絶 縁 壁 5 6 は、そ の 中 に 構 築 さ れ る。T F T 形 成 プ ロ セ ス (図 1 0 C に 図 示 す る 如 し) を 完 成 さ せ る た め に、液 晶 は、絶 縁 壁 5 6 に 滴 下 さ れ、均 一 な 液 晶 層 5 8 を 形 成 可 能 で あ る。U V シ ー ラ ン ト 5 9 は、絶 縁 壁 5 6 の 周 囲 に 沿 っ て コ ー テ ィ ン グ さ れ、別 の 基 板 5 2 を あ ら か じ め 密 閉 す る (図 1 0 D の 上 面 図 お よ び 図 1 0 E の 断 面 図 に 図 示 す る 如 し)。次 い で、U V シ ー ラ ン ト は、U V 光 に よ っ て 照 射 さ れ、そ の 結 果、基 板 5 1 お よ び 5 2 は、共 に 接 続 さ れ る。ア ニ ー リ ン グ ス テ ッ プ が 最 後 に 行 わ れ、液 晶 デ ィ ス プ レ イ パ ネ ル が 完 成 す る (図 1 0 F に 図 示 す る 如 し)。

20

【 0 0 4 2 】

絶 縁 壁 5 6 が 基 板 5 1 お よ び 5 2 に 接 続 さ れ る た め、液 晶 層 5 8 は、U V シ ー ラ ン ト 5 9 と 接 触 せ ず、デ ィ ス プ レ イ の 質 を 低 下 さ せ る 汚 染 を 防 ぐ。

【 0 0 4 3 】

さ ら に、基 板 5 1 上 に 形 成 さ れ る 絶 縁 壁 5 6 は、従 来 の ス ペ ー サ と 同 様 の 構 造 を 支 持 す る。

【 0 0 4 4 】

(第 6 の 好 ま し い 実 施 形 態)

図 1 1 A ~ 図 1 1 F を 参 照 す る と、T F T 形 成 プ ロ セ ス は、基 板 6 1 上 で 行 わ れ る。導 電 層 6 7 (ゲ ー ト 金 属 層、ド レ イ ン / ソ ー ス 金 属 層 ま た は ピ ク セ ル 電 極 層、こ こ で、ゲ ー ト 金 属 層 が、例 と し て 紹 介 さ れ る) が 成 膜 さ れ た 後、特 定 の 回 路 設 計 で パ タ ー ン 化 さ れ た マ ス ク 6 3 を 操 作 し、基 板 5 1 上 に 重 ね る。マ ス ク 6 3 の 材 料 が、金 属 に 接 続 し な い 材 料 (例 え ば、絶 縁 体)、ま た は 金 属 と 接 続 し な い 加 工 さ れ た 材 料 で あ る こ と に 注 目 の こ と。ま た、マ ス ク 6 3 の 操 作 は 自 動 化 さ れ る こ と も 注 目 の こ と (図 1 1 B に 図 示 す る 如 し)。

30

【 0 0 4 5 】

成 膜 が 続 け ら れ る 場 合、マ ス ク 6 3 を 所 定 の 時 間 内 に 除 去 し た 後、導 電 性 の 壁 6 4 の パ タ ー ン は、そ の 中 に 形 成 さ れ る。T F T 形 成 プ ロ セ ス (図 1 1 C に 図 示 す る 如 し) を 完 成 さ せ る た め に、U V シ ー ラ ン ト 6 6 は、基 板 6 1 の 周 囲 に 沿 っ て コ ー テ ィ ン グ さ れ、液 晶 は、導 電 性 の 壁 6 4 に 滴 下 さ れ、均 一 な 液 晶 層 6 5 を 形 成 可 能 で あ る (図 1 1 D の 上 面 図 お よ び 図 1 1 E の 断 面 図 に 図 示 す る 如 し)。別 の 基 板 6 2 を あ ら か じ め 密 閉 す る た め に、U V シ ー ラ ン ト は、U V 光 に 露 光 さ れ て 硬 化 さ れ、基 板 6 1 お よ び 6 2 を と も に 接 続 す る。最 終 的 に、ア ニ ー リ ン グ プ ロ セ ス が 行 わ れ、液 晶 デ ィ ス プ レ イ パ ネ ル (図 1 1 F に 図 示 す る 如 し) が 完 成 す る。

40

【 0 0 4 6 】

導 電 性 材 料 (例 え ば、導 電 性 接 着 剤 ま た は 導 電 性 ス ペ ー サ) は、必 要 で な い こ と に 注 目 の こ と。と い う の は、基 板 6 1 上 に 形 成 さ れ る 導 電 性 の 壁 パ タ ー ン 6 4 は、基 板 6 1 (す な わ ち、T F T 基 板) を 別 の 基 板 6 2 (す な わ ち、C F 基 板) に 対 し て 導 電 し、そ の 構 造 を 支 持 す る か ら で あ る。

【 0 0 4 7 】

(第 7 の 好 ま し い 実 施 形 態)

50

図12A～図12Hを参照すると、TFT形成プロセスのプロセスは、基板71上で行われる。絶縁層711（半導体層または不動態化層、ここでは、半導体層が例示される）が成膜された後、絶縁層711を少なくとも覆うようにマスク73を操作し、そして、より大きなフレームマスク74を操作して、基板71上に同時に重ねる。したがって、2つのマスク73および74の間にフレームスペーシング75が実現される（図12Aに図示する如し）。マスク73および74は、絶縁材料に接続しない材料（例えば、導電性材料）、または絶縁材料に接続しない加工された材料である。マスク73および74の操作は自動化されることに注目のこと。

【0048】

成膜が続けられる場合、そして、フレームスペーシング75中に成膜される場合（図12Bに図示する如し）、密閉された絶縁壁76は、2つのマスク73および74を所定の時間内に除去した後、形成される。導電層（例えば、ソース/ドレイン金属層またはピクセル電極層）がその後に成膜される場合、成膜を進めながら特定のパターン化されたマスク77（図12Cに図示する如し）を操作し（図12Dに図示する如し）、特定の導電壁パターン761は、マスク77を所定の時間内に除去した後、基板71上に形成される。TFT形成のプロセス（図12Eに図示する如し）を完成させるために、液晶は、絶縁壁76に滴下され、均一な液晶層78を形成可能である。UVシーラント79は、絶縁壁76の周囲に沿ってコーティングされる（図12Fの上面図および図12Gの断面図に図示する如し）。別の基板72をあらかじめ密閉するために、UVシーラント79は、UV光に露光されて硬化され、そして、基板71および72を共に接続する。最後に、アニーリングプロセスが行われ、液晶ディスプレイパネル（図12Hに図示する如し）が完成する。

【0049】

絶縁壁75が基板71および72に接続するため、液晶層78は、UVシーラント79に接触せず、液晶の汚染およびディスプレイの質の低下を防ぐ。

【0050】

また、導電性材料（例えば、導電性接着剤または導電性スペーサ）は必要ではない、というのは、基板71上に形成される導電性の壁パターンは、基板71（すなわち、TFT基板）から別の基板72（すなわち、CF基板）へ導電し、この構造を支持するからである。

【0051】

（第8の好ましい実施形態）

図13A～図13Hを参照すると、TFT形成プロセスのプロセスは、基板81上で行われる。導電層811（ゲート金属層またはソース/ドレイン金属層またはピクセル電極層、ここでゲート金属層は、本実施形態で例示される）が成膜された後、導電層811を少なくとも覆うようにマスク83を操作する。また、基板81の上に同時に重ねるために、さらに大きなフレームマスク84を操作し、2つのマスク83および84の間にフレームスペーシング85が形成される（図13Aの上面図に図示する如し）。マスク83および84は、導電性材料に接続しない材料（例えば、絶縁材料）、または導電性材料に接続しない加工された材料である。マスク83および84の操作は自動化されることに注目のこと。

【0052】

成膜が続けられる場合、そしてフレームスペーシング85（図13Bに図示する如し）内に成膜される場合、密閉された絶縁壁86は、2つのマスク83および84を所定時間内に除去した後、構築される。絶縁層（例えば、半導体層または不動態化層）がその後に成膜されるにつれて、成膜を進めながら特定のパターン化されたマスク87（図13Cの上面図に図示する如し）を操作し（図13Dに図示する如し）、特定の導電壁パターン861が、所定の時間内にマスク87を除去した後、基板81上に形成される。TFT形成のプロセス（図13Eに図示する如し）を完結するために、液晶は、滴下され、均一な液晶層88の形成を可能にする。UVシーラント89は、導電性の壁86の周囲に沿って

コーティングされる（図 1 3 F の上面図および図 1 3 G の断面図に図示する如し）。別の基板 8 2 をあらかじめ密閉するために、UV シーラント 8 9 は、UV 光に露光されて硬化され、基板 8 1 と 8 2 とを共に接続する。最後に、アニーリングプロセスが行われ、液晶ディスプレイパネル（図 1 3 H に図示する如し）が完成する。

【0053】

導電性の壁 8 6 が基板 8 1 および 8 2 に接続するために、液晶層 8 8 は、UV シーラント 8 9 と接触せず、液晶の汚染およびディスプレイの質の低下を防ぐ。

【0054】

それに加えて、UV シーラント 8 9 は、硬化のためおよび基板 8 1 と 8 2 とを接続するために UV 光を露光され、UV 光は、密閉された導電性の壁 8 6 のために、基板 8 1 および 8 2 の任意の側面から完全に遮蔽される。（ゲート金属層またはソース/ドレイン金属層、例えば、ITO であるピクセル電極層を提供すると、単に、その光透過性のためにマスクング効果の代わりに導電硬化が起こる。）したがって、液晶の低下は、所望のように防がれる。

【0055】

また、導電性材料（例えば、導電性接着剤または導電性スペーサ）は必要ではないことに注目のこと。というのは、基板 8 1 上に形成される導電性の壁パターンは、基板 8 1（すなわち、TFT 基板）から別の基板 8 2（すなわち、CF 基板）へ電圧を導電し、そしてその構造を支持するからである。

【0056】

（第 9 の好ましい実施形態）

上記の実施形態にしたがって、そして図 1 4 A ~ 図 1 4 C を参照すると、UV シーラント 9 3 は、場合により基板 9 2 をコーティングし、その結果、UV シーラント 9 3 は、別の基板 9 1 に接続するように、形成された導電性/絶縁性の壁 9 4 の外側に配置される（図 1 4 A に図示する如し）。これは、TFT 基板 9 1 に対応する。次いで、液晶が導電性/絶縁性の壁 9 4 に滴下され、均一な液晶壁 9 5（図 1 4 B に図示する如し）を形成可能である。2 つの基板 9 1 および 9 2 をあらかじめ密閉するために、基板 9 2 および基板 9 1 は、UV 光に露光され UV シーラント 9 3 が硬化され、2 つの基板を共に接続する。最後に、アニーリングプロセスが行われ、液晶ディスプレイパネル（図 1 4 C に図示する如し）がそれによって完成する。

【0057】

本発明で記載されるマスク（例えば、フォトマスク）の形状および設計は、疑いようもなく例示のために供されており、必ずしも上記の好ましい実施形態には、本発明は限定されない。マスクの操作は、任意の自動化装置によって自動化される。マスク上のパターンは、回路的な要求に依存してこの設計に付され、一方、シーラント（フォト-シーラント、例えば、UV シーラント、IR シーラント、または LASER シーラント）はまた、導電性/絶縁性の壁と接続するか、または導電性/絶縁性の壁に沿って空間を形成する。導電性/絶縁性の壁の形成は、TFT またはピクセル電極を形成する、すなわち、少なくとも単一の層/壁を形成する（すなわち導電性構造/絶縁性構造の 2 つ以上の層/壁の形成の繰り返しは、紹介されている）任意の成膜ステップを併用する。形成ステップ、形成順序および材料は、本発明に限定されず、例えば、導電性/絶縁性の層の上に導電性/絶縁性の層を形成することは、導電性/絶縁性の層の形成ステップの 1 つとしてとらえるべきであり、導電層は、金属に限定されず、TFT 形成プロセスは、特定のマスクプロセスに限定されない、などである。

【0058】

種々の改変および変更は、本発明の範囲または精神を逸脱することなく、本発明の構造に対してなされることが当業者には明らかである。以上の観点において、本発明は、添付の特許請求の範囲およびそれらの均等物の範囲内にある本発明の改変および変形を含むと意図される。

【図面の簡単な説明】

10

20

30

40

50

【図 1 3 C】本発明の第 8 の好ましい実施形態に係る L C D の形成の図の第 8 のセットを示す。

【図 1 3 D】本発明の第 8 の好ましい実施形態に係る L C D の形成の図の第 8 のセットを示す。

【図 1 3 E】本発明の第 8 の好ましい実施形態に係る L C D の形成の図の第 8 のセットを示す。

【図 1 3 F】本発明の第 8 の好ましい実施形態に係る L C D の形成の図の第 8 のセットを示す。

【図 1 3 G】本発明の第 8 の好ましい実施形態に係る L C D の形成の図の第 8 のセットを示す。

10

【図 1 3 H】本発明の第 8 の好ましい実施形態に係る L C D の形成の図の第 8 のセットを示す。

【図 1 4 A】本発明の第 9 の好ましい実施形態に係る L C D パネルの形成の第 9 の一連の図の 1 を示す。

【図 1 4 B】本発明の第 9 の好ましい実施形態に係る L C D パネルの形成の第 9 の一連の図の 1 を示す。

【図 1 4 C】本発明の第 9 の好ましい実施形態に係る L C D パネルの形成の第 9 の一連の図の 1 を示す。

【符号の説明】

【 0 0 6 0 】

20

A 1 基板

A 2 基板

A 3 シーラント

A 4 液晶層

A 5

B 1 T F T 基板

B 1 1 ピクセル電極

B 2 C F 基板

B 3 液晶層

B 4 導電性接着剤

30

B 5 シーラント

B 6 導電性スペーサ

1 1 基板

1 2 基板

1 3 マスク

1 4 フレームマスク

1 5 フレームスペーシング

1 6 金属壁

1 7 ゲート金属層

1 8 液晶層

40

1 9 紫外線シーラント

2 1 基板

2 2 基板

2 3 マスク

2 4 フレームマスク

2 5 フレームスペーシング

2 6 金属壁

2 7 ソース/ドレイン金属層

2 8 液晶層

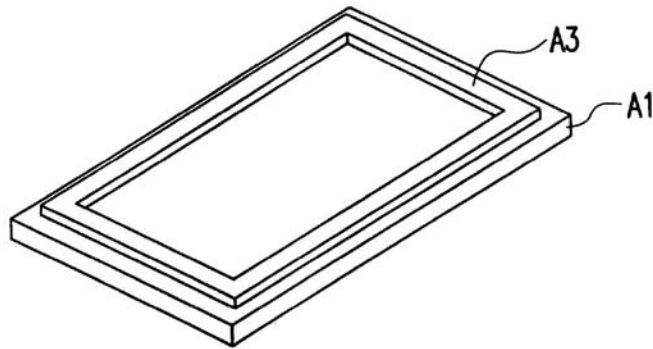
2 9 U V シーラント

50

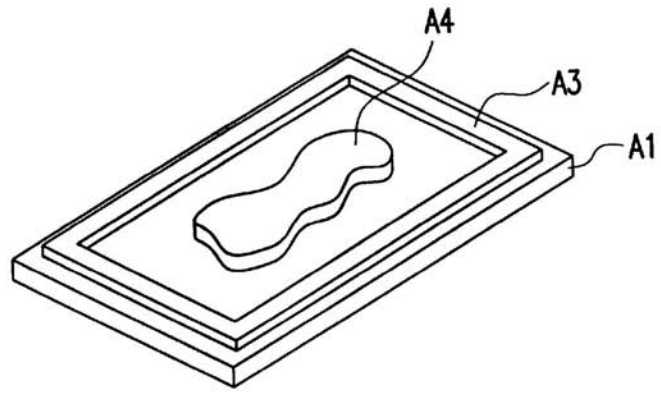
3 1	基板	
3 2	基板	
3 3	マスク	
3 4	フレームマスク	
3 5	フレームスペーシング	
3 6	金属壁	
3 7	ピクセル電極層	
3 8	液晶層	
3 9	UVシーラント	
4 1	基板	10
4 2	基板	
4 3	マスク	
4 4	フレームマスク	
4 5	フレームスペーシング	
4 6	絶縁壁	
4 7	半導体層	
4 8	液晶層	
4 9	UVシーラント	
5 1	基板	
5 2	基板	20
5 3	マスク	
5 4	フレームマスク	
5 5	フレームスペーシング	
5 6	絶縁壁	
5 7	不動態化層	
5 8	液晶層	
5 9	UVシーラント	
6 1	基板	
6 2	基板	
6 3	マスク	30
6 4	導電性の壁	
6 5	液晶層	
6 6	UVシーラント	
6 7	導電層	
7 1	基板	
7 1 1	絶縁層	
7 2	基板	
7 3	マスク	
7 4	フレームマスク	
7 5	フレームスペーシング	40
7 6	絶縁壁	
7 6 1	導電壁パターン	
7 7	マスク	
7 8	液晶層	
7 9	UVシーラント	
8 1	基板	
8 1 1	導電層	
8 2	基板	
8 3	マスク	
8 4	フレームマスク	50

- 8 5 フレームスペーシング
- 8 6 絶縁壁
- 8 6 1 導電壁パターン
- 8 7 マスク
- 8 8 液晶層
- 8 9 UVシーラント
- 9 1 基板
- 9 2 基板
- 9 3 UVシーラント
- 9 4 導電性 / 絶縁性の壁
- 9 5 液晶壁

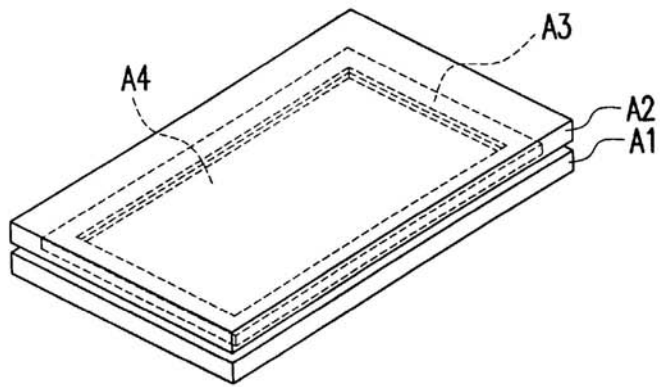
【図 1 A】



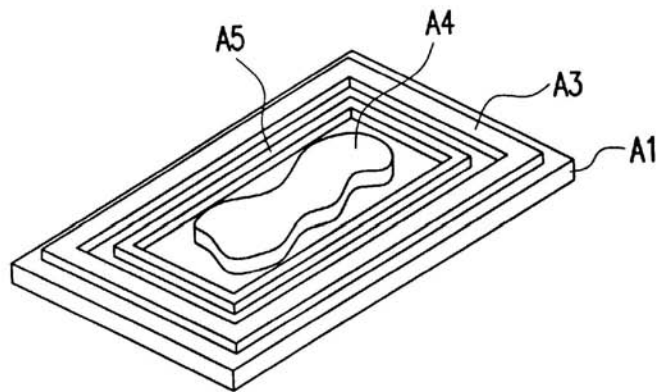
【図 1 B】



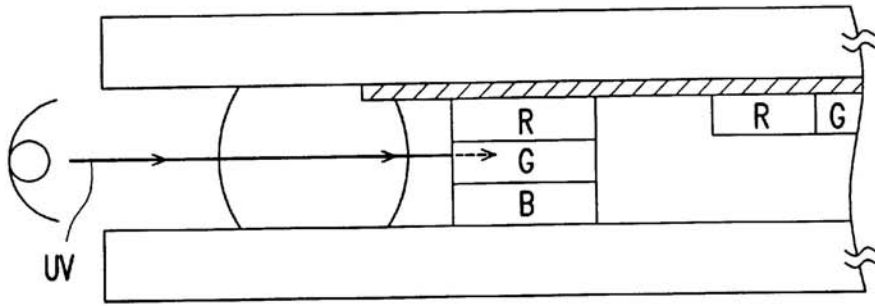
【図 1 C】



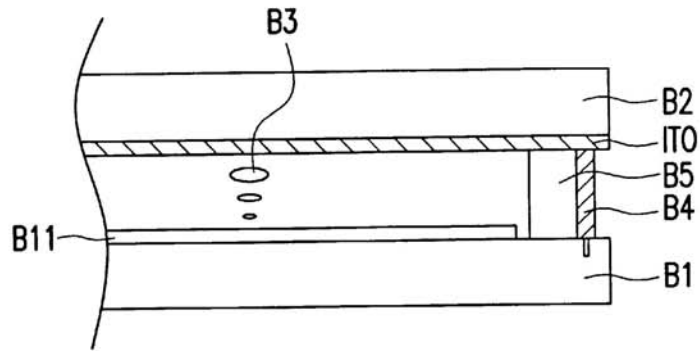
【図 2】



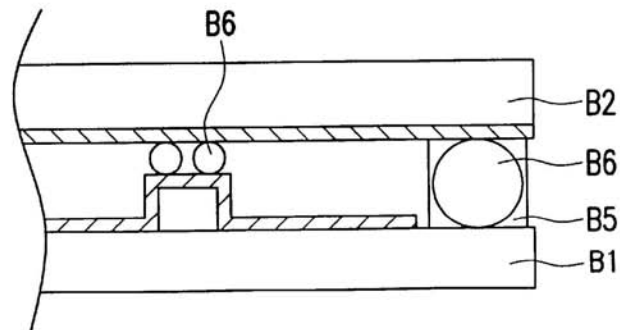
【 図 3 】



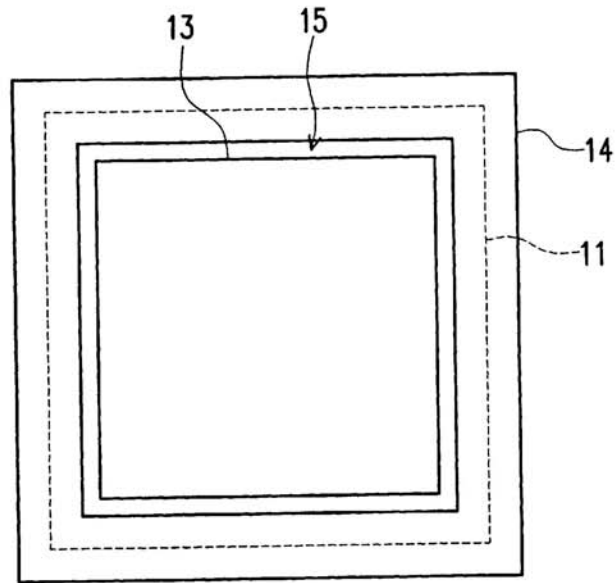
【 図 4 】



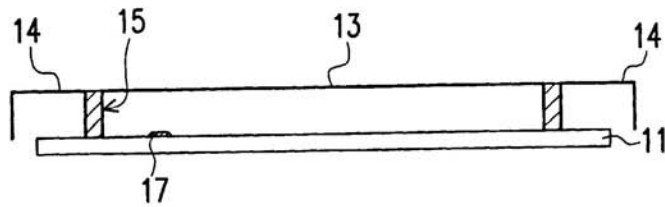
【 図 5 】



【図 6 A】



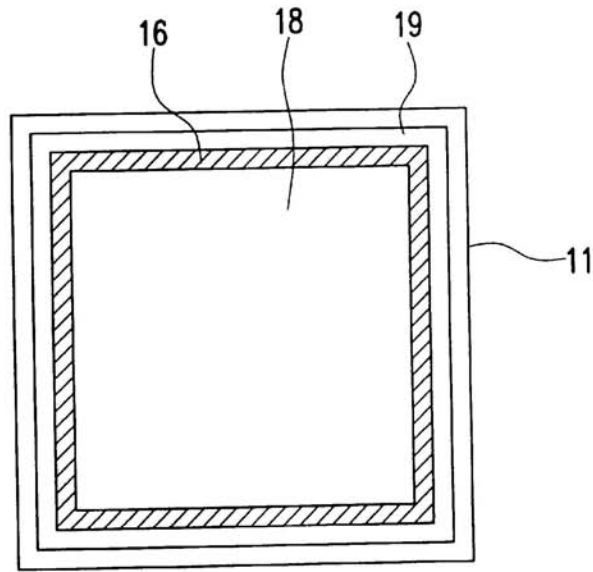
【図 6 B】



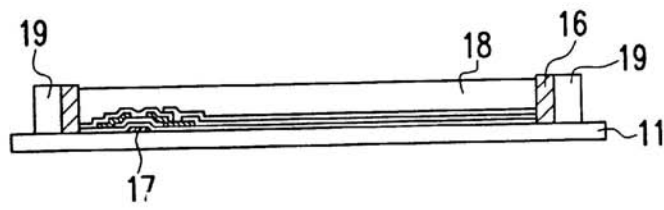
【図 6 C】



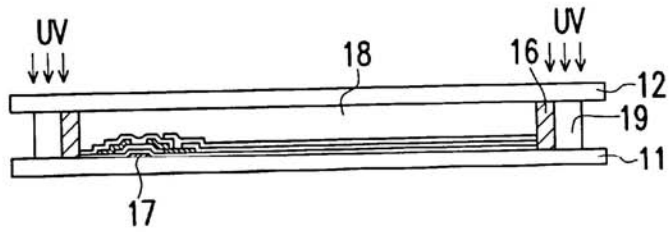
【図 6 D】



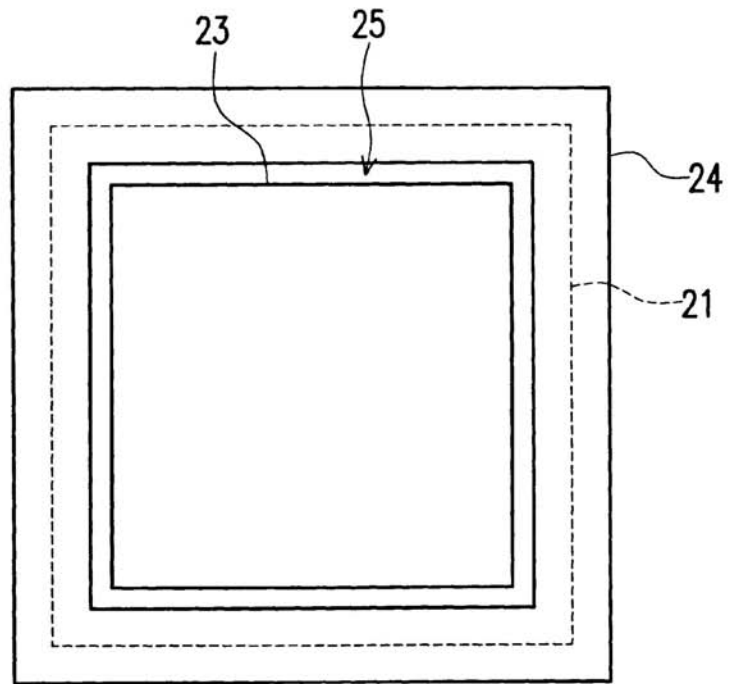
【図 6 E】



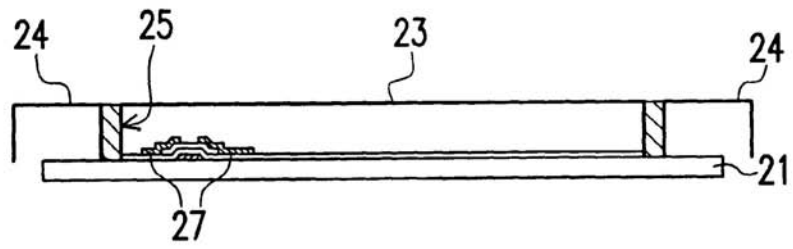
【図 6 F】



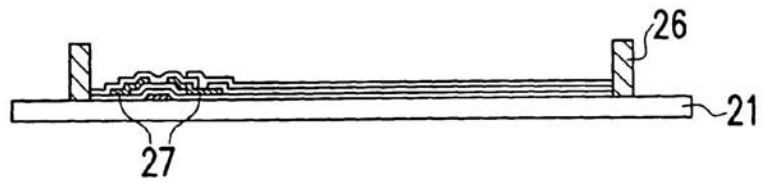
【図 7 A】



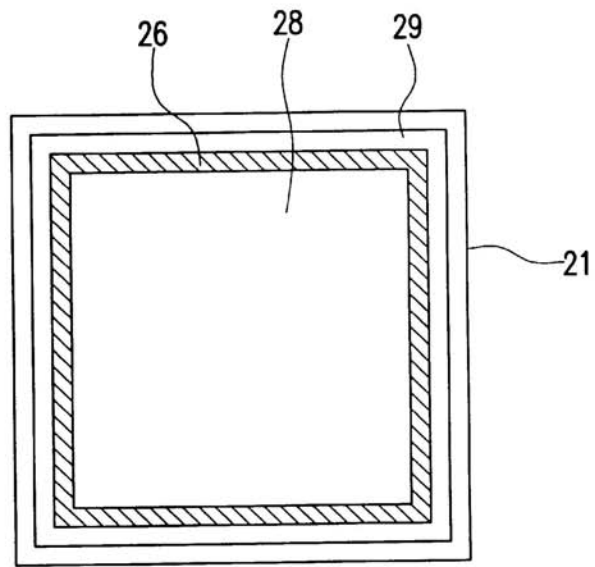
【図 7 B】



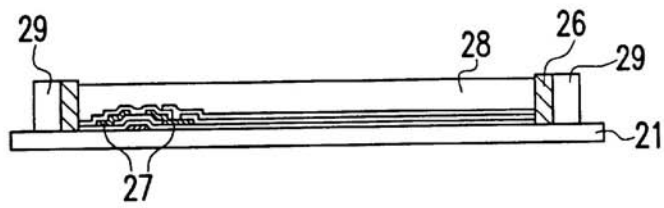
【図 7 C】



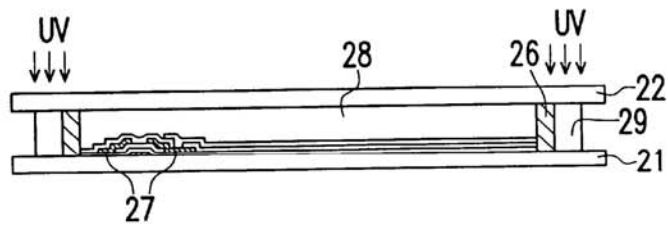
【図7D】



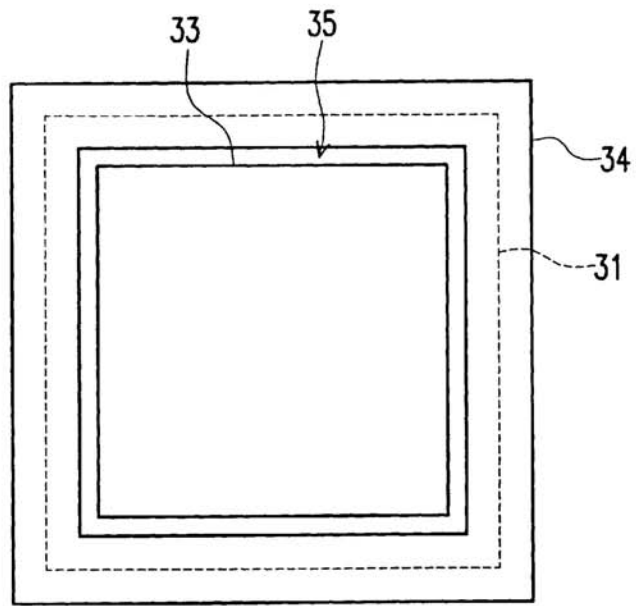
【図7E】



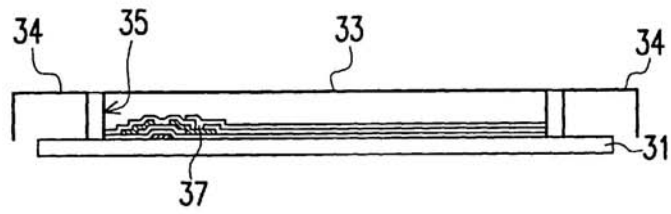
【図7F】



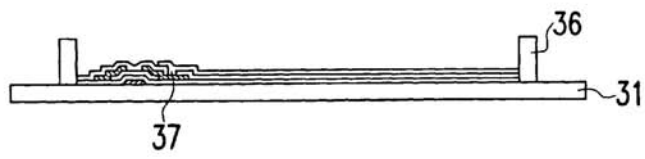
【 図 8 A 】



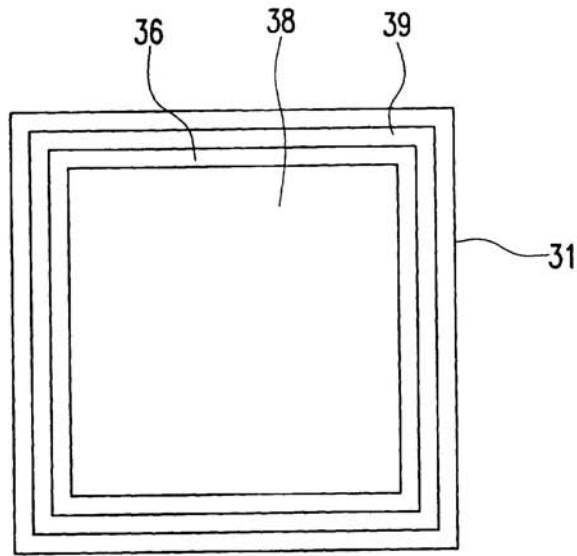
【 図 8 B 】



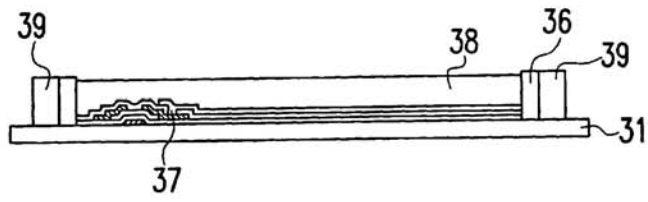
【 図 8 C 】



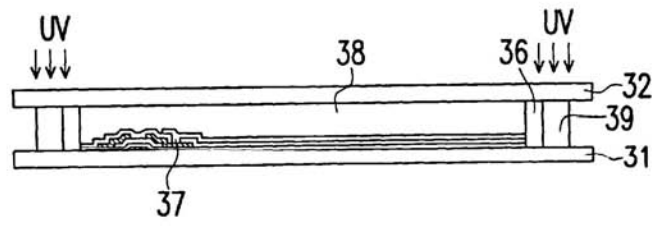
【 図 8 D 】



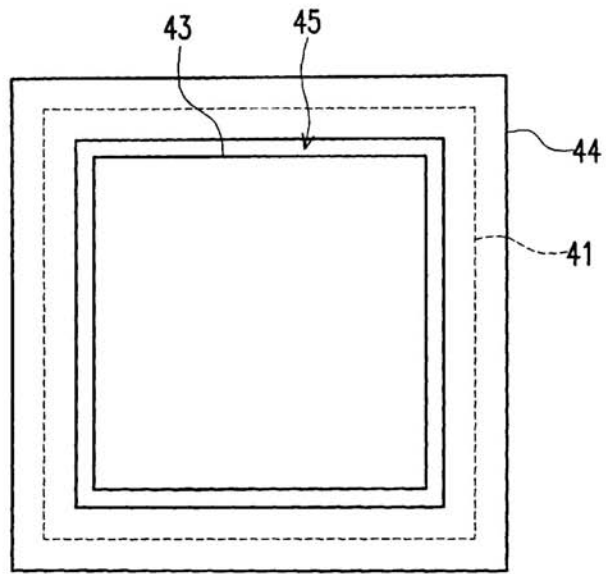
【 図 8 E 】



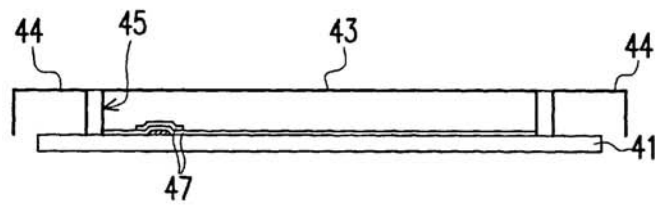
【 図 8 F 】



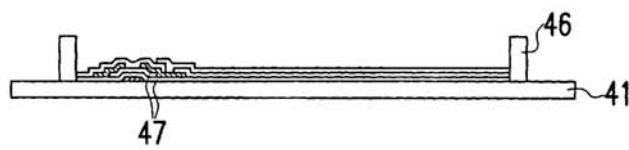
【 図 9 A 】



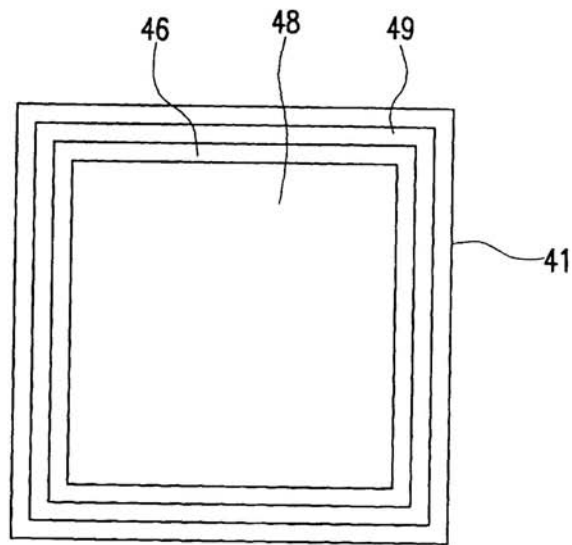
【 図 9 B 】



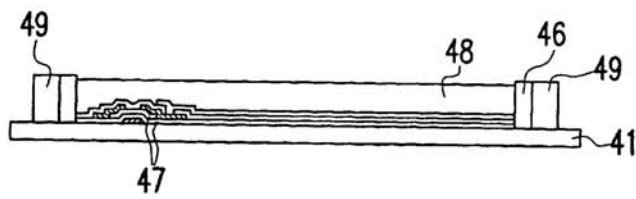
【 図 9 C 】



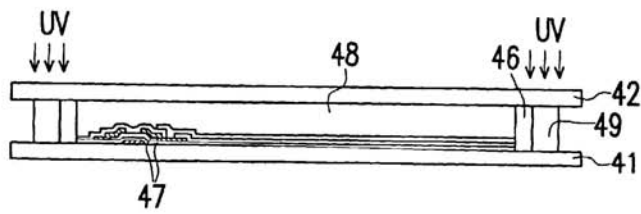
【 図 9 D 】



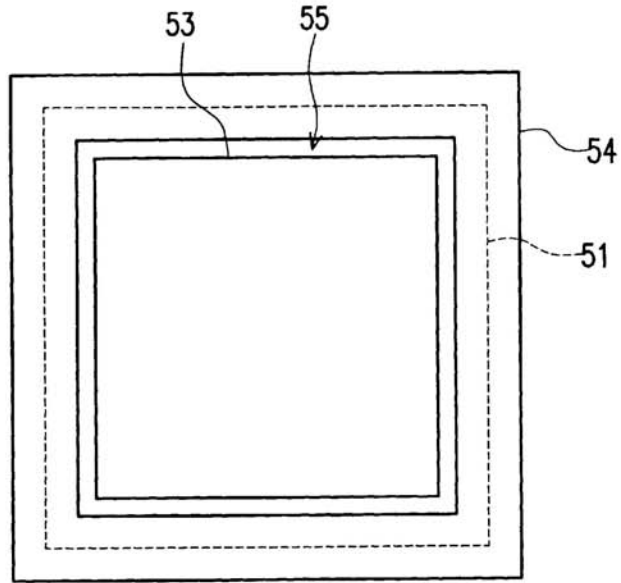
【 図 9 E 】



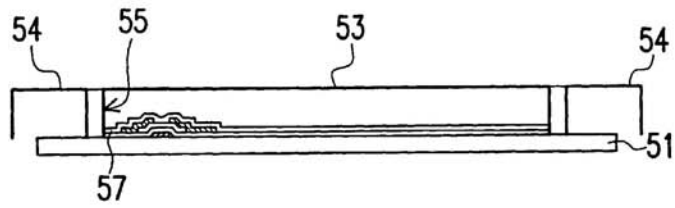
【 図 9 F 】



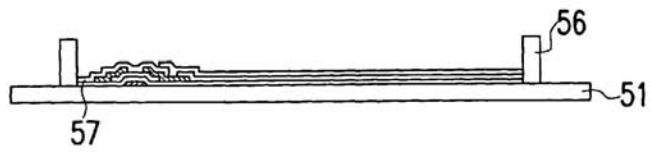
【図10A】



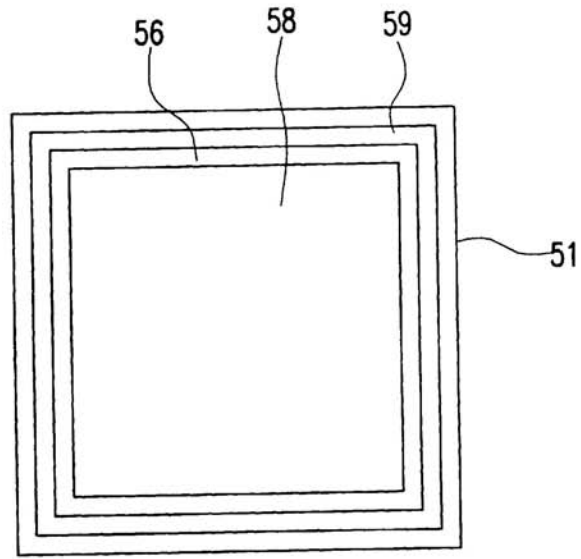
【図10B】



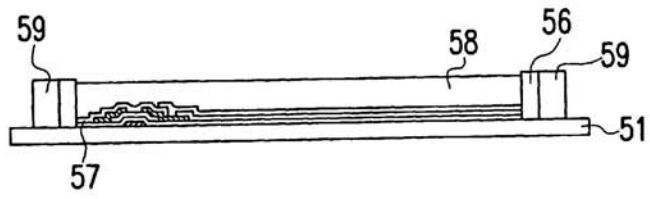
【図10C】



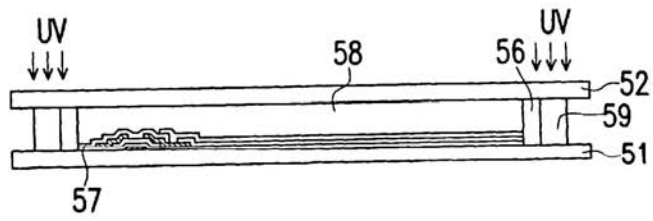
【図10D】



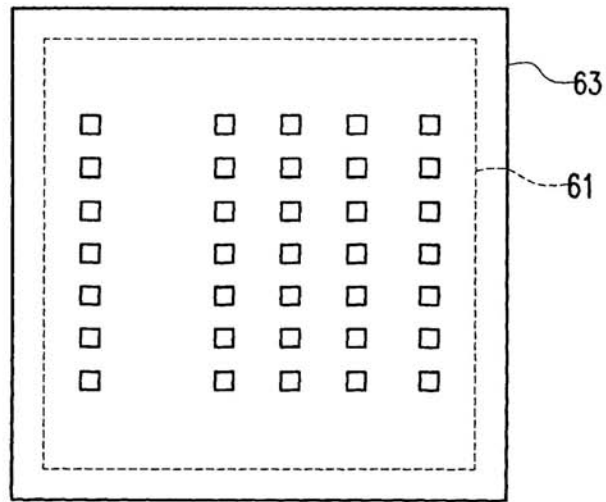
【図10E】



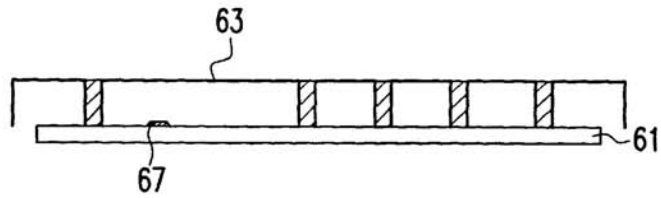
【図10F】



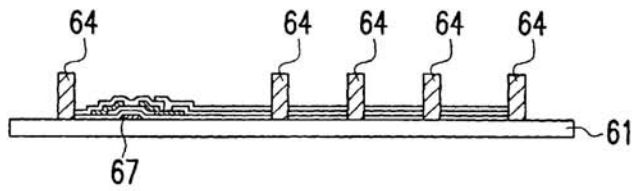
【図 1 1 A】



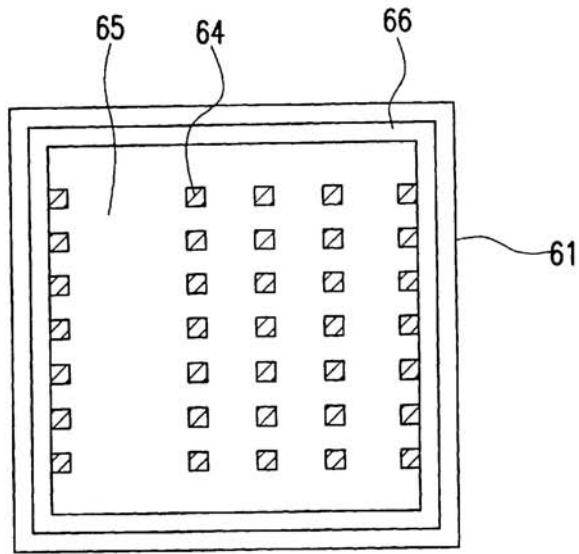
【図 1 1 B】



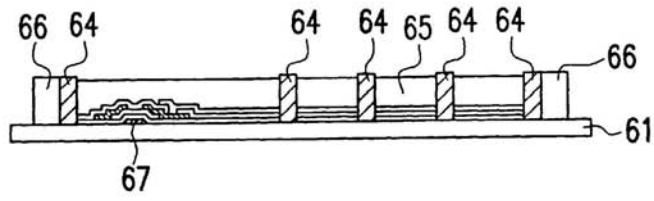
【図 1 1 C】



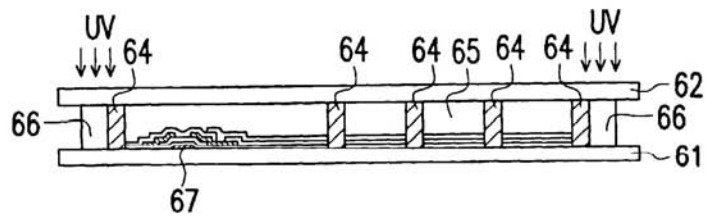
【図 11 D】



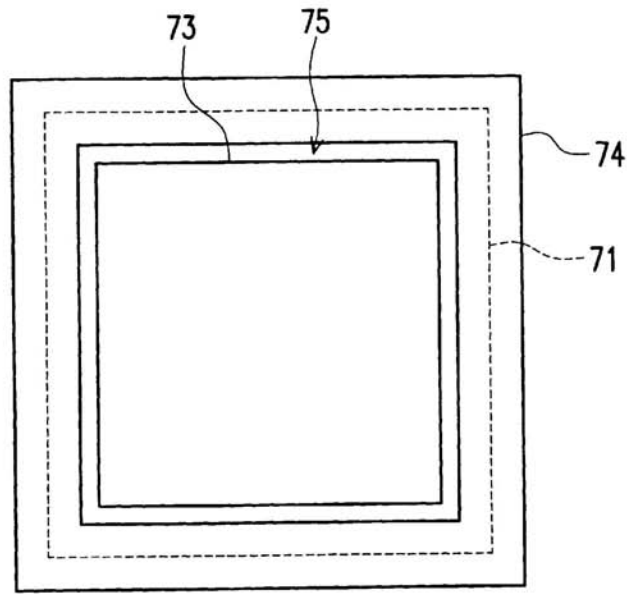
【図 11 E】



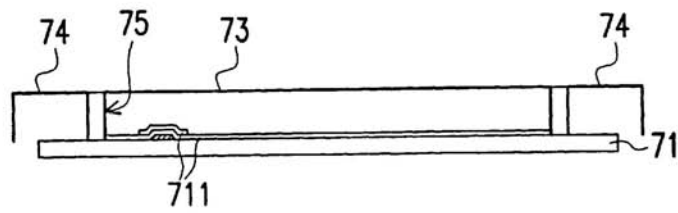
【図 11 F】



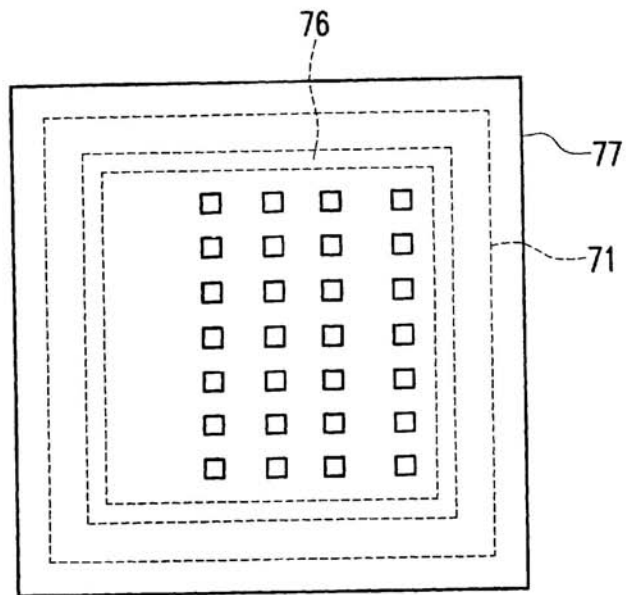
【図 1 2 A】



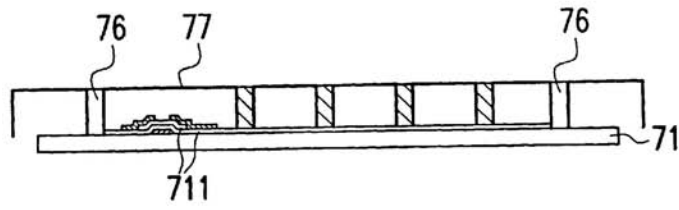
【図 1 2 B】



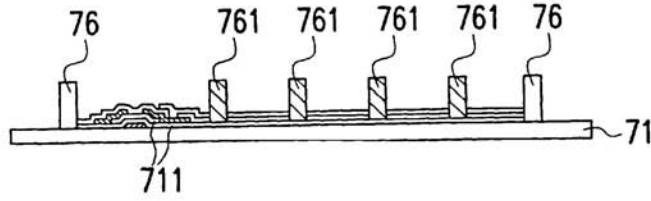
【図 1 2 C】



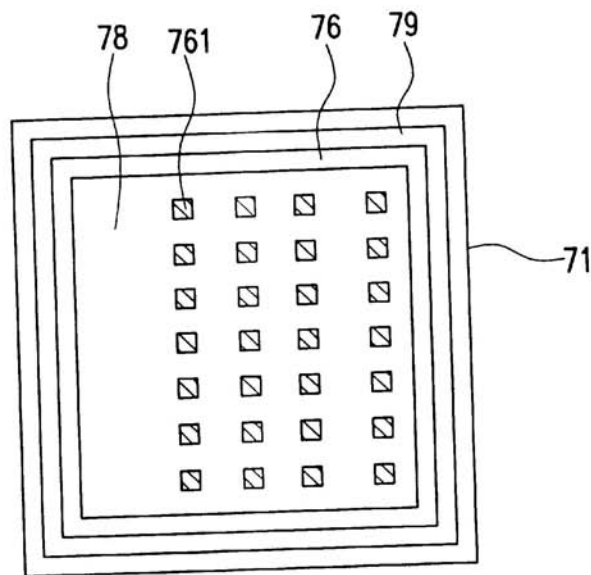
【図12D】



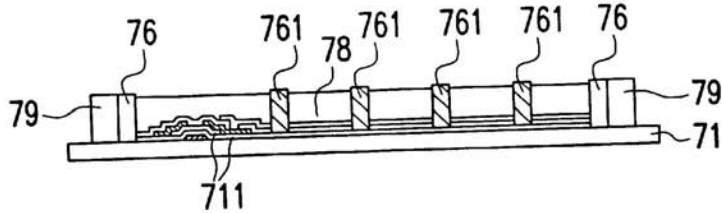
【図12E】



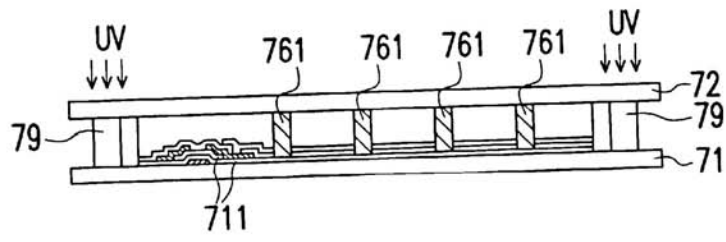
【図12F】



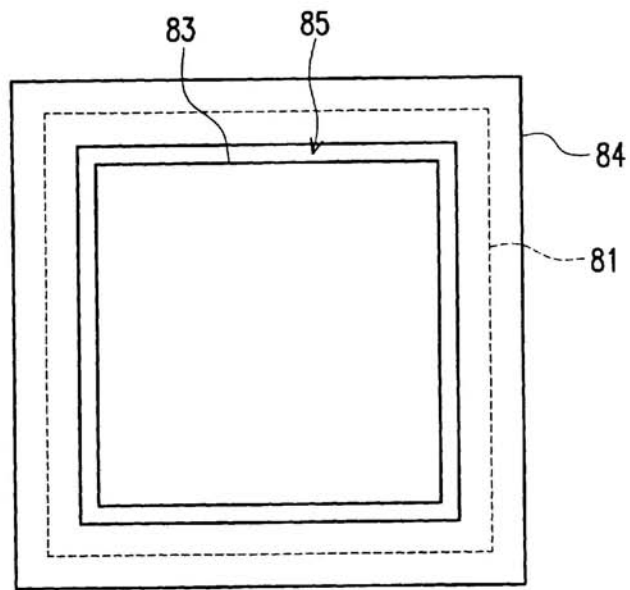
【図12G】



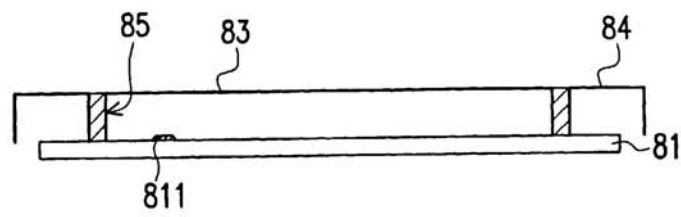
【図 1 2 H】



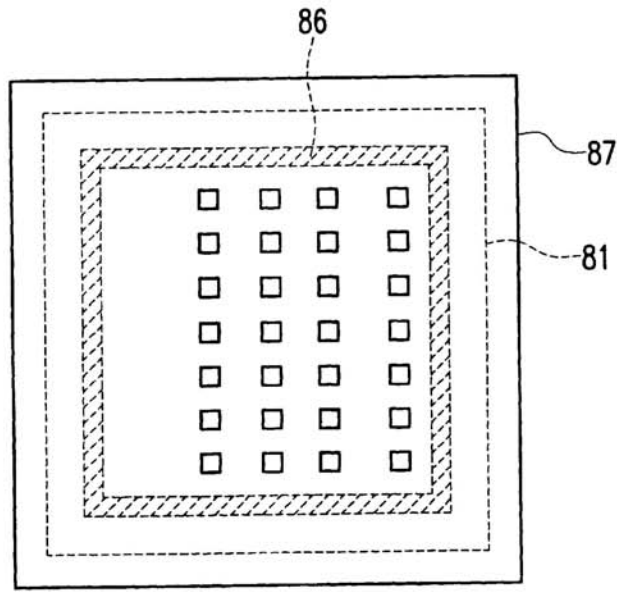
【図 1 3 A】



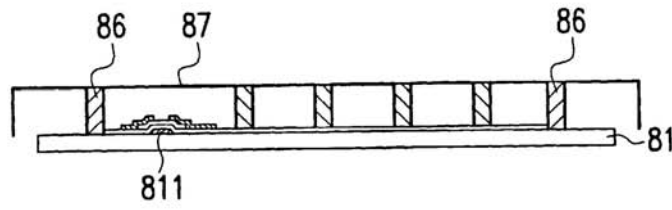
【図 1 3 B】



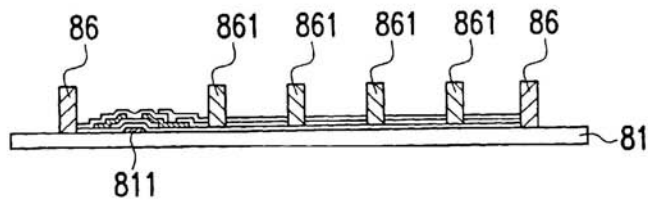
【図 13 C】



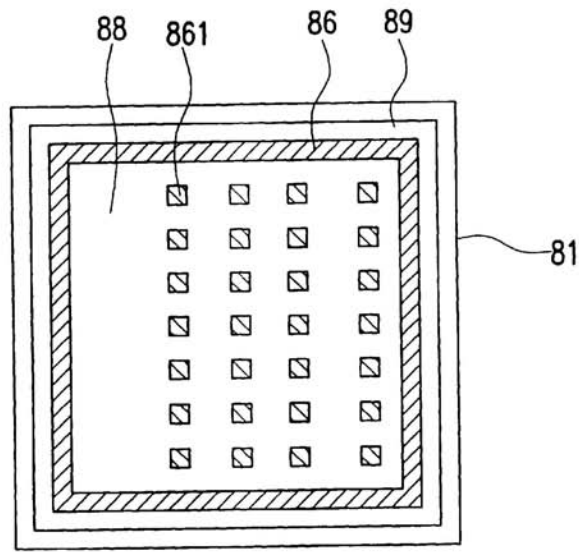
【図 13 D】



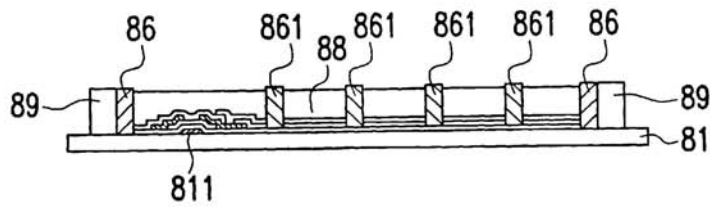
【図 13 E】



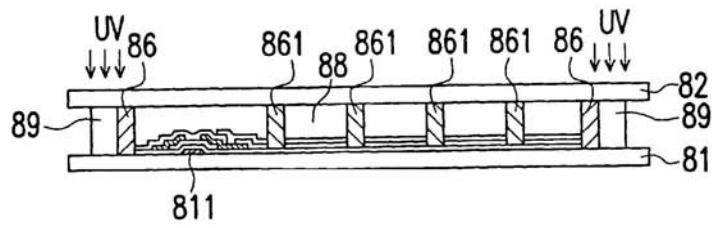
【図 13 F】



【図 13 G】



【図 13 H】



【図 14 A】



【 図 1 4 B 】



【 図 1 4 C 】



フロントページの続き

(72)発明者 李 建霖

台湾台北縣中和市中山路3段181巷36號

Fターム(参考) 2H089 LA09 LA11 LA41 MA06X MA07Y NA07 NA13 NA37 NA44 PA03
QA01 QA14 QA16 TA02 TA09
2H092 GA12 HA04 JA24 JB57 JB58 MA13 MA18 NA01 NA11 PA04
PA05

专利名称(译)	液晶显示器及其制造方法		
公开(公告)号	JP2005031617A	公开(公告)日	2005-02-03
申请号	JP2003374807	申请日	2003-11-04
申请(专利权)人(译)	中华映管股▲分▼有限公司		
[标]发明人	李建霖		
发明人	李 建霖		
IPC分类号	G02F1/1339 G02F1/1341 G02F1/1368		
CPC分类号	G02F1/1341 G02F1/1339 G02F2001/13415		
FI分类号	G02F1/1339.500 G02F1/1339.505 G02F1/1368		
F-TERM分类号	2H089/LA09 2H089/LA11 2H089/LA41 2H089/MA06X 2H089/MA07Y 2H089/NA07 2H089/NA13 2H089/NA37 2H089/NA44 2H089/PA03 2H089/QA01 2H089/QA14 2H089/QA16 2H089/TA02 2H089/TA09 2H092/GA12 2H092/HA04 2H092/JA24 2H092/JB57 2H092/JB58 2H092/MA13 2H092/MA18 2H092/NA01 2H092/NA11 2H092/PA04 2H092/PA05 2H189/DA07 2H189/DA08 2H189/DA16 2H189/DA18 2H189/DA23 2H189/DA26 2H189/DA30 2H189/DA33 2H189/DA72 2H189/DA87 2H189/EA04Y 2H189/EA17X 2H189/FA15 2H189/FA23 2H189/FA44 2H189/FA54 2H189/GA49 2H189/HA13 2H189/HA16 2H189/LA01 2H189/LA03 2H189/LA10 2H189/LA14 2H192/AA24 2H192/CB05 2H192/EA03 2H192/FA12 2H192/GD22 2H192/GD25 2H192/GD81 2H192/HA35		
代理人(译)	田中 秀佳 熊野刚		
优先权	092116075 2003-06-13 TW		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示器，而不会污染液晶并不会降低液晶质量。液晶显示装置包括：两个平行的基板，在两个平行的基板之间具有间隔；密封剂，其形成被两个基板密封的空间；以及液晶层，其形成在该密封的空间中。。在至少将薄膜晶体管的导电层和/或绝缘层及其上的像素电极沉积在一个基板上之后，两个掩模至少用于覆盖导电层和/或绝缘层。如果继续进行成膜，则在一个基板上形成至少一个具有特定图案的导电壁结构和/或绝缘壁结构。因此，可以防止液晶的污染和劣化，并且，可以使两个基板在没有导电材料的情况下导电。 [选择图]图6F

