

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-37517

(P2004-37517A)

(43) 公開日 平成16年2月5日(2004.2.5)

(51) Int. Cl.⁷

G02F 1/133

F I

G02F 1/133 550

G02F 1/133 575

テーマコード(参考)

2H093

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号	特願2002-190490 (P2002-190490)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成14年6月28日 (2002.6.28)	(74) 代理人	100083806 弁理士 三好 秀和
		(74) 代理人	100068342 弁理士 三好 保男
		(74) 代理人	100100712 弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929 弁理士 川又 澄雄
		(74) 代理人	100108707 弁理士 中村 友之
		(74) 代理人	100095500 弁理士 伊藤 正和

最終頁に続く

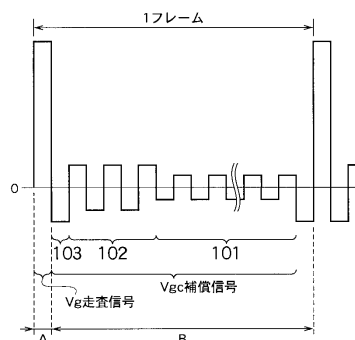
(54) 【発明の名称】 液晶表示装置の駆動方法

(57) 【要約】

【課題】 Cs オンゲートタイプのAM型液晶表示装置で、焼き付き不良やフリッカが発生しにくく、表示品位に優れた画像を得る。

【解決手段】 走査区間A以外の区間Bにおいて、基準となる振幅で振動する第1の信号域101と、第1の信号域101よりも大きな振幅で振動する第2の信号域102と、第1の信号域101の電位よりも低い電位の第3の信号域103とを含み、走査区間Aの直後に第3の信号域103、続いて第2の信号域102、さらに第1の信号域101となるように配分された補償信号Vgcを供給して、第2の信号域102と第3の信号域103との電位差により、映像信号書き込み時に液晶印加電圧に生じる突き抜け電圧の影響を補償する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

マトリクス状に配線された複数の走査線及び複数の信号線、このマトリクスの各格子毎に配置された画素電極、前記走査線に供給される走査信号により前記信号線と前記画素電極間を導通させて前記信号線に供給された映像信号を前記画素電極に書き込む、前記各格子毎に設けられた画素スイッチ素子を備え、前記各画素電極は隣接する 1 ライン前の走査線との間に誘電体層を介して補助容量を形成するように構成された第 1 の基板と、前記画素電極と相対する対向電極を備えた第 2 の基板と、前記 2 つの基板間に保持される液晶層とを含む液晶表示装置の駆動方法において、

前記走査線に走査信号を供給する走査区間以外の区間では、基準となる振幅で振動する第 1 の信号域と、前記第 1 の電位域よりも大きな振幅で振動する第 2 の信号域と、前記第 1 の信号域よりも低い電位の第 3 の信号域とを含み、

前記走査区間直後の少なくとも 1 水平走査期間が前記第 3 の信号域、その後の数水平走査期間は前記第 2 の信号域、残りの水平走査期間が前記第 1 の信号域となるように配分された前記補助信号を供給することを特徴とする液晶表示装置の駆動方法。

【請求項 2】

前記補償信号は、前記走査区間直前及び直後の少なくとも 1 水平走査期間が前記第 3 の信号域となることを特徴とする請求項 1 に記載の液晶表示装置の駆動方法。

【請求項 3】

前記補償信号は、1 水平走査期間毎に各信号域における電位の極性が反転することを特徴とする請求項 1 又は 2 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

この発明は、Cs オンゲート構造のアクティブマトリクス型液晶表示装置の駆動方法に関する。

【0002】**【従来技術】**

液晶表示装置は、薄型、軽量かつ低消費電力であることから、各種分野のディスプレイとして利用されている。このうち、表示画素毎に薄膜トランジスタによる画素スイッチ素子を設けたアクティブマトリクス（以下、AM）型液晶表示装置は、隣接する表示画素間でのクロストークを最小限に抑えることができるため、とくに高精細な表示画像が求められる分野で利用されている。

【0003】

この AM 型液晶表示装置では、液晶容量 C_{lc} に保持される電荷がリークし、表示品位が劣化することを防止するため、各表示画素の液晶容量 C_{lc} と並列に補助容量 C_s が接続されている。この補助容量 C_s を設けたアレイ基板の構成として、1 つ前の走査線に補助容量 C_s を接続する Cs オンゲートタイプがある。この Cs オンゲートタイプは、独立した補助容量線が不要となるため、高開口率化が達成できるという利点がある。

【0004】**【発明が解決しようとする課題】**

上記のような Cs オンゲートタイプの AM 型液晶表示装置で、焼き付き不良やフリッカが発生することがある。特に、表示モードを VA 型とした場合、その傾向が顕著となる。この原因として、液晶層に生じる直流成分の影響が挙げられる。この直流成分は、液晶層へ印加される電圧が正極性と負極性とで非対称になる場合に発生することが知られている。とくに、応答速度を速くするため、走査区間以外での走査線の電位を方形波で極性反転駆動し、かつ走査区間前後の数周期において前記方形波の振幅をその周期以外の方形波の振幅よりも大きくする、いわゆる容量分割駆動法と呼ばれる駆動法を用いた場合、容量成分が大きくなるため、突き抜け電圧により直流成分が発生し、焼き付き不良やフリッカの発生が顕著になり、表示品位が低下するという課題があった。

10

20

30

40

50

【 0 0 0 5 】

この発明の目的は、焼き付き不良やフリッカが発生しにくく、表示品位に優れた画像を得ることができる液晶表示装置の駆動方法を提供することにある。

【 0 0 0 6 】

【課題を解決するための手段】

上記課題を解決するため、請求項 1 の発明は、マトリクス状に配線された複数の走査線及び複数の信号線、このマトリクスの各格子毎に配置された画素電極、前記走査線に供給される走査信号により前記信号線と前記画素電極間を導通させて前記信号線に供給された映像信号を前記画素電極に書き込む、前記各格子毎に設けられた画素スイッチ素子を備え、前記各画素電極は隣接する 1 ライン前の走査線との間に誘電体層を介して補助容量を形成するように構成された第 1 の基板と、前記画素電極と相対する対向電極を備えた第 2 の基板と、前記 2 つの基板間に保持される液晶層とを含む液晶表示装置の駆動方法において、前記走査線に走査信号を供給する走査区間以外の区間では、基準となる振幅で振動する第 1 の信号域と、前記第 1 の電位域よりも大きな振幅で振動する第 2 の信号域と、前記第 1 の信号域よりも低い電位の第 3 の信号域とを含み、前記走査区間直後の少なくとも 1 水平走査期間が前記第 3 の信号域、その後の数水平走査期間は前記第 2 の信号域、残りの水平走査期間は前記第 1 の信号域となるように配分された前記補助信号を供給することを特徴とする。

10

【 0 0 0 7 】

請求項 2 の発明は、請求項 1 において、前記補償信号は、前記走査区間直前及び直後の少なくとも 1 水平走査期間が前記第 3 の信号域となることを特徴とする。

20

【 0 0 0 8 】

請求項 3 の発明は、請求項 1 又は 2 において、前記補償信号は、1 水平走査期間毎に各信号域における電位の極性が反転することを特徴とする。

【 0 0 0 9 】

【発明の実施の形態】

以下、本発明に係わる液晶表示装置の駆動方法を、Cs オンゲートタイプの AM 型液晶表示装置に適用した場合の実施形態について説明する。

【 0 0 1 0 】

図 3 は、本実施形態に係わる液晶表示装置の回路構成図である。この液晶表示装置 100 は、液晶パネル 1 と、この液晶パネル 1 を駆動するための X ドライバ 2 及び Y ドライバ 3、これらドライバに各種の信号を供給する図示しないコントロール IC とから構成されている。

30

【 0 0 1 1 】

液晶パネル 1 は、図示しないアレイ基板上（第 1 の基板）に、複数の信号線 X 1, X 2, ... X m（総称 X）と、複数の走査線 Y 1, ... Y n（総称 Y）とが、図示しない絶縁層を介してマトリクス状に配置されている。そして、このマトリクスの各格子毎に画素 10 が形成されている。

【 0 0 1 2 】

画素 10 は、図 4 の等価回路図に示すように、画素スイッチ素子 11、画素電極 12、対向電極 13、液晶層 14 及び補助容量素子 15 により構成されている。

40

【 0 0 1 3 】

薄膜トランジスタで構成された画素スイッチ素子 11 のソースは信号線 X に、ゲートは走査線 Y に、ドレインは画素電極 11 にそれぞれ接続されている。誘電体層となる補助容量素子 15 は、画素電極 11 及び隣接する 1 つ前の画素の走査線 Y（図 4 の画素 10 では走査線 Y j - 1）の間に接続され、補助容量 Cs を形成している。

【 0 0 1 4 】

画素電極 11 と相対して配置される対向電極 13 は、前記アレイ基板と対向配置される図示しない対向基板（第 2 の基板）の表面に形成されており、図示しない電源回路から共通電圧 V com が供給されている。画素電極 11 と対向電極 13 との間には液晶層 14 が

50

保持され、液晶容量 C_{lc} を形成している。

【0015】

ここで、液晶層 14 の表示モードは VA 型としている。また、駆動方式としては、1 水平走査期間毎に信号線 S から出力する映像信号の極性を反転させ、かつ、これと同期して対向電極 13 に印加するコモン電圧の極性を前記映像信号の極性と逆極性となるように反転させる H ライン・コモン反転駆動を行っている。

【0016】

X ドライバ 2 は、図示しないシフトレジスタ、レベルシフタ、バッファ回路等で構成され、図示しないコントロール IC から供給されるタイミング制御信号に基づいて各走査線 X に順次、走査信号を出力する。

10

【0017】

Y ドライバ 3 は、図示しないシフトレジスタ、D/A コンバータ、アナログスイッチ、ビデオバス等で構成され、前記コントロール IC から映像信号と共に供給されるタイミング制御信号に基づいて各信号線 Y に所定電位の映像信号を出力する。

【0018】

次に、上記のように構成された液晶表示装置 100 の駆動方法について説明する。ここでは、信号線及び対向電極の電位については図示を省略する。

【0019】

図 1 は、Y ドライバ 3 から供給される走査信号の信号波形図であり、任意の 1 水平ラインに供給する走査信号の信号波形を示している。

20

【0020】

各走査線 Y には、1 フレーム周期で画素スイッチ素子 11 を導通状態とする所定電位の走査信号 V_g が供給される。通常、走査区間 A において走査信号 V_g が供給された後は、次フレームの走査区間 A が来るまで、走査線 Y の電位は 0 V に保たれている。

【0021】

本実施形態では、走査区間 A で走査信号 V_g を供給すると共に、それ以外の区間 B において、基準となる振幅で振動する第 1 の信号域 101 と、第 1 の信号域 101 よりも大きな振幅で振動する第 2 の信号域 102 と、第 1 の信号域 101 の電位よりも低い電位の第 3 の信号域 103 とを含む補償信号 V_{gc} を供給している。

【0022】

補償信号 V_{gc} は、走査区間 A 前後の 1 水平走査期間 (1 H) では第 3 の信号域 103 が設定され、それ以後の 2 ~ 5 水平走査期間では第 2 の信号域 102 が設定され、さらに残りの水平走査期間では第 1 の信号域 101 が設定されている (ただし、図 1 では走査区間 A 前後の 1 H にそれぞれ第 3 の信号域 103 を設定しているため、区間 B の最後に第 3 の信号域 103 が含まれる)。

30

【0023】

補償信号 V_{gc} の各信号域の電位はパネル仕様や設計条件により異なるが、一例と挙げると、第 1 の信号域 101 は ± 2.5 V の振幅で振動する方形波とし、第 2 の信号域 102 は ± 3 V の振幅で振動する方形波とする。また第 3 の信号域 103 は第 1 の信号域 101 の電位よりも低い -6 V の電位とする。

40

【0024】

上記駆動法によれば、補償信号 V_{gc} に含まれる第 2 の信号域 102 と第 3 の信号域 103 との電位差により、図 2 に示すように、映像信号書き込み時に液晶印加電圧に生じる突き抜け電圧の影響を補償することができる。

【0025】

すなわち、走査区間 A で書き込まれた映像信号は、液晶容量 C_{lc} 、補助容量 C_s (及びその他の寄生容量) に電荷として充電されるため、走査区間 A 直後、すなわち走査信号がオフになった直後に電荷の再配分が行われ、図 2 に示すような突き抜け電圧 V_p が発生する。しかし、本実施形態では、補償信号 V_{gc} に含まれる第 2 の信号域 102 と第 3 の信号域 103 との電位差によって、補助容量素子 15 の補助容量線を兼ねている走査線 Y の

50

電圧振幅が大きくなるため、液晶印加電圧が大きくなり、突き抜け電圧 V_p を補償することができる。(図1において、破線は補償がない場合の電圧波形を示している)。

【0026】

このように、突き抜け電圧 V_p を補償することにより、液晶層における直流成分の発生を抑えることができるため、焼き付き不良やフリッカが発生しにくく、表示品位に優れた画像を得ることができる。

【0027】

なお、本実施形態では、図1に示すように、走査区間A前後の1Hにそれぞれ第3の信号域103を設定しているが、第3の信号域103は走査区間A直後の1Hのみに設定してもよいし、走査区間A前後(又は直後の)の2H区間に設定するようにしてもよい。

10

【0028】

【発明の効果】

以上説明したように、本発明によれば、突き抜け電圧を補償して直流成分の発生を抑えることができるため、焼き付き不良やフリッカが発生しにくく、表示品位に優れた画像を得ることができる液晶表示装置の駆動方法を提供することができる。

【図面の簡単な説明】

【図1】 走査信号の信号波形図。

【図2】 液晶印加電圧の信号波形図。

【図3】 実施形態に係わる液晶表示装置の回路構成図。

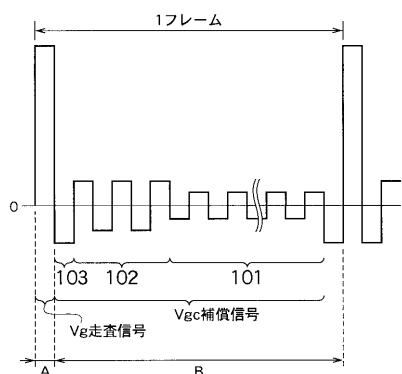
【図4】 画素の等価回路図。

20

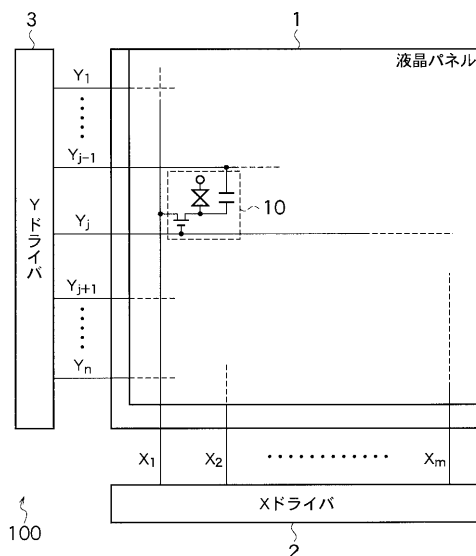
【符号の説明】

1 ... 液晶パネル、2 ... Xドライバ、3 ... Yドライバ、10 ... 画素、11 ... 画素スイッチ素子、12 ... 画素電極、13 ... 対向電極、14 ... 液晶層、15 ... 補助容量素子、100 ... 液晶表示装置

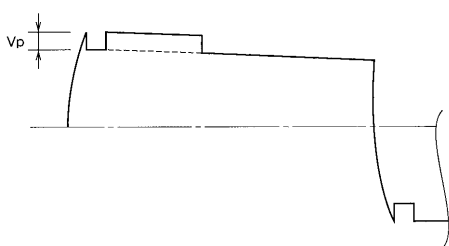
【図1】



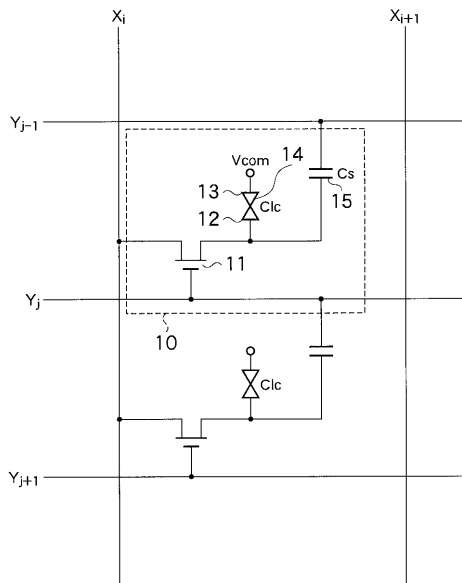
【図3】



【図2】



【 図 4 】



フロントページの続き

(74)代理人 100101247

弁理士 高橋 俊一

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 倉内 昭一

埼玉県深谷市幡羅町一丁目9番地2 株式会社東芝深谷工場内

Fターム(参考) 2H093 NA16 NC13 NC22 NC26 NC34 NC35 ND33 ND36 ND58

专利名称(译)	用于驱动液晶显示装置的方法		
公开(公告)号	JP2004037517A	公开(公告)日	2004-02-05
申请号	JP2002190490	申请日	2002-06-28
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	倉内昭一		
发明人	倉内 昭一		
IPC分类号	G02F1/133		
FI分类号	G02F1/133.550 G02F1/133.575		
F-TERM分类号	2H093/NA16 2H093/NC13 2H093/NC22 2H093/NC26 2H093/NC34 2H093/NC35 2H093/ND33 2H093/ND36 2H093/ND58 2H193/ZA04 2H193/ZA06 2H193/ZB02 2H193/ZH40		
代理人(译)	三好秀 三好康夫 中村智之 伊藤雅一 高桥俊 高松俊夫		
外部链接	Espacenet		

摘要(译)

解决的问题：在几乎不发生图像残留缺陷和闪烁的Cs门型AM液晶显示装置中获得显示品质优异的图像。 解决方案：在除扫描部分A之外的其他部分B中，第一信号范围101以参考振幅振动，第二信号范围102以大于第一信号范围101的振幅振动，并且包括具有比第一信号区域101的电位低的电势的第三信号区域103，紧接在扫描部分A之后的第三信号区域103，然后是第二信号区域102和第一信号区域。 提供被分配为101的补偿信号Vgc以补偿由于第二信号区域102和第三信号区域103之间的电势差而在写入视频信号时在液晶施加电压中产生的穿通电压的影响。

[选型图]图1

