

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003 - 207794

(P2003 - 207794A)

(43)公開日 平成15年7月25日 (2003.7.25)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-コ-ト* (参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 2
	1/1368		5 C 0 9 4
G 0 9 F 9/30	338	G 0 9 F 9/30	338
	9/35		9/35

審査請求 未請求 請求項の数 7 O L (全 8 数)

(21)出願番号 特願2002 - 4777 (P2002 - 4777)
 (22)出願日 平成14年1月11日 (2002.1.11)

(71)出願人 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (72)発明者 宮島 康志
 大阪府守口市京阪本通2丁目5番5号 三洋電
 機株式会社内
 (72)発明者 廣澤 孝司
 大阪府守口市京阪本通2丁目5番5号 三洋電
 機株式会社内
 (74)代理人 100111383
 弁理士 芝野 正雅 (外 2 名)

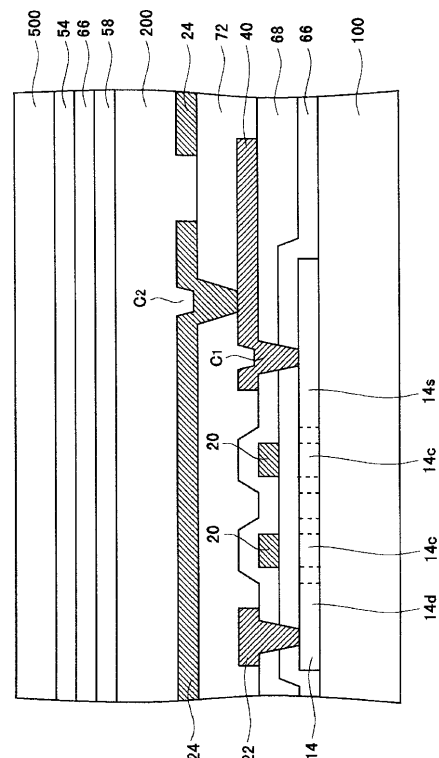
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型表示装置

(57)【要約】

【課題】画素部の周辺回路の構成を簡単にし、その分パネルの額縁面積を低減する。

【解決手段】各画素毎に、薄膜トランジスタTFT1と、この薄膜トランジスタTFT1を介して画素電圧が印加される画素電極24と、を備えたアクティブマトリクス型表示装置において、隣接する一方の画素の画素電極24と接続されると共に、隣接する画素間の領域に延在された補助画素電極40を設ける。かかる補助画素電極40を設けたことにより、各画素の間の領域も表示領域の一部として利用される。この領域の液晶200についても画素電極24と同じ電圧で駆動されようになる。



【特許請求の範囲】

【請求項1】 各画素毎に、薄膜トランジスタと、この薄膜トランジスタを介して画素電圧が印加される画素電極と、を備えたアクティブマトリクス型表示装置において、隣接する一方の画素の画素電極と接続されると共に、隣接する画素間の領域に延在された補助画素電極を設けたことを特徴とするアクティブマトリクス型表示装置。

【請求項2】 前記補助画素電極は、前記絶縁膜を介して前記画素電極の下層に形成されたことを特徴とする請求項1記載のアクティブマトリクス型表示装置。

【請求項3】 前記補助画素電極は、前記薄膜トランジスタのソースに接続されると共に、該補助画素電極の上層の前記画素電極に接続されていることを特徴とする請求項2記載のアクティブマトリクス型表示装置。

【請求項4】 前記補助画素電極は前記絶縁膜を介して前記画素電極の下層に形成されており、隣接する画素間の領域に延在された前記補助画素電極部分上の前記絶縁膜を部分的に除去したことを特徴とする請求項1記載のアクティブマトリクス型表示装置。

【請求項5】 各画素毎に、薄膜トランジスタと、この薄膜トランジスタを介して画素電圧が印加される画素電極と、を備えたアクティブマトリクス型表示装置において、隣接する画素間の領域に配置され、隣接する画素の各画素電極に絶縁膜を介して容量結合を成した浮遊電極を設けたことを特徴とするアクティブマトリクス型表示装置。

【請求項6】 前記浮遊電極は前記絶縁膜を介して前記画素電極の下層に形成されていることを特徴とする請求項5記載のアクティブマトリクス型表示装置。

【請求項7】 前記浮遊電極は前記絶縁膜を介して前記画素電極の下層に形成されており、前記浮遊電極上の前記絶縁膜を部分的に除去したことを特徴とする請求項5記載のアクティブマトリクス型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はアクティブマトリクス型表示装置に関し、特にその表示品位を向上させたアクティブマトリクス型表示装置に関する。

【0002】

【従来の技術】一般的な反射型のアクティブマトリクス型液晶表示装置（以下、略して反射型LCD）等のフラットパネルディスプレイは、薄型化、小型化、軽量化が可能で低消費電力であり、LCD等は、既に、様々な機器の表示部として、携帯情報機器をはじめ、多くの機器に採用されている。LCD等において、各画素に、スイッチ素子として薄膜トランジスタ等を設けたものは、アクティブマトリクス型と称され、このパネルは、画素毎の表示内容の維持が確実であるため、高精細な表示や高い表示品質を実現するための表示装置として用いられて

いる。

【0003】図7は、アクティブマトリクス型LCDの画素についての等価回路を示している。各画素は、ゲートラインとデータラインに接続された薄膜トランジスタ11(TFT)を備え、ゲートラインに出力される選択信号によってTFTがオンすると、データラインからこのTFTを介して表示内容に応じたデータが液晶容量12(Clc)に供給される。ここで、TFTが選択されてデータが書き込まれてから次にTFTが再び選択されるまでの期間、書き込まれた表示データを確実に保持することが必要であるため、TFTに対して液晶容量Clcと並列に補助容量13(Csc)が接続されている。

【0004】図8は、従来のLCDのTFT形成基板（第1基板100）における画素部の平面構成を表しており、図9は、図8のX-X線に沿った位置でのLCDの断面構成を示している。LCDは第1及び第2基板の間に液晶が封入された構成を備え、アクティブマトリクス型LCDでは、第1基板100上にマトリクス状にTFT11、画素電極74等が配置され、第1基板100と対向配置される第2基板500には共通電圧Vcomの印加される共通電極56や、カラーフィルタ54等が形成されている。そして、各画素電極74と、液晶200を挟んで対向する共通電極56との間に印加する電圧により画素毎に液晶容量Clcを駆動する。

【0005】第1基板100側に、画素毎に設けられるTFTは、図9に示すように、ゲート電極が能動層64より上層に位置する、いわゆるトップゲート型TFTである。TFTの能動層64は、基板100上に図8に示すようにパターニングされ、この能動層64を覆ってゲート絶縁層66が形成され、ゲート絶縁層66上にはゲート電極を兼用するゲートラインが形成されている。能動層64は、ゲート電極と対向する位置がチャンネル領域であり、このチャンネル領域を挟む両側に不純物の注入されたドレイン領域64d及びソース領域64sが形成されている。

【0006】能動層64のドレイン領域64dは、ゲート電極を覆って形成される層間絶縁層68に形成されたコンタクトホールを介し、データラインを兼用するドレイン電極70に接続されている。

【0007】また、上記データライン及びドレイン電極70を覆って平坦化絶縁層72が形成されており、能動層64のソース領域64sは、この平坦化絶縁層72の上にITO(Indium Tin Oxide)等から成る画素電極74と、コンタクトホールを介して接続されている。

【0008】能動層64のソース領域64sは、更に、各画素に設けられる補助容量Cscの第1電極80を兼用しており、図8に示すように、画素電極74とのコンタクト領域から更に延びている。補助容量Cscの第2電極84は、図9に示すようにゲート電極と同層で同時に形成されており、ゲート電極とは、所定の間隙をあけ

て別の領域に形成されている。第1電極80と第2電極84との層間の誘電体はゲート絶縁層66が兼用している。また、補助容量Cscの第2電極84は、図8に示すように、画素毎に独立しておらず、ゲートライン60と同様に画素領域を行方向に延び、所定の補助容量電圧Vscが印加されている。

【0009】このように各画素に、補助容量Cscを設けることで、TFTの非選択期間中、液晶容量Clcに印加すべき表示内容に応じた電荷を補助容量Cscにおいて保持する。従って、画素電極74の電位変動を抑制し、表示内容を保持することを可能としている。

【0010】

【発明が解決しようとする課題】ところで、図8に示すようにゲートライン60及び補助容量Cscを形成するための第2電極84（補助容量ライン）が互いに平行に配線されている。図10にこれらのラインと画素電極74との配置関係を模式的に示した。ゲートライン60及び第2電極84（補助容量ライン）は、隣接する画素の画素電極74、74の下層を配線されているが、画素と画素との間の領域では図中斜線で示したように画素電極74、74で覆われていない部分が存在する。

【0011】すると、この斜線で示したライン部分に相当する液晶が白く光ってしまうことがあった。特に、隣接する画素が黒を表示している場合にはこの部分が白く目立って視認されることになり、表示品位の低下を招いていた。

【0012】その原因は、ゲートライン60及び補助第2電極84（補助容量ライン）も通常はアルミニウムやモリブデン、クロム等の反射材で形成されるため、光を反射するが、その反射光を制御するための画素電極74、74がその上層に存在しないため、この部分の液晶の配向状態が制御不能であり、その配向状態によって白く光ってしまうためであると考えられる。このような問題は貼り合わせずれを考慮したブラックマトリクス(BM)を設けることで防止できるが開口率が低下してしまう。

【0013】そこで本発明は上述したような不具合の発生を防止し、表示品位を向上させたアクティブマトリクス型表示装置を提供することを目的としている。

【0014】

【課題を解決するための手段】本発明のアクティブマトリクス型表示装置は、各画素毎に、薄膜トランジスタと、この薄膜トランジスタを介して画素電圧が印加される画素電極と、を備えたアクティブマトリクス型表示装置において、隣接する一方の画素の画素電極と接続されると共に、隣接する画素間の領域に延在された補助画素電極を設けたことを特徴とするものである。

【0015】上記の構成の補助画素電極を設けたことにより、各画素の間の領域も表示領域の一部として利用される。また、液晶表示装置の場合に、この領域の液晶についても画素電極と同じ電圧で駆動されようになると

め、ブラックマトリクスを無くし開口率を広くとっても、この領域が部分的に白く光るといった不具合が解消され、表示品位が向上する。

【0016】また、上記の構成では、画素電極と接続された補助画素電極を設けているが、隣接する画素の両方の画素電極に絶縁膜を介して容量結合を成した浮遊電極を設けてもよい。かかる構成によれば浮遊電極の電位は、画素電極と同じ電圧変化の方向に動く。液晶表示装置の場合に、この隣接領域の液晶も画素領域に近い電圧で駆動されようになると、この領域が部分的に白く光るといった不具合が同様に改善される。

【0017】

【発明の実施の形態】次に本発明の実施形態について図面を参照しながら詳細に説明する。なお、表示装置としては、以下液晶表示装置を例に説明する。図1は、本発明の第1の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の平面構造を示している。また図2は、図1のX-X線に沿った位置における液晶表示装置の位置での断面構造を示している。なお、図9及び図10と同一の構成部分には同一の符号を付して詳細な説明を省略する。

【0018】この液晶表示装置は、ガラスなどの透明絶縁材料が用いられた第1基板100と第2基板500との間に液晶200が挟んで貼り合わされて構成されている。

【0019】各画素の糖化回路は上述の図8と同様であり、第1基板100上には図1に示すように、マトリクス状に画素電極24が配置され、各画素電極24に対応してトップゲート型TFT1が設けられている。

【0020】各画素において、TFT12の能動層14は屈曲しており、行方向に直線的に延びるゲートライン20と2箇所を交差している。この交差部分において能動層14はチャンネル領域14cが構成され、ゲートライン20はここがゲートとなる。ゲートとチャンネル領域14cにはゲート絶縁層66が形成されている。能動層14のドレイン14dは層間絶縁膜68及びゲート絶縁層66に形成されたコンタクトホールを介して列方向に延びるデータライン22に接続される。

【0021】そして、能動層14のソース14sは層間絶縁膜68及びゲート絶縁層66に形成されたコンタクトホールC1を介して、補助画素電極40に接続されている。この補助画素電極40は、データライン22と同じレイヤー（例えば、アルミニウム層）で層間絶縁膜68上に形成され、行方向に隣接する画素間の領域に延在されている。すなわち、補助画素電極40は隣接する画素間の画素電極24、24の間に跨るように延びている。さらに、この補助画素電極40は、補助画素電極40上に形成された平坦化絶縁膜72に設けられたコンタクトホールC2を介して上層の画素電極24（反射電極）に接続されている。

【0022】また、補助容量ライン84ゲートライン20と同じレイヤー（例えば、モリブデン膜、クロム膜）で構成され、行方向に直線的に伸び、能動層14の一部とゲート絶縁層66を介して重畳されており、この重畳部分は補助容量として構成されている。

【0023】このように、本実施形態によれば、補助画素電極40を設けたことにより、各画素の間の領域も表示領域の一部として利用される。すなわち、この隣接領域の液晶200についても、上述のトップゲート型TFT1を介して画素電極24に印加される電圧と同じで駆動されようになるため、この領域が部分的に白く光るといふ不具合も解消される。

【0024】図3は、本発明の第2の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の断面構造を示している。この断面構造は図1のX-X線に沿った位置における液晶表示装置の位置での断面構造に対応している。

【0025】上述した第1の実施形態の構造では、隣接する画素電極24,24の間に伸びた補助画素電極40上には厚い平坦化絶縁膜72があり、この平坦化絶縁膜72の部分上は液晶200がある。しかしながら、一般に電極と液晶との間に厚い絶縁膜が存在するとこの部分に電荷が蓄積され、液晶が焼きついてしまうという問題を招く。

【0026】そこで、本実施形態では、図3に示すように、補助画素電極40上の厚い平坦化絶縁膜72を除去した。具体的には、例えば画素電極24,24をマスクとして補助画素電極40が露出されるまでエッチングを行えば良い。これにより、液晶200の焼きつきが防止され、表示品位が向上する。

【0027】図4は、本発明の第3の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の平面構造を示している。また図5は、図4のX-X線に沿った位置における液晶表示装置の位置での断面構造を示している。なお、図1及び図2と同一の構成部分には同一の符号を付して詳細な説明を省略する。

【0028】本実施形態は、第1の実施形態の補助画素電極40を隣接画素への延在部分の途中で切断した。そして、切断された部分は浮遊電極41を構成し、平坦化絶縁膜72を介して、隣接する画素の各画素電極24、24に容量結合するように配置している。

【0029】第1の実施形態では補助画素電極40は一方の画素の画素電極40に接続されているので、この画素電極24の電圧と同じ電圧であるが、本実施形態では浮遊電極41は電氣的に浮遊状態であるため、その電位は容量結合している画素電極24の電圧に応じて定まることになる。すなわち、画素電極24、浮遊電極41が有する容量、両電極の結合容量、によって定まる。

【0030】これにより、例えば、隣接する画素がそれぞれ黒を表示する場合には、浮遊電極41には2つの画

*素電極24,24の電圧（黒に応じた電圧）に応じた電圧が印加されるため、隣接する画素間の領域についてもほぼ黒表示が得られる。一方、隣接する画素の一方が黒、他方が白を表示する場合には、黒と白の中間の電圧が印加されるので灰色表示になると考えられる。このようにして、浮遊電極41の電圧は画素電極24,24の電圧変化と同じ方向に変化するので、浮遊電極41上の液晶200の配向もこれにともなって定まることとなり、従来のような表示の不具合が発生することが防止される。

【0031】なお、本実施形態では、浮遊電極41は第1の実施形態の補助画素電極40を切り離すことにより形成しているが、浮遊電極41はこれに限らず、別のレイヤー（層）を用いて形成してもよい。

【0032】また、図5では浮遊電極40の両側の画素電極24と等しく重ねられているが、どちらか一方により大きく重ねることで一方の画素電圧を支配的にすることができる。このようにすると、文字や線画のような境界の明瞭な画面を表示するのに適している。

【0033】図6は、本発明の第4の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の断面構造を示している。この断面構造は図4のX-X線に沿った位置における液晶表示装置の位置での断面構造に対応している。

【0034】本実施形態は上述した第3の実施形態において、浮遊電極40上の厚い平坦化絶縁膜72を除去した。具体的には、例えば画素電極24,24をマスクとして補助画素電極40が露出されるまでエッチングを行えば良い。これにより、液晶200の焼きつきが防止され、表示品位が向上する。この点については、上述した第2の実施形態と同様の理由である。

【0035】

【発明の効果】本発明によれば、アクティブマトリクス表示装置において、隣接する一方の画素の画素電極と接続されると共に、隣接する画素間の領域に延在された補助画素電極を設けたことにより、各画素の間の領域も表示領域の一部として利用できるようになる。とくに、液晶表示装置の場合に、この領域の液晶についても画素電極と同じ電圧で駆動されようになるため、この領域が部分的に白く光るといふ不具合も解消され、表示品位が向上する。

【0036】また、隣接する画素の両方の画素電極に絶縁膜を介して容量結合を成した浮遊電極を設けることにより、浮遊電極の電位は画素電極と同じ電圧変化の方向に動くため、液晶表示装置の場合に、この隣接領域の液晶も画素領域に近い電圧で駆動されようになるため、この領域が部分的に白く光るといふ不具合が同様に改善される。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るアクティブマト

リクス型液晶表示装置の表示画素の平面構造を示す図である。

【図2】図1のX-X線に沿った位置における液晶表示装置の位置での断面構造を示す図である。

【図3】本発明の第2の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の断面構造を示す図である。

【図4】本発明の第3の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の平面構造を示す図である。

【図5】図4のX-X線に沿った位置における液晶表示装置の位置での断面構造を示す図である。

【図6】本発明の第4の実施形態に係るアクティブマトリクス型液晶表示装置の表示画素の断面構造を示す図である。

【図7】従来例に係るアクティブマトリクス型LCDの画素についての等価回路を示す図である。

【図8】従来のLCDのTFT形成基板(第1基板100)における画素部の平面構成を表す図である。

【図9】図8のX-X線に沿った位置でのLCDの断面構成を示す図である。

【図10】図8の第2電極84(補助容量ライン)と画素電極74との配置関係を模式的に示す図である。

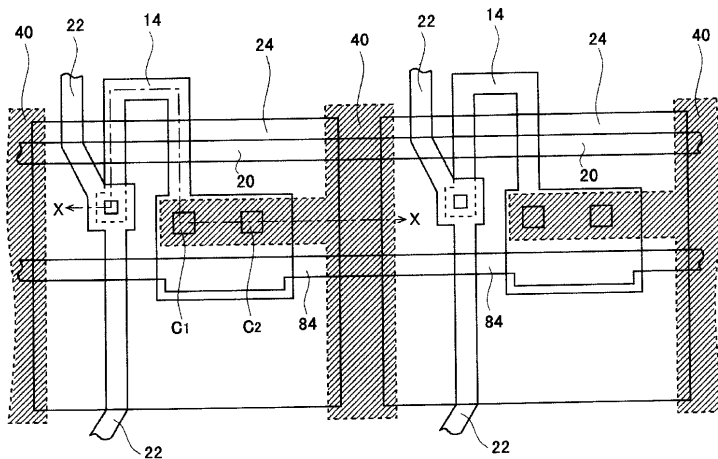
【符号の説明】

- 11 薄膜トランジスタ(TFT)
- 12 液晶容量(C_{lc})
- 13 補助容量(C_{sc})

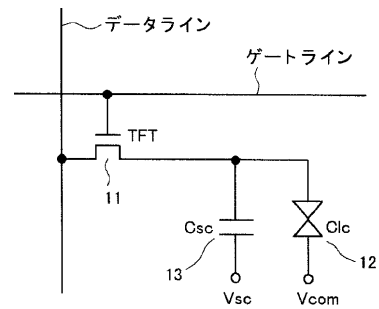
- * 14
- 14c
- 14d
- 14s
- 20
- 22
- 24
- 40
- 41
- 10 54
- 56
- 60
- 64
- 64d
- 64s
- 66
- 68
- 70
- 72
- 20 74
- 80
- 84
- 100
- 200
- 500
- C1, C2
- *

- 能動層
- チャンネル領域
- ドレイン領域
- ソース領域
- ゲートライン
- データライン
- 画素電極
- 補助画素電極
- 浮遊電極
- カラーフィルタ
- 共通電極
- ゲートライン
- 能動層
- ドレイン領域
- ソース領域
- ゲート絶縁層
- 層間絶縁膜
- ドレイン電極
- 平坦化絶縁層
- 画素電極
- 補助容量C_{sc}の第1電極
- 補助容量C_{sc}の第2電極
- 第1基板
- 液晶
- 第2基板
- コンタクトホール

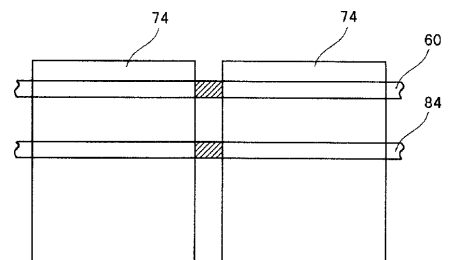
【図1】



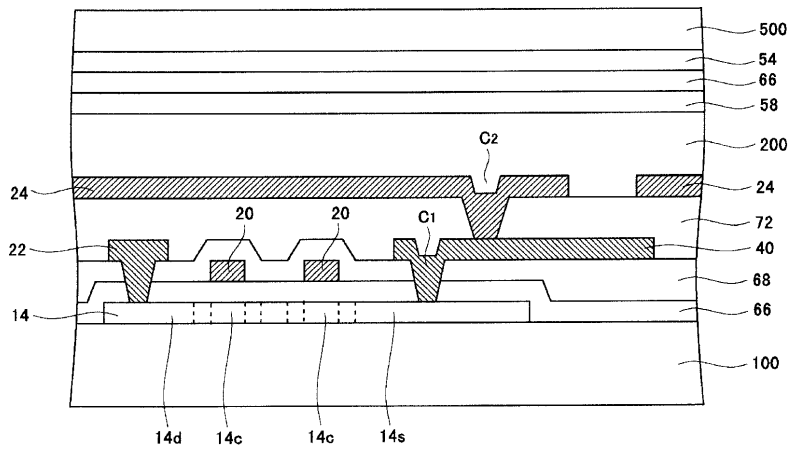
【図7】



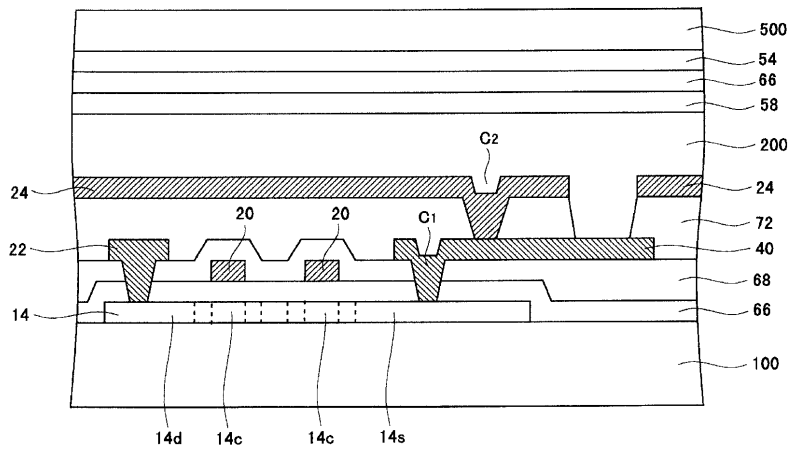
【図10】



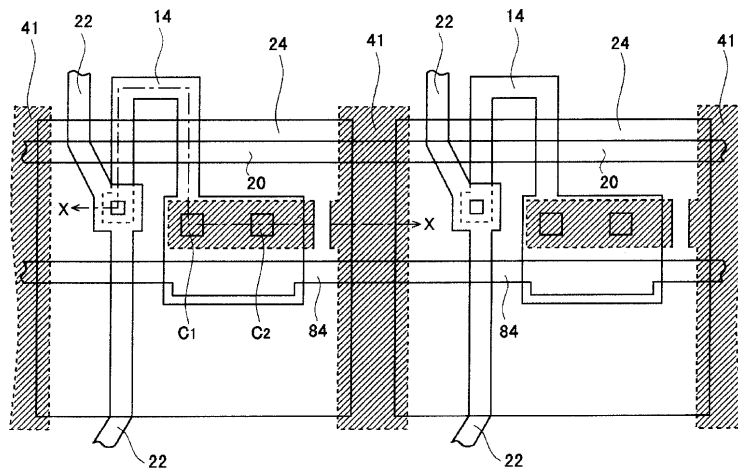
【図2】



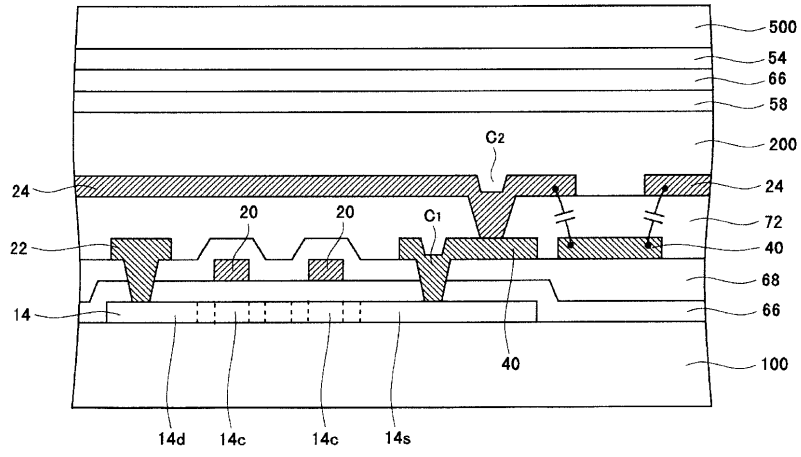
【図3】



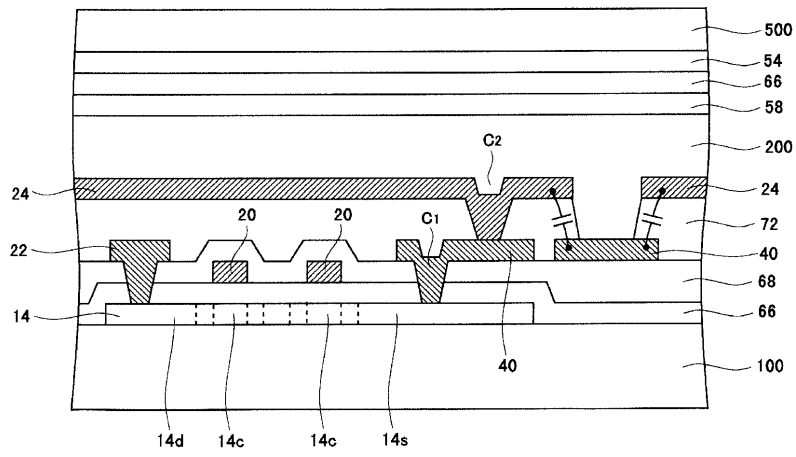
【図4】



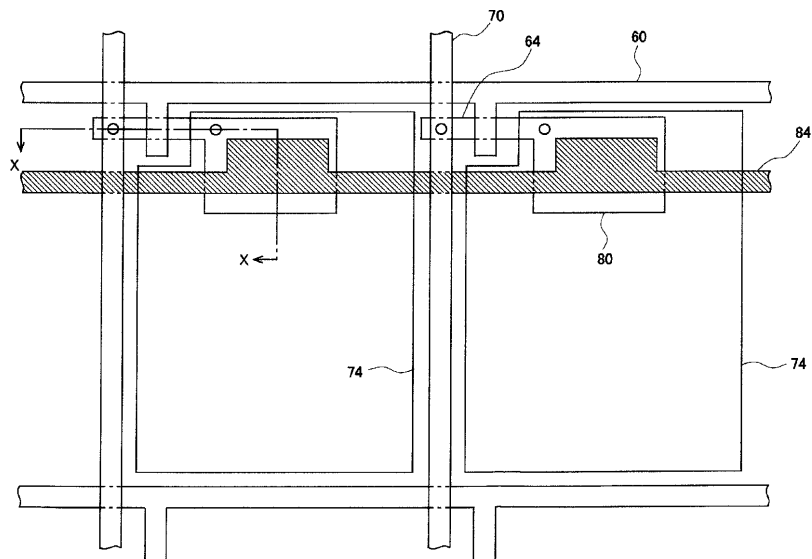
【図5】



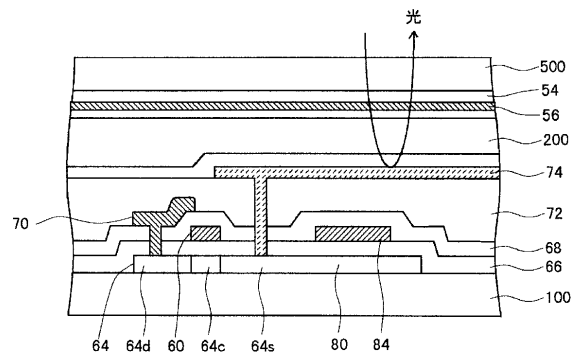
【図6】



【図8】



【図9】



フロントページの続き

(72)発明者 横山 良一
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

Fターム(参考) 2H092 GA12 GA17 HA02 HA05 JA24
JA25 JA36 JB01 JB07 JB61
JB66 KB21 KB25 NA01 NA02
5C094 AA02 BA03 BA43 CA19 CA20
DA09 DB01 DB04 EA04 FA01

专利名称(译)	有源矩阵显示		
公开(公告)号	JP2003207794A	公开(公告)日	2003-07-25
申请号	JP2002004777	申请日	2002-01-11
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	宫岛康志 广泽孝司 横山良一		
发明人	宫岛 康志 广泽 孝司 横山 良一		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1368 G09F9/30 G09F9/35		
CPC分类号	G02F1/136213 G02F1/134336 G02F2201/123 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368 G09F9/30.338 G09F9/35		
F-TERM分类号	2H092/GA12 2H092/GA17 2H092/HA02 2H092/HA05 2H092/JA24 2H092/JA25 2H092/JA36 2H092/JB01 2H092/JB07 2H092/JB61 2H092/JB66 2H092/KB21 2H092/KB25 2H092/NA01 2H092/NA02 5C094/AA02 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA20 5C094/DA09 5C094/DB01 5C094/DB04 5C094/EA04 5C094/FA01 2H192/AA24 2H192/BA42 2H192/BC35 2H192/BC42 2H192/BC51 2H192/BC72 2H192/CB02 2H192/CB13 2H192/CC04 2H192/CC55 2H192/DA12 2H192/EA43 2H192/EA62 2H192/EA67		
其他公开文献	JP2003207794A5		
外部链接	Espacenet		

摘要(译)

简化了像素部分的外围电路的配置，并且相应地减小了面板的框架面积。 解决方案：在有源矩阵型显示装置中，设置有薄膜晶体管TFT1和像素电极24，对于每个像素通过薄膜晶体管TFT1施加像素电压，一个相邻像素的像素电极24和提供辅助像素电极40，其在相邻像素之间的区域中连接和延伸。通过提供辅助像素电极40，像素之间的区域也用作显示区域的一部分。该区域中的液晶200也以与像素电极24相同的电压被驱动。

