

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003 - 122313

(P2003 - 122313A)

(43)公開日 平成15年4月25日 (2003.4.25)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ト* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	623		611 J
			623 Y

審査請求 未請求 請求項の数 34 O L (全 18数) 最終頁に続く

(21)出願番号 特願2001 - 316397(P2001 - 316397)

(22)出願日 平成13年10月15日 (2001.10.15)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 岡田 隆史

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 田中 幸生

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74)代理人 100065868

弁理士 角田 嘉宏 (外 5 名)

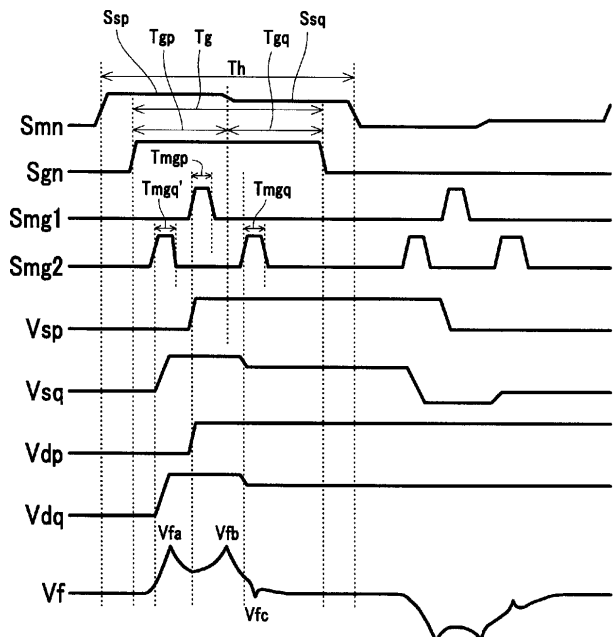
最終頁に続く

(54)【発明の名称】 液晶表示装置及びその駆動方法

(57)【要約】

【課題】 マルチプレクサ駆動を用いることによる低コスト化の利点を損なうことなく、横クロスト-クを低減することが可能な液晶表示装置及びその駆動方法を提供する。

【解決手段】 マルチプレクサ駆動を用いた液晶表示装置及びその駆動方法において、シリアルソース信号 S_{mn} の時分割多重における最後の個別ソース信号 S_{sq}に対応する各画素に、その最後の個別ソース信号 S_{sq}の各画素に対応する部分を書き込む (T_{mgq})前に、個別ソース信号 S_{sp}の当該部分と同じ極性の他の画素に対応する部分を書き込む (T_{mgq'})ものである。



【特許請求の範囲】

【請求項1】 表示画面を構成する複数の画素が複数のソースラインに1以上のゲートラインを通じて該ゲートライン毎に選択可能に接続され、上記複数のソースラインが所定数単位でマルチプレクサを介して1以上のソース信号出力端子に接続され、上記複数の画素が上記ゲートラインを通じて順次選択され、該選択に合わせて上記ソース信号出力端子から出力される多重ソース信号に時分割多重された複数の個別ソース信号が上記マルチプレクサによって対応する各ソースラインに順次分配され、
 それにより各個別ソース信号が上記選択された画素のうちの対応する画素に順次書き込まれて表示が行われるよう構成された液晶表示装置において、
 上記時分割多重における最後の個別ソース信号に対応する各画素に、上記個別ソース信号の各画素に対応する部分を書き込まれる前に、上記個別ソース信号の該部分と同じ極性の他の画素に対応する部分を書き込まれることを特徴とする液晶表示装置。

【請求項2】 上記ゲートラインを通じた選択が上記順次選択される期間たる順次選択期間の前にも行われることによって、上記個別ソース信号の他の画素に対応する部分として、上記最後の個別ソース信号の他の画素に対応する部分を書き込まれる請求項1記載の液晶表示装置。

【請求項3】 上記個別ソース信号の上記マルチプレクサによる分配が上記順次分配される期間たる順次分配期間の前のプリチャージ分配期間にも行われることによって、上記個別ソース信号の他の画素に対応する部分として、上記時分割多重における最後以外の個別ソース信号が書き込まれる請求項1記載の液晶表示装置。

【請求項4】 上記プリチャージ分配期間が、上記順次分配期間とは別個の期間である請求項3記載の液晶表示装置。

【請求項5】 上記プリチャージ分配期間が、上記時分割多重における最後以外の個別ソース信号の順次分配期間と重なるように設定された請求項4記載の液晶表示装置。

【請求項6】 上記時分割多重における最後以外の個別ソース信号が、同じ上記順次選択期間内における上記順次分配期間の前の前置分配期間にも、対応するソースラインに分配される請求項3記載の液晶表示装置。

【請求項7】 上記前置分配期間が、上記プリチャージ分配期間と重なるように設定された請求項6記載の液晶表示装置。

【請求項8】 上記前置分配期間及び上記プリチャージ分配期間の長さが、それぞれ、対応する上記順次分配期間の長さより短く設定された請求項6記載の液晶表示装置。

【請求項9】 上記時分割多重における最初の個別ソース信号に対応する上記前置分配期間の始期が上記順次選

択期間の始期より前に設定された請求項6記載の液晶表示装置。

【請求項10】 上記順次分配期間の長さが、上記前置分配期間及び上記プリチャージ分配期間の長さより長く設定された請求項9記載の液晶表示装置。

【請求項11】 上記時分割多重における最後の個別ソース信号に対応する順次分配期間の始期が、上記時分割多重における1つ前の個別ソース信号が出力される期間に掛かるように設定された請求項10記載の液晶表示装置。

【請求項12】 表示画面を構成する複数の画素が複数のソースラインに1以上のゲートラインを通じて該ゲートライン毎に選択可能に接続され、上記複数のソースラインが所定数単位でマルチプレクサを介して1以上のソース信号出力端子に接続され、上記複数の画素が上記ゲートラインを通じて順次選択され、該選択に合わせて上記ソース信号出力端子から出力される多重ソース信号に時分割多重された複数の個別ソース信号が上記マルチプレクサによって対応する各ソースラインに順次分配され、
 それにより各個別ソース信号が上記選択された画素のうちの対応する画素に順次書き込まれて表示が行われるよう構成された液晶表示装置において、
 上記順次選択される期間たる順次選択期間の始期から上記時分割多重における最初の個別ソース信号が順次分配される期間たる最初の順次分配期間の終期までの期間である第1の期間の長さに対し、上記時分割多重における最後の個別ソース信号が順次分配される期間たる最後の順次分配期間の始期から上記順次選択期間の終期までの期間である第2の期間の長さの方が長く設定されていることを特徴とする液晶表示装置。

【請求項13】 上記最後の順次分配期間の始期が、上記時分割多重における1つ前の個別ソース信号が出力される期間に掛かるように設定された請求項12記載の液晶表示装置。

【請求項14】 上記最後の順次分配期間の長さが、上記最初の順次分配期間の長さより長く設定された請求項12記載の液晶表示装置。

【請求項15】 上記最初の順次分配期間の始期が上記順次選択期間の始期より前に設定された請求項12記載の液晶表示装置。

【請求項16】 少なくとも上記最後の順次分配期間の始期が、上記時分割多重における1つ前の個別ソース信号の順次分配期間に掛かるように設定された請求項12記載の液晶表示装置。

【請求項17】 上記各画素は画素用スイッチング素子を介して上記ソースラインへ接続されるとともに上記画素の選択が上記ゲートラインを通じて該画素用スイッチング素子をオンさせることにより行われ、
 上記所定数のソースラインは上記マルチプレクサを構成するマルチプレクサ用スイッチング素子を介して上記ソ

ース信号出力端子にそれぞれ接続されるとともに上記個別ソース信号の上記ソースラインへの分配が該マルチプレクサ用スイッチング素子をオンさせることにより行われる請求項 1 ~ 16 のいずれかに記載の液晶表示装置。

【請求項 18】 表示画面を構成する複数の画素が複数のソースラインに 1 以上のゲートラインを通じて該ゲートライン毎に選択可能に接続され、上記複数のソースラインが所定数単位でマルチプレクサを介して 1 以上のソース信号出力端子に接続され、上記複数の画素が上記ゲートラインを通じて順次選択され、該選択に合わせて上記ソース信号出力端子から出力される多重ソース信号に時分割多重された複数の個別ソース信号が上記マルチプレクサによって対応する各ソースラインに順次分配され、それにより各個別ソース信号が上記選択された画素のうちの対応する画素に順次書き込まれて表示が行われるよう構成された液晶表示装置の駆動方法において、上記時分割多重における最後の個別ソース信号に対応する各画素に、上記個別ソース信号の各画素に対応する部分を書き込む前に、上記個別ソース信号の該部分と同じ極性の他の画素に対応する部分を書き込むことを特徴とする液晶表示装置の駆動方法。

【請求項 19】 上記ゲートラインを通じた選択を上記順次選択される期間たる順次選択期間の前にも行うことによって、上記個別ソース信号の他の画素に対応する部分として、上記最後の個別ソース信号の他の画素に対応する部分を書き込む請求項 18 記載の液晶表示装置の駆動方法。

【請求項 20】 上記個別ソース信号の上記マルチプレクサによる分配を上記順次分配される期間たる順次分配期間の前のプリチャージ分配期間にも行うことによって、上記個別ソース信号の他の画素に対応する部分として、上記時分割多重における最後以外の個別ソース信号を書き込む請求項 18 記載の液晶表示装置の駆動方法。

【請求項 21】 上記プリチャージ分配期間が、上記順次分配期間とは別個の期間である請求項 20 記載の液晶表示装置の駆動方法。

【請求項 22】 上記プリチャージ分配期間が、上記時分割多重における最後以外の個別ソース信号の順次分配期間と重なるように設定された請求項 21 記載の液晶表示装置の駆動方法。

【請求項 23】 上記時分割多重における最後以外の個別ソース信号を、同じ上記順次選択期間内における上記順次分配期間の前の前置分配期間にも、対応するソースラインに分配する請求項 20 記載の液晶表示装置の駆動方法。

【請求項 24】 上記前置分配期間が、上記プリチャージ分配期間と重なるように設定された請求項 23 記載の液晶表示装置の駆動方法。

【請求項 25】 上記前置分配期間及び上記プリチャージ分配期間の長さが、それぞれ、対応する上記順次分配

期間の長さより短く設定された請求項 23 記載の液晶表示装置の駆動方法。

【請求項 26】 上記時分割多重における最初の個別ソース信号に対応する上記前置分配期間の始期が上記順次選択期間の始期より前に設定された請求項 23 記載の液晶表示装置の駆動方法。

【請求項 27】 上記順次分配期間の長さが、上記前置分配期間及び上記プリチャージ分配期間の長さより長く設定された請求項 26 記載の液晶表示装置の駆動方法。

【請求項 28】 上記時分割多重における最後の個別ソース信号に対応する順次分配期間の始期が、上記時分割多重における 1 つ前の個別ソース信号が出力される期間に掛かるように設定された請求項 27 記載の液晶表示装置の駆動方法。

【請求項 29】 表示画面を構成する複数の画素が複数のソースラインに 1 以上のゲートラインを通じて該ゲートライン毎に選択可能に接続され、上記複数のソースラインが所定数単位でマルチプレクサを介して 1 以上のソース信号出力端子に接続され、上記複数の画素が上記ゲートラインを通じて順次選択され、該選択に合わせて上記ソース信号出力端子から出力される多重ソース信号に時分割多重された複数の個別ソース信号が上記マルチプレクサによって対応する各ソースラインに順次分配され、それにより各個別ソース信号が上記選択された画素のうちの対応する画素に順次書き込まれて表示が行われるよう構成された液晶表示装置の駆動方法において、上記順次選択される期間たる順次選択期間の始期から上記時分割多重における最初の個別ソース信号が順次分配される期間たる最初の順次分配期間の終期までの期間である第 1 の期間の長さに対し、上記時分割多重における最後の個別ソース信号が順次分配される期間たる最後の順次分配期間の始期から上記順次選択期間の終期までの期間である第 2 の期間の長さの方が長く設定されていることを特徴とする液晶表示装置の駆動方法。

【請求項 30】 上記最後の順次分配期間の始期が、上記時分割多重における 1 つ前の個別ソース信号が出力される期間に掛かるように設定された請求項 29 記載の液晶表示装置の駆動方法。

【請求項 31】 上記最後の順次分配期間の長さが、上記最初の順次分配期間の長さより長く設定された請求項 29 記載の液晶表示装置の駆動方法。

【請求項 32】 上記最初の順次分配期間の始期が上記順次選択期間の始期より前に設定された請求項 29 記載の液晶表示装置の駆動方法。

【請求項 33】 少なくとも上記最後の順次分配期間の始期が、上記時分割多重における 1 つ前の個別ソース信号の順次分配期間に掛かるように設定された請求項 29 記載の液晶表示装置の駆動方法。

【請求項 34】 上記各画素が画素用スイッチング素子を介して上記ソースラインへ接続されるとともに上記画

素の選択を上記ゲートラインを通じて該画素用スイッチング素子をオンさせることにより行い、上記所定数のソースラインが上記マルチプレクサを構成するマルチプレクサ用スイッチング素子を介して上記ソース信号出力端子にそれぞれ接続されるとともに上記個別ソース信号の上記ソースラインへの分配を該マルチプレクサ用スイッチング素子をオンさせることにより行う請求項18～33のいずれかに記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置及びその駆動方法に関し、特にソース信号回路にマルチプレクサ駆動を用いるものに関する。

【0002】

【従来の技術】近年、液晶表示装置の大型化、高精細化、及び高画質化が急激に進んでおり、これらに対する要求を満たすための取り組みが盛んに行われている。特に、高画質化に対する課題としては、横クロストークや、ソース信号書き込みにおける充電誤差の低減が重要であり、これらは、近年の液晶表示装置の高精細化によ

ってますます深刻な課題になりつつある。

【0003】液晶表示装置の高精細化が進むと、表示部に画像信号を供給するためのソースドライバの出力端子（以下、ソースドライバ出力端子という）数が増大するためにコスト高になるという問題が生じる。これを解決する方法として、マルチプレクサ駆動がよく用いられる。マルチプレクサ駆動は、1本のソースドライバ出力端子からの出力を複数のソースラインに振り分ける駆動方法であり、これによって複数のソースラインを1本のソースドライバ出力端子の出力で駆動することができるため、ソースドライバ出力端子数を減らすことが可能となる。例えば3ライン分のソース信号が時分割多重されたシリアルソース信号をマルチプレクサ素子に投入し、これをパラレルなソース信号に変換して画素に書き込む場合は、ソースドライバ出力端子数は3分の1に低減されるため、従来では例えば1つの液晶パネルにつき3個のソースドライバICが必要であったところを、1個でまかなうことが可能となる。ソースドライバの構成上は、振り分け数はいくつでも可能であるが、通常は2ライン振り分け、或いは3ライン振り分けが一般的である。振り分け数が多くなると、その分、1ソースライン当たりのマルチプレクサゲートのオン期間が短くなり、各ソースラインを通じた画素へのソース信号の書き込みに対して充電誤差が生じやすくなる。従って、この充電誤差が許容範囲内に入る程度に、ライン振り分け数を決定することが一般的である。

【0004】

【発明が解決しようとする課題】しかしながら、マルチプレクサ駆動を行う際の課題は、充電誤差のみではな

く、実際には横クロストークも顕在化してくる。横クロストーク現象は、図16に示すように、例えば画面200の中央の一定の領域201に黒ウィンドウパターンを表示し、その周りの領域202に背景たる中間調ベタパターンを表示した場合に、画面200内のソースラインのうち、そのソースラインに属する全ての画素が中間調ベタパターン表示領域202に位置するようなソースラインS_{Lb}の画素の電位（正確には画素電極の電位）と、そのソースラインに属する画素のうち、一部が黒ウィンドウ表示領域201に属し、残りの一部が中間調ベタパターン表示領域202に属するようなソースラインS_{La}の画素の電位とが若干異なるような現象であり、これにより、中間調ベタパターン表示領域202の黒ウィンドウ表示領域201の両横に位置する部分203が他の部分に比べて若干白っぽく又は黒っぽく表示され、画質不良となる場合がある。このような差が現れる理由は、ソース信号の電位の変動の振幅が、黒ウィンドウ表示領域201と中間調ベタパターン表示領域202とで異なるので、画素の電位の変動量が異なってくるためである。

【0005】この理由を詳しく説明するために、横クロストークの発生する原理を述べる。この横クロストークでは、まず第一段階として、ソース信号の電位が変動した際に、その変動が配線間のクロス容量を介して共通容量線に影響し、それにより共通容量線の電位が変動する。次いで第二段階として、その電位変動が、画素のスイッチング素子がオフするまでの間に元の電位に完全に戻りきれず、その結果、スイッチング素子がオフして画素電位が保持された後に共通容量線の電位が元の電位に戻るため、蓄積容量を介して共通容量線に接続されている画素電極の電位も変動する。これにより、横クロストークが発生する。

【0006】以上のことから、横クロストークの発生要因は次の2点に集約される。すなわち、まず共通容量線の電位が、ソース信号の電位の変動の影響で変動すること、次にその変動した共通容量線の電位が、画素のスイッチング素子がオフするまでの間に戻り切れないことである。

【0007】次に、このそれぞれの要因を、具体的なパラメータの次元で考察すると、1点目はソース信号の電位の振幅、ソースライン-共通容量線間の容量が関係し、2点目は共通容量線に対する負荷、すなわち配線抵抗、蓄積容量、1水平期間、ソース信号の電位の振れるタイミング等が関係する。ここで再度マルチプレクサ駆動が、通常駆動と異なる点を上記要因から吟味すると、ソース信号の電位の振れるタイミングが最も大きい要因であることがわかる。

【0008】これを図17及び図18を用いて説明する。通常駆動においてライン反転駆動を想定した場合、画素のスイッチング素子のゲート信号（以下、単に画素のゲート信号という）の電位V_{gl}は、ソース信号の電位

の反転周期内において矩形パルス状に変化するように設定されるのが一般的である。そして、通常駆動の場合には、ソースラインの電位 V_s はソース信号の電位に伴って変化する。これにより、正フレームにおいては、図 17 (a) に示すように、画素の電位 V_d は、画素のゲート信号の電位 V_g の立ち上がりによって充電カーブを描いて立ち上がり、該ゲート信号の電位 V_g の立下りによってその時点における電位に保持される。この際、ゲート信号の電位 V_g の立下りによって突き抜け電圧 V_{ts} が発生し、その分電位が変化する。一方、共通容量線の電位 V_f は、常時は所定の電位に保持されているが、ソースラインの電位 V_s の立ち上がりによって変動 V_{fa} が発生する。しかし、ソースラインの電位 V_s の立ち上がり、画素のゲート信号の電位 V_g の立ち上がりよりも前であるため、ソ - スラインの電位 V_s が立ち上がって変化してから、画素のゲート信号が立ち下がって画素の電位 V_d が確定するまでにある程度の期間が確保できている。それ故、共通容量線の電位 V_f の変動 V_{fa} は、画素の電位 V_d が確定する時点では元に戻っているため、横クロストークは発生しない。負のフレームにおいても、図 17 (b) に示すように、ソースラインの電位 V_s の振れ及び共通容量線の電位 V_f の変動 V_{fa} の方向が逆になるだけで、正フレームの場合と同様である。また、突き抜け電圧 V_{ts} は、極性が正負のフレーム間で同じになるので、対向電極の電位を変化させることによって相殺することができる。

【0009】これに対し、マルチプレクサ駆動においてライン反転駆動を想定した場合、図 18 (a), (b) に示すように、ソ - スラインの電位 V_s が振れるタイミングは、マルチプレクサの各ソースラインに対応するスイッチング素子のゲート信号がオンして各ソ - スラインにその対応するソース信号が供給される時点である。この時、最後にソース信号が供給されるソ - スラインに対応するマルチプレクサのスイッチング素子のゲート信号がオンするタイミングが最も遅いが、このタイミングから、画素のゲート信号がオフするまでの期間はかなり短い期間となってしまう。このため、最後にソース信号が供給されたソースラインの電位の振れによる共通容量線の電位 V_f の振れ V_{fb} が、画素のゲート信号がオフするまでに元に戻りきらずに、該画素のゲート信号がオフして画素の電位 V_d が保持された後に元に戻る。それにより、画素の電位の変動 V_d が生じ、この変動 V_d によって横クロストークが発生する。しかも、この画素の電位の変動 V_d は正負のフレーム間で極性が異なるため、対向電極の電位を変化させることによって相殺することができない。

【0010】以上のように、マルチプレクサ駆動が、通常駆動の場合よりも横クロストークが顕著に現れる理由は、マルチプレクサ駆動の原理上、ソ - スラインの電位が変動してから画素のゲート信号がオフするまでの期間

が短すぎて、その間に共通容量線の電位が、もとの電位レベルに戻り切れないからであると考えられる。これに対する対策としては、例えば特開平 03 - 2822 号公報に開示されているように、ソ - スラインの電位が変動するタイミングにおいてこの影響をキャンセルするために、ソ - ス信号と逆極性の補正パルスを印加する方法がある。しかしながらこの方法では、補正パルスを新たに付加する必要があり、信号処理系に新たな機能を追加することになるため、マルチプレクサ駆動によるソ - スドライバ IC のコスト削減、或いは信号処理系の簡略化の利点が損なわれてしまうという欠点が生じる。

【0011】本発明は、以上のような課題を解決するためになされたものであり、ソ - ス信号供給方法としてマルチプレクサ駆動を用いることによる低コスト化の利点を損なうことなく、横クロストークを低減することが可能な液晶表示装置及びその駆動方法を提供することを目的としている。

【0012】

【課題を解決するための手段】本発明に係る液晶表示装置及びその駆動方法は、表示画面を構成する複数の画素が複数のソースラインに 1 以上のゲートラインを通じて該ゲートライン毎に選択可能に接続され、上記複数のソースラインが所定数単位でマルチプレクサを介して 1 以上のソース信号出力端子に接続され、上記複数の画素が上記ゲートラインを通じて順次選択され、該選択に合わせて上記ソース信号出力端子から出力される多重ソース信号に時分割多重された複数の個別ソース信号が上記マルチプレクサによって対応する各ソースラインに順次分配され、それにより各個別ソース信号が上記選択された画素のうちの対応する画素に順次書き込まれて表示が行われるよう構成された液晶表示装置の駆動方法において、上記時分割多重における最後の個別ソース信号に対応する各画素に、上記個別ソース信号の各画素に対応する部分を書き込む前に、上記個別ソース信号の該部分と同じ極性の他の画素に対応する部分を書き込むものである（請求項 1、18）。

【0013】かかる構成とすると、最後の個別ソース信号を目的とする画素に書き込む前に、その個別ソース信号と同じ極性の他の画素用の個別ソース信号が一旦書き込まれるので、画素の電位が確定する順次選択期間の終期に最も近いソースラインの電位変動が小さくなるので、横クロストークを低減することができる。しかも、この構成は、画素への個別ソース信号の書き込みを本来の期間の他にも行うようにすれば済むので、新たな信号処理系を追加する必要がなく、従って、ソ - ス信号供給方法としてマルチプレクサ駆動を用いることによる低コスト化の利点を損なうことがない。

【0014】この場合、上記ゲートラインを通じた選択を上記順次選択される期間たる順次選択期間の前にも行うことによって、上記個別ソース信号の他の画素に対応

する部分として、上記最後の個別ソース信号の他の画素に対応する部分を書き込むようにしてもよい（請求項2、19）。かかる構成とすると、画素の選択期間を追加するだけで済むので、簡単な構成で横クロストークを低減することができる。

【0015】また、上記個別ソース信号の上記マルチプレクサによる分配を上記順次分配される期間たる順次分配期間の前のプリチャージ分配期間にも行うことによって、上記個別ソース信号の他の画素に対応する部分として、上記時分割多重における最後以外の個別ソース信号を書き込むようにしてもよい（請求項3、20）。かかる構成とすると、個別ソース信号の分配期間を追加又はシフトするだけで済むので、簡単な構成で横クロストークを低減することができる。

【0016】この場合、上記プリチャージ分配期間が、上記順次分配期間とは別個の期間であるとしてもよい（請求項4、21）。

【0017】この場合、上記プリチャージ分配期間が、上記時分割多重における最後以外の個別ソース信号の順次分配期間と重なるように設定されたものとしてもよい（請求項5、22）。かかる構成とすると、プリチャージ分配期間と他の個別ソース信号の順次分配期間との合計期間をこれらが重なり合わない場合に較べて短くすることができるので、順次分配期間を長く又は前にシフトすることができる。その結果、画素の充電誤差及び横クロストークをより効果的に低減することが可能になる。

【0018】また、上記の場合、上記時分割多重における最後以外の個別ソース信号を、同じ上記順次選択期間内における上記順次分配期間の前の前置分配期間にも、対応するソースラインに分配するようにしてもよい（請求項6、23）。かかる構成とすると、最後以外の個別ソース信号に対応する画素の充電誤差を低減することができる。

【0019】この場合、上記前置分配期間が、上記プリチャージ分配期間と重なるように設定されたものとしてもよい（請求項7、24）。かかる構成とすると、プリチャージ分配期間と前置分配期間との合計期間をこれらが重なり合わない場合に較べて短くすることができるので、順次分配期間を長く又は前にシフトすることができる。その結果、画素の充電誤差及び横クロストークより効果的に低減することが可能になる。

【0020】また、上記前置分配期間及び上記プリチャージ分配期間の長さが、それぞれ、対応する上記順次分配期間の長さより短く設定されたものとしてもよい（請求項8、25）。かかる構成とすると、順次分配期間を長く又は前にシフトすることができるので、画素の充電誤差及び横クロストークより効果的に低減することが可能になる。

【0021】また、上記時分割多重における最初の個別ソース信号に対応する上記前置分配期間の始期が上記順

次選択期間の始期より前に設定されたものとしてもよい（請求項9、26）。かかる構成とすると、順次分配期間を長く又は前にシフトすることができるので、画素の充電誤差及び横クロストークより効果的に低減することが可能になる。

【0022】この場合、上記順次分配期間の長さが、上記前置分配期間及び上記プリチャージ分配期間の長さより長く設定されたものとしてもよい（請求項10、27）。かかる構成とすると、画素の充電誤差をより効果的に低減することができる。

【0023】この場合、上記時分割多重における最後の個別ソース信号に対応する順次分配期間の始期が、上記時分割多重における1つ前の個別ソース信号が出力される期間に掛かるように設定されたものとしてもよい（請求項11、28）。かかる構成とすると、より効果的に横クロストークを低減することができる。

【0024】また、本発明に係る液晶表示装置及びその駆動方法は、表示画面を構成する複数の画素が複数のソースラインに1以上のゲートラインを通じて該ゲートライン毎に選択可能に接続され、上記複数のソースラインが所定数単位でマルチプレクサを介して1以上のソース信号出力端子に接続され、上記複数の画素が上記ゲートラインを通じて順次選択され、該選択に合わせて上記ソース信号出力端子から出力される多重ソース信号に時分割多重された複数の個別ソース信号が上記マルチプレクサによって対応する各ソースラインに順次分配され、それにより各個別ソース信号が上記選択された画素のうちの対応する画素に順次書き込まれて表示が行われるよう構成された液晶表示装置の駆動方法において、上記順次選択される期間たる順次選択期間の始期から上記時分割多重における最初の個別ソース信号が順次分配される期間たる最初の順次分配期間の終期までの期間である第1の期間の長さに対し、上記時分割多重における最後の個別ソース信号が順次分配される期間たる最後の順次分配期間の始期から上記順次選択期間の終期までの期間である第2の期間の長さの方が長く設定されているものである（請求項12、29）。

【0025】かかる構成とすると、従来のマルチプレクサ駆動では、一般に、上記第1の期間と上記第2の期間とが略等しくなるように設定されているので、順次選択期間T_g内における最後の順次分配期間の相対的な始期が従来に較べて前になる。そのため、横クロストークを従来に較べて低減することができる。

【0026】この場合、上記最後の順次分配期間の始期が、上記時分割多重における1つ前の個別ソース信号が出力される期間に掛かるように設定されたものとしてもよい（請求項13、30）。かかる構成とすると、順次分配期間を前にシフトするだけで済むので、簡単な構成で横クロストークを低減することができる。

【0027】また、上記最後の順次分配期間の長さが、

上記最初の順次分配期間の長さより長く設定されたものとしてもよい(請求項14、31)。かかる構成とすると、順次分配期間の長さを変えるだけで、横クロストークを低減することができる。

【0028】また、上記最初の順次分配期間の始期が上記順次選択期間の始期より前に設定されたものとしてもよい(請求項15、32)。かかる構成とすると、順次分配期間をより前にシフトするだけで、より効果的に横クロストークを低減することができる。

【0029】また、少なくとも上記最後の順次分配期間の始期が、上記時分割多重における1つ前の個別ソース信号の順次分配期間に掛かるように設定されたものとしてもよい(請求項16、33)。かかる構成とすると、順次分配期間の始期がより前に位置する分、効果的に横クロストークを低減することができる。

【0030】また、上記の場合、上記各画素が画素用スイッチング素子を介して上記ソースラインへ接続されるとともに上記画素の選択を上記ゲートラインを通じて該画素用スイッチング素子をオンさせることにより行い、上記所定数のソースラインが上記マルチプレクサを構成するマルチプレクサ用スイッチング素子を介して上記ソース信号出力端子にそれぞれ接続されるとともに上記個別ソース信号の上記ソースラインへの分配を該マルチプレクサ用スイッチング素子をオンさせることにより行うようにしてもよい(請求項17、34)。

【0031】

【発明の実施の形態】以下、本発明の実施の形態を、図面を参照しながら説明する。

実施の形態1

図1は本発明の実施の形態1に係る液晶表示装置の全体構成を示すブロック図、図2は図1の液晶表示装置の2画素分の構成を示すブロック図、図3は図1の全体構成において表示部を従来の方法によって駆動した場合の各信号の波形及び特定個所の電位変化を示すタイミングチャート、図4は図1の全体構成において表示部を本実施の形態に係る方法によって駆動した場合の各信号の波形及び特定個所の電位変化を示すタイミングチャートである。なお、図3、図4においては理想的な信号波形を示している。

【0032】図1に示すように、本実施の形態に係る液晶表示装置1は、表示部2と、水平走査回路3と、垂直走査回路4と、複数のマルチプレクサ5と、マルチプレクサコントローラ6と、図示されないバックライトとを備えている。

【0033】図2を併せて参照すると、表示部2は、表示画面を構成するマトリクス状に形成された複数の画素7を有している。各画素7は、画素電極21を有し、該画素電極21と対向電極22との間に液晶容量 C_{lc} が形成されかつ該画素電極21と共通容量線9との間に蓄積容量 C_{st} が形成されている。表示部2には、さらに、このマトリ

クス状に形成された画素7の行毎及び列毎にそれぞれゲートライン GL 及びソースライン SL が互いに直交するように形成されている。そして、このゲートライン GL 及びソースライン SL に、各画素7が行毎及び列毎に接続されている。つまり、各画素7には、例えば TFT からなる画素用スイッチング素子8が形成され、該画素用スイッチング素子8の一方の主端子(ドレイン)が画素電極21に接続されるとともに、該画素用スイッチング素子8の他方の主端子(ソース)及び制御端子(ゲート)がそれぞれその対応するソースライン SL 及びゲートライン GL に接続されている。各ゲートライン GL は、垂直走査回路4に接続されている。垂直走査回路4は、ここではゲートドライバで構成され、各ゲートライン GL に画素用ゲート信号 S_{gn} を出力して各画素用スイッチング素子8をゲートライン GL 毎にオン・オフ駆動する。ソースライン SL は、隣接する2本毎にマルチプレクサ5を介して水平走査回路3の出力端子3aに接続されている。水平走査回路3は、ここではソースドライバで構成され、外部から入力される画像信号に基づいてシリアルソース信号(多重ソース信号) S_{mn} を生成し、これを垂直走査回路から出力されるゲート信号 S_{gn} にタイミングを合わせて出力端子3aから出力する。シリアルソース信号 S_{mn} は、ここでは、対応する2本のソースライン SL 用の個別ソース信号 S_{sn} が時分割多重されて構成されている。個別ソース信号 S_{sn} は、1つのソースライン SL に属する各画素7に書き込まれるべき電位が時間的に連続するように含まれて構成されている。

【0034】マルチプレクサ5は、ここでは、第1のスイッチング素子10及び第2のスイッチング素子11の2つのスイッチング素子を有している。第1、第2のスイッチング素子10,11の一方の主端子は水平走査回路3の互いに共通の出力端子3aに接続され、他方の主端子は、各々に対応するソースライン SL にそれぞれ接続されている。そして、第1、第2のスイッチング素子10,11の制御端子は、それぞれ、第1、第2のマルチプレクサ用ゲートライン $L1, L2$ を介してマルチプレクサ用コントローラ6に接続されている。マルチプレクサ用コントローラ6は、第1、第2のマルチプレクサ用ゲートライン $L1, L2$ に第1、第2のマルチプレクサ用ゲート信号をそれぞれ出力して、第1、第2のスイッチング素子10,11をそれぞれオン・オフ駆動する。

【0035】また、共通容量線9は画素7の行毎にゲートライン GL に平行に設けられ、互いに共通の電源によって所定の電位に保持される。また、対向電極22は各画素に共通に配設され所定の電位に保持される。そして、ソースライン SL とゲートライン GL との交差点にはクロス容量 C_{gs} が形成され、ソースライン SL と共通容量線9との交差点にはクロス容量 C_{sf} が形成されている。

【0036】次に、以上のように構成された液晶表示装置の動作、すなわち、本実施の形態に係る液晶表示装置

の駆動方法を図1～図4を用いて説明する。

【0037】本実施の形態に係る駆動方法は、マルチプレクサの基本的な駆動方法として従来の駆動方法を含んでいるので、ここでは、まず、図1の全体構成において表示部を従来の駆動方法で駆動する場合を本実施の形態に係るマルチプレクサの基本的な駆動方法として説明し、次いで、本実施の形態に係る駆動方法の特徴的構成を説明する。また、ここでは、図2に示す任意の1つのマルチプレクサ5に着目し、このマルチプレクサ5に接続されたソースライン、このソースラインに接続された任意の1対の画素、及びこれらに関連する信号にp,qの子符号を付して説明する。

【0038】図1～図4において、従来の駆動方法では、まず、水平走査回路3の出力端子3aからマルチプレクサ5にシリアルソース信号 S_{mn} が出力される。図3に示すように、ここでは、一般に用いられるライン反転駆動が採用されており、シリアルソース信号 S_{mn} は、1水平期間 T_h 毎にその極性が切り替る。また、通常の駆動では1水平期間内には1本のソ - スラインに書き込む信号のみを有するのに対し、マルチプレクサ駆動では1水平期間 T_h 内に複数本のソ - スラインに書き込む信号を有しており、ここでは、2本分の信号を有している。すなわち、シリアルソース信号 S_{mn} は、1水平期間 T_h が前半と後半とに分割され、各々に第1、第2のソースライン S_{Lp} , S_{Lq} に書き込む個別ソ - ス信号(具体的にはその信号電位) S_{sp} , S_{sq} を有している。一般には、シリアルソース信号 S_{mn} では、前半と後半が等しくなるよう分割されるので、2分の1水平期間毎に2つの個別ソース信号 S_{sp} , S_{sq} が相互に切り替っている。なお、ライン反転駆動の場合にはこの1水平期間内の個別ソース信号は全て同極性となっているが、ドット反転駆動の場合には、これらの個別ソース信号も交互に逆極性となる。

【0039】次に、垂直走査回路4からは、図3に示すようにオン電位 V_{gon} とオフ電位 V_{goff} との2値を取る画素用ゲート信号 S_{gn} がゲートライン G_{Ln} に出力される。この画素用ゲート信号 S_{gn} は、シリアルソース信号 S_{mn} が画素7p, 7qに対応する部分を含む水平期間 T_h に切り替ると、その切り替りの時点から時間 T_{gg} だけ遅れてオン電位 V_{gon} になり、シリアルソース信号 S_{mn} が次の水平期間 T_h に切り替る時点よりある時間 T_{sg} だけ前にオフ電位 V_{goff} になる。画素用ゲート信号 S_{gn} がオン電位 V_{gon} になると、ゲートライン G_{Ln} に接続されている画素7p, 7qの各画素用スイッチング素子8p, 8qがオン(導通)する。

【0040】次に、マルチプレクサコントローラ6からは、図3に示すようにオン電位 V_{mgon} とオフ電位 V_{mgoff} との2値を取る第1、第2のマルチプレクサ用ゲート信号 S_{mg1} , S_{mg2} が、それぞれ、マルチプレクサ用ゲートライン L_1 , L_2 に出力される。第1のマルチプレクサ

用ゲート信号 S_{mg1} は、画素用ゲート信号 S_{gn} がオン電位 V_{gon} になるとオン電位 V_{mgon} になり、シリアルソース信号 S_{mn} が次の個別ソース信号 S_{sq} に切り替る前にオフ電位 V_{mgoff} になる。また、第2のマルチプレクサ用ゲート信号 S_{mg2} は、シリアルソース信号 S_{mn} が個別ソース信号 S_{sq} に切り替るとオン電位 V_{mgon} になり、画素用ゲート信号 S_{gn} がオフ電位 V_{goff} になる前にオフ電位 V_{mgoff} になる。

【0041】そして、第1のマルチプレクサ用ゲート信号 S_{mg1} がオン電位 V_{mgon} になると、第1のスイッチング素子10がオンし、シリアルソース信号 S_{mn} の個別ソース信号 S_{sp} が、ソースライン S_{Lp} 及び画素用スイッチング素子8pを介して画素7pの電極21に書き込まれる。この時、第2のマルチプレクサ用ゲ - ト信号 S_{mg2} は、オフ電位 V_{mgoff} になっているので、第2のスイッチング素子11はオフ(遮断)しており、従って、画素7pの電極21には個別ソース信号 S_{sp} は書き込まれない。その後、第1のマルチプレクサ用ゲート信号 S_{mg1} がオフ電位 V_{mgoff} になると、第1のスイッチング素子10がオフし、個別ソース信号 S_{sp} の書き込みが終了する。

【0042】次いで、第2のマルチプレクサ用ゲート信号 S_{mg2} がオン電位 V_{mgon} になると、第2のスイッチング素子11がオンし、シリアルソース信号 S_{mn} の個別ソース信号 S_{sq} が、ソースライン S_{Lq} 及び画素用スイッチング素子8qを介して画素7qの電極21に書き込まれる。この時、第1のスイッチング素子10はオフしているので、画素7pの電極21には個別ソース信号 S_{sq} は書き込まれず、直前に書き込まれた個別ソ - ス信号 S_{sp} の電位を保持している。その後、第2のマルチプレクサ用ゲート信号 S_{mg2} がオフ電位 V_{mgoff} になると、第2のスイッチング素子11がオフし、個別ソース信号 S_{sq} の書き込みが終了する。

【0043】このようにして、垂直走査回路4から画素用ゲート信号 S_{gn} が出力されることによって画素7p, 7qが選択され、水平走査回路3の出力端子3aから出力されたシリアルソース信号 S_{mn} に時分割多重された個別ソース信号 S_{sp} , S_{sq} が、マルチプレクサ5によって各々に対応するソースライン S_{Lp} , S_{Lq} に振り分け(以下、分配という)られ、上記選択された画素7p, 7qに、この分配された個別ソース信号 S_{sp} , S_{sq} の画素7p, 7qに対応する部分を書き込まれる。そして、表示部2全体に着目すると、この一連の動作が各マルチプレクサ5毎に並行して遂行され、各画素7が垂直走査回路4によってゲートライン G_L 毎に順次選択されることにより、全ての画素7に個別ソース信号 S_{sn} が書き込まれ、それにより、バックライトから供給される光の透過率が液晶を介して制御されて、画像信号に応じた映像が表示画面に表示される。

【0044】次に、ソ - スライン S_{Lp} , S_{Lq} の電位 V_{sp} , V_{sq} の変化に着目すると、まず、第1のマルチプレク

サ用ゲ - ト信号 S_{mg1} がオン電位 V_{mgon} になるタイミングでその電位 V_{sp} が個別ソース信号 S_{sp} の電位に変化し、信号のスル - 状態を経て、第1のマルチプレクサ用ゲ - ト信号 S_{mg1} がオフ電位 V_{mgoff} になった後、そのまま信号のホ - ルド状態に移行するので電位 V_{sp} そのものは上記変化当初の状態が維持される。この状態は、次の1水平期間 T_h において再び第1のマルチプレクサ用ゲ - ト信号 S_{mg1} がオン電位 V_{mgon} になるまで維持され、その時点で新たな個別ソース信号 S_{sp} の電位に切り替わる。またソ - スライン S_{Lq} の電位 V_{sq} も同様にして切り替わる。

【0045】次に、画素7pの画素電極21の電位 V_{dp} の変化に着目すると、まず、ソ - スライン S_{Lp} の電位 V_{sp} の変化に追随してその電位 V_{dp} が該ソ - スライン S_{Lp} の電位 V_{sp} に応じた特定電位に変化し、信号のスル - 状態を経て、画素用ゲ - ト信号 S_{gn} がオフ電位 V_{goff} になった後、そのまま信号のホ - ルド状態に移行するので電位 V_{dp} そのものは上記特定電位が維持される。この状態は、次のフレ - ムにおいて再び画素用ゲ - ト信号 S_{gn} がオン電位 V_{gon} になるまで維持され、その時点で新たなソ - スライン S_{Lp} の電位 V_{sp} に応じた特定電位に切り替わる。また、画素7qの画素電極21の電位 V_{dq} も同様にして切り替わる。

【0046】以上の動作から判るように、マルチプレクサ駆動における画素7への個別ソース信号 S_{sp} , S_{sq} の書き込み条件は、通常駆動におけるそれとは異なっている。すなわち、通常駆動では、ソ - ス信号が画素に書き込まれるタイミングは、画素用ゲ - ト信号がオン電位に切り替る時点であるのに対し、マルチプレクサ駆動では、第1、第2のマルチプレクサ用ゲ - ト信号 S_{mg1} , S_{mg2} がオン電位 V_{mgon} に切り替る時点となり、相対的に遅れている。特に、第2のマルチプレクサ用ゲ - ト信号 S_{mg2} は、第1のマルチプレクサ用ゲ - ト信号 S_{mg1} に比べて遅れてオン電位 V_{mgon} に切り替るため、画素7qの画素電極21に対する個別ソース信号 S_{sq} の充電に与えられる期間は短く、充電誤差等の問題がより起こりやすくなる。また、このソ - ス信号の画素への書き込みタイミングの相対的な遅れは、横クロスト - クに対しても厳しい条件といえる。つまり、既述のように、横クロストークの発生は、ソ - スライン S_{Lp} , S_{Lq} の電位 V_{sp} , V_{sq} が個別ソース信号 S_{sp} , S_{sq} の書き込みにより変動してから、画素用ゲ - ト信号 S_{gn} がオフ電位 V_{goff} に切り替るまでの期間が短過ぎて、その個別ソース信号 S_{sp} , S_{sq} の変動の影響を十分に解消しきれないことに起因しているからである。なお、図3において、符号 V_{fa} , V_{fb} はソースラインの電位変動に伴う共通容量線の電位変動を示し、符号 V_{d+} , V_{ts} はその共通容量線の電位変動 V_{fa} , V_{fb} による画素電極の電位変動を示す。

【0047】このように、表示部2を従来そのまま駆動すると、原理的に横クロストーク等の問題が起こりやす

いことが判る。そして、これに、大型パネル、高精細等の特定の条件下による共通容量線9の負荷の増大、1水平期間 T_h の減少等が組合わさると、横クロストークが顕在化することになる。

【0048】そこで、この課題を解消すべく、本実施の形態に係る液晶表示装置の表示部2の駆動方法は、シリアルソース信号 S_{mn} の時分割における後の個別ソース信号 S_{sq} に対応するソースライン S_{Lq} に設けられた第2のスイッチング素子11のゲートに入力される第2のマルチプレクサ用ゲ - ト信号 S_{mg2} が、時間軸上において、本来のオン電位期間の他に、画素用ゲ - ト信号 S_{gn} のオン電位期間の前半にもオン電位期間を有するように設定されている。具体的には、図4に示すように、第2のマルチプレクサ用ゲ - ト信号 S_{mg2} が、時間軸上において、画素用ゲ - ト信号 S_{gn} のオン電位期間（以下、順次選択期間という） T_g の後半 T_{gq} に位置する本来のオン電位期間（以下、順次分配期間という） T_{mgq} とその前半 T_{gp} に位置するプリチャージ用のオン電位期間（以下、プリチャージ分配期間という） $T_{mqg'}$ とを有している。この設定によれば、表示部2のソースライン S_{Lq} においては、まず、第2のマルチプレクサ用ゲート信号 S_{mg2} のプリチャージ分配期間 $T_{mqg'}$ にマルチプレクサ5の第2のスイッチング素子11が導通して、シリアルソース信号 S_{mn} の個別ソース信号 S_{sp} が画素7qの画素電極21に書き込まれ、その後、同じく順次分配期間 T_{mgq} にマルチプレクサ5の第2のスイッチング素子11が導通して、シリアルソース信号 S_{mn} の個別ソース信号 S_{sq} が画素7qの画素電極21に書き込まれる。これにより、画素7qには、一旦、他の画素7p用の個別ソース信号 S_{sp} が書き込まれた後に、目的とする個別ソース信号 S_{sq} が書き込まれる。一方、共通容量線9の電位 v_f は、第2のマルチプレクサ用ゲート信号 S_{mg2} のプリチャージ分配期間 $T_{mqg'}$ の開始時における個別ソース信号 S_{sp} の画素7qへの書き込みに伴うソースライン S_{Lq} の電位 V_{sq} の振れによって変動 V_{fa} が生じ、次いで、個別ソース信号 S_{sp} の画素7pへの書き込みに伴うソースライン S_{Lp} の電位 V_{sp} の振れによる変動 V_{fb} が生じた後、第2のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} の開始時における個別ソース信号 S_{sq} の画素7qへの書き込みに伴うソースライン S_{Lq} の電位 V_{sq} の振れによって変動 V_{fc} が生じる。この場合、プリチャージ分配期間 $T_{mqg'}$ におけるソースライン S_{Lq} の電位 V_{sq} の振れは極性の反転を伴うものであるため、それ伴う共通容量線9の電位 V_f の変動 V_{fa} は大きい。しかし、この変動 V_{fa} は、画素用ゲート信号 S_{gn} の順次選択期間 T_g の終了のタイミングから十分離れているので横クロストークの発現には影響しない。一方、順次分配期間 T_{mgq} における共通容量線9の電位 V_f の変動 V_{fc} は、画素用ゲート信号 S_{gn} の順次選択期間 T_g の終了のタイミングに近いので横クロストークの発現に大きな影響を及ぼす。しか

し、本実施の形態ではライン反転駆動を採用して、この共通容量線9の電位Vfの変動Vfcの基になるソースラインSLqの電位Vsqの変動が極性の反転を伴わないため小さい。従って、この共通容量線9の電位Vfの変動Vfcも小さいので、従来の表示部の駆動方法に比べて横クロストークを大幅に低減することができる。

【0049】本実施の形態で重要なことは、第1に、シリアルソース信号Smnの時分割における後の個別ソース信号(以下、単に後の個別ソース信号という)Ssqに対応する第2のマルチプレクサ用ゲート信号Smg2を、当該個別ソース信号Ssqが出力される期間にオン電位期間Tmgqを有するとともに、他方の個別ソース信号Spが出力される期間にもオン電位期間Tmgq'を有するように設定することにより、ソースラインの電位が大きく振れるタイミングを、より前に設定することが可能になるということである。第2に、1回目のオン電位期間Tmgq'では、本来目的とする個別ソース信号Ssqを目的の画素7qに書き込むことはできないが、ここでの目的は、あくまでソースラインの電位を、ソースラインの配線容量を利用して、この時点で一旦変動させておくということである。

【0050】次に、表示部2の駆動方法の変形例を説明する。図5は、本実施の形態の液晶表示装置の表示部の駆動方法の変形例を示す波形図であって、(a)は第1の変形例を示す図、(b)は第2の変形例を示す図である。

【0051】図5(a)に示すように、第1の変形例では、シリアルソース信号Smnの時分割における前の個別ソース信号(以下、単に前の個別ソース信号という)Spに対応する第1のマルチプレクサ用ゲート信号Smg1が、画素用ゲート信号Sgnの順次選択期間Tgの前半Tgp内において、2つのオン電位期間Tmgp、Tmgp'を有している。かかる構成とすると、個別ソース信号Spに対応する画素7pの充電余裕度を大きくとることができる。なお、第1のマルチプレクサ用ゲート信号Smg1の前のオン電位期間Tmgp'を、以下、前置分配期間という。

【0052】図5(b)に示すように、第2の変形例では、前の個別ソース信号Spに対応する第1のマルチプレクサ用ゲート信号Smg1が、後の個別ソース信号Ssqに対応する第2のマルチプレクサ用ゲート信号Smg2のプリチャージ分配期間Tmgq'と重なる長い順次分配期間Tmgpを有している。かかる構成としても、個別ソース信号Spに対応する画素7pの充電余裕度を大きくとることができる。なお、この第2の変形例を第1の変形例と比較すると、第1の変形例では、両マルチプレクサ用ゲート信号Smg1、Smg2が同時にオン電位となる期間がないため、1回目のオン電位期間における画素7p、7qの充電が有利になる反面、その充電余裕度が若干劣るのに対し、この第2の変形例ではその逆となる。従って、そのケースに応じて有利な方を採用すればよい。

【0053】なお、上記構成例では、説明を判り易くするためソースドライバ(水平走査回路)3の振り分け方式として、2ライン振り分け方式を採用する場合は示したが、3ライン振り分け、若しくはそれ以上の数のライン振り分け方式についても原理的に採用可能であり、基本的な動作は同じである。従って、これらに対しても本発明を上記構成例と同様に適用することができる。

実施の形態2

図6は本発明の実施の形態2に係る液晶表示装置の駆動方法を示す波形図である。図6において図5と同一符号は同一又は相当する部分を示す。図6に示すように、本実施の形態では、シリアルソース信号Smnの1フレーム期間Tf内に、あるゲートラインGLnの画素用ゲート信号Sgnが、順次選択期間Tgの他に、シリアルソース信号Smn(図示せず)の極性が同じである他のゲートラインGLm(図示せず)の画素用ゲート信号Sgm(図示せず)の順次選択期間Tg(図示せず)に時間軸上で全く重なるオン電位期間(以下、プリチャージ選択期間という)Tg'を有するように設定されている。その他の点は、実施の形態1の第1の変形例と同様である。

【0054】かかる構成とすると、実施の形態1よりも、ソースラインの電位の振れのタイミングを前に設定することが可能となり、より効果的に横クロストーク及び充電誤差を低減することができる。

実施の形態3

図7は本発明の実施の形態3に係る液晶表示装置の駆動方法を示す波形図である。図7において図5と同一符号は同一又は相当する部分を示す。

【0055】図7に示すように、本実施の形態では、第1のマルチプレクサ用ゲート信号Smg1の前置分配期間Tmgp'と第2のマルチプレクサ用ゲート信号Smg2のプリチャージ分配期間Tmgq'とが時間軸上で全く重なり合うように設定されている。その他の点は、実施の形態1の第1の変形例と同様である。

【0056】かかる構成とすると、第1のマルチプレクサ用ゲート信号Smg1の前置分配期間Tmgp'と第2のマルチプレクサ用ゲート信号Smg2のプリチャージ分配期間Tmgq'との合計期間をそれらが重なり合わない場合に比べて短くすることができるので、1回のオン電位期間の長さを、より長く設定することが可能となる。その結果、より効果的に横クロストーク及び充電誤差を低減することができる。

実施の形態4

図8は本発明の実施の形態4に係る液晶表示装置の駆動方法を示す波形図である。図8において図5と同一符号は同一又は相当する部分を示す。

【0057】図8に示すように、本実施の形態では、第1、第2のマルチプレクサ用ゲート信号Smg1、Smg2において、それぞれ前置分配期間Tmgp'、プリチャージ分配期間Tmgq'の長さが順次分配期間Tmgp、Tmgqの長さ

より短くなるように設定されている。つまり、 $T_{mgp}' < T_{mgp}$ 、 $T_{mgq}' < T_{mgq}$ となるように設定されている。その他の点は、実施の形態 1 の第 1 の変形例と同様である。

【0058】かかる構成とすると、実施の形態 3 の場合と同様に、第 1 のマルチプレクサ用ゲート信号 S_{mg1} の前置分配期間 T_{mgp}' と第 2 のマルチプレクサ用ゲート信号 S_{mg2} のプリチャージ分配期間 T_{mgq}' との合計期間をそれらが重なり合わない場合に較べて短くすることができるので、順次分配期間 T_{mgp} 、 T_{mgq} の長さを、より長く設定することが可能となる。その結果、より効果的に充電誤差を低減することができる。

【0059】なお、2 つのマルチプレクサ用ゲート信号 S_{mg1} 、 S_{mg2} の双方ではなく、そのいずれかを上記のように構成してもよい。

【0060】実施の形態 5

図 9 は本発明の実施の形態 5 に係る液晶表示装置の駆動方法を示す波形図であって、(a) は前の個別ソース信号に対応するソースラインのマルチプレクサ用のゲート信号に工夫を施した場合を示す図、(b) は後の個別ソース信号に対応するソースラインのマルチプレクサ用ゲート信号に工夫を施した場合を示す図である。図 9 において図 5 と同一符号は同一又は相当する部分を示す。

【0061】図 9 に示すように、本実施の形態では、実施の形態 1 の第 1 の変形例において、前の個別ソース信号 S_{sp} に対応するソースラインのマルチプレクサの第 1 のマルチプレクサ用ゲート信号 S_{mg1} の前置分配期間 T_{mgp}' が、画素用ゲート信号 S_{gn} の順次選択期間 T_g の開始より前のタイミングで開始するように設定したものである。

【0062】かかる構成とすると、2 つのマルチプレクサ用ゲート信号 S_{mg1} 、 S_{mg2} のプリチャージ期間 T_{mgp}' 、 T_{mgq}' の合計期間のうち、時間軸上において画素用ゲート信号 S_{gn} の順次選択期間 T_g 内に位置している部分をより短くすることができる。その結果、図 9 (a) に示すように、順次分配期間 T_{mgp} 、 T_{mgq} の長さを長くするか、又は図 9 (b) に示すように、順次分配期間 T_{mgp} 、 T_{mgq} の開始のタイミングをより前に設定することが可能となる。そして、順次分配期間 T_{mgp} 、 T_{mgq} の長さを長く設定した場合には、順次分配期間 T_{mgp} 、 T_{mgq} が長くなる分、画素への充電誤差を低減することができる。一方、順次分配期間 T_{mgp} 、 T_{mgq} の開始のタイミングをより前に設定した場合には、ソースラインの電位変動による共通容量線の電位変動のタイミングが画素用ゲート信号 S_{gn} の順次選択期間 T_g の終了のタイミングから離れる分、横クロストークをより効果的に低減することができる。

実施の形態 6

図 10 は本発明の実施の形態 6 に係る液晶表示装置の駆動方法を示す波形図である。図 10 において図 6 と同一

符号は同一又は相当する部分を示す。

【0063】図 10 に示すように、本実施の形態は、実施の形態 2 において、第 1、第 2 のマルチプレクサ用ゲート信号 S_{mg1} 、 S_{mg2} が順次分配期間 T_{mgp} 、 T_{mgq} のみを有するようにしたものである。つまり、マルチプレクサの従来の駆動方法において、シリアルソース信号 S_{mn} の 1 フレーム期間 T_f 内に、あるゲートライン G_{Ln} の画素用ゲート信号 S_{gn} が、順次選択期間 T_g の他に、シリアルソース信号 S_{mn} の極性が同じである他のゲートライン G_{Lm} (図示せず) の画素用ゲート信号 S_{gm} (図示せず) の順次選択期間 T_g (図示せず) 内にプリチャージ選択期間 T_g' を有するように設定したものである。

【0064】かかる構成とすると、実施の形態 2 よりも簡易な構成で、条件によっては同等レベルの効果を得ることができる。また、画素用ゲート信号をプリチャージ選択期間 T_g' を有するように設定することは、従来からよく用いられる手法であるが、これを本実施の形態のように、マルチプレクサ駆動と組み合わせることにより、横クロストークの発生という課題を解決できるという新たな効果を生み出したものである。

実施の形態 7

図 11 は本発明の実施の形態 7 の実施例 1 に係る液晶表示装置の駆動方法を示す波形図、図 12 は同じく実施例 2 に係る液晶表示装置の駆動方法を示す波形図、図 13 は同じく実施例 3 に係る液晶表示装置の駆動方法を示す波形図、図 14 は同じく実施例 4 に係る液晶表示装置の駆動方法を示す波形図、図 15 は同じく実施例 5 に係る液晶表示装置の駆動方法を示す波形図である。図 11 ~ 図 15 において図 3 と同一符号は同一又は相当する部分を示す。

【0065】図 11 ~ 図 15 に示すように、本実施の形態に係る液晶表示装置の駆動方法は、マルチプレクサの従来の駆動方法において、画素用ゲート信号 S_{gn} の順次選択期間 T_g が開始してから第 1 のマルチプレクサ用ゲート信号 S_{mg1} の順次分配期間 T_{mgp} が終了するまでの期間 T_1 と、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} が開始してから画素用ゲート信号 S_{gn} の順次選択期間 T_g が終了するまでの期間 T_2 との間に $T_1 < T_2$ なる関係が成立するように、第 1、第 2 のマルチプレクサ用ゲート信号 S_{mg1} 、 S_{mg2} を設定したものである。

【0066】つまり、図 3 に示すように、マルチプレクサの従来の駆動方法では、一般に、シリアルソース信号 S_{mn} の 1 水平期間 T_h の前半と後半とが同じ長さに設定され、画素用ゲート信号 S_{gn} の順次選択期間 T_g が、このシリアルソース信号 S_{mn} の 1 水平期間 T_h 内に、その始期及び終期に対し略等しい時間間隔 T_{gg} 、 T_{sg} をそれぞれ有して位置するように設定され、かつ第 1、第 2 のマルチプレクサ用ゲート信号 S_{mg1} 、 S_{mg2} の順次分配期間 T_{mgp} 、 T_{mgq} が、この画素用ゲート信号 S_{gn} の順次選

択期間 T_g の前半及び後半内に、その始期及び終期に対し略等しい時間間隔をそれぞれ有して位置するようにそれぞれ設定される。従って、上述の画素用ゲート信号 S_{gn} の順次選択期間 T_g が開始してから第 1 のマルチプレクサ用ゲート信号 S_{mg1} の順次分配期間 T_{mgp} が終了するまでの期間 T_1 と、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} が開始してから画素用ゲート信号 S_{gn} の順次選択期間 T_g が終了するまでの期間 T_2 とは略等しい長さになっている。そこで、本実施の形態のように構成すると、画素用ゲート信号 S_{gn} の順次選択期間 T_g 内における第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} の相対的な始期が従来に較べて前になる。よって、横クロストークを従来に較べて低減することができる。

【0067】以下、本実施の形態の具体例を実施例として説明する。

(実施例 1) 図 11 に示すように、本実施例では、第 1、第 2 のマルチプレクサ用ゲート信号 S_{mg1} , S_{mg2} の順次分配期間 T_{mgp} , T_{mgq} が、画素用ゲート信号 S_{gn} の順次選択期間 T_g の前半及び後半内において、従来例に較べて前に位置するようにそれぞれ設定されている。かかる構成とすると、順次分配期間 T_{mgp} , T_{mgq} の位置を僅かに前方にシフトするだけで済むので、本実施例に係る液晶表示装置の駆動方法を簡易に構成することができる。

(実施例 2) 図 12 に示すように、本実施例では、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} が、画素用ゲート信号 S_{gn} の順次選択期間 T_g の前半にも掛かるように設定されている。かかる構成とすると、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} の初期に、その対応する画素に前の個別ソース信号が書き込まれる、すなわちプリチャージされるので、横クロストークをより効果的に低減することができる。

(実施例 3) 図 13 に示すように、本実施例では、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} が、第 1 のマルチプレクサ用ゲート信号 S_{mg1} の順次分配期間 T_{mgp} に較べて長く設定されている。つまり、 $T_{mgp} < T_{mgq}$ となるように瀬低されている。かかる構成とすると、順次分配期間 T_{mgp} , T_{mgq} の長さを変更するだけで済むので、本実施例に係る液晶表示装置の駆動方法を簡易に構成することができる。

【0068】これら実施例 1~3 については、条件に応じてこれらを選択することで、それぞれの条件において最大の効果を得ることができる。

(実施例 4) 図 14 に示すように、本実施例では、実施例 2 において、さらに、第 1 のマルチプレクサ用ゲート信号 S_{mg1} の順次分配期間 T_{mgp} の始期が、画素用ゲート信号 S_{gn} の順次選択期間 T_g の始期より前に位置するように、第 1、第 2 のマルチプレクサ用ゲート信号 S_{mg1} ,

S_{mg2} の順次分配期間 T_{mgp} , T_{mgq} を設定したものである。本実施例及び次の実施例 5 を上記実施例 1~3 と比較すると、実施例 1~3 では、横クロストーク及び充電誤差の両方が同程度の重みを持つ場合を想定して、双方を両立させる構成を採用しているため、その構成に一定の制限を課しているのに対し、本実施例及び実施例 5 では、充電誤差にはある程度余裕がある場合を想定して、充電余裕度を犠牲にした構成としている点に特徴がある。つまり、本実施例に関して言えば、実施例 2 と比較すると、第 1 のマルチプレクサ用ゲート信号 S_{mg1} の順次分配期間 T_{mgp} が実効的に短くなっているため、その分、順次分配期間 T_{mgp} に対応する画素への充電余裕度が低下する一方、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} の始期がより前に位置しているので、その分、横クロストークをより効果的に低減することができる。

(実施例 5) 図 15 に示すように、本実施例では、実施例 2 において、さらに、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} が、第 1 のマルチプレクサ用ゲート信号 S_{mg1} の順次分配期間 T_{mgp} と重なり合う程度まで前に位置するように、該第 2 のマルチプレクサ用ゲート信号 S_{mg2} を設定したものである。かかる構成では、実施例 2 と比較すると、第 1、第 2 のマルチプレクサ用ゲート信号 S_{mg1} , S_{mg2} の順次分配期間 T_{mgp} , T_{mgq} が一部重なるために充電余裕度が若干低下する一方、第 2 のマルチプレクサ用ゲート信号 S_{mg2} の順次分配期間 T_{mgq} の始期がより前に位置しているので、その分、横クロストークをより効果的に低減することができる。

【0069】本実施例及び実施例 4 についても、条件に応じてこれらを選択することで、それぞれの条件において最大の効果を得ることができる。

【0070】なお、上記実施例では、ソースドライバの振り分け方式として、2 ライン振り分け方式を採用する場合を示したが、多数のラインの振り分け方式では、画素用ゲート信号 S_{gn} の順次選択期間 T_g が開始してから最初のマルチプレクサ用ゲート信号の順次分配期間が終了するまでの期間 T_1 と、最後のマルチプレクサ用ゲート信号の順次分配期間が開始してから画素用ゲート信号 S_{gn} の順次選択期間 T_g が終了するまでの期間 T_2 との間に $T_1 < T_2$ なる関係が成立するように、最初及び最後のマルチプレクサ用ゲート信号を設定すればよい。

【0071】また、実施例 5 では、多数のラインの振り分け方式の場合には、少なくとも最後の順次分配期間の始期が、シリアルソース信号の時分割多重における 1 つ前の個別ソース信号の順次分配期間に掛かるように設定すればよい。

【0072】なお、上記実施の形態では、表示部の交流駆動として、ライン反転駆動を採用する場合を説明したが、他の交流駆動を採用してもよい。

【0073】また、実施の形態 1 で水平走査回路、垂直

走査回路を、それぞれ、ソースドライバ、ゲートドライバで構成したが、これらを、それぞれ、ゲートドライバ、ソースドライバで構成してもよい。

【0074】

【発明の効果】本発明は、以上説明したような形態で実施され、ソ - ス信号供給方法としてマルチプレクサ駆動を用いることによる低コスト化の利点を損なうことなく、横クロストークを低減することができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る液晶表示装置の全体構成を示すブロック図である

【図2】図1の液晶表示装置の2画素分の構成を示すブロック図である。

【図3】図1の全体構成において表示部を従来の方法によって駆動した場合の各信号の波形及び特定個所の電位変化を示すタイミングチャートである。

【図4】図1の全体構成において表示部を本実施の形態に係る方法によって駆動した場合の各信号の波形及び特定個所の電位変化を示すタイミングチャートである。

【図5】本発明の実施の形態1に係る液晶表示装置の駆動方法の変形例を示す波形図であって、(a)は第1の変形例を示す図、(b)は第2の変形例を示す図である。

【図6】本発明の実施の形態2に係る液晶表示装置の駆動方法を示す波形図である。

【図7】本発明の実施の形態3に係る液晶表示装置の駆動方法を示す波形図である。

【図8】本発明の実施の形態4に係る液晶表示装置の駆動方法を示す波形図である。

【図9】本発明の実施の形態5に係る液晶表示装置の駆動方法を示す波形図であって、(a)は前の個別ソース信号に対応するソースラインのマルチプレクサ用のゲート信号に工夫を施した場合を示す図、(b)は後の個別ソース信号に対応するソースラインのマルチプレクサ用ゲート信号に工夫を施した場合を示す図である。

【図10】本発明の実施の形態6に係る液晶表示装置の駆動方法を示す波形図である。

【図11】本発明の実施の形態7の実施例1に係る液晶表示装置の駆動方法を示す波形図である。

【図12】本発明の実施の形態7の実施例2に係る液晶表示装置の駆動方法を示す波形図である。

【図13】本発明の実施の形態7の実施例3に係る液晶表示装置の駆動方法を示す波形図である。

【図14】本発明の実施の形態7の実施例4に係る液晶表示装置の駆動方法を示す波形図である。

【図15】本発明の実施の形態7の実施例5に係る液晶表示装置の駆動方法を示す波形図である。

【図16】横クロストークを示す模式図である。

【図17】従来の液晶表示装置の通常駆動における各信号及び特定個所の電位変化を示す波形図であって、(a)

は正フレームにおける場合を示す図、(b)は負フレームにおける場合を示す図である。

【図18】従来の液晶表示装置のマルチプレクサ駆動における各信号及び特定個所の電位変化を示す波形図であって、(a)は正フレームにおける場合を示す図、(b)は負フレームにおける場合を示す図である。

【符号の説明】

- 1 液晶表示装置
- 2 表示部
- 3 水平走査回路
- 3a 出力端子
- 4 垂直走査回路
- 5 マルチプレクサ
- 6 マルチプレクサコントローラ
- 7 画素
- 8 画素用スイッチング素子
- 9 共通容量線
- 10 第1のスイッチング素子
- 11 第2のスイッチング素子
- 20 画素電極
- 22 対向電極

Cgs, Csf クロス容量

C_{lc} 液晶容量

C_{st} 蓄積容量

GL ゲートライン

L1 第1のマルチプレクサ用ゲートライン

L2 第2のマルチプレクサ用ゲートライン

Sgn 画素用ゲート信号

SL, SLp, SLq ソースライン

S_{mg1} 第1のマルチプレクサ用ゲート信号

S_{mg2} 第2のマルチプレクサ用ゲート信号

S_{mn} シリアルソース信号

S_{sp}, S_{sq} 個別ソース信号

T1 順次選択期間の始期から第1のマルチプレクサ用ゲート信号の順次分配期間の終期までの期間

T2 第2のマルチプレクサ用ゲート信号の順次分配期間の始期から順次選択期間の終期までの期間

T_g 順次選択期間

T_{g'} プリチャージ選択期間

T_{gg}, T_{sg} 時間間隔

T_{gp} 順次選択期間の前半

T_{gq} 順次選択期間の後半

T_h 水平期間

T_{m_{gp}}, T_{m_{gq}} 順次分配期間

T_{m_{gp}'} 前置分配期間

T_{m_{gq}'} プリチャージ分配期間

V_{dp}, V_{dq} 画素電極の電位

V_{gon} 画素用ゲート信号のオン電位

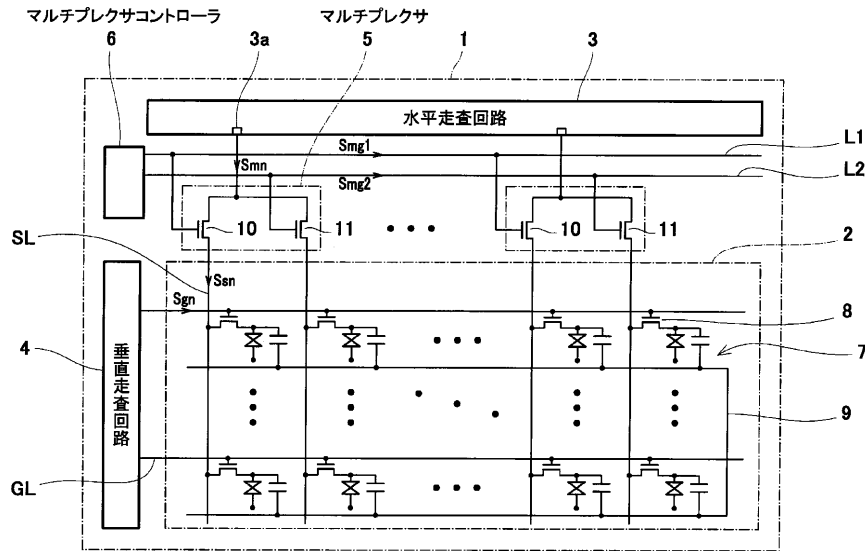
V_f 共通容量線の電位

V_{fa}, V_{fb}, V_{fc} 共通容量線の電位変動

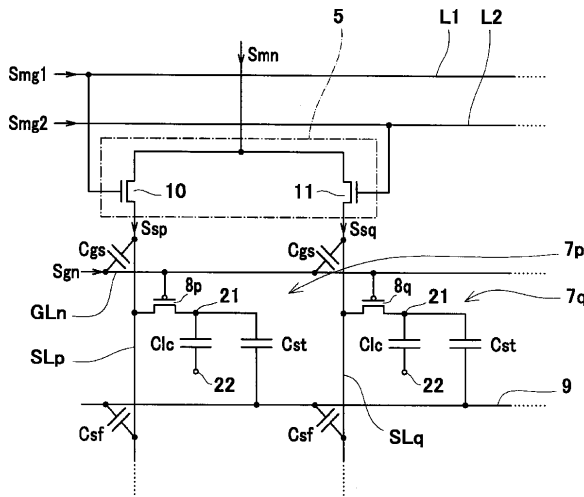
Vgon 画素用ゲート信号のオン電位
 Vgoff 画素用ゲート信号のオフ電位
 Vmgon マルチプレクサ用ゲート信号のオン電位

*Vmgoff マルチプレクサ用ゲート信号のオフ電位
 Vsp, Vsq ソースラインの電位

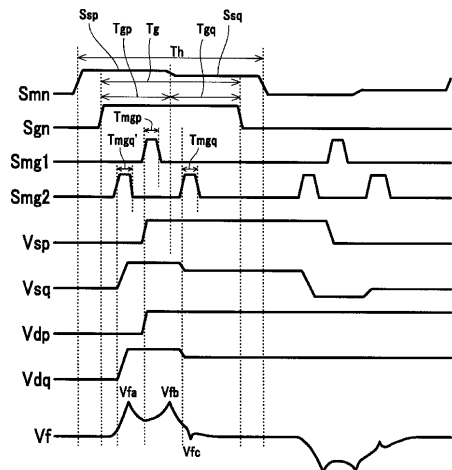
【図1】



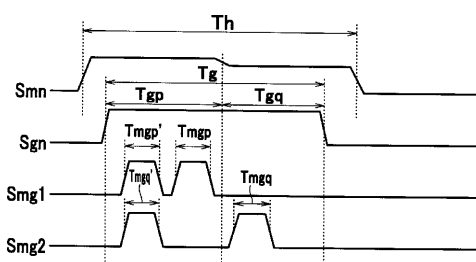
【図2】



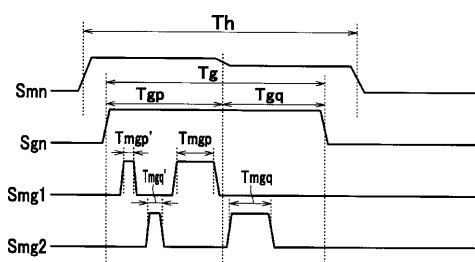
【図4】



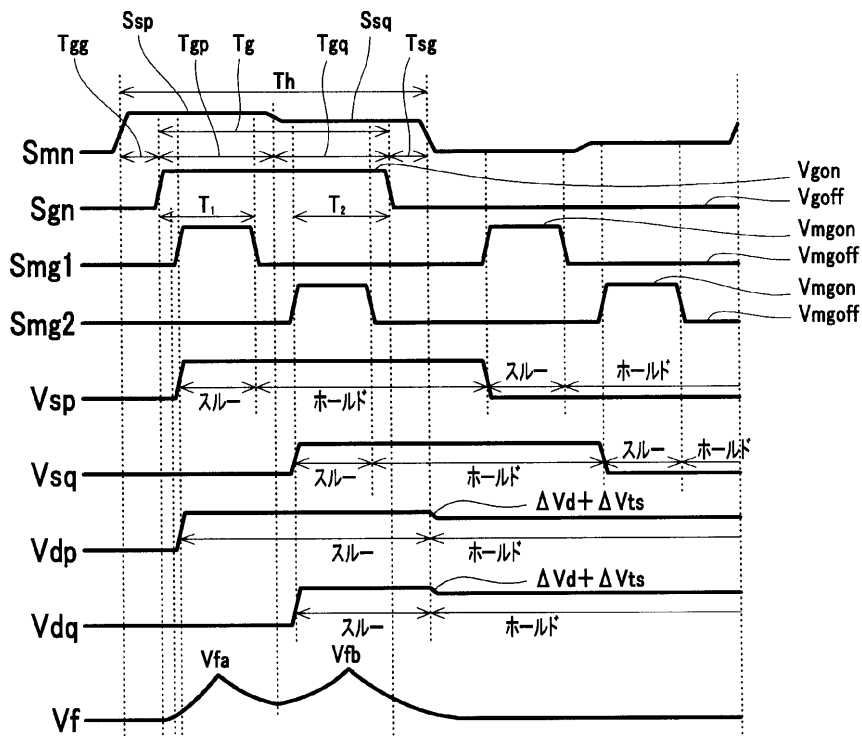
【図7】



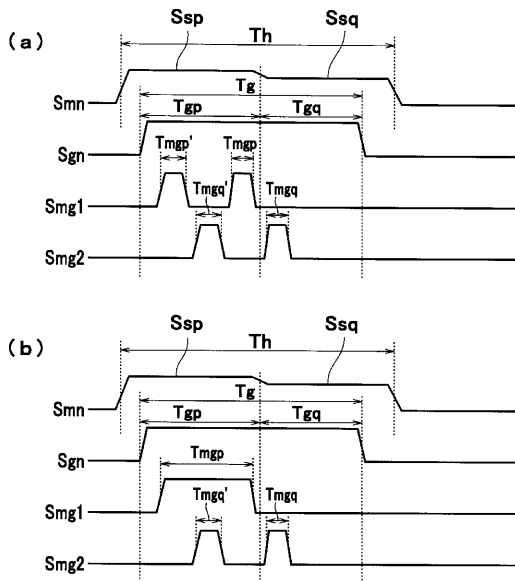
【図8】



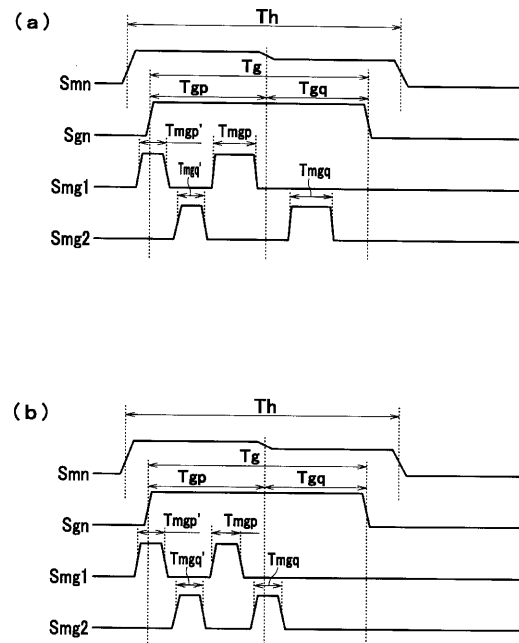
【図3】



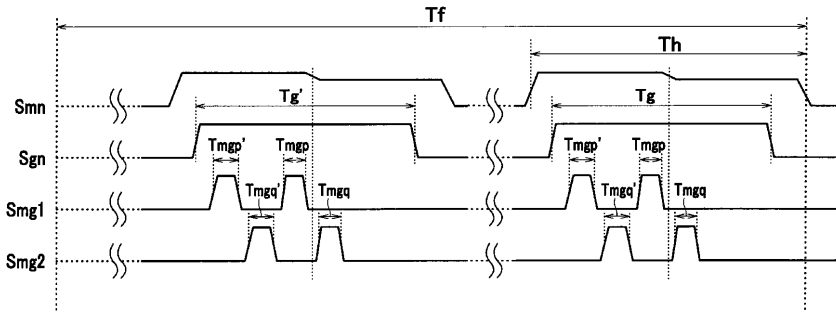
【図5】



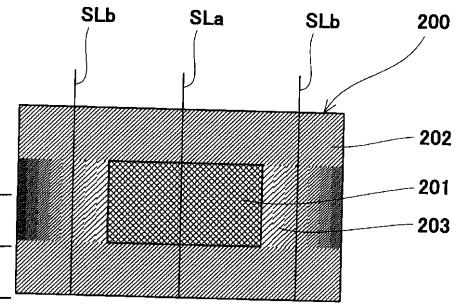
【図9】



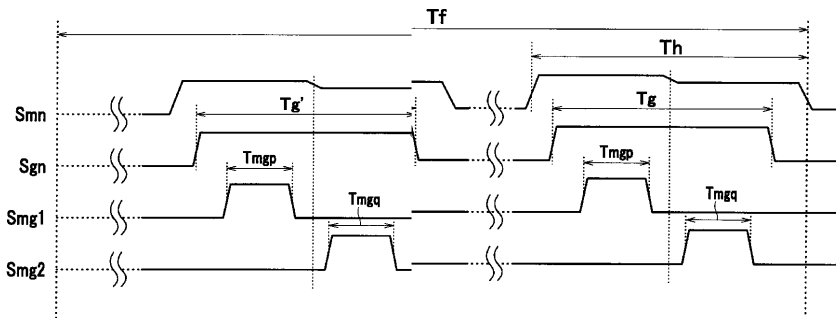
【図6】



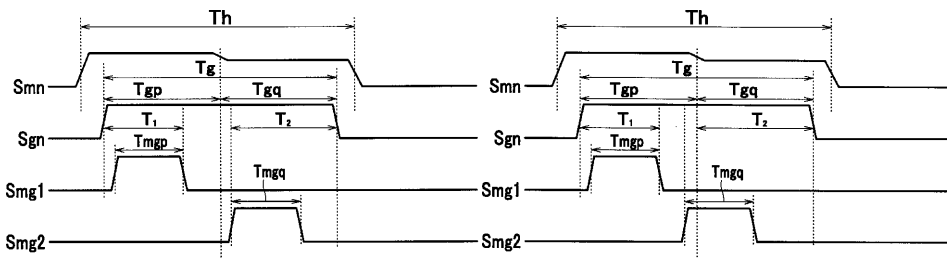
【図16】



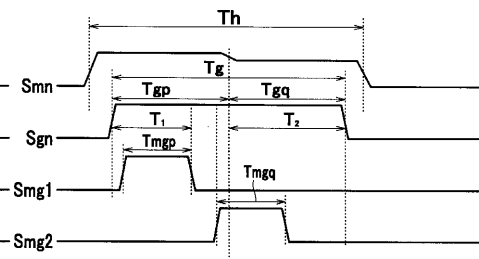
【図10】



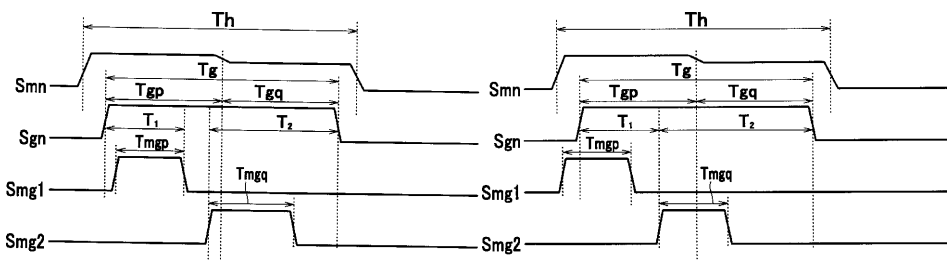
【図11】



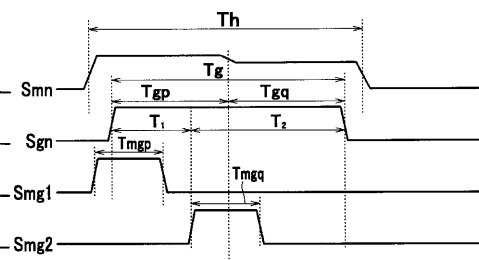
【図12】



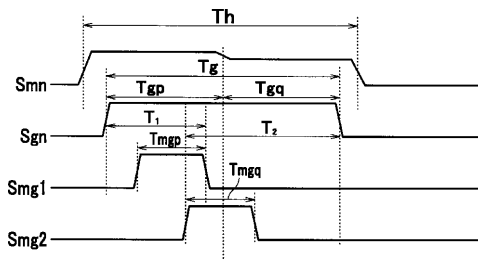
【図13】



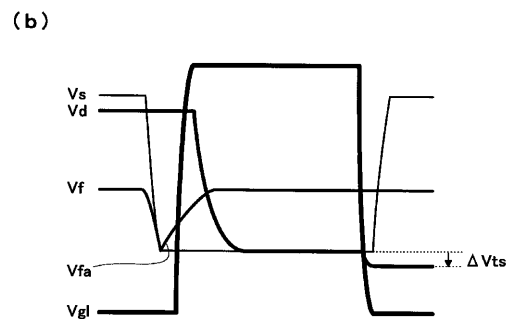
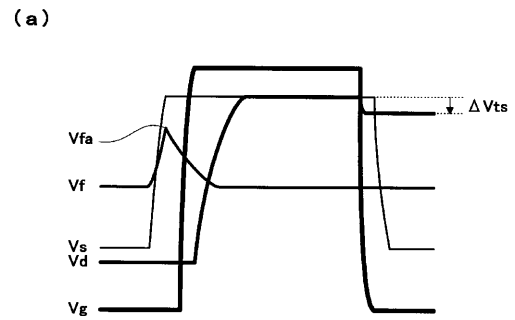
【図14】



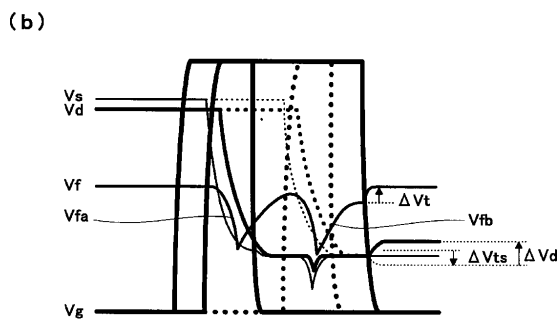
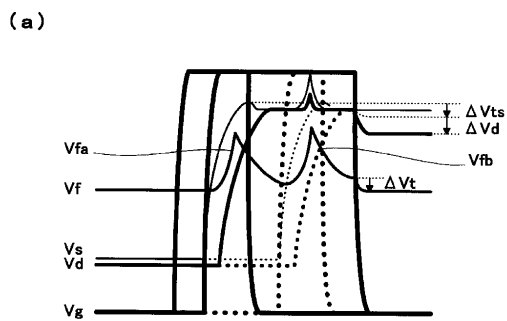
【図15】



【図17】



【図18】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト [*] (参考)
G 0 9 G 3/20	6 4 2	G 0 9 G 3/20	6 4 2 A
(72)発明者 木村 雅典		F タ-ム(参考)	2H093 NA41 NC09 NC16 NC22 NC34
大阪府門真市大字門真1006番地 松下電器			ND15 ND54
産業株式会社内			5C006 AA01 AC09 AC21 AF50 BB16
(72)発明者 熊川 克彦			BC03 BC12 BC20 BF03 BF24
大阪府門真市大字門真1006番地 松下電器			FA22 FA36 FA37
産業株式会社内			5C080 AA10 BB05 DD05 DD10 EE28
			FF11

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2003122313A	公开(公告)日	2003-04-25
申请号	JP2001316397	申请日	2001-10-15
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	冈田隆史 田中幸生 木村雅典 熊川克彦		
发明人	冈田 隆史 田中 幸生 木村 雅典 熊川 克彦		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.D G09G3/20.611.J G09G3/20.623.Y G09G3/20.642.A		
F-TERM分类号	2H093/NA41 2H093/NC09 2H093/NC16 2H093/NC22 2H093/NC34 2H093/ND15 2H093/ND54 5C006/AA01 5C006/AC09 5C006/AC21 5C006/AF50 5C006/BB16 5C006/BC03 5C006/BC12 5C006/BC20 5C006/BF03 5C006/BF24 5C006/FA22 5C006/FA36 5C006/FA37 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD10 5C080/EE28 5C080/FF11 2H193/ZA04		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置及其驱动方法，该液晶显示装置及其驱动方法能够减少水平串扰而不损害通过使用多路复用器驱动器而降低成本的优点。在使用多路复用器驱动器的液晶显示装置及其驱动方法中，将与串行源信号Smn的时分多路复用中的最终个体源信号Ssq相对应的每个像素添加到最终个体源信号Ssq的每个像素。在写入与 (Tmgq) 相对应的部分之前，写入与具有与单独源信号Ssp的该部分相同的极性的另一像素相对应的部分 (Tmgq')。

