

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

WO2006/098246

発行日 平成20年8月21日 (2008. 8. 21)

(43) 国際公開日 **平成18年9月21日 (2006. 9. 21)**

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 641E	5C006
G02F 1/133 (2006.01)	G09G 3/20 611Z	5C058
H04N 5/66 (2006.01)	G09G 3/20 612U	5C080
	G09G 3/20 641P	
審査請求 有 予備審査請求 未請求 (全 83 頁) 最終頁に続く		

出願番号 特願2007-508113 (P2007-508113)	(71) 出願人 000005049
(21) 国際出願番号 PCT/JP2006/304792	シャープ株式会社
(22) 国際出願日 平成18年3月10日 (2006. 3. 10)	大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号 特願2005-73926 (P2005-73926)	(74) 代理人 110000338
(32) 優先日 平成17年3月15日 (2005. 3. 15)	特許業務法人原謙三国際特許事務所
(33) 優先権主張国 日本国 (JP)	(72) 発明者 塩見 誠
	日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
	Fターム(参考) 2H093 NA16 NA33 NA43 NA53 NA55
	NC13 NC16 NC29 NC34 NC35
	NC40 ND06 ND13 ND33 ND34
	NE03 NE04 NF09
	最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動方法、液晶表示装置の駆動装置、そのプログラムおよび記録媒体、並びに、液晶表示装置

(57) 【要約】

本発明は、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置を実現することを目的とする。サブフレーム処理部(32)は、サブ画素を暗表示する場合、サブフレーム(SFR1)用の映像データ(S1o)を暗表示用の範囲内の値に設定し、サブフレーム(SFR2)用の映像データ(S2o)を増減して、サブ画素の輝度を制御すると共に、明表示する場合は、映像データ(S2o)を明表示用の範囲内の値に設定し、映像データ(S1o)を増減して、サブ画素の輝度を制御する。また、上記暗表示用の範囲内の値は、黒よりも明るい輝度を示す値に設定されており、サブフレーム処理部(32)は、サブ画素(SPIX)への映像データ(D)が黒表示を示している場合であっても、上記映像データ(S1o)として当該値を出力する。

【特許請求の範囲】**【請求項 1】**

垂直配向モードの液晶セルをノーマリブラックモードで駆動する液晶表示装置の駆動方法であって、画素への入力映像データが入力される度に繰り返される生成工程を含み、当該各生成工程では、当該画素を時分割駆動するために、当該画素への入力映像データに応じて、当該画素への出力映像データが、当該入力周期毎に予め定められた複数の個数生成される液晶表示装置の駆動方法において、

上記各生成工程には、上記入力映像データが予め定められた閾値よりも低い輝度を示している場合に行われ、上記複数の出力映像データのうち、少なくとも1つを、暗表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御する低輝度工程と、

上記入力映像データが予め定められた閾値よりも高い輝度を示している場合に行われ、上記複数の出力映像データのうち、少なくとも1つを、明表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御する高輝度工程とが含まれていると共に、

上記低輝度工程にて、入力映像データが黒を示している場合に生成される上記複数の出力映像データの少なくとも1つは、黒以外の輝度を示していることを特徴とする液晶表示装置の駆動方法。

【請求項 2】

垂直配向モードの液晶セルをノーマリブラックモードで駆動する液晶表示装置の駆動方法において、

上記液晶パネルの画素への入力映像データが予め定められた閾値よりも低い輝度を示している場合に行われ、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、暗表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御する低輝度制御工程と、

上記液晶パネルの画素への入力映像データが予め定められた閾値よりも高い輝度を示している場合に行われ、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、明表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御する高輝度制御工程とを含み、

上記低輝度工程にて、入力映像データが黒を示している場合、各分割期間のうち少なくとも1つでは、上記画素の輝度を、黒以外の輝度に制御することを特徴とする液晶表示装置の駆動方法。

【請求項 3】

画素への入力映像データが入力される度に、当該画素を時分割駆動するために、当該画素への入力映像データに応じて、当該画素への出力映像データを、当該入力周期毎に予め定められた複数の個数生成する生成手段を有し、垂直配向モードの液晶セルをノーマリブラックモードで駆動する液晶表示装置の駆動装置において、

上記生成手段は、上記入力映像データが予め定められた閾値よりも低い輝度を示している場合、上記複数の出力映像データのうち、少なくとも1つを、暗表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御する一方、上記入力映像データが予め定められた閾値よりも高い輝度を示している場合、上記複数の出力映像データのうち、少なくとも1つを、明表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つ

10

20

30

40

50

を増減して、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御すると共に、

上記生成手段は、入力映像データが黒を示している場合、上記複数個の出力映像データの少なくとも1つを、黒以外の輝度を示す値に設定することを特徴とする液晶表示装置の駆動装置。

【請求項4】

上記生成手段は、入力映像データが黒を示している場合、上記複数個の出力映像データの少なくとも2つを、互いに異なる値に設定することを特徴とする請求項3記載の表示装置の駆動装置。

【請求項5】

暗表示用に予め定められた範囲の輝度を示す値は、黒以外の値に設定されていることを特徴とする請求項3記載の表示装置の駆動装置。

【請求項6】

上記生成手段は、入力映像データが黒を示している場合、上記複数個の出力映像データのうち、それぞれに応じて画素が駆動される期間が最も後の出力映像データを、上記黒以外の輝度を示す値に設定することを特徴とする請求項3記載の表示装置の駆動装置。

【請求項7】

上記生成手段は、上記残余の出力映像データのうちの特定の1つである特定出力映像データを増減して、上記時間積分値を制御すると共に、当該複数個の出力映像データのうち、上記特定出力映像データ以外を、上記暗表示用に予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定することを特徴とする請求項3記載の表示装置の駆動装置。

【請求項8】

上記生成手段は、上記複数個の出力映像データのそれぞれに応じて画素が駆動される期間を分割期間、当該複数個の分割期間からなり、上記複数個の出力映像データに応じて当該画素が駆動される期間を単位期間とするとき、上記入力映像データの示す輝度が一番低い領域では、各分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間に対応する出力映像データを、上記特定出力映像データとして選択すると共に、入力映像データの示す輝度が徐々に高くなり、当該特定出力映像データが上記明表示用に予め定められた範囲に入ると、当該分割期間の出力映像データを当該範囲内の値に設定し、残余の分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間に対応する出力映像データを、新たに上記特定出力映像データとして選択することを特徴とする請求項7記載の表示装置の駆動装置。

【請求項9】

上記複数の出力映像データのそれぞれによって画素が駆動される期間同士の比率は、上記複数の出力映像データのうちのいずれの出力映像データを上記特定出力映像データとするかを切り換えるタイミングが、当該画素の表現可能な輝度の範囲を等分するタイミングよりも、画素の表現可能な明度の範囲を等分するタイミングに近くなるように設定されていることを特徴とする請求項7記載の表示装置の駆動装置。

【請求項10】

上記生成手段の前または後に配され、上記入力映像データまたは上記各出力映像データの一方である補正対象データを補正すると共に、補正後の補正対象データに応じて画素が駆動される期間を補正対象データの駆動期間と呼ぶとき、上記補正対象データの駆動期間の最後に上記画素が到達している輝度を予測する補正手段を備え、

当該補正手段は、今回の補正対象データの補正処理を行う際、これまでの予測結果のうち、上記今回の補正対象データの駆動期間の最初の時点で画素が到達している輝度を示す予測結果に応じて、上記補正対象データを補正すると共に、これまでの予測結果と、これまでの補正対象データと、上記今回の補正対象データとのうち、少なくとも今回の補正対象データに基づいて、上記今回の補正対象データの駆動期間の最後の時点の輝度を予測することを特徴とする請求項3記載の表示装置の駆動装置。

10

20

30

40

50

【請求項 1 1】

請求項 3 ~ 1 0 のいずれか一項に記載の液晶表示装置の駆動装置と、
それによって駆動される液晶表示装置とを備えていることを特徴とする液晶表示装置。

【請求項 1 2】

垂直配向モードの液晶セルと、ノーマリブラックモードで駆動する駆動装置とを有する液晶表示装置において、

上記駆動装置は、液晶セルの画素への入力映像データが予め定められた閾値よりも低い輝度を示している場合、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、暗表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御する一方、上記液晶パネルの画素への入力映像データが予め定められた閾値よりも高い輝度を示している場合、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、明表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御すると共に、入力映像データが黒を示している場合、各分割期間のうちの少なくとも1つでは、上記画素の輝度を、黒以外の輝度に制御することを特徴とする液晶表示装置。

10

【請求項 1 3】

上記駆動装置は、上記残余の分割期間のうちの特定の1つである特定分割期間の輝度を増減して、上記時間積分値を制御すると共に、当該複数個の分割期間のうち、上記特定分割期間以外の輝度を、上記暗表示用に予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定することを特徴とする請求項 1 2 記載の液晶表示装置。

20

【請求項 1 4】

上記駆動装置は、上記入力映像データの示す輝度が一番低い領域では、各分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間を上記特定分割期間として選択すると共に、入力映像データの示す輝度が徐々に高くなり、当該分割期間の輝度が上記明表示用に予め定められた範囲に入ると、当該分割期間の輝度を当該範囲内の値に設定し、残余の分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間を、新たに上記特定分割期間として選択することを特徴とする請求項 1 3 記載の液晶表示装置。

30

【請求項 1 5】

上記各分割期間同士の比率は、当該複数個の分割期間のうち、いずれの分割期間を上記特定出力分割期間とするかを切り換えるタイミングが、当該画素の表現可能な輝度の範囲を等分するタイミングよりも、画素の表現可能な明度の範囲を等分するタイミングに近くなるように設定されていることを特徴とする請求項 1 3 記載の液晶表示装置。

【請求項 1 6】

テレビジョン放送を受信し、当該テレビジョン放送によって伝送された映像を示す映像信号を上記液晶表示装置の駆動装置へ入力する受像手段を備え、液晶テレビジョン受像機として動作することを特徴とする請求項 1 1 または 1 2 記載の液晶表示装置。

40

【請求項 1 7】

上記液晶表示装置の駆動装置には、外部から映像信号が入力されていると共に、当該映像信号を示す映像を表示する液晶モニタ装置として動作することを特徴とする請求項 1 1 または 1 2 記載の液晶表示装置。

【請求項 1 8】

ノーマリブラックモードで駆動される垂直配向モードの液晶セルを有する液晶表示装置を制御するコンピュータに、請求項 1 または 2 記載の各工程を実行させるプログラム。

【請求項 1 9】

請求項 1 8 記載のプログラムが記録された記録媒体。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置の駆動方法、液晶表示装置の駆動装置、そのプログラムおよび記録媒体、並びに、液晶表示装置に関するものである。

【背景技術】

【0002】

従来から、例えば、後述する特許文献1～5に示すように、1画像を表示するフレームを複数のサブフレームに時分割して駆動する表示装置が広く使われている。これらの構成では、液晶表示装置のようにホールド型の表示装置において、1フレーム期間内に黒表示あるいは暗表示期間を設けることによって、CRT (Cathode-Ray Tube) のようなインパルス型発光に近づけ、動画表示時の画質を向上させている。

10

【0003】

また、後述する特許文献6に示すように、液晶表示装置の応答速度を向上させるために、前回から今回への階調遷移を強調するように、駆動信号を変調して駆動する方法も使用されている。

【0004】

さらに、後述する非特許文献1および2では、PVA (Patterned Vertical Alignment) モードの液晶セルの応答速度を向上させるために、画素に、プレティルト信号を印加した後で、オーバーシュート信号を印加する構成が記載されている。

20

【特許文献1】特開平4-302289号公報(公開日:1994年10月26日)

【特許文献2】特開平5-68221号公報(公開日:1995年3月19日)

【特許文献3】特開2001-281625号公報(公開日:2001年10月10日)

【特許文献4】特開2002-23707号公報(公開日:2002年1月25日)

【特許文献5】特開2003-22061号公報(公開日:2003年1月24日)

【特許文献6】特許第2650479号公報(発行日:1997年9月3日)

【特許文献7】特開2003-295160号公報(公開日;2003年10月15日)

【特許文献8】特開2004-62146号公報(公開日;2004年2月26日)

【特許文献9】特開2004-78157号公報(公開日;2004年3月11日)

30

【特許文献10】特開2004-258139号公報(公開日;2004年9月16日)

【非特許文献1】Sang Soo Kim, 15.4: Invited Paper: Super PVA Sets New State-of-the-Art for LCD-TV, SID 04 DIGEST, 2004年, pp760 - pp763

【非特許文献2】Jang-Kun Song, et al., 48.2: DCCII: Novel Method for Fast Response Time in PVA Mode, SID 04 DIGEST, 2004年, pp1344 - pp1347

【非特許文献3】新編 色彩科学ハンドブック;第2版(東京大学出版会;公開日;1998年6月10日)

40

【発明の開示】

【0005】

しかしながら、上記構成のいずれであっても、動画表示時の画質向上は充分ではなく、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置が求められている。

【0006】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置の駆動方法、液晶表示装置の駆動装置、そのプログラムおよび記録媒体、並びに、液晶表示装置を提供することにある。

50

【 0 0 0 7 】

本発明に係る液晶表示装置の駆動方法は、上記課題を解決するために、垂直配向モードの液晶セルをノーマリブラックモード（Normally Black Mode：電圧無印加時には、黒表示となるモード）で駆動する液晶表示装置の駆動方法であって、画素への入力映像データが入力される度に繰り返される生成工程を含み、当該各生成工程では、当該画素を時分割駆動するために、当該画素への入力映像データに応じて、当該画素への出力映像データが、当該入力周期毎に予め定められた複数の個数生成される液晶表示装置の駆動方法において、上記各生成工程には、上記入力映像データが予め定められた閾値よりも低い輝度を示している場合に行われ、上記複数個の出力映像データのうち、少なくとも1つを、暗表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御する低輝度工程と、上記入力映像データが予め定められた閾値よりも高い輝度を示している場合に行われ、上記複数個の出力映像データのうち、少なくとも1つを、明表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御する高輝度工程とが含まれていると共に、上記低輝度工程にて、入力映像データが黒を示している場合に生成される上記複数個の出力映像データの少なくとも1つは、黒以外の輝度を示していることを特徴としている。なお、入力映像データが黒を示している場合、上記複数個の出力映像データの少なくとも2つを、互いに異なる値に設定してもよい。また、暗表示用に予め定められた範囲の輝度を示す値は、黒以外の値に設定されていてもよい。さらに、入力映像データが黒を示している場合、上記複数個の出力映像データのうち、それぞれに応じて画素が駆動される期間が最も後の出力映像データを、上記黒以外の輝度を示す値に設定してもよい。

10

20

【 0 0 0 8 】

これらの構成では、上記入力映像データが予め定められた閾値よりも低い輝度を示している場合（暗表示の場合）、上記複数個の出力映像データのうち、少なくとも1つは、暗表示用に予め定められた範囲の輝度（暗表示用の輝度）を示す値に設定されると共に、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御するために、残余の出力映像データのうちの少なくとも1つが増減される。したがって、殆どの場合で、暗表示用の輝度を示す出力映像データに応じて駆動されている期間（暗表示期間）における画素の輝度を、残余の期間よりも低く設定できる。

30

【 0 0 0 9 】

また、上記入力映像データが予め定められた閾値よりも高い輝度を示している場合（明表示の場合）、上記複数個の出力映像データのうち、少なくとも1つは、明表示用に予め定められた範囲の輝度（明表示用の輝度）を示す値に設定されると共に、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御するため、残余の出力映像データのうちの少なくとも1つが増減される。したがって、殆どの場合で、明表示用の輝度を示す出力映像データに応じて駆動されている期間（明表示期間）以外の期間における画素の輝度を、明表示期間よりも低く設定できる。

40

【 0 0 1 0 】

これらの結果、殆どの場合、各入力周期毎に少なくとも1回、他の期間よりも画素の輝度が低い期間を設けることができるので、液晶表示装置が動画を表示する際の画質を向上させることができる。また、明表示の場合、入力映像データの示す輝度が高くなるに従って、明表示期間以外の期間における画素の輝度が高くなっていくので、各入力周期毎に少なくとも1回、暗表示を行う構成と比較して、各入力周期全体における画素の輝度の時間積分値を上昇させることができ、より明るい表示が可能な液晶表示装置を実現できる。

【 0 0 1 1 】

なお、明表示期間以外の期間における画素の輝度が高くなっても、明表示期間の輝度との差が、ある程度以上あれば、動画表示時の画質を向上できるので、殆どの場合に、動画

50

表示時の画質を向上できる。

【0012】

また、垂直配向モードの液晶表示装置であっても、画素の輝度が最大に近かったり、最小に近かったりする場合の方が、それらの中間の場合よりも、その輝度を許容範囲内に維持可能な視野角が広がっている。これは、最大または最小輝度に近い状態では、液晶分子の配向状態がコントラストへの要請から単純なものとなり補正しやすいと共に、映像的にも好ましい結果を生み易いので、最大および最小（特に最小の輝度に近い部分）を、より選択的に視野角保証するからである。したがって、時分割駆動しない場合は、好適に中間調を表示可能な視野角が狭くなり、その範囲外から見ると、白浮きなどの不具合が発生する虞れがある。

10

【0013】

ところが、上記構成では、暗表示の場合、上記出力映像データの1つが暗表示用の輝度を示す値に設定されるので、当該暗表示期間には、画素の輝度が許容範囲内に維持される視野角を拡大できる。同様に、明表示の場合は、上記出力映像データの1つが暗表示用の輝度を示す値に設定されるので、当該暗表示期間には、画素の輝度が許容範囲内に維持される視野角を拡大できる。この結果、時分割駆動しない構成よりも、白浮きなどの不具合の発生を防止でき、視野角を拡大できる。

【0014】

ここで、垂直配向モードの液晶セルをノーマリブラックモードで駆動する場合、黒表示状態、すなわち、略垂直配向状態にある液晶分子に電界を印加して、当該液晶分子を傾斜させようとする、当該液晶分子は、方位（配向方向の、基板に平行な面内成分）と傾斜角度（基板に垂直な方向から配向方向への角度）との双方を決定する必要がある。一方、既に方位が決定されている液晶分子は、電界に応じて自らの傾斜角を決定すればよい。この結果、垂直配向モードの液晶セルをノーマリブラックモードで駆動する場合、画素が黒を表示している状態から中間階調への応答時間は、黒よりも明るい暗表示状態から当該中間階調への応答時間よりも長くなってしまふ。

20

【0015】

これに対して、上記構成では、上記低輝度工程にて、入力映像データが黒を示している場合に生成される上記複数個の出力映像データの少なくとも1つは、黒以外の輝度を示している。この結果、入力映像データが黒を示している場合に全出力映像データを黒を示す値に設定する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。なお、黒以外の輝度が十分に暗ければ、画素が実際には黒を表示していなくても、何ら支障なく、ユーザは、当該画素を黒と認識する。

30

【0016】

これらの結果、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質が向上された液晶表示装置を実現できる。

【0017】

また、本発明に係る液晶表示装置の駆動方法は、上記課題を解決するために、垂直配向モードの液晶セルをノーマリブラックモードで駆動する液晶表示装置の駆動方法において、上記液晶パネルの画素への入力映像データが予め定められた閾値よりも低い輝度を示している場合に行われ、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、暗表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御する低輝度制御工程と、上記液晶パネルの画素への入力映像データが予め定められた閾値よりも高い輝度を示している場合に行われ、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、明表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御する高輝度制御工程とを含み、上記低輝度工程にて、入力映像データが黒を示している場合、各分割期間の

40

50

うちの少なくとも1つでは、上記画素の輝度を、黒以外の輝度に制御することを特徴としている。なお、入力映像データが黒を示している場合、上記複数個の分割期間の少なくとも2つを、互いに異なる輝度に設定してもよい。また、暗表示用に予め定められた範囲の輝度は、黒以外の値に設定されていてもよい。さらに、入力映像データが黒を示している場合、上記複数個の分割期間のうち、最後の分割期間の輝度を、上記黒以外の輝度に制御してもよい。

【0018】

これらの構成でも、上記液晶表示装置の駆動方法と同様に、殆どの場合、単位期間毎に少なくとも1回、他の分割期間よりも画素の輝度が低い期間を設けることができるので、液晶表示装置が動画を表示する際の画質を向上させることができる。さらに、明表示の場合、入力映像データの示す輝度が高くなるに従って、明表示用に予め定められた範囲の輝度に設定する分割期間（明表示期間）以外の期間における画素の輝度が高くなっていくので、より明るい表示が可能な液晶表示装置を実現できる。

10

【0019】

さらに、上記構成では、上記液晶表示装置の駆動方法と同様に、入力映像データが黒を示している場合には、分割期間の少なくとも1つは、黒以外の輝度に制御される。この結果、入力映像データが黒を示している場合に全分割期間を黒表示に制御する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。

【0020】

これらの結果、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質が向上された液晶表示装置を実現できる。

20

【0021】

一方、本発明に係る液晶表示装置の駆動装置は、上記課題を解決するために、画素への入力映像データが入力される度に、当該画素を時分割駆動するために、当該画素への入力映像データに応じて、当該画素への出力映像データを、当該入力周期毎に予め定められた複数の個数生成する生成手段を有し、垂直配向モードの液晶セルをノーマリブラックモードで駆動する液晶表示装置の駆動装置において、上記生成手段は、上記入力映像データが予め定められた閾値よりも低い輝度を示している場合、上記複数個の出力映像データのうち、少なくとも1つを、暗表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御する一方、上記入力映像データが予め定められた閾値よりも高い輝度を示している場合、上記複数個の出力映像データのうち、少なくとも1つを、明表示用に予め定められた範囲の輝度を示す値に設定し、残余の出力映像データのうちの少なくとも1つを増減して、当該複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値を制御すると共に、上記生成手段は、入力映像データが黒を示している場合、上記複数個の出力映像データの少なくとも1つを、黒以外の輝度を示す値に設定することを特徴としている。

30

【0022】

また、上記構成に加えて、上記生成手段は、入力映像データが黒を示している場合、上記複数個の出力映像データの少なくとも2つを、互いに異なる値に設定してもよい。さらに、上記構成に加えて、暗表示用に予め定められた範囲の輝度を示す値は、黒以外の値に設定されていてもよい。また、上記構成に加えて、上記生成手段は、入力映像データが黒を示している場合、上記複数個の出力映像データのうち、それぞれに応じて画素が駆動される期間が最も後の出力映像データを、上記黒以外の輝度を示す値に設定してもよい。

40

【0023】

これらの構成でも、上記液晶表示装置の駆動装置と同様に、殆どの場合、各入力周期毎に少なくとも1回、他の期間よりも画素の輝度が低い期間を設けることができるので、液晶表示装置が動画を表示する際の画質を向上させることができる。さらに、明表示の場合、入力映像データの示す輝度が高くなるに従って、明表示期間以外の期間における画素の輝度が高くなっていくので、より明るい表示が可能な液晶表示装置を実現できる。

50

【 0 0 2 4 】

さらに、上記構成では、上記液晶表示装置の駆動方法と同様に、入力映像データが黒を示している場合に生成される上記複数個の出力映像データの少なくとも1つは、黒以外の輝度を示している。この結果、入力映像データが黒を示している場合に全出力映像データを黒を示す値に設定する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。

【 0 0 2 5 】

これらの結果、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質が向上された液晶表示装置を実現できる。

【 0 0 2 6 】

さらに、上記構成に加えて、上記生成手段は、上記残余の出力映像データのうちの特定の1つである特定出力映像データを増減して、上記時間積分値を制御すると共に、当該複数個の出力映像データのうち、上記特定出力映像データ以外を、上記暗表示用に予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定してもよい。

【 0 0 2 7 】

当該構成では、上記複数個の出力映像データのうち、上記特定出力映像データ以外の映像データは、暗表示用に予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定されているので、これら特定出力映像データ以外の映像データを、当該両範囲のいずれにも含まれない値に設定する場合と比較して、さらに、白浮きなどの不具合の発生を防止でき、視野角を拡大できる。

【 0 0 2 8 】

また、上記構成に加えて、上記生成手段は、上記複数個の出力映像データのそれぞれに応じて画素が駆動される期間を分割期間、当該複数個の分割期間からなり、上記複数個の出力映像データに応じて当該画素が駆動される期間を単位期間とすると、上記入力映像データの示す輝度が一番低い領域では、各分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間に対応する出力映像データを、上記特定出力映像データとして選択すると共に、入力映像データの示す輝度が徐々に高くなり、当該特定出力映像データが上記明表示用に予め定められた範囲に入ると、当該分割期間の出力映像データを当該範囲内の値に設定し、残余の分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間に対応する出力映像データを、新たに上記特定出力映像データとして選択してもよい。

【 0 0 2 9 】

当該構成では、入力映像データの示す輝度に拘わらず、上記単位期間における当該画素の輝度の時間的な重心位置が、当該単位期間の時間的な中心位置の付近に設定されるので、以下の不具合、すなわち、時間的な重心位置が変動することに起因して、動く物体の前端や後端において、静止時には見えない異常な明暗が見えてしまい、これが動画品質を低下させるという不具合の発生を防止でき、動画表示時の品質を向上できる。

【 0 0 3 0 】

さらに、上記構成に加えて、上記複数の出力映像データのそれぞれによって画素が駆動される期間同士の比率は、上記複数の出力映像データのうち、いずれの出力映像データを上記特定出力映像データとするかを切り換えるタイミングが、当該画素の表現可能な輝度の範囲を等分するタイミングよりも、画素の表現可能な明度の範囲を等分するタイミングに近くなるように設定されていてもよい。

【 0 0 3 1 】

当該構成では、上記複数個の出力映像データによって駆動される期間における当該画素の輝度の時間積分値が、いずれの出力映像データの示す輝度によって主として制御されるかを、適切な明度で切り換えることができるので、輝度の範囲を等分するタイミングで切り換える場合よりも、人に認識される白浮きの量をさらに削減することができ、視野角を、さらに拡大できる。

10

20

30

40

50

【 0 0 3 2 】

また、上記構成に加えて、上記生成手段の前または後に配され、上記入力映像データまたは上記各出力映像データ的一方である補正対象データを補正すると共に、補正後の補正対象データに応じて画素が駆動される期間を補正対象データの駆動期間と呼ぶとき、上記補正対象データの駆動期間の最後に上記画素が到達している輝度を予測する補正手段を備え、当該補正手段は、今回の補正対象データの補正処理を行う際、これまでの予測結果のうち、上記今回の補正対象データの駆動期間の最初の時点で画素が到達している輝度を示す予測結果に応じて、上記補正対象データを補正すると共に、これまでの予測結果と、これまでの補正対象データと、上記今回の補正対象データとのうち、少なくとも今回の補正対象データに基づいて、上記今回の補正対象データの駆動期間の最後の時点の輝度を予測してもよい。

10

【 0 0 3 3 】

なお、上記駆動期間の最後の時点の輝度は、例えば、今回の補正対象データの示す輝度としてもよい。この場合は、画素の応答速度が遅い場合には、ある程度の誤差が発生するが、今回の補正対象データ自体を予測結果として用いることができるので、予測のための構成を簡略化できる。一方、これまでの予測結果と、これまでの補正対象データと、上記今回の補正対象データとのうち、少なくとも今回の補正対象データを含む複数に基づいて予測すれば、予測結果を今回映像データとする場合よりも予測のための構成が複雑になるが、画素の応答速度が遅い場合でも、より正確に上記最後の時点の輝度を予測できる。

【 0 0 3 4 】

上記構成では、これまでの予測結果のうち、上記今回の補正対象データの駆動期間の最初の時点で画素が到達している輝度を示す予測結果に応じて、上記今回の補正対象データを補正しているので、画素の応答速度を向上させることができ、上記液晶表示装置の駆動装置が駆動可能な液晶表示装置の種類を増加させることができる。

20

【 0 0 3 5 】

より詳細には、上記のように、画素を時分割する場合、画素には、時分割駆動しない場合よりも速い応答速度が求められる。ここで、画素の応答速度が充分であれば、上記予測結果を参照せず、今回の補正対象データをそのまま出力しても、今回の駆動期間の最後の時点における画素の輝度は、今回の補正対象データの示す輝度に到達する。ところが、画素の応答速度が不足すると、今回の補正対象データをそのまま出力しただけでは、上記最後の時点における画素の輝度を今回の補正対象データの示す輝度に到達させることが難しくなる。この結果、時分割駆動する駆動装置が駆動可能な液晶表示装置の種類は、時分割駆動しない場合よりも限定されやすい。

30

【 0 0 3 6 】

これに対して、上記構成では、上記予測結果に応じて今回の補正対象データを補正するので、例えば、応答速度が足りないと思込まれる場合は、階調遷移を強調して画素の応答速度を向上させるなど、予測結果に応じた処理が可能になり、画素の応答速度を向上させることができる。

【 0 0 3 7 】

一方、本発明に係る液晶表示装置は、上記液晶表示装置の駆動装置のいずれかと、当該駆動装置によって駆動される液晶表示装置とを備えていることを特徴としている。したがって、上記液晶表示装置の駆動装置と同様、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質が向上された液晶表示装置を実現できる。

40

【 0 0 3 8 】

また、本発明に係る液晶表示装置は、垂直配向モードの液晶セルと、ノーマリブラックモードで駆動する駆動装置とを有する液晶表示装置において、上記駆動装置は、液晶セルの画素への入力映像データが予め定められた閾値よりも低い輝度を示している場合、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、暗表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間に

50

おける当該画素の輝度の時間積分値を制御する一方、上記液晶パネルの画素への入力映像データが予め定められた閾値よりも高い輝度を示している場合、当該入力映像データによって駆動される単位期間を複数の期間に分割して生成される各分割期間のうち、少なくとも1つの分割期間には、当該画素の輝度を、明表示用に予め定められた範囲の輝度に設定し、残余の分割期間における画素の輝度を制御して、上記単位期間における当該画素の輝度の時間積分値を制御すると共に、入力映像データが黒を示している場合、各分割期間のうちの少なくとも1つでは、上記画素の輝度を、黒以外の輝度に制御することを特徴としている。

【0039】

当該構成でも、上述した液晶表示装置の駆動方法と同様に、殆どの場合、単位期間毎に少なくとも1回、他の分割期間よりも画素の輝度が低い期間を設けることができるので、液晶表示装置が動画を表示する際の画質を向上させることができる。さらに、明表示の場合、入力映像データの示す輝度が高くなるに従って、明表示用に予め定められた範囲の輝度に設定する分割期間（明表示期間）以外の期間における画素の輝度が高くなっていくので、より明るい表示が可能な液晶表示装置を実現できる。さらに、上記構成では、上記液晶表示装置の駆動方法と同様に、入力映像データが黒を示している場合には、分割期間の少なくとも1つは、黒以外の輝度に制御される。この結果、入力映像データが黒を示している場合に全分割期間を黒表示に制御する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。これらの結果、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質が向上された液晶表示装置を実現できる。

【0040】

また、上記構成に加えて、上記駆動装置は、上記残余の分割期間のうち特定の1つである特定分割期間の輝度を増減して、上記時間積分値を制御すると共に、当該複数個の分割期間のうち、上記特定分割期間以外の輝度を、上記暗表示用に予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定してもよい。

【0041】

当該構成では、上記複数個の分割期間のうち、上記特定分割期間以外の分割期間では、画素の輝度が暗表示用に予め定められた範囲の輝度、または、明表示用に予め定められた範囲の輝度に設定されているので、これら特定分割期間以外の分割期間を、当該両範囲のいずれにも含まれない輝度に設定する場合と比較して、さらに、白浮きなどの不具合の発生を防止でき、視野角を拡大できる。

【0042】

さらに、上記構成に加えて、上記駆動装置は、上記入力映像データの示す輝度が一番低い領域では、各分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間を上記特定分割期間として選択すると共に、入力映像データの示す輝度が徐々に高くなり、当該分割期間の輝度が上記明表示用に予め定められた範囲に入ると、当該分割期間の輝度を当該範囲内の値に設定し、残余の分割期間のうち、上記単位期間の時間的な中心位置に最も近い分割期間を、新たに上記特定分割期間として選択してもよい。

【0043】

当該構成では、入力映像データの示す輝度に拘わらず、上記単位期間における当該画素の輝度の時間的な重心位置が、当該単位期間の時間的な中心位置の付近に設定されるので、以下の不具合、すなわち、時間的な重心位置が変動することに起因して、動く物体の前端や後端において、静止時には見えない異常な明暗が見えてしまい、これが動画品質を低下させるという不具合の発生を防止でき、動画表示時の品質を向上できる。

【0044】

また、上記構成に加えて、上記各分割期間同士の比率は、当該複数の分割期間のうち、いずれの分割期間を上記特定出力分割期間とするかを切り換えるタイミングが、当該画素の表現可能な輝度の範囲を等分するタイミングよりも、画素の表現可能な明度の範囲を等分するタイミングに近くなるように設定されていてもよい。

【0045】

当該構成では、上記単位期間における当該画素の輝度の時間積分値が、いずれの分割期間における輝度によって主として制御されるかを、適切な明度で切り換えることができるので、輝度の範囲を等分するタイミングで切り換える場合よりも、人に認識される白浮きの量をさらに削減することができ、視野角を、さらに拡大できる。

【0046】

さらに、上記構成に加えて、テレビジョン放送を受信し、当該テレビジョン放送によって伝送された映像を示す映像信号を上記液晶表示装置の駆動装置へ入力する受像手段を備え、液晶テレビジョン受像機として動作してもよい。また、上記構成に加えて、上記液晶表示装置の駆動装置には、外部から映像信号が入力されていると共に、当該映像信号を示す映像を表示する液晶モニタ装置として動作してもよい。

10

【0047】

これらの構成では、上記液晶表示装置が液晶テレビジョン受像機または液晶モニタ装置として動作するので、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶テレビジョン受像機または液晶モニタ装置を実現できる。

【0048】

ところで、液晶表示装置を制御する装置は、ハードウェアで実現してもよいし、プログラムをコンピュータに実行させることによって実現してもよい。具体的には、本発明に係るプログラムは、ノーマリブラックモードで駆動される垂直配向モードの液晶セルを有する液晶表示装置を制御するコンピュータに、上記液晶表示装置の駆動方法のいずれかの各各工程を実行させるプログラムであり、本発明に係る記録媒体には、当該プログラムが記録されている。

20

【0049】

これらのプログラムがコンピュータによって実行されると、当該コンピュータは、上記液晶表示装置の駆動方法に従って、上記液晶表示装置を制御できる。したがって、上記液晶表示装置の駆動方法と同様に、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置を提供できる。

【0050】

このように本発明によれば、入力映像データが黒を示している場合、分割期間の少なくとも1つは、黒以外の輝度に制御されるので、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置を提供できる。したがって、液晶テレビジョン受像機や液晶モニタをはじめとする種々の液晶表示装置の駆動装置として、広く好適に使用できる。

30

【0051】

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

【図面の簡単な説明】

【0052】

【図1】本発明の実施形態を示すものであり、画像表示装置に設けられた信号処理回路の要部構成を示すブロック図である。

40

【図2】上記画像表示装置の要部構成を示すブロック図である。

【図3(a)】上記画像表示装置を備えたテレビジョン受像機の要部構成を示すブロック図である。

【図3(b)】上記画像表示装置を備えた液晶モニタ装置の要部構成を示すブロック図である。

【図4】上記画像表示装置に設けられた画素の構成例を示す回路図である。

【図5】上記画像表示装置に設けられた液晶セルを示すものであり、電圧無印加状態を示す模式図である。

【図6】上記画像表示装置に設けられた液晶セルを示すものであり、電圧印加状態を示す

50

模式図である。

【図 7】上記液晶セルの構成例を示すものであり、画素電極近傍を示す平面図である。

【図 8】上記画素を時分割せずに駆動した場合に、当該画素を正面から見たときと斜めから見たときの輝度の相違を示すグラフである。

【図 9】上記信号処理回路からの映像信号に応じて画素が駆動された場合に、当該画素を正面から見たときと斜めから見たときの輝度の相違を示すグラフである。

【図 10】比較例を示すものであり、信号処理部に入出力される映像データの時間変化を示すタイミングチャートである。

【図 11】上記信号処理部により画像表示装置が駆動された場合の輝度変化を示すグラフである。

10

【図 12】本実施形態に係る信号処理部に入出力される映像データの時間変化を示すタイミングチャートである。

【図 13】上記信号処理部により画像表示装置が駆動された場合の輝度変化を示すグラフである。

【図 14】暗表示されるサブフレームの輝度を変更しながら、黒表示時の平均輝度およびコントラスト比を評価した結果を示す図面である。

【図 15】比較例を示すものであり、信号処理回路内の変調処理部の前段に、補正回路を設けた構成を示すブロック図である。

【図 16】上記実施形態に係る信号処理回路に設けられた変調処理部の構成例を示すものであり、変調処理部の要部構成を示すブロック図である。

20

【図 17】図 14 に示した輝度のグラフを明度に変換したものを示すグラフである。

【図 18】図 1 に示したフレームメモリに入力される映像信号と、フレームメモリから前段 LUT、後段 LUT に出力される映像信号を示す説明図である。

【図 19】本実施形態において、フレームを 3 : 1 に分割する場合における、前段表示信号と後段表示信号とに関する走査信号線の ON タイミングを示す説明図である。

【図 20】本実施形態において、フレームを 3 : 1 に分割した場合における、予定明度と実際明度との関係を示すグラフである。

【図 21 (a)】電極間電圧の極性をフレーム周期で反転させる方法を示す説明図である。

【図 21 (b)】電極間電圧の極性をフレーム周期で反転させる他の方法を示す説明図である。

30

【図 22 (a)】液晶の応答速度を説明するための図であり、中間階調の表示信号を表示する場合の、1 フレームで液晶に印加される電圧を説明した図である。

【図 22 (b)】液晶の応答速度を説明するための図であり、電極間電圧を示した図である。

【図 22 (c)】液晶の応答速度を説明するための図であり、液晶の応答速度が遅い場合の電極間電圧を示した図である。

【図 23】応答速度の遅い液晶を用いてサブフレーム表示を行う場合に、液晶パネルから出力される表示輝度（予定輝度と実際輝度との関係）を示すグラフである。

【図 24 (a)】表示輝度が L_{max} の $3/4$ および $1/4$ の場合に、前サブフレームおよび後サブフレームによって表示される輝度を示すグラフである。

40

【図 24 (b)】液晶に印加される電圧（液晶電圧）の極性をサブフレーム周期で変えた場合の、液晶電圧の遷移状態を示すグラフである。

【図 25 (a)】電極間電圧の極性をフレーム周期で反転させる方法を示す説明図であり、1 フレームの間、同極性の電圧を印加する方法をとったときを示している。

【図 25 (b)】電極間電圧の極性をフレーム周期で反転させる方法を示す説明図であり、1 フレーム内の 2 つのサブフレーム間で液晶電圧を逆極性とし、さらに、後サブフレームと、1 つ後のフレームの前サブフレームとを同極性とする方法をとったときを示している。

【図 26 (a)】液晶パネルにおける 4 つのサブ画素と、各画素の液晶電圧の極性を示す

50

説明図である。

【図26(b)】液晶パネルにおける4つのサブ画素と、各画素の液晶電圧の極性を示す別の説明図である。

【図26(c)】液晶パネルにおける4つのサブ画素と、各画素の液晶電圧の極性を示す別の説明図である。

【図26(d)】液晶パネルにおける4つのサブ画素と、各画素の液晶電圧の極性を示す別の説明図である。

【図27】画素分割で駆動される液晶パネルの構成を示す説明図である。

【図28(a)】ソースラインSに正(V_{com})の表示信号が印加された場合における、部分画素の液晶容量に印加される電圧(液晶電圧)を示すグラフであり、補助容量配線CS1の補助信号が立ち上がった場合を示している。

10

【図28(b)】ソースラインSに負(V_{com})の表示信号が印加された場合における、部分画素の液晶容量に印加される電圧(液晶電圧)を示すグラフであり、補助容量配線CS1の補助信号が立ち下がった場合を示している。

【図28(c)】ソースラインSに正(V_{com})の表示信号が印加された場合における、部分画素の液晶容量に印加される電圧(液晶電圧)を示すグラフであり、補助容量配線CS2の補助信号は立ち下がった場合を示している。

【図28(d)】ソースラインSに負(V_{com})の表示信号が印加された場合における、部分画素の液晶容量に印加される電圧(液晶電圧)を示すグラフであり、補助容量配線CS2の補助信号が立ち上がった場合を示している。

20

【図29】画素分割駆動を行わない場合における、2つの視野角(0° (正面)および 60°)での、液晶パネル21の透過率と印加電圧との関係を示すグラフである。

【図30(a)】1フレームごとに液晶電圧の極性を反転させながらサブフレーム表示を行う場合における、液晶電圧(1画素分)の変化を示すグラフである。

【図30(b)】画素分割駆動において輝度の高くなる部分画素(明画素)の液晶電圧を示すグラフである。

【図30(c)】同じく輝度の低くなる部分画素(暗画素)の液晶電圧を示すグラフである。

【図31(a)】図30(b)に対応する、明画素の輝度を示すグラフである。

【図31(b)】図30(c)に対応する、暗画素の輝度を示すグラフである。

30

【図32(a)】フレーム周期で極性反転を行う場合における、明画素の輝度を示すグラフである。

【図32(b)】フレーム周期で極性反転を行う場合における、暗画素の輝度を示すグラフである。

【図33】サブフレーム表示、極性反転駆動および画素分割駆動を組み合わせ表示を行った結果(破線および実線)と、通常ホールド表示を行った結果(一点鎖線および実線)と合わせて示すグラフである。

【図34(a)】サブフレーム周期で極性反転を行う場合における、明画素の輝度を示すグラフである。

【図34(b)】サブフレーム周期で極性反転を行う場合における、暗画素の輝度を示すグラフである。

40

【図35】均等な3つのサブフレームにフレームを分割して表示を行った結果(破線および実線)と、通常ホールド表示を行った結果(一点鎖線および実線)とを合わせて示すグラフである。

【図36】フレームを3つに分割し、フレームごとに電圧極性を反転した場合における、液晶電圧の遷移を示すグラフである。

【図37】フレームを3つに分割し、サブフレームごとに電圧極性を反転した場合における、液晶電圧の遷移を示すグラフである。

【図38】輝度を調整しないサブフレームにおける、表示部に出力される信号階調(% ; 表示信号の輝度階調)と、各信号階調に応じた実際輝度階調(%)との関係(視野角階調

50

特性（実測））を示すグラフである。

【図 3 9】本発明の他の実施形態を示すものであり、信号処理回路の要部構成を示すブロック図である。

【図 4 0】上記信号処理回路に設けられた変調処理部の構成例を示すものであり、変調処理部の要部構成を示すブロック図である。

【図 4 1】上記信号処理回路の動作を示すタイミングチャートである。

【図 4 2】上記信号処理回路に設けられた変調処理部の他の構成例を示すものであり、変調処理部の要部構成を示すブロック図である。

【図 4 3】上記信号処理回路の動作を示すタイミングチャートである。

【図 4 4】変形例を示すものであり、変調処理部の要部構成を示すブロック図である。

10

【図 4 5】他の変形例を示すものであり、変調処理部の要部構成を示すブロック図である。

【図 4 6】上記液晶セルの他の構成例を示すものであり、画素電極を示す斜視図である。

【図 4 7】上記液晶セルのさらに他の構成例を示すものであり、画素電極近傍を示す平面図である。

【図 4 8】上記液晶セルの別の構成例を示すものであり、画素電極を示す斜視図である。

【図 4 9】上記液晶セルのまた別の構成例を示すものであり、画素電極および対向電極を示す斜視図である。

【図 5 0】上記液晶セルのさらに他の構成例を示すものであり、画素電極を示す平面図である。

20

【符号の説明】

【 0 0 5 3 】

1	画像表示装置（液晶表示装置）
4 4 ・ 4 4 c	制御回路（生成手段）
3 1 ・ 3 1 a ~ 3 1 f	変調処理部（補正手段）
1 1 1	液晶セル
V S	映像信号源（受像手段）
S P I X (1 , 1)	サブ画素（画素）

【発明を実施するための最良の形態】

【 0 0 5 4 】

30

〔第 1 の実施形態〕

本発明の一実施形態について図 1 ないし図 3 8 に基づいて説明すると以下の通りである。すなわち、本実施形態に係る画像表示装置は、入力映像データが黒を示している場合であっても、分割期間（例えば、サブフレーム）の少なくとも 1 つは、黒以外の輝度に制御することによって、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質を向上可能な液晶表示装置であって、例えば、テレビジョン受像機の画像表示装置として、好適に使用できる。なお、当該テレビジョン受像機が受像するテレビジョン放送の一例としては、地上波テレビジョン放送、BS（Broadcasting Satellite）デジタル放送やCS（Communication Satellite）デジタル放送などの人工衛星を用いた放送、あるいは、ケーブルテレビジョン放送などが挙げられる。

40

【 0 0 5 5 】

以下では、入力映像データが黒を示している場合であってもサブフレーム期間の少なくとも 1 つを黒以外の輝度に設定するための信号処理回路について説明する前に、本実施形態で例示する画像表示装置全体の構成について簡単に説明する。

【 0 0 5 6 】

すなわち、当該画像表示装置（表示装置）1 のパネル 1 1 は、例えば、R、G、B の各色を表示可能なサブ画素から 1 つの画素を構成し、各サブ画素の輝度を制御することによって、カラー表示可能なパネルであって、例えば、図 2 に示すように、マトリクス状に配されたサブ画素 S P I X (1 , 1) ~ S P I X (n , m) を有する画素アレイ（表示部）

50

2と、画素アレイ2のデータ信号線 $SL1 \sim SLn$ を駆動するデータ信号線駆動回路3と、画素アレイ2の走査信号線 $GL1 \sim GLm$ を駆動する走査信号線駆動回路4とを備えている。また、画像表示装置1には、両駆動回路3・4へ制御信号を供給する制御回路12と、映像信号源 VS から入力される映像信号 DAT に基づいて、上記制御回路12へ与える映像信号 $DAT2$ を生成する信号処理回路21とが設けられている。なお、これらの回路は、電源回路13からの電力供給によって動作している。また、本実施形態では、走査信号線 $GL1 \sim GLm$ に沿った方向に隣接する3つのサブ画素 $SPIX$ から、1つの画素 PIX が構成されている。なお、本実施形態に係るサブ画素 $SPIX(1,1)$ が特許請求の範囲に記載の画素に対応している。

【0057】

ここで、上記映像信号源 VS は、映像信号 DAT を生成できれば、どのような装置であってもよいが、一例として、当該画像表示装置1を含む装置がテレビジョン受像機の場合は、テレビジョン放送を受信し、当該テレビジョン放送によって伝送された映像を示す映像信号を生成するチューナ(受像手段)が挙げられる。この場合、チューナとしての映像信号源 VS は、放送信号のチャンネルを選択し、選択されたチャンネルのテレビ映像信号を、信号処理回路21に伝達し、信号処理回路21が、当該テレビ映像信号に基づいて、信号処理後の映像信号 $DAT2$ を生成する。また、当該画像表示装置1を含む装置が液晶モニタ装置の場合、上記映像信号源 VS として、例えば、パーソナルコンピュータなどが挙げられる。

【0058】

より詳細には、画像表示装置1を含む装置がテレビジョン受像機100aの場合、当該テレビジョン受像機100aは、映像信号源 VS と画像表示装置1とを備え、図3(a)に示すように、当該映像信号源 VS には、例えば、テレビ放送信号が入力される。さらに、当該映像信号源 VS は、当該テレビ放送信号からのチャンネルを選択し、選択されたチャンネルのテレビ映像信号を、映像信号 DAT として出力するチューナ部 TS を備えている。

【0059】

一方、画像表示装置1を含む装置が液晶モニタ装置100bである場合、当該液晶モニタ装置100bは、図3(b)に示すように、例えば、パーソナルコンピュータなどからの映像のモニタ信号を、液晶パネル11への映像信号として出力するモニタ信号処理部101を備えている。なお、当該モニタ信号処理部101は、信号処理回路21あるいは制御回路12自体であってもよいし、これらの前段または後段に設けられる回路であってもよい。

【0060】

なお、以下では、説明の便宜上、例えば、 i 番目のデータ信号線 SLi のように、位置を特定する必要がある場合にのみ、位置を示す数字または英字を付して参照し、位置を特定する必要がない場合や総称する場合には、位置を示す文字を省略して参照する。

【0061】

上記画素アレイ2は、複数(この場合は、 n 本)のデータ信号線 $SL1 \sim SLn$ と、各データ信号線 $SL1 \sim SLn$ に、それぞれ交差する複数(この場合は、 m 本)の走査信号線 $GL1 \sim GLm$ とを備えており、1から n までの任意の整数を i 、1から m までの任意の整数を j とすると、データ信号線 SLi および走査信号線 GLj の組み合わせ毎に、サブ画素 $SPIX(i,j)$ が設けられている。

【0062】

本実施形態の場合、各サブ画素 $SPIX(i,j)$ は、隣接する2本のデータ信号線 $SL(i-1) \cdot SLi$ と、隣接する2本の走査信号線 $GL(j-1) \cdot GLj$ とで囲まれた部分に配されている。

【0063】

上記サブ画素 $SPIX(i,j)$ は、例えば、図4に示すように、スイッチング素子として、ゲートが走査信号線 GLj へ、ソースがデータ信号線 SLi に接続された電界効果トランジスタ $SW(i,j)$ と、当該電界効果トランジスタ $SW(i,j)$ のドレインに

10

20

30

40

50

、一方電極が接続された画素容量 $C_p(i, j)$ とを備えている。また、画素容量 $C_p(i, j)$ の他端は、全サブ画素 $SPIX$ に共通の共通電極線に接続されている。上記画素容量 $C_p(i, j)$ は、液晶容量 $C_L(i, j)$ と、必要に応じて付加される補助容量 $C_s(i, j)$ とから構成されている。

【0064】

上記サブ画素 $SPIX(i, j)$ において、走査信号線 GL_j が選択されると、電界効果トランジスタ $SW(i, j)$ が導通し、データ信号線 SL_i に印加された電圧が画素容量 $C_p(i, j)$ へ印加される。一方、当該走査信号線 GL_j の選択期間が終了して、電界効果トランジスタ $SW(i, j)$ が遮断されている間、画素容量 $C_p(i, j)$ は、遮断時の電圧を保持し続ける。ここで、液晶の透過率あるいは反射率は、液晶容量 $C_L(i, j)$ に印加される電圧によって変化する。したがって、走査信号線 GL_j を選択し、当該サブ画素 $SPIX(i, j)$ への映像データに応じた電圧をデータ信号線 SL_i へ印加すれば、当該サブ画素 $SPIX(i, j)$ の表示状態を、当該映像データに合わせて変更できる。

【0065】

本実施形態に係る上記画像表示装置 1 は、液晶セルとして、垂直配向モードの液晶セル、すなわち、電圧無印加時には、液晶分子が基板に対して略垂直に配向し、サブ画素 $SPIX(i, x)$ の液晶容量 $C_L(i, j)$ への印加電圧に応じて、液晶分子が垂直配向状態から傾斜する液晶セルを採用しており、当該液晶セルをノーマリブラックモードで使用している。

【0066】

より詳細には、本実施形態に係る画素アレイ 2 は、図 5 に示すように、垂直配向 (VA) 方式の液晶セル (液晶表示装置) 111 と、当該液晶セル 111 の両側に配された偏光板 112・113 とを積層して構成されている。

【0067】

上記液晶セル 111 は、各サブ画素 $SPIX$ にそれぞれ対応する画素電極 121a が設けられた TFT (Thin Film Transistor) 基板 111a と、対向電極 121b が設けられた対向基板 111b と、両基板 111a・111b にて挟持され、負の誘電異方性を有するネマチック液晶からなる液晶層 111c とを備えている。なお、本実施形態に係る画像表示装置 1 は、カラー表示可能であり、上記対向基板 111b には、各サブ画素 $SPIX$ の色に対応するカラーフィルタ (図示せず) が形成されている。

【0068】

さらに、上記 TFT 基板 111a には、液晶層 111c 側の表面に垂直配向膜 122a が形成されている。同様に、上記対向基板 111b の液晶層 111c 側の表面には、垂直配向膜 122b が形成されている。これにより、上記両電極 121a・121b 間に電圧が印加されていない状態において、両基板 111a・111b 間に配された液晶層 111c の液晶分子 M を、上記基板 111a・111b 表面に対して略垂直に配向させることができる。

【0069】

一方、両電極 121a・121b 間に電圧が印加されると、液晶分子 M は、上記基板 111a・111b の法線方向に沿った状態 (電圧無印加状態) から、印加電圧に応じた傾斜角で傾斜する (図 6 参照)。なお、両基板 111a・111b が対向しているので、特に区別する必要がある場合を除いて、それぞれの法線方向および面内方向を、単に法線方向あるいは面内方向と称する。

【0070】

ここで、本実施形態に係る液晶セル 111 は、マルチドメイン配向の液晶セルであって、各サブ画素 $SPIX$ が複数の範囲 (ドメイン) に分割され、配向方向、すなわち、電圧印加時に液晶分子 M が傾斜する際の方角 (配向方向の面内成分) が、各ドメイン間で異なるように制御されている。

【0071】

10

20

30

40

50

具体的には、図7に示すように、上記画素電極121aには、断面形状が山型で、面内の形状がジグザグと略直角に曲がる突起列123aが、ストライプ状に形成されている。一方、上記対向電極121bには、面内の形状がジグザグと略直角に曲がるスリット（開口部：電極が形成されていない部分）123bが、ストライプ状に形成されている。これらの突起列123aとスリット123bの面内方向における間隔は、予め定められた間隔に設定されている。また、上記突起列123aは、上記画素電極121a上に感光性樹脂を塗布し、フォトリソグラフィ工程で加工することで形成されている。さらに、上記両電極121a・121bは、それぞれの基板111a・111b上にITO（Indium Tin Oxide）膜を成膜した後、その上にフォトレジストを塗布して電極のパターンを露光して現像した後エッチングすることにより形成されており、上記スリット123bは、対向電極121bを形成する際に、スリット123bの部分を除くようにパターニングすることによって形成される。

10

【0072】

ここで、突起列123aの近傍では、液晶分子が、突起列123aの斜面に垂直になるように配向する。加えて、電圧印加時において、突起列123aの近傍の電界は、突起列123aの斜面に平行になるように傾く。ここで、液晶分子は、長軸が電界に垂直な方向に傾くので、液晶分子は、基板表面に対して斜め方向に配向する。さらに、液晶の連続性によって、突起列123aの斜面から離れた液晶分子も斜面近傍の液晶分子と同様の方向に配向する。

【0073】

同様に、スリット123bのエッジ（スリット123bと対向電極121bとの境界）近傍の領域では、電圧印加時において、基板表面に対して傾斜した電界が形成されるので、液晶分子は、基板表面に対して斜め方向に配向する。さらに、液晶の連続性によって、エッジ近傍の領域から離れた液晶分子もエッジ近傍の液晶分子と同様の方向に配向する。

20

【0074】

これらの結果、各突起列123aおよびスリット123bにおいて、角部Cと角部Cとの間の部分を線部と称すると、突起列123aの線部L123aとスリット123bの線部L123bとの間の領域では、電圧印加時における液晶分子の配向方向の面内成分は、線部L123aから線部L123bへの方向の面内成分と一致する。

【0075】

ここで、突起列123aおよびスリット123bは、角部Cで略直角に曲がっている。したがって、液晶分子の配向方向は、サブ画素SPIX内で4分割され、サブ画素SPIX内に、液晶分子の配向方向が互いに異なるドメインD1～D4を形成できる。

30

【0076】

一方、図5に示す両偏光板112・113は、偏光板112の吸収軸AA112と偏光板113の吸収軸AA113とが直交するように配置されている（図7参照）。さらに、両偏光板112・113は、それぞれの吸収軸AA112・AA113と、電圧印加時における、上記各ドメインD1～D4の液晶分子の配向方向の面内成分とが、45度の角度をなすように配置されている（図7参照）。なお、図5では、直交し合う吸収軸AA112と吸収軸AA113との例として、吸収軸AA112を紙面に平行な軸、吸収軸AA113を紙面に直交する軸としているが、それぞれを90°回転させて、吸収軸AA112を紙面に直交する軸、吸収軸AA113を紙面に平行な軸としてもよい。

40

【0077】

以上説明した画素アレイ2では、画素電極121aと対向電極121bとの間に電圧を印加している間、液晶セル111の液晶分子は、図6に示すように、基板法線方向に対して、電圧に応じた角度だけ傾斜配向している。これにより、液晶セル111を通過する光には、電圧に応じた位相差が与えられる。

【0078】

ここで、両偏光板112・113の吸収軸AA112・AA113は、互いに直交するように配置されている。したがって、出射側の偏光板（例えば、112）へ入射する光は

50

、液晶セル 1 1 1 が与える位相差に応じた楕円偏光になり、当該入射光の一部が偏光板 1 1 2 を通過する。この結果、印加電圧に応じて偏光板 1 1 2 からの出射光量を制御でき、階調表示が可能となる。

【 0 0 7 9 】

さらに、上記液晶セル 1 1 1 では、サブ画素内に、液晶分子の配向方向が互いに異なるドメイン D 1 ~ D 4 が形成されている。したがって、あるドメイン（例えば、D 1）に属する液晶分子の配向方向に平行な方向から、液晶セル 1 1 1 を見た結果、当該液晶分子が透過光に位相差を与えることができない場合であっても、残余のドメイン（この場合は、D 2 ~ D 4）の液晶分子は、透過光に位相差を与えることができる。したがって、各ドメイン同士が、互いに光学的に補償し合うことができる。この結果、液晶セル 1 1 1 を斜め方向から見た場合の表示品位を改善し、視野角を拡大できる。

10

【 0 0 8 0 】

これとは逆に、画素電極 1 2 1 a と対向電極 1 2 1 b との間に電圧を印加していない間、液晶セル 1 1 1 の液晶分子は、図 5 に示すように、垂直配向状態にある。この状態（電圧無印加時）では、法線方向から液晶セル 1 1 1 へ入射した光は、各液晶分子によって位相差が与えられず、偏光状態を維持したままで液晶セル 1 1 1 を通過する。この結果、出射側の偏光板（例えば、1 1 2）へ入射する光は、偏光板 1 1 2 の吸収軸 A A 1 1 2 に略平行な方向の直線偏光となり、偏光板 1 1 2 を通過することができない。この結果、画素アレイ 2 は、黒を表示できる。

【 0 0 8 1 】

20

このように、本実施形態に係る画素アレイ 2 では、画素電極 1 2 1 a と対向電極 1 2 1 b との間に電圧を印加することによって、基板表面に対して斜めの電界を発生させ、液晶分子を傾斜配向させる。これにより、画素電極 1 2 1 a へ印加する電圧レベルに応じて、サブ画素 S P I X の透過率を変更でき、階調表示できる。

【 0 0 8 2 】

上記構成において、図 2 に示す走査信号線駆動回路 4 は、各走査信号線 G L 1 ~ G L m へ、例えば、電圧信号など、選択期間か否かを示す信号を出力している。また、走査信号線駆動回路 4 は、選択期間を示す信号を出力する走査信号線 G L j を、例えば、制御回路 1 2 から与えられるクロック信号 G C K やスタートパルス信号 G S P などのタイミング信号に基づいて変更している。これにより、各走査信号線 G L 1 ~ G L m は、予め定められたタイミングで、順次選択される。

30

【 0 0 8 3 】

さらに、データ信号線駆動回路 3 は、映像信号として、時分割で入力される各サブ画素 S P I X への映像データを、所定のタイミングでサンプリングするなどして、それぞれ抽出する。さらに、データ信号線駆動回路 3 は、走査信号線駆動回路 4 が選択中の走査信号線 G L j に対応する各サブ画素 S P I X (1 , j) ~ S P I X (n , j) へ、各データ信号線 S L 1 ~ S L n を介して、それぞれへの映像データに応じた出力信号を出力する。

【 0 0 8 4 】

なお、データ信号線駆動回路 3 は、制御回路 1 2 から入力される、クロック信号 S C K およびスタートパルス信号 S S P などのタイミング信号に基づいて、上記サンプリングタイミングや出力信号の出力タイミングを決定している。

40

【 0 0 8 5 】

一方、各サブ画素 S P I X (1 , j) ~ S P I X (n , j) は、自らに対応する走査信号線 G L j が選択されている間に、自らに対応するデータ信号線 S L 1 ~ S L n に与えられた出力信号に応じて、発光する際の輝度や透過率などを調整して、自らの明るさを決定する。

【 0 0 8 6 】

ここで、走査信号線駆動回路 4 は、走査信号線 G L 1 ~ G L m を順次選択している。したがって、画素アレイ 2 の全画素を構成するサブ画素 S P I X (1 , 1) ~ S P I X (

50

n, m) を、それぞれへの映像データが示す明るさ(階調)に設定でき、画素アレイ 2 へ表示される画像を更新できる。

【0087】

なお、上記各サブ画素 S P I X への映像データ D は、当該サブ画素 S P I X の階調レベルを特定できれば、階調レベル自体であってもよいし、階調レベルを算出するためのパラメータであってもよいが、以下では、一例として、映像データ D がサブ画素 S P I X の階調レベル自体である場合について説明する。

【0088】

また、上記画像表示装置 1 において、映像信号源 V S から信号処理回路 2 1 へ与えられる映像信号 D A T は、後述するように、アナログ信号であってもよいし、デジタル信号であってもよい。また、フレーム単位(画面全体単位)で伝送されていてもよいし、1 フレームを複数のフィールドに分割すると共に、当該フィールド単位で伝送されていてもよいが、以下では、一例として、デジタルの映像信号 D A T がフレーム単位で伝送される場合について説明する。

10

【0089】

すなわち、本実施形態に係る映像信号源 V S は、映像信号線 V L を介して、画像表示装置 1 の信号処理回路 2 1 に映像信号 D A T を伝送する際、あるフレーム用の映像データを全て伝送した後に、次のフレーム用の映像データを伝送するなどして、各フレーム用の映像データを時分割伝送している。

【0090】

また、上記フレームは、複数の水平ラインから構成されており、上記映像信号線 V L では、例えば、あるフレームにおいて、ある水平ライン用の映像データ全てが伝送された後に、次に伝送する水平ライン用の映像データを伝送するなどして、各水平ライン用の映像データが時分割伝送されている。さらに、上記映像信号源 V S は、1 水平ライン分の映像データを伝送する際も上記映像信号線 V L を時分割駆動しており、予め定められた順番で、映像データが順次伝送される。

20

【0091】

なお、当該これらの映像データは、各サブ画素への映像データ D を特定できるものであれば、サブ画素への映像データ D 自体を個別に伝送し、当該映像データ自体をサブ画素への映像データ D として使用したり、当該各映像データ D に対して、何らかのデータ処理を行ったデータを送信し、信号処理回路 2 1 で当該データを元の各映像データ D に復元してもよいが、本実施形態では、例えば、画素の色を示す映像データ(例えば、R G B で表示されたデータなど)が順次伝送されており、信号処理回路 2 1 が各画素の映像データに基づいて各サブ画素への映像データ D を生成している。一例として、上記映像信号 D A T が X G A (e X t e n d e d G r a p h i c s A r r a y) 規格に沿った映像信号の場合、上記各画素の映像データの伝送周波数(ドットクロック)は、65 [M H z] である。

30

【0092】

一方、信号処理回路 2 1 は、映像信号線 V L を介して伝送される映像信号 D A T に対して、階調遷移を強調する処理と、サブフレームへの分割処理および変換処理とを行って、映像信号 D A T 2 を出力できる。

40

【0093】

なお、当該映像信号 D A T 2 は、処理後の各サブ画素への映像データから構成されており、あるフレームにおける各サブ画素への映像データは、各サブフレームにおける各サブ画素への映像データの組み合わせとして与えられている。また、本実施形態では、映像信号 D A T 2 を構成する各映像データも時分割で伝送している。

【0094】

より詳細に説明すると、信号処理回路 2 1 は、映像信号 D A T 2 を伝送する際、あるフレーム用の映像データを全て伝送した後に、次のフレーム用の映像データを伝送するなどして、各フレーム用の映像データを時分割伝送している。また、当該各フレームは、複数

50

のサブフレームから構成されており、信号処理回路 21 は、例えば、あるサブフレーム用の映像データを全て伝送した後で、次に伝送するサブフレーム用の映像データを伝送するなどして、各サブフレーム用の映像データを時分割で伝送している。同様に、当該サブフレーム用の映像データは、複数の水平ライン用の映像データからなり、当該水平ライン用の映像データは、各サブ画素への映像データから構成されている。さらに、信号処理回路 21 は、あるサブフレーム用の映像データを送信する際、例えば、ある水平ライン用の映像データ全てが伝送された後に、次に伝送する水平ライン用の映像データを伝送するなどして、各水平ライン用の映像データが時分割伝送すると共に、各水平ライン用の映像データを送信する際、例えば、予め定められた順番で、各サブ画素への映像データを順次伝送している。

10

【0095】

ここで、後述するように、階調遷移強調処理を後に行ってもよいが、以下では、階調遷移を強調した後に、サブフレームへの分割処理および変換処理を行う構成について説明する。

【0096】

すなわち、図 1 に示すように、本実施形態に係る信号処理回路 21 には、映像信号 DAT に対して、各サブ画素 SPIX における階調遷移を強調する補正を行い、補正後の映像信号 DATo を出力する変調処理部（補正手段）31 と、当該映像信号 DATo に基づいて、サブフレームへの分割および変換の処理を行い、上記補正後の映像信号 DAT2 を出力するサブフレーム処理部 32 とが設けられている。なお、本実施形態に係る画像表示装置 1 は、カラー表示のために、R、G、B 用のサブ画素を備えており、上記変調処理部 31 およびサブフレーム処理部 32 は、R、G、B のそれぞれ毎に設けられているが、それぞれの回路は、入力される映像データ $D(i, j, k)$ を除いて同じ構成なので、以下では、図 1 を参照しながら、R 用の回路についてのみ説明する。

20

【0097】

上記変調処理部 31 は、詳細は後述するが、入力される映像信号が示している各サブ画素への映像データ（この場合は、映像データ $D(i, j, k)$ ）のそれぞれを補正し、補正後の各映像データ（この場合は、映像データ $D_o(i, j, k)$ ）からなる映像信号 DATo を出力することができる。なお、図 1、並びに、後述する図 15、図 16、図 39、図 40、図 42、図 44 および図 45 では、ある特定のサブ画素 SPIX (i, j) に関する映像データのみを例示しており、これらの映像データを記載する際、例えば、映像データ $D_o(k)$ のように、場所を示す符号 i, j を省略している。

30

【0098】

一方、上記サブフレーム処理部 32 は、1 フレーム期間を複数のサブフレームに分割すると共に、あるフレーム FR (k) の映像データ $D_o(i, j, k)$ に基づいて、当該フレーム FR (k) の各サブフレーム用の映像データ $S(i, j, k)$ を生成できる。

【0099】

本実施形態では、例えば、1 フレーム FR (k) を 2 つのサブフレームに分割しており、サブフレーム処理部 32 は、各フレーム毎に、そのフレーム（例えば、FR (k) ）の映像データ $D_o(i, j, k)$ に基づいて、各サブフレームのそれぞれに対応する映像データ $S_{o1}(i, j, k)$ および $S_{o2}(i, j, k)$ を出力している。

40

【0100】

なお、以下では、あるフレーム FR (k) を構成する各サブフレームのうち、時間的に前のサブフレームを SFR1 (k) 、時間的に後のサブフレームを、SFR2 (k) と称し、信号処理回路 21 がサブフレーム SFR1 (k) 用の映像データを送信した後でサブフレーム SFR2 (k) 用の映像データを送信する場合について説明する。また、サブフレーム SFR1 (k) には、映像データ $S_{o1}(i, j, k)$ が対応し、サブフレーム SFR2 (k) には、映像データ $S_{o2}(i, j, k)$ が対応している。さらに、信号処理回路 21 に、あるフレーム FR (k) の映像データ $D(i, j, k)$ が入力されてから、当該映像データ $D(i, j, k)$ に対応する電圧がサブ画素 SPIX (i, j) に印加さ

50

れるまでの時間は、種々の時間に設定できるが、当該時間の長さに拘わらず、あるフレームFR(k)の映像データD(i, j, k)と、当該映像データD(i, j, k)に対して、階調遷移強調処理、フレーム分割処理および補正処理を施したデータ(補正後のデータS01(i, j, k)およびS02(i, j, k))と、当該補正後のデータに対応する電圧(V1(i, j, k)およびV2(i, j, k))とを、「互いに同じフレームFR(k)に対応するもの」と称し、これらのデータおよび電圧に対応する期間を、フレームFR(k)と称する。また、これらのデータ、電圧およびフレームを、互いに同じフレーム番号(例えば、k)を付して参照する。

【0101】

ここで、これらのデータおよび電圧に対応する期間とは、より詳細には、あるフレームFR(k)の映像データD(i, j, k)がサブ画素SPIX(i, j)に入力されてから、次のフレームFR(k+1)の映像データD(i, j, k+1)が入力されるまでの期間、上記映像データD(i, j, k)に対して上記各処理を施した補正後のデータS01(i, j, k)およびS02(i, j, k)のうち最初の方(この例では、S01(i, j, k))を出力してから、次の上記映像データD(i, j, k+1)に対して上記各処理を施した補正後のデータS01(i, j, k+1)およびS02(i, j, k+1)のうち最初の方(この例では、S01(i, j, k+1))を出力するまでの期間、あるいは、上記映像データS01(i, j, k)に応じて印加される電圧V1(i, j, k)がサブ画素SPIX(i, j)に印加されてから、次の上記映像データS01(i, j, k+1)に応じて印加される電圧V1(i, j, k+1)がサブ画素SPIX(i, j)に印加されるまでの期間である。

【0102】

また、説明の便宜上、以下では、各サブフレーム、並びに、それに対応する映像データまたは電圧を総称する際、例えば、サブフレームSFR(x)のように、サブフレームの番号を示す末尾の数字を省略して参照する。この場合、あるサブフレームSFR1(k)およびSFR2(k)は、サブフレームSFR(x)およびSFR(x+1)となる。

【0103】

上記サブフレーム処理部32は、より詳細には、1フレーム分の各サブ画素SPIXへの映像データDを記憶するフレームメモリ41と、映像データと第1のサブフレームにおける映像データS01との対応関係を記憶したルックアップテーブル(LUT)42と、映像データと第2のサブフレームにおける映像データS02との対応関係を記憶したLUT43と、これらを制御する制御回路44とを備えている。なお、当該LUT42・43が特許請求の範囲に記載の記憶手段に対応し、制御回路44が生成手段に対応する。

【0104】

当該制御回路44は、各フレーム毎に1回ずつ、そのフレーム(例えば、FR(k))における、各サブ画素SPIX(1, 1)~(n, m)への映像データD(1, 1, k)~D(n, m, k)を、当該フレームメモリ41へ書き込むと共に、各フレーム毎にサブフレームの回数(この場合は、2回)ずつ、当該フレームメモリ41から、上記各映像データD(1, 1, k)~D(n, m, k)を読み出すことができる。

【0105】

また、上記LUT42には、上記読み出した映像データ(1, 1, k)~D(n, m, k)が取り得る値のそれぞれに関連付けて、その値を取った場合に出力すべき映像データS01を示す値が記憶されている。同様に、上記LUT43には、上記取り得る値のそれぞれに関連付けて、その値を取った場合に出力すべき映像データS02を示す値が記憶されている。

【0106】

さらに、上記制御回路44は、LUT42を参照して、上記読み出した映像データD(i, j, k)に対応する映像データS01(i, j, k)を出力すると共に、LUT43を参照して、上記読み出した映像データD(i, j, k)に対応する映像データS02(i, j, k)を出力することができる。なお、各LUT42・43に記憶されている値は

10

20

30

40

50

、各映像データ $S_{o1} \cdot S_{o2}$ を特定できれば、例えば、上記取り得る値との差などであってもよいが、本実施形態では、各映像データ $S_{o1} \cdot S_{o2}$ の値自体が格納されており、制御回路 44 は、各 $LUT_{42} \cdot 43$ から読み出した値を、各映像データ $S_{o1} \cdot S_{o2}$ として出力している。

【0107】

上記 $LUT_{42} \cdot 43$ に格納されている値は、上記各取り得る値を g 、当該値 g に対応して、それぞれに格納されている値を、 P_1 、 P_2 とするとき、以下のように設定されている。なお、サブフレーム $SFR_1(k)$ の映像データ S_{o1} の方が高い輝度を示すように設定してもよいが、以下では、サブフレーム $SFR_2(k)$ の映像データ S_{o2} が、映像データ S_{o1} 以上の輝度を示すように設定されている場合について説明する。

10

【0108】

すなわち、 g が予め定められた閾値以下の階調（閾値の示す輝度と同じかより低い輝度）を示している場合、値 P_1 は、暗表示用に定められた範囲内の値に設定され、値 P_2 は、当該値 P_1 と上記値 g とに応じた値に設定されている。なお、暗表示用の範囲の上限値は、暗表示用に予め定められた階調であり、下限値は、最低輝度を示す階調（黒）よりも大きな値に設定されている。なお、当該範囲は、上限値および下限値を含んでいる。また、当該暗表示用に予め定められた階調は、後述する白浮きの量を所望の量以下に抑制可能な値に設定することが望ましい。

【0109】

これとは逆に、 g が予め定められた閾値よりも明るい階調（閾値の示す輝度よりも高い輝度）を示している場合、値 P_2 は、明表示用に定められた範囲内の値に設定され、値 P_1 は、当該値 P_2 と上記値 g とに応じた値に設定されている。なお、明表示用の範囲は、明表示用に予め定められた階調以上の階調であり、当該明表示用に予め定められた階調が最高輝度を示している場合は、最高輝度を示す階調（白）である。また、当該明表示用に予め定められた階調は、後述する白浮きの量を所望の量以下に抑制可能な値に設定することが望ましい。

20

【0110】

この結果、あるフレーム $FR(k)$ における、サブ画素 $SPIX(i, j)$ への映像データ $D(i, j, k)$ が、上記閾値以下の階調を示している場合、すなわち、低輝度領域では、当該フレーム $FR(k)$ におけるサブ画素 $SPIX(i, j)$ の輝度の高低は、主として、値 P_2 の大小によって制御される。したがって、サブ画素 $SPIX(i, j)$ の表示状態を、フレーム $FR(k)$ のうち、少なくともサブフレーム $SFR_1(k)$ の期間には、暗表示状態にすることができる。これにより、あるフレーム $FR(k)$ における映像データ $D(i, j, k)$ が低輝度領域の階調を示しているときに、当該フレーム $FR(k)$ におけるサブ画素 $SPIX(i, j)$ の発光状態を、 $CRT(Cathode-Ray Tube)$ のようなインパルス型発光に近づけることができ、画素アレイ 2 に動画表示する際の画質を向上できる。

30

【0111】

また、あるフレーム $FR(k)$ における、サブ画素 $SPIX(i, j)$ への映像データ $D(i, j, k)$ が、上記閾値よりも高い階調を示している場合、すなわち、高輝度領域では、当該フレーム $FR(k)$ におけるサブ画素 $SPIX(i, j)$ の輝度の高低は、主として、値 P_1 の大小によって制御される。したがって、両サブフレーム $SFR_1(k)$ および $SFR_2(k)$ の輝度を略等分に割り振る構成と比較して、サブ画素 $SPIX(i, j)$ のサブフレーム $SFR_1(k)$ における輝度と、サブフレーム $SFR_2(k)$ における輝度との差を大きく設定できる。この結果、あるフレーム $FR(k)$ における映像データ $D(i, j, k)$ が高輝度領域の階調を示しているときにも、殆どの場合で、当該フレーム $FR(k)$ におけるサブ画素 $SPIX(i, j)$ の発光状態をインパルス型発光に近づけることができ、画素アレイ 2 に動画表示する際の画質を向上できる。

40

【0112】

さらに、上記構成では、上記映像データ $D(i, j, k)$ が高輝度領域の階調を示して

50

いるとき、サブフレームSFR2(k)用の映像データ $S_{o2}(i, j, k)$ は、明表示用に定められた範囲内の値になり、上記映像データ $D(i, j, k)$ の示す輝度が高くなるに従って、サブフレームSFR1(k)用の映像データ $S_{o1}(i, j, k)$ が大きくなる。したがって、白表示が指示された場合にも暗表示する期間を必ず設ける構成と比較して、当該フレームFR(k)におけるサブ画素SPIX(i, j)の輝度を高くすることができる。この結果、サブ画素SPIX(i, j)の発光状態を上記インパルス型に近づけることによって、動画表示時の画質を向上しているにも拘わらず、サブ画素SPIX(i, j)の輝度の最高値を大幅に増大させることができ、より明るい画像表示装置1を実現できる。

【0113】

ここで、広視野角といわれているVAパネルでも、視野角度による階調特性の変化を完全になくすことはできず、例えば左右方向の視野角度が大きくなると階調特性が悪化してしまう。

【0114】

例えば、図8に示すように、視野角度が60度となると、正面からパネルを望む場合(視野角度0度)に対し、階調特性が変わり、中間調の輝度が明るくなる白浮き現象が起こってしまう。

【0115】

これに対して、上記構成では、上記映像データ $D(i, j, k)$ が高輝度領域の階調と低輝度領域の階調とのいずれを示しているときであっても、上記両映像データ $S_{o1}(i, j, k)$ および $S_{o2}(i, j, k)$ の一方は、明表示用に定められた範囲内の値、あるいは、暗表示用に定められた範囲内の値に設定されており、当該フレームFR(k)におけるサブ画素SPIX(i, j)の輝度の高低は、主として、他方の大小によって制御される。

【0116】

ここで、図8からもわかるように、上記白浮きの量(想定している輝度とのズレ)は、中間階調の場合で最も大きくなり、十分に低い輝度の場合、および、十分に高い輝度の場合には、比較的少ない値に留められている。

【0117】

したがって、図9に示すように、各サブフレームSFR1(k)・SFR2(k)の双方を同程度に増減して上記輝度の高低を制御する構成(双方が中間調になる構成)、あるいは、フレーム分割せずに表示する構成と比較して、発生する白浮きの総量を大幅に抑えることができ、画像表示装置1の視野角特性を大幅に向上できる。

【0118】

ところで、本実施形態では、画素アレイ2が上記垂直配向モードの液晶セルであるため、液晶分子が略垂直に配向している状態(黒表示状態)から、傾斜状態(中間階調あるいは白表示状態)へ遷移するときの応答速度は、液晶分子が既に傾斜している状態(黒以外の表示状態)から、表示すべき階調に応じて傾斜角度を変更するときの応答速度よりも遅くなる。この結果、上記暗表示用に定められた範囲内の値を黒に設定すると、上述したようにサブフレームに分割して駆動する際の応答速度向上、あるいは、サブ画素SPIXの明るさの向上が制限されやすい。

【0119】

より詳細には、図5に示すように、液晶分子が略垂直に配向している状態(黒表示状態)において、画素電極121aに電圧を印加すると、図7に示す突起列123a近傍の領域およびスリット123b近傍の領域の液晶分子は、上記電圧印加によって形成される斜め電界の影響を受けて、斜め方向に配向し、これらの領域から離れた液晶分子の配向方向は、液晶の連続性によって、上記各領域の液晶分子が配向した後で決定される。

【0120】

ただし、各液晶分子が略垂直に配向している状態では、配向方位(配向方向の基板に平行な面内成分)が未だ決定されていないため、電界あるいは液晶の連続性に従って、各液

10

20

30

40

50

晶分子が自らの配向方向を決定する際には、液晶分子の傾斜角度（液晶分子の配向方向の基板法線方向成分）だけではなく、配向方位も決定する必要がある。したがって、既に配向方位が決定されている状態から遷移する場合と比較して、液晶分子の応答速度が遅くなる傾向にある。特に、上記近傍の領域から離れた領域では、近傍の領域の液晶分子の配向方向が決定された後に、液晶分子の配向方向が決定されるため、これらの液晶分子の応答速度はさらに遅くなる。これらの結果、サブ画素 S P I X の輝度（透過率）の応答速度は、液晶分子が既に傾斜している状態（黒以外の表示状態）から、表示すべき階調に応じて傾斜角を変更する場合と比較して、液晶分子が略垂直に配向している状態（黒表示状態）から、傾斜状態（中間階調あるいは白表示状態）へ遷移するときの方が遅くなってしまふ。なお、階調遷移を強調すれば、ある程度、応答時間を短縮できる。ただし、階調遷移を強調し過ぎると、上記近傍の領域の応答速度と上記離れた領域の応答速度との相違によって、サブ画素 S P I X 中に、輝度の異なる領域が視認されてしまふ。この結果、階調遷移強調の程度は、輝度の異なる領域が視認されない程度、あるいは、視認されても許容される程度に制限する必要がある、階調遷移強調による応答速度向上には限界がある。

10

【 0 1 2 1 】

一例として、上記暗表示用に定められた範囲内の値を黒に設定した構成（第 1 の比較例の構成）では、図 1 0 に示すように、例えば、映像データ D が黒を示している状態（ $t_0 \sim t_1$ の期間）の後、 t_1 の時点において、上記予め定められた閾値を超える直前の階調に変化したとする。

【 0 1 2 2 】

この場合、 $t_0 \sim t_1$ の期間のフレーム F R を、例えば、フレーム F R (1) ~ F R (5) とすると、各フレーム F R (1 ~ 5) において、映像データ D ($i, j, 1 \sim 5$) は、黒を示す値（例えば、0）となり、サブフレーム S F R 1 (1 ~ 5) の映像データ S o 1 ($i, j, 1 \sim 5$)、および、サブフレーム S F R 2 (1 ~ 5) の映像データ S o 2 ($i, j, 1 \sim 5$) も、黒を示す値に設定される。

20

【 0 1 2 3 】

一方、 t_1 以降のフレーム F R (6 ~) では、映像データ D ($i, j, 6 \sim$) が、上記閾値を超えていないので、サブフレーム処理部 3 2 は、サブフレーム S F R 1 (6 ~) の映像データ S o 1 ($i, j, 6 \sim$) を暗表示用に定められた範囲内の値（この場合は、黒）に設定し、サブフレーム S F R 2 (6 ~) の映像データ S o 2 ($i, j, 6 \sim$) を増減して、各フレーム F R (6 ~) におけるサブ画素 S P I X (i, j) の輝度の時間積分値を制御しようとする。ここで、上述したように、映像データ D ($i, j, 6 \sim$) は、上記閾値を超えていないが、超える直前の値である。したがって、上記映像データ S o 2 ($i, j, 6 \sim$) は、白あるいは白に近い値に設定される。

30

【 0 1 2 4 】

この場合、サブ画素 S P I X (i, j) が、映像データ S o 1 ($i, j, 6$) によって駆動されていた期間から、映像データ S o 2 ($i, j, 6$) によって駆動される期間へと移行する時点（図中、 t_2 の時点）において、サブ画素 S P I X (i, j) には、黒表示状態から白状態への遷移が指示される。ただし、上述したように、垂直配向モードの液晶セルをノーマリブラックモードで駆動する構成では、当該遷移の際の応答速度が遅くなっており、サブ画素 S P I X (i, j) は、この指示に十分に応答できなくなってしまう。なお、実際には、サブフレーム処理部 3 2 が各映像データ S o 1 (i, j, k) ・ S o 2 (i, j, k) を生成する時点と、サブ画素 S P I X (i, j) が、これらの映像データ S o 1 (i, j, k) ・ S o 2 (i, j, k) によって駆動される期間の最初の時点との間には、時間差があるが、図 1 0 および後述する図 1 2、あるいは、それらの説明では、便宜上、この時間差を 0 としている。

40

【 0 1 2 5 】

この結果、上記閾値を超える直前の階調と黒とが繰り返して指示されると、サブ画素 S P I X (i, j) の輝度の時間変化は、図 1 1 に示すようになる。なお、図 1 1 は、上記閾値が、白表示時の輝度を 1 としたとき、0 . 5 の輝度に設定されており、輝度を増加さ

50

せる階調遷移（ライズの階調遷移）の速度が、輝度を減少させる階調遷移（ディケイの階調遷移）の10倍遅い場合を示している。

【0126】

この場合、図11に示すように、本来であれば、サブ画素SPIX(i, j)の最大輝度は、白表示時と同一の輝度にまで到達すべきであるが、実際には、白表示時の0.4倍の輝度にまでしか到達しておらず、白表示時の0.5倍であるべき、サブ画素SPIX(i, j)の平均輝度は、実際には、0.14倍にまで下がってしまう。

【0127】

このように、上記暗表示用に定められた範囲内の値を黒に設定すると、サブ画素SPIX(i, j)の応答速度が低下して、サブ画素SPIXの明るさが低下する虞れがある。

10

【0128】

これに対して、本実施形態に係るサブフレーム処理部32では、上記暗表示用に定められた範囲内の値が、黒よりも明るい値に設定された暗階調（例えば、階調が2.2、8ビット表示で表現される場合の24階調）に設定されている。

【0129】

この結果、図10と同様の映像データD(i, j, 1~)が入力される場合に、サブフレーム処理部32が各フレームFR(1~)において生成する各映像データSo1(i, j, 1~)およびSo2(i, j, 1~)は、図12に示すようになり、各サブフレームSFR1(1~)の映像データSo1(i, j, 1~)は、上記黒以外の暗階調に設定される。

20

【0130】

この場合、図10と同様に、上記映像データSo2(i, j, 6~)は、白あるいは白に近い値に設定される。ところが、各サブフレームSFR1(1~)の映像データSo1(i, j, 1~)は、上記黒以外の暗階調に設定されている。したがって、サブ画素SPIX(i, j)には、t1の時点で、黒から暗階調への遷移が指示された後、t2の時点では、暗階調から上記白または白に近い階調への遷移が指示される。

【0131】

ここで、t1の時点での階調遷移は、黒からの階調遷移であるが、暗階調への遷移なので、垂直配向モードの液晶セルをノーマリブラックモードで駆動する場合であっても、サブ画素SPIX(i, j)は、何ら支障なく、サブフレーム期間内に応答できる。一方、t2の時点での階調遷移は、黒からの階調遷移ではなく、暗階調からの階調遷移なので、図10のように黒からの階調遷移させる構成と比較して、大幅に応答速度を向上できる。

30

【0132】

なお、上記暗表示用に定められた範囲内の値を黒以外の暗階調に設定すると、黒に設定する場合と比較して、サブ画素SPIX(i, j)の輝度の時間積分値は大きく（明るく）なる。ところが、黒に十分に近い暗階調と黒との間で階調遷移する場合、ライズの階調遷移時の応答時間riseは、ディケイの階調遷移時の応答時間dよりも大幅に大きいため、フレーム期間全体での輝度の時間平均値を充分暗い値に保つことができ、使用者に黒と認識させることができる。

【0133】

したがって、例えば、図11と同様に、上記閾値を超える直前の階調と黒とが繰り返して指示したとき、サブ画素SPIX(i, j)の輝度の時間変化は、図13に示すようになり、サブ画素SPIX(i, j)の最大輝度を、白表示時と同一の輝度にまで到達させることができる。また、サブ画素SPIX(i, j)の平均輝度を、所望の値（0.5倍）に設定できる。なお、図11の場合と比較すると、サブ画素SPIX(i, j)の平均輝度は、3倍以上に増加されている。

40

【0134】

この結果、上記暗表示用に定められた範囲内の値を黒に設定する構成と比較して、上述したようにサブフレームに分割して駆動する際のサブ画素SPIX(i, j)の応答速度を向上させ、サブ画素SPIXの輝度の時間積分値を増加させることができる。より明る

50

く、しかも、動画表示時の画質の高い画像表示装置 1 を実現できる。

【0135】

以下では、図 1 4 を参照しながら、一般的な用途で、暗表示用に定められた範囲内の値として好適な値について説明する。すなわち、上記液晶セルは、電圧無印加時において、配向膜近傍の液晶分子が略垂直に配向しているため、液晶セルのコントラスト比は、TN (Twisted Nematic) 方式よりも格段に向上されており、コントラスト比が 1000 程度の液晶セルも数多く存在する。一方、一般的な用途として、液晶モニタ装置、あるいは、液晶テレビジョン受像機などの用途では、約 400 前後のコントラスト比を維持していればよい。

【0136】

一例として、コントラスト比が 1000 程度の液晶セルにおいて、サブフレーム SFR 1 (k) の輝度を変更しながら、黒表示時の平均輝度およびコントラスト比を評価したところ、図 1 4 の結果が得られた。なお、図では、輝度を記載する際、白表示時の輝度を 1 として正規化して記載している。このように、サブフレーム SFR 1 (k) の輝度が 0.012 であれば、400 前後のコントラスト比が確保されている。したがって、ホールド表示時の輝度が白表示時の約 1% 以下の階調、すなわち、階調で記載すると、値が 2.2 で、しかも、映像データが 8 ビットで表現される場合、約 32 階調以下であれば、十分なコントラスト比を保ったままで、サブ画素 SPiX (i, j) の応答速度を向上させることができる。

【0137】

なお、上記では、各サブフレーム SFR 1・SFR 2 用の映像データ S01・S02 のうち、上記暗表示用に定められた範囲内の値に設定される映像データ S01 を、黒以外の暗階調に変更すると共に、それ以外の映像データ S02 は変更せず、黒のままに設定する場合を例にして説明したが、当該映像データ S02 も、S01 と同様に、黒以外の暗階調に設定してもよい。一例として、映像データ D が黒を示している場合、映像データ S01・S02 の双方を同じ暗階調に設定してもよい。

【0138】

ところで、入力される映像信号 DAT の特性と、画像表示装置 1 の画素アレイ 2 (図 2 参照) の特性とが異なっている場合には、映像信号 DAT が入力されてから、それに対応する電圧をパネル 1 1 に印加するまでの間に、補正処理を行う必要がある。また、上記両特性が一致していたとしても、ユーザの指示などによって、本来とは異なる特性で画像を表示する場合には、映像信号 DAT が入力されてから、それに対応する電圧をパネル 1 1 に印加するまでの間に、補正処理を行う必要がある。

【0139】

ここで、第 2 の比較例として、パネル 1 1 に入力する信号を変更せずに、パネル 1 1 へ印加する電圧を制御して補正を行う場合、基準電圧を制御する回路が必要になり、回路規模が増大する虞れがある。特に、本実施形態のように、カラー表示する場合に、各色成分 (例えば、R, G, B) 毎に基準電圧を制御する回路を設けると、回路規模が大幅に増大してしまう。

【0140】

一方、第 3 の比較例として、図 1 5 に示す信号処理回路 5 2 1 のように、図 1 と略同様の回路 5 3 1 ~ 5 4 4 に加えて、変調処理部 3 1 の前段または後段に (図の例では、前段)、補正を行う補正回路 5 3 3 を設けて、パネル 1 1 に入力する信号を変更する構成では、基準電圧を制御する回路に代えて、補正回路 5 3 3 が必要になり、依然として、回路規模が増大する虞れがある。なお、図 1 5 の例では、補正回路 5 3 3 は、入力され得る値に対応付けて、当該値に対応する補正後の出力値を記憶する LUT 5 3 3 a を参照して、補正後の映像データを生成している。

【0141】

これに対して、本実施形態に係る信号処理回路 2 1 では、上記各 LUT 4 2・4 3 が、変換された、各サブフレームの映像データを示す値を記憶することによって、時分割駆

10

20

30

40

50

動の L U T 5 4 2 ・ 5 4 3 と、 変換用の L U T 5 3 3 a とを共用している。この結果、
変換用の L U T 5 3 3 a の分だけ回路規模を削減でき、信号処理回路 2 1 に必要な回路
規模を大幅に削減できる。

【 0 1 4 2 】

さらに、本実施形態では、上記 L U T 4 2 ・ 4 3 がサブ画素 S P I X (i , j) の色毎
(この例では、R , G , B のそれぞれ) に設けられているので、色毎に異なった映像デー
タ S 1 o ・ S 2 o を出力でき、互いに異なる色間で同じ L U T を用いる場合よりも適切な
値を出力できる。

【 0 1 4 3 】

特に、画素アレイ 2 が液晶表示パネルの場合、表示波長に応じて複屈折が変化するため
、色毎に異なった 特性を持っている。この結果、本実施形態のように、時分割駆動によ
る応答積算輝度によって階調を表現する場合には、独立した 補正処理をすることが望ま
しいので、特に効果が大きい。

【 0 1 4 4 】

さらに、 値が変更可能な場合、上記 L U T 4 2 ・ 4 3 は、変更可能な 値毎に設けら
れ、制御回路 4 4 は、例えば、ユーザの操作などによって、 値の変更指示を受け付け
ると、これら複数の L U T 4 2 ・ 4 3 の中から、当該指示に合った L U T 4 2 ・ 4 3 を選択
して、当該 L U T 4 2 ・ 4 3 を参照する。これにより、サブフレーム処理部 3 2 は、補正
すべき 値を切り換えることができる。

【 0 1 4 5 】

また、サブフレーム処理部 3 2 は、 値の変更指示に応じて、各サブフレーム S F R 1
・ S F R 2 の時間比を変更してもよい。なお、この場合、サブフレーム処理部 3 2 は、変
調処理部 3 1 へ指示して、変調処理部 3 1 における各サブフレーム S F R 1 ・ S F R 2 の
時間比も変更させる。この場合は、 値の変更指示に応じて、各サブフレーム S F R 1 ・
S F R 2 の時間比を変更できるので、詳細は後述するように、いずれの 値への補正が指
示された場合であっても、いずれのサブフレーム (S F R 1 ・ S F R 2) の輝度で 1 フレ
ーム期間中の輝度を主として制御するかを、適切な明度で切り換えることができる。

【 0 1 4 6 】

以下では、変調処理部 3 1 の詳細な構成について、図 1 6 を参照しながら説明する。す
なわち、本実施形態に係る変調処理部 3 1 は、予測型の階調遷移強調処理を行っており、
各サブ画素 S P I X (i , j) の予測値 E (i , j , k) を格納し、次のフレーム F R (k + 1)
まで記憶するフレームメモリ (予測値記憶手段) 5 1 と、当該フレームメモリ 5 1
に格納されていた、前フレーム F R (k - 1) の予測値 E (i , j , k - 1) を参照し
て、現フレーム F R (k) の各映像データ D (i , j , k) を補正して、補正後の値を、
映像データ D o (i , j , k) として出力する補正処理部 5 2 と、現フレーム F R (k)
の各サブ画素 S P I X (i , j) への映像データ D (i , j , k) を参照して、当該フレ
ームメモリ 5 1 に格納されていた当該サブ画素 S P I X (i , j) に関する予測値 E (i ,
j , k - 1) を、新たな予測値 E (i , j , k) へと更新する予測処理部 5 3 とを備え
ている。

【 0 1 4 7 】

現フレーム F R (k) の上記予測値 E (i , j , k) は、補正後の映像データ D o (i ,
j , k) によってサブ画素 S P I X (i , j) が駆動された場合に、当該サブ画素 S P
I X (i , j) が、次のフレーム F R (k + 1) の開始時点、すなわち、次のフレーム F
R (k + 1) の映像データ D o (i , j , k + 1) によるサブ画素 S P I X (i , j) の
駆動が開始される時点に到達していると予測される輝度に対応する階調を示す値であつて
、予測処理部 5 3 は、前フレーム F R (k - 1) の予測値 E (i , j , k - 1) と、現フ
レーム F R (k) における映像データ D (i , j , k) とに基づいて、上記予測値 E (i ,
j , k) を予測している。

【 0 1 4 8 】

本実施形態では、上述したように、補正後の映像データ D o (i , j , k) に対して、

10

20

30

40

50

フレーム分割および補正処理を行って、1フレームあたりに、2つの映像データ $S_{o1}(i, j, k)$ および $S_{o2}(i, j, k)$ を生成し、1フレーム期間中に、それぞれに対応する電圧 $V_1(i, j, k)$ および $V_2(i, j, k)$ を、サブ画素 $SPIX(i, j)$ に印加している。ただし、後述するように、前フレーム $FR(k-1)$ の予測値 $E(i, j, k-1)$ と、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ とが特定されれば、補正後の映像データ $D_o(i, j, k)$ が特定され、当該映像データ $D_o(i, j, k)$ が特定されれば、上記両映像データ $S_{o1}(i, j, k)$ および $S_{o2}(i, j, k)$ 、並びに、上記両電圧 $V_1(i, j, k)$ および $V_2(i, j, k)$ も特定される。

【0149】

また、上記予測値 $E(i, j, k-1)$ は、前フレーム $FR(k-1)$ の予測値なので、現フレーム $FR(k)$ を基準にして言い直すと、当該予測値 $E(i, j, k-1)$ は、サブ画素 $SPIX(i, j)$ が現フレーム $FR(k)$ の開始時に到達していると予測される輝度に対応する階調を示す値であり、現フレーム $FR(k)$ の開始時点におけるサブ画素 $SPIX(i, j)$ の表示状態を示す値である。なお、サブ画素 $SPIX(i, j)$ が液晶表示素子の場合、当該値は、サブ画素 $SPIX(i, j)$ の液晶分子の配向状態をも示している。

【0150】

したがって、予測処理部53による予測方法が正確であり、前フレーム $FR(k-1)$ の予測値 $E(i, j, k-1)$ が正確に予測されていれば、予測処理部53は、前フレーム $FR(k-1)$ の予測値 $E(i, j, k-1)$ と、現フレーム $FR(k)$ における映像データ $D(i, j, k)$ とに基づいて、上記予測値 $E(i, j, k)$ も正確に予測できる。

【0151】

一方、上記補正処理部52は、上記前フレーム $FR(k-1)$ の予測値 $E(i, j, k-1)$ 、すなわち、現フレーム $FR(k)$ の開始時点におけるサブ画素 $SPIX(i, j)$ の表示状態を示す値と、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ とに基づいて、当該予測値 $E(i, j, k-1)$ の示す階調から、映像データ $D(i, j, k)$ への階調遷移を強調するように、映像データ $D(i, j, k)$ を補正できる。

【0152】

上記両処理部52・53は、LUTのみによって実現してもよいが、本実施形態では、LUTの参照処理と補間処理との併用によって実現している。

【0153】

具体的には、本実施形態に係る補正処理部52は、LUT61を備えている。当該LUT61には、映像データ $D(i, j, k)$ と予測値 $E(i, j, k-1)$ とが取り得る組み合わせのそれぞれに対応付けて、当該組み合わせが入力された場合に出力すべき映像データ D_o を示す値が格納されている。なお、当該値は、上述したLUT42・43の場合と同様、映像データ D_o を特定できる値であれば、どのような値であってもよいが、以下では、映像データ D_o 自体が格納されている場合について説明する。

【0154】

ここで、LUT61には、取り得る組み合わせ全てに対応する値を格納してもよいが、本実施形態に係るLUT61は、記憶容量を削減するため、予め定められた一部の組み合わせについてのみ、それに対応する値を格納している。また、補正処理部52に設けられた演算部62は、LUT61に格納されていない組み合わせが入力された場合は、LUT61から、当該入力された組み合わせに近い複数の組み合わせに対応する値を読み出し、それらの値を予め定められた演算によって補間して、入力された組み合わせに対応する値を算出している。

【0155】

同様に、本実施形態に係る予測処理部53に設けられたLUT71には、映像データ $D(i, j, k)$ と予測値 $E(i, j, k-1)$ とが取り得る組み合わせのそれぞれに対応付けて、当該組み合わせが入力された場合に出力すべき値を示す値が格納されている。な

お、LUT71にも、上記と同様、出力すべき値（この場合は、予測値 $E(i, j, k)$ ）自体が格納されている。また、上記と同様に、LUT71に値を格納する組み合わせも予め定められた一部の組み合わせに制限されていると共に、予測処理部53に設けられた演算部72は、LUT71を参照した補間演算によって、入力された組み合わせに対応する値を算出している。

【0156】

上記構成では、フレームメモリ51に、前フレームFR(k-1)の映像データ $D(i, j, k-1)$ 自体ではなく、予測値 $E(i, j, k-1)$ が格納されており、補正処理部52は、前フレームFR(k-1)の予測値 $E(i, j, k-1)$ 、すなわち、現フレームFR(k)の開始時点におけるサブ画素SPIX(i, j)の表示状態を予測した値を参照して、現フレームFR(k)の映像データ $D(i, j, k)$ を補正している。これにより、インパルス型発光に近づけて動画表示時の画質を向上させた結果、ライズ ディケイの繰り返しが発生するにも拘わらず、不適切な階調遷移強調を防止できる。

10

【0157】

具体的には、応答速度の遅いサブ画素SPIX(i, j)を使用している場合、前々回から前回への階調遷移を強調しても、前回のサブフレームSFR(x-1)の終了時点におけるサブ画素SPIX(i, j)の輝度（現サブフレームFR(x)の開始時点における輝度）が、前サブフレームSFR(x-1)の映像データ $S_o(i, j, x)$ の示す輝度に到達していない場合がある。この場合の例としては、階調差が大きいときや、階調遷移強調前の階調が、最大値または最小値に近くて、階調遷移を十分に強調できない場合などが挙げられる。

20

【0158】

この場合に、信号処理回路21が、現サブフレームFR(x)の開始時点における輝度が前サブフレームSFR(x-1)の映像データ $S_o(i, j, x)$ の示す輝度に到達していると見なして、階調遷移を強調すると、階調遷移を強調し過ぎたり、階調遷移の強調が不十分だったりする。

【0159】

特に、輝度が増加する階調遷移（ライズの階調遷移）と、輝度が減少する階調遷移（ディケイの階調遷移）とを繰り返している場合には、上記のように見なして階調遷移を強調すると、階調遷移を強調し過ぎてサブ画素SPIX(i, j)の輝度が不所望に明るくなってしまふ。この結果、不適切な階調遷移強調を、ユーザが視認し易くなり、画質が低下する虞れがある。

30

【0160】

一方、本実施形態では、上述したように、映像データ $S_{o1}(i, j, k)$ および $S_{o2}(i, j, k)$ に対応する電圧 $V1(i, j, k)$ および $V2(i, j, k)$ をサブ画素SPIX(i, j)に印加することによって、当該サブ画素SPIX(i, j)の発光状態をインパルス型発光に近づけているため、サブ画素SPIX(i, j)が取るべき輝度は、サブフレーム毎に増減している。この結果、上記のように見なして階調遷移を強調すると、不適切な階調遷移によって画質が低下する虞れがある。

【0161】

これに対して、本実施形態では、予測値 $E(i, j, k)$ を参照することによって、上記のように見なす場合よりも高精度に予測しているため、インパルス型発光に近づけた結果、ライズ ディケイの繰り返しが発生するにも拘わらず、不適切な階調遷移強調を防止できる。この結果、不適切な階調遷移強調による画質低下を招くことなく、インパルス型に近づけた発光によって動画表示時の画質を向上できる。なお、上記のように見なすよりも高精度な予測方法の他の例としては、例えば、これまでに入力された映像データの複数を参照して予測したり、これまでの予測結果の複数を参照して予測したりする方法や、これまでの予測結果と、これまでに入力された映像データと、上記今回映像データとのうち、少なくとも今回映像データを含む複数を参照して予測する方法などが挙げられる。

40

50

【 0 1 6 2 】

また、垂直配向モードかつノーマリブラックモードの液晶セルは、ディケイの階調遷移に対する応答速度がライズの場合に比べて遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回へのディケイの階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生しやすい。したがって、本実施形態のように画素アレイ 2 として当該液晶セルを用いた場合は、特に効果が大きい。

【 0 1 6 3 】

以下では、図 17 ~ 図 30 (c) を参照しながら、サブフレーム処理部 32 によるサブフレームへの分割処理 (映像データ S 1 o および S 2 o の生成処理) について、以下の構成、すなわち、画素アレイ 2 が VA モードのアクティブマトリックス (TFT) 液晶パネルであり、各サブ画素 SP I X が 8 ビットの階調を表示可能である構成を例にして、さらに詳細に説明する。なお、以下では、説明の便宜上、上記映像データ S 1 o および S 2 o を、前段表示信号および後段表示信号と称する。

10

【 0 1 6 4 】

まず、液晶パネルに関する一般的な表示輝度 (パネルによって表示される画像の輝度) について説明する。

【 0 1 6 5 】

通常の 8 ビットデータを、サブフレームを用いずに 1 フレームで画像を表示する場合 (1 フレーム期間で、液晶パネルの全走査信号線 G L 1 ~ G L m を 1 回だけ ON とする、通常ホールド表示する場合)、液晶パネルに印加される信号 (映像信号 D A T 2) の輝度階調 (信号階調) は、0 ~ 255 までの段階となる。

20

【 0 1 6 6 】

そして、液晶パネルにおける信号階調と表示輝度とは、以下の (1) 式によって近似的に表現される。

$$\left(\frac{T - T_0}{T_{max} - T_0} \right) = \left(\frac{L}{L_{max}} \right) - \Delta \dots (1)$$

ここで、L は 1 フレームで画像を表示する場合 (通常ホールド表示で画像を表示する場合) の信号階調 (フレーム階調)、L_{max} は最大の輝度階調 (255)、T は表示輝度、T_{max} は最大輝度 (L = L_{max} = 255 のときの輝度 ; 白)、T₀ は最小輝度 (L = 0 のときの輝度 ; 黒)、Δ は、補正值 (通常 2 . 2) である。

なお、実際の液晶パネルでは、T₀ = 0 ではない。しかしながら、説明を簡略化するため、以下では、T₀ = 0 とする。

30

【 0 1 6 7 】

また、この場合 (通常ホールド表示の場合) に液晶パネルから出力される表示輝度 T は、上述した図 8 に示すようになる。

図 8 に示すグラフは、横軸に『出力されるはずの輝度 (予定輝度 ; 信号階調に応じた値 , 上記の表示輝度 T に相当) 』を、縦軸に『実際に出力された輝度 (実際輝度) 』を示している。

【 0 1 6 8 】

このグラフに示すように、この場合には、上記した 2 つの輝度は、液晶パネルの正面 (視野角度 0 度) においては等しくなる。

40

一方、視野角度を 60 度としたときには、実際輝度が、階調特性の変化によって、中間調の輝度で明るくなってしまう。

【 0 1 6 9 】

次に、本構成例に係る画像表示装置 1 における表示輝度について説明する。

本画像表示装置 1 では、制御回路 44 が、

(a) 「前サブフレームおよび後サブフレームのそれぞれにおいて画素アレイ 2 によって表示される画像の輝度 (表示輝度) の時間積分値 (1 フレームにおける積分輝度) を、通常ホールド表示を行う場合の 1 フレームの表示輝度と等しくする」

(b) 「一方のサブフレームを上記暗階調表示、または白 (最大輝度) にする」

を満たすように階調表現を行うように設計されている。

50

【 0 1 7 0 】

このために、本構成例に係る画像表示装置 1 では、制御回路 4 4 が、フレームを 2 つのサブフレームに均等に分割し、1 つのサブフレームによって最大輝度の半分までの輝度を表示するように設計されている。

【 0 1 7 1 】

すなわち、最大輝度の半分（閾輝度； $T_{max} / 2$ ）までの輝度を 1 フレームで出力する場合（低輝度の場合）、制御回路 4 4 は、前サブフレームを暗階調表示とし、後サブフレームの表示輝度のみを調整して階調表現を行う（後サブフレームのみを用いて階調表現を行う）。

この場合、1 フレームにおける積分輝度は『（最小輝度 + 後サブフレームの輝度）/ 2』の輝度となる。

10

【 0 1 7 2 】

また、上記の閾輝度より高い輝度を出力する場合（高輝度の場合）、制御回路 4 4 は、後サブフレームを最大輝度（白）とし、前サブフレームの表示輝度を調整して階調表現を行う。

この場合、1 フレームにおける積分輝度は『（前サブフレームの輝度 + 最大輝度）/ 2』の輝度となる。

【 0 1 7 3 】

次に、このような表示輝度を得るための表示信号（前段表示信号および後段表示信号）の信号階調設定について具体的に説明する。

20

なお、信号階調設定については、図 1 に示した制御回路 4 4 が行う。

制御回路 4 4 は、上記した（1）式を用いて、上記した閾輝度（ $T_{max} / 2$ ）に対応するフレーム階調をあらかじめ算出しておく。

【 0 1 7 4 】

すなわち、このような表示輝度に応じたフレーム階調（閾輝度階調； L_t ）は、（1）式より、

$$L_t = 0.5^{(1/\alpha)} \times L_{max} \quad \dots (2)$$

$$\text{ただし、} L_{max} = T_{max}^{\alpha} \quad \dots (2a)$$

となる。

【 0 1 7 5 】

30

そして、制御回路 4 4 は、画像を表示する際、フレームメモリ 4 1 から出力された映像信号に基づいて、フレーム階調 L を求める。

そして、この L が L_t 以下の場合、制御回路 4 4 は、前段表示信号の輝度階調（ F とする）を、前段 $LUT42$ によって最小（0）とする。

一方、制御回路 4 4 は、後段表示信号の輝度階調（ R とする）を、（1）式に基づいて、 $R = 0.5^{(1/\alpha)} \times L \quad \dots (3)$

となるように、後段 $LUT43$ を用いて設定する。

【 0 1 7 6 】

また、フレーム階調 L が L_t より大きい場合、制御回路 4 4 は、後段表示信号の輝度階調 R を最大（255）とする。

40

一方、制御回路 4 4 は、前サブフレームの輝度階調 F を、（1）式に基づいて、

$$F = (L^{\alpha} - 0.5 \times L_{max}^{\alpha})^{(1/\alpha)} \quad \dots (4)$$

とする。

【 0 1 7 7 】

次に、本構成例に係る画像表示装置 1 における表示信号の出力動作について、より詳細に説明する。

この場合、制御回路 4 4 は、図 2 に示す制御回路 1 2 へ、信号処理後の映像信号 $DAT2$ を送信することによって、データ信号線駆動回路 3 に、倍クロックで、1 番目の走査信号線 $GL1$ のサブ画素 $SPIX$ （ n 個）の前段表示信号を蓄積させる。

【 0 1 7 8 】

50

そして、制御回路44は、制御回路12を介して、走査信号線駆動回路4に、1番目の走査信号線GL1をONにさせ（選択させ）、この走査信号線GL1のサブ画素SPIXに対して前段表示信号を書き込ませる。その後、制御回路44は、データ信号線駆動回路3に蓄積させる前段表示信号を変えながら、同様に、2～m番目の走査信号線GL2～GLmを倍クロックでONさせてゆく。これにより、1フレームの半分の期間（1/2フレーム期間）で、全てのサブ画素SPIXに前段表示信号を書き込める。

【0179】

さらに、制御回路44は、同様の動作を行って、残りの1/2フレーム期間で、全走査信号線GL1～GLmのサブ画素SPIXに後段表示信号の書き込みを行う。これにより、各サブ画素SPIXには、前段表示信号と後段表示信号とが、それぞれ均等の時間（1/2フレーム期間）ずつ書き込まれることになる。

10

【0180】

上述した図9は、このような前段表示信号および後段表示信号を前・後サブフレームに分けて出力するサブフレーム表示を行った結果（破線および実線）を、図2に示した結果（一点鎖線および実線）と合わせて示すグラフである。

【0181】

本構成例に係る画像表示装置1では、図8に示したように、大きな視野角度での実際輝度と予定輝度（実線と同等）とのズレが、表示輝度が最小あるいは最大の場合に最小（0）となる一方、中間調（閾輝度近傍）で最も大きくなる液晶パネルを用いている。

【0182】

そして、本構成例に係る画像表示装置1では、1つのフレームをサブフレームに分割するサブフレーム表示を行っている。

さらに、2つのサブフレームの期間を等しく設定し、低輝度の場合、1フレームにおける積分輝度を変化させない範囲で、前サブフレームを暗階調表示とし、後サブフレームのみを用いて表示を行っている。

したがって、前サブフレームでのズレが最小となるので、図9の破線に示すように、両サブフレームのトータルのズレを約半分に減らせる。

20

【0183】

一方、高輝度の場合、1フレームにおける積分輝度を変化させない範囲で、後サブフレームを白表示とし、前サブフレームの輝度だけを調整して表示を行っている。

このため、この場合にも、後サブフレームのズレが最小となるので、図9の破線に示すように、両サブフレームのトータルのズレを約半分に減らせる。

30

【0184】

このように、本構成例に係る画像表示装置1では、通常ホールド表示を行う構成（サブフレームを用いずに1フレームで画像を表示する構成）に比して、全体的にズレを約半分に減らすことが可能となっている。

このため、図8に示したような、中間調の画像が明るくなって白く浮いてしまう現象（白浮き現象）を抑制することが可能である。

【0185】

なお、本構成例では、前サブフレームと後サブフレームとの期間が等しいとしている。

これは、最大値の半分までの輝度を1つのサブフレームで表示するためである。

しかしながら、これらのサブフレームの期間を、互いに異なる値に設定してもよい。

40

【0186】

すなわち、本構成例に係る画像表示装置1において問題とされている白浮き現象は、視野角度の大きい場合に実際輝度が図8のような特性を持つことで、中間調の輝度の画像が明るくなって白く浮いて見える現象のことである。

【0187】

なお、通常、カメラに撮像された画像は、輝度に基づいた信号となる。そして、この画像をデジタル形式で送信する場合には、(1)式に示した γ を用いて画像を表示信号に変換する（すなわち、輝度の信号を $(1/\gamma)$ 乗し、均等割りして階調をつける）。そして

50

、このような表示信号に基づいて、液晶パネル等の画像表示装置 1 によって表示される画像は、(1) 式によって示される表示輝度を有することとなる。

【 0 1 8 8 】

ところで、人間の視覚感覚は、画像を、輝度ではなく明度として受け取っている。また、明度(明度指数) M とは、以下の(5) (6) 式によって表されるものである(非特許文献 3 参照)。

【 0 1 8 9 】

$$M = 116 \times Y^{(1/3)} - 16, Y > 0.008856 \quad \dots (5)$$

$$M = 903.29 \times Y, Y \leq 0.008856 \quad \dots (6)$$

ここで、 Y は、上記した実際輝度に相当するものであり、 $Y = (y / y_n)$ なる量である。なお、 y は、任意な色の xyz 表色系における三刺激値の y 値であり、また、 y_n は、完全拡散反射面の標準の光による y 値であり $y_n = 100$ と定められている。

10

【 0 1 9 0 】

これらの式より、人間は、輝度的に暗い映像に対して敏感であり、明るい映像に対しては鈍感になっていく傾向がある。

そして、白浮きに関しても、人間は、輝度のズレではなく、明度のズレとして受け取っていると考えられる。

【 0 1 9 1 】

ここで、図 17 は、図 8 に示した輝度のグラフを明度に変換したものを示すグラフである。

20

このグラフは、横軸に『出力されるはずの明度(予定明度; 信号階調に応じた値, 上記の明度 M に相当)』を、縦軸に『実際に出力された明度(実際明度)』を示している。このグラフに実線で示すように、上記した 2 つの明度は、液晶パネルの正面(視野角度 0 度)においては等しくなる。

【 0 1 9 2 】

一方、このグラフの破線に示すように、視野角度を 60 度とし、かつ、各サブフレームの期間を均等とした場合(すなわち、最大値の半分までの輝度を 1 つのサブフレームで表示する場合には、実際明度と予定明度とのズレは、通常ホールド表示を行う従来の場合よりは改善されている。したがって、白浮き現象を、ある程度は抑制できていることがわかる。

30

【 0 1 9 3 】

また、人間の視覚感覚にあわせて白浮き現象をより大きく抑制するためには、輝度ではなく、明度に合わせてフレームの分割割合を決定することがより好ましいといえる。

そして、実際明度と予定明度とのズレは、輝度の場合と同様に、予定明度における最大値の半分の点で最も大きくなる。

【 0 1 9 4 】

したがって、最大値の半分までの輝度を 1 つのサブフレームで表示するようにフレームを分割するよりも、最大値の半分までの明度を 1 つのサブフレームで表示するようにフレームを分割する方が、人間に感じられるズレ(すなわち白浮き)を改善できることになる。

40

【 0 1 9 5 】

そこで、以下に、フレームの分割点における好ましい値について説明する。

まず、演算を簡単に行うために、上記した(5) (6) 式を、以下の(6 a) 式のような形((1) 式に類似の形) にまとめて近似する。

$$M = Y^{(1/2)} \quad \dots (6a)$$

このような形に変換した場合、この式の Y は、約 2.5 となる。

【 0 1 9 6 】

また、この Y の値が 2.2 ~ 3.0 の間にあれば、(6 a) 式における輝度 Y と明度 M との関係は適切となる(人間の視覚感覚に対応している)と考えられている。

【 0 1 9 7 】

50

そして、1つのサブフレームで、最大値の半分の明度Mを表示するためには、2つのサブフレームの期間を、 $\tau = 2.2$ のときは約1:3、 $\tau = 3.0$ のときは約1:7とすることが好ましいことがわかっている。

なお、このようにフレームを分割する場合には、輝度の小さいときに表示に使用する方のサブフレーム（高輝度の場合に最大輝度に維持しておく方のサブフレーム）を短い期間とすることとなる。

【0198】

以下に、前サブフレームと後サブフレームとの期間を3:1とする場合について説明する。

まず、この場合における表示輝度について説明する。

10

【0199】

この場合には、最大輝度の1/4（閾輝度； $T_{max}/4$ ）までの輝度を1フレームで出力する表示する低輝度表示を行う際、制御回路44は、前サブフレームを暗階調表示とし、後サブフレームの表示輝度のみを調整して階調表現を行う（後サブフレームのみを用いて階調表現を行う）。

このときには、1フレームにおける積分輝度は『（最小輝度+後サブフレームの輝度）/4』の輝度となる。

【0200】

また、閾輝度（ $T_{max}/4$ ）より高い輝度を1フレームで出力する場合（高輝度の場合）、制御回路44は、後サブフレームを最大輝度（白）とし、前サブフレームの表示輝度を調整して階調表現を行う。

20

この場合、1フレームにおける積分輝度は『（前サブフレームの輝度+最大輝度）/4』の輝度となる。

【0201】

次に、このような表示輝度を得るための表示信号（前段表示信号および後段表示信号）の信号階調設定について具体的に説明する。

なお、この場合にも、信号階調（および後述する出力動作）は、上記した（a）（b）の条件を満たすように設定される。

【0202】

まず、制御回路44は、上記した（1）式を用いて、上記した閾輝度（ $T_{max}/4$ ）に対応するフレーム階調をあらかじめ算出しておく。

30

【0203】

すなわち、このような表示輝度に応じたフレーム階調（閾輝度階調； L_t ）は、（1）式より、

$$L_t = (1/4)^{(1/\tau)} \times L_{max} \quad \dots (7)$$

そして、制御回路44は、画像を表示する際、フレームメモリ41から出力された映像信号に基づいて、フレーム階調Lを求める。

そして、このLが L_t 以下の場合、制御回路44は、前段表示信号の輝度階調（F）を、前段LUT42を用いて最小（0）とする。

一方、制御回路44は、後段表示信号の輝度階調（R）を、（1）式に基づいて、

40

$$R = (1/4)^{(1/\tau)} \times L \quad \dots (8)$$

となるように、後段LUT43を用いて設定する。

【0204】

また、フレーム階調Lが L_t より大きい場合、制御回路44は、後段表示信号の輝度階調Rを最大（255）とする。

一方、制御回路44は、前サブフレームの輝度階調Fを、（1）式に基づいて、

$$F = (L^{\tau} - (1/4) \times L_{max}^{\tau})^{(1/\tau)} \quad \dots (9)$$

とする。

【0205】

次に、このような前段表示信号および後段表示信号の出力動作について説明する。

50

上記したように、フレームを均等分割する構成では、サブ画素 S P I X には、前段表示信号と後段表示信号とが、それぞれ均等の時間 (1 / 2 フレーム期間) ずつ書き込まれる。これは、倍クロックで前段表示信号を全て書き込んだ後に、後段表示信号の書き込みを行うため、各表示信号に関する走査信号線 G L の ON 期間が均等となったためである。

【 0 2 0 6 】

したがって、後段表示信号の書き込みの開始タイミング (後段表示信号に関する走査信号線 G L の ON タイミング) を変えることにより、分割の割合を変えられる。

【 0 2 0 7 】

図 1 8 の (a) は、図 1 に示したフレームメモリ 4 1 に入力される映像信号、図 1 8 の (b) は、3 : 1 に分割する場合における、フレームメモリ 4 1 から前段 L U T 4 2 に出

10

力される映像信号、そして、図 1 8 の (c) は、同じく後段 L U T 4 3 に出力される映像信号を示す説明図である。

【 0 2 0 8 】

これらの図に示すように、この場合、制御回路 4 4 は、1 フレーム目の前段表示信号を、通常のクロックで各走査信号線 G L のサブ画素 S P I X に書き込んでゆく。

そして、3 / 4 フレーム期間後に、後段表示信号の書き込みを開始する。このときからは、前段表示信号と後段表示信号とを、倍クロックで、交互に書き込んでゆく。

【 0 2 0 9 】

20

すなわち、「全走査信号線 G L 1 ~ G L m の 3 / 4 」番目の G L ($m * 3 / 4$) のサブ画素 S P I X に前段表示信号を書き込んだ後、データ信号線駆動回路 3 に 1 番目の走査信号線 G L 1 に関する後段表示信号の蓄積し、この走査信号線 G L 1 を ON する。次に、データ信号線駆動回路 3 に「全走査信号線 G L 1 ~ G L m の 3 / 4 」 + 1 番目の走査信号線 G L ($m * 3 / 4 + 1$) に関する前段表示信号を蓄積し、この走査信号線 G L ($m * 3 / 4 + 1$) を ON する。

【 0 2 1 0 】

このように 1 フレーム目の 3 / 4 フレーム期間後から、倍クロックで、前段表示信号と後段表示信号とを交互に出力することで、前サブフレームと後サブフレームとの割合を 3 : 1 とすることが可能となる。

30

そして、これら 2 つのサブフレームにおける表示輝度の時間積分値 (積分総和) が、1 フレームにおける積分輝度となる。

なお、フレームメモリ 4 1 に蓄えられたデータは、走査信号線 G L の ON タイミングにあわせてデータ信号線駆動回路 3 に出力されることになる。

【 0 2 1 1 】

また、図 2 0 は、フレームを 3 : 1 に分割した場合における、予定明度と実際明度との関係を示すグラフである。

この図に示すように、この構成では、予定明度と実際明度とのズレの最も大きくなる点でフレームを分割できている。したがって、図 1 7 に示した結果に比べて、視野角度を 6 0 度とした場合における予定明度と実際明度との差が、非常に小さくなっている。

40

【 0 2 1 2 】

すなわち、本構成例に係る画像表示装置 1 では、「 T m a x / 4 」までの低輝度 (低明度) の場合、1 フレームにおける積分輝度を变化させない範囲で、前サブフレームを暗階調表示とし、後サブフレームのみを用いて表示を行っている。

したがって、前サブフレームでのズレ (実際明度と予定明度との差) が最小となるので、図 2 0 の破線に示すように、両サブフレームのトータルのズレを約半分に減らせる。

【 0 2 1 3 】

一方、高輝度 (高明度) の場合、1 フレームにおける積分輝度を变化させない範囲で、後サブフレームを白表示とし、前サブフレームの輝度だけを調整して表示を行っている。このため、この場合にも、後サブフレームのズレが最小となるので、図 2 0 の破線に示す

50

ように、両サブフレームのトータルのズレを約半分に減らせる。

【0214】

このように、本構成例に係る画像表示装置1では、通常ホールド表示を行う構成に比して、全体的に明度のズレを約半分に減らすことが可能となっている。

このため、図8に示したような、中間調の画像が明るくなって白く浮いてしまう現象（白浮き現象）を、より効果的に抑制することが可能である。

【0215】

ここで、上記では、表示開始時から3/4フレーム期間までの間において、1フレーム目の前段表示信号を、通常のクロックで各全走査信号線GLのサブ画素SPIXに書き込むとしている。これは、後段表示信号を書き込むべきタイミングに達していないからである。

10

【0216】

しかしながら、このような措置に変えて、ダミーの後段表示信号を用いて、表示開始時から倍クロックでの表示を行うようにしてもよい。すなわち、表示開始時から3/4フレーム期間までの間に、前段表示信号と、信号階調0の後段表示信号（ダミーの後段表示信号）とを交互に出力するようにしてもよい。

【0217】

ここで、以下に、より一般的に、前サブフレームと後サブフレームとの割合をn:1とする場合について説明する。

この場合、制御回路44は、最大輝度の1/(n+1)（閾輝度；Tmax/(n+1)）までの輝度を1フレームで出力する場合（低輝度の場合）、前サブフレームを暗階調表示とし、後サブフレームの表示輝度のみを調整して階調表現を行う（後サブフレームのみを用いて階調表現を行う）。

20

この場合、1フレームにおける積分輝度は『（最小輝度+後サブフレームの輝度）/(n+1)』の輝度となる。

【0218】

また、閾輝度（Tmax/(n+1)）より高い輝度を出力する場合（高輝度の場合）、制御回路44は、後サブフレームを最大輝度（白）とし、前サブフレームの表示輝度を調整して階調表現を行う。

この場合、1フレームにおける積分輝度は『（前サブフレームの輝度+最大輝度）/(n+1)』の輝度となる。

30

【0219】

次に、このような表示輝度を得るための表示信号（前段表示信号および後段表示信号）の信号階調設定について具体的に説明する。

なお、この場合にも、信号階調（および後述する出力動作）は、上記した（a）（b）の条件を満たすように設定される。

【0220】

まず、制御回路44は、上記した（1）式を用いて、上記した閾輝度（Tmax/(n+1)）に対応するフレーム階調をあらかじめ算出しておく。

【0221】

すなわち、このような表示輝度に応じたフレーム階調（閾輝度階調；Lt）は、（1）式より、

40

$$L_t = (1 / (n + 1))^{(1 / \quad)} \times L_{max} \quad \dots (10)$$

そして、制御回路44は、画像を表示する際、フレームメモリ41から出力された映像信号に基づいて、フレーム階調Lを求める。

そして、このLがLt以下の場合、制御回路44は、前段表示信号の輝度階調（F）を、前段LUT42を用いて最小（0）とする。

一方、制御回路44は、後段表示信号の輝度階調（R）を、（1）式に基づいて、

$$R = (1 / (n + 1))^{(1 / \quad)} \times L \quad \dots (11)$$

となるように、後段LUT43を用いて設定する。

50

【0222】

また、フレーム階調LがLtより大きい場合、制御回路44は、後段表示信号の輝度階調Rを最大(255)とする。

一方、制御回路44は、前サブフレームの輝度階調Fを、(1)式に基づいて、 $F = ((L^{\wedge} - (1 / (n + 1)) \times L_{max}^{\wedge}))^{\wedge} (1 /) \cdot \cdot \cdot (12)$ とする。

【0223】

また、表示信号の出力動作については、フレームを3:1に分けた場合の動作において、1フレーム目のn/(n+1)フレーム期間後から、倍クロックで、前段表示信号と後段表示信号とを交互に出力するように設計すればよい。

【0224】

また、フレームを均等分割する構成は、以下のような構成であるといえる。すなわち、1フレームを「1+n(=1)」のサブフレーム期間に分割する。そして、通常クロックの「1+n(=1)」倍のクロックで、1つのサブフレーム期間に前段表示信号を出力し、後のn(=1)個のサブフレーム期間に後段表示信号を連続的に出力する。

【0225】

しかしながら、この構成では、nが2以上となると、クロックを非常に速める必要があるため、装置コストが増大する。

したがって、nが2以上となる場合には、上記したような前段表示信号と後段表示信号とを交互に出力する構成とすることが好ましい。

この場合には、後段表示信号の出力タイミングを調整することで、前サブフレームと後サブフレームとの割合をn:1とすることが可能となるため、必要となるクロック周波数を、通常の2倍に維持できる。

【0226】

また、液晶パネルは、交流により駆動されることが好ましい。これは、交流駆動とすることにより、フレーム毎に、サブ画素SPIXの電荷極性(液晶を挟む画素電極間の電圧(電極間電圧)の向き)を変えられるからである。

【0227】

直流駆動とすると、電極間に偏った電圧がかかるため、電極に電荷がたまる。そして、この状態が続くと、電圧を印加していないときでも、電極間に電位差が発生した状態(いわゆる焼き付きという状態)になってしまう。

【0228】

ここで、本構成例に係る画像表示装置1のようにサブフレーム表示を行う場合、サブフレーム間で、画素電極間に印加される電圧値(絶対値)が異なることが多い。

【0229】

したがって、電極間電圧の極性をサブフレーム周期で反転させると、前サブフレームと後サブフレームとの電圧値の違いにより、印加される電極間電圧に偏りが生じる。このため、液晶パネルを長時間駆動させると、電極に電荷がたまり、上記した焼き付きやフリッカなどの発生する可能性がある。

【0230】

そこで、本構成例に係る画像表示装置1では、電極間電圧の極性をフレーム周期で反転させることが好ましい。

なお、電極間電圧の極性をフレーム周期で反転させる方法は2つある。1つの方法は、1フレームの間、同極性の電圧を印加する方法である。

また、もう1つの方法は、1フレーム内の2つのサブフレーム間で電極間電圧を逆極性とし、さらに、後サブフレームと、1つ後のフレームの前サブフレームとを同極性で駆動する方法である。

【0231】

図21(a)に、前者の方法をとった場合における、電圧極性(電極間電圧の極性)とフレーム周期との関係を示す。また、図21(b)に、後者の方法をとった場合における

10

20

30

40

50

、電圧極性とフレーム周期との関係を示す。

このようにフレーム周期で電極間電圧を交流化することにより、サブフレーム間で電極間電圧が大きく異なっている場合でも、焼き付きやフリッカを防止できる。

【 0 2 3 2 】

なお、焼き付きやフリッカを防止するためには、上記 2 つの方法のどちらを採用しても良いが、例えば、後半のサブフレームを比較的明るい表示に使用すると決めた場合においては、1 フレームの間同極性とする構成がより好ましい。より詳細には、サブフレームに分割すると、T F T の充電時間が減少するので、充電時間がたとえ設計範囲内であったとしても、サブフレームに分割しない構成と比較すると、充電のためのマージンが減少することは否定できない。そのため、量産においては、パネル、T F T 性能のバラツキにより充電不足による輝度バラツキが発生する虞れがある。ところが、上記構成によると、輝度表示の主体となる後半フレームが同極性書き込みの 2 回目に相当し、輝度表示の主体となる後半フレームにおける電圧変化を少なくできる。この結果、必要となる充電電荷量を減少させることができ、充電不足による表示不良を防止することができる。

10

【 0 2 3 3 】

また、上記のように、本構成例に係る画像表示装置 1 では、サブフレーム表示によって液晶パネルを駆動しており、これにより、白浮きを抑制している。

しかしながら、液晶の応答速度（液晶にかかる電圧（電極間電圧）が印加電圧と等しくなるまでの速度）が遅い場合、このようなサブフレーム表示による効果が薄れてしまうことがある。

20

【 0 2 3 4 】

すなわち、通常ホールド表示を行う場合、T F T 液晶パネルでは、ある輝度階調に対して 1 つの液晶状態が対応する。したがって、液晶の応答特性は、表示信号の輝度階調に依存しない。

【 0 2 3 5 】

一方、本構成例に係る画像表示装置 1 のようにサブフレーム表示を行う場合、前サブフレームが最小輝度（白）で後サブフレームが最大輝度となる、中間階調の表示信号を表示する場合、1 フレームで液晶に印加される電圧は、図 2 2 (a) に示すように変動する。また、電極間電圧は、液晶の応答速度（応答特性）に従って、図 2 2 (b) に実線 X で示すように変化する。

30

【 0 2 3 6 】

ここで、液晶の応答速度が遅い場合、このような中間調表示を行うと、電極間電圧（実線 X）は、図 2 2 (c) に示すように変化する。

したがって、この場合には、前サブフレームの表示輝度が最小とならないとともに、後サブフレームの表示輝度が最大とならない。

【 0 2 3 7 】

このため、予定輝度と実際輝度との関係は、図 2 3 に示すようになる。すなわち、サブフレーム表示を行っても、視野角度の大きい場合における予定輝度と実際輝度との差（ズレ）の少なくなる輝度（最小輝度・最大輝度）での表示を行えなくなる。

このため、白浮き現象の抑制効果が減少する。

40

【 0 2 3 8 】

したがって、本構成例に係る画像表示装置 1 のようなサブフレーム表示を良好に行うためには、液晶パネルにおける液晶の応答速度が、以下の (c) (d) を満足するように設計されていることが好ましい。

【 0 2 3 9 】

(c) 最小輝度（黒；最小明度に相当）を表示している液晶に最大輝度（白；最大明度に相当）となるための電圧信号（表示信号に基づいてデータ信号線駆動回路 3 によって生成されるもの）を与えたときに、短い方のサブフレーム期間内で、液晶の電圧（電極間電圧）が、電圧信号の電圧における 9 0 % 以上の値に到達する（正面の実際明度が最大明度の 9 0 % に到達する。）

50

(d) 最大輝度(白)を表示している液晶に最小輝度(黒)となるための電圧信号を与えたときに、短い方のサブフレーム期間内で、液晶の電圧(電極間電圧)が、電圧信号の電圧における5%以下の値に到達する(正面の実際明度が最小明度の5%に到達する)。

【0240】

また、制御回路44は、液晶の応答速度をモニターできるように設計されていることが好ましい。

そして、環境温度の変化等によって液晶の応答速度が遅くなり、上記の(c)(d)を満足できなくなったと判断した場合、制御回路44は、サブフレーム表示を中断して、液晶パネルを、通常ホールド表示によって駆動するように設定されていてもよい。

【0241】

これにより、サブフレーム表示によって白浮き現象がかえって顕著となってしまった場合に、液晶パネルの表示方式を通常ホールド表示に切り替えられる。

【0242】

なお、本構成例では、低輝度の場合に前サブフレームを暗階調表示とし、後サブフレームのみを用いて階調表現を行うとしている。

しかしながら、サブフレームの前後関係を交換しても(低輝度の場合に後サブフレームを暗階調表示として、前サブフレームのみを用いて階調表現を行うようにしても)、同様の表示を得られる。

【0243】

また、本構成例では、(1)式を用いて表示信号(前段表示信号および後段表示信号)の輝度階調(信号階調)を設定するとしている。

しかしながら、実際のパネルでは、黒表示(階調0)の場合でも輝度を有し、さらに液晶の応答速度は有限であるため、したがって、信号階調の設定に関しては、これらの要素を加味することが好ましい。すなわち、液晶パネルによって実際の画像を表示させて、信号階調と表示輝度との関係を実測し、実測結果に基づいて、(1)式に合うようLUT(出力テーブル)を決めることが好ましい。

【0244】

また、本構成例では、式(6a)に示した γ を、2.2~3の範囲であるとしている。この範囲は、厳密に導き出されたものではないが、人間の視覚感覚的にほぼ妥当であるとされている範囲である。

【0245】

また、本構成例に係る画像表示装置1のデータ信号線駆動回路3として通常ホールド表示用のデータ信号線駆動回路を用いると、入力される信号階調(表示信号の輝度階調)に応じて、 $\gamma = 2.2$ とした(1)式を用いて得られる表示輝度を得られるように、各画素(液晶)に対して電圧信号が出力される。

【0246】

そして、このようなデータ信号線駆動回路3は、サブフレーム表示を行う場合でも、各サブフレームにおいて、入力される信号階調に応じて、通常ホールド表示で使用する電圧信号をそのまま出力することとなる。

【0247】

しかしながら、このような電圧信号の出力方法では、サブフレーム表示における1フレーム内の輝度の時間積分値を、通常ホールド表示での値と同一にできない(信号階調を表現しきれない)ことがある。

【0248】

したがって、サブフレーム表示では、データ信号線駆動回路3は、分割した輝度に換算した電圧信号を出力するように設計されていることが好ましい。

すなわち、データ信号線駆動回路3が、信号階調に応じて、液晶に印加する電圧(電極間電圧)を微調整するように設定されていることが好ましい。

このため、データ信号線駆動回路3をサブフレーム表示用に設計し、上記のような微調整を行えるようにしておくことが好ましい。

10

20

30

40

50

【 0 2 4 9 】

なお、本構成例では、液晶パネルがVAパネルであるとしているが、白浮き現象の抑制効果であれば、これに限らず、VAモード以外の他のモードの液晶パネルを用いても得ることができる。

【 0 2 5 0 】

すなわち、本構成例に係る画像表示装置1のサブフレーム表示は、視野角度を大きくしたときに予定輝度（予定明度）と実際輝度（実際明度）とがずれてしまう液晶パネル（階調ガンマの視野角特性変化するモードの液晶パネル）に対しては、白浮き現象を抑制することが可能である。

また、特に、本構成例に係る画像表示装置1のサブフレーム表示は、視野角度を増加させると表示輝度の強くなるような特性を有している液晶パネルに有効である。

10

【 0 2 5 1 】

また、白浮き現象の抑制効果であれば、ノーマリブラックであっても、また、ノーマリホワイト（Normally White）であっても得ることができる。さらに、白浮き現象の抑制効果であれば、液晶パネルに変えて、他の表示パネル（例えば有機ELパネルやプラズマディスプレイパネル）を用いても得ることができる。

【 0 2 5 2 】

また、本構成例では、フレームを1：3～1：7に分割することが好ましいとしている。しかしながら、これに限らず、本構成例に係る画像表示装置1を、フレームを1：nあるいはn：1（nは1以上の自然数）の範囲で分割するように設計してもよい。

20

【 0 2 5 3 】

また、本構成例では、上記した（10）式を用いて、表示信号（前段表示信号および後段表示信号）の信号階調設定を行うとしている。

しかしながら、この設定は、液晶の応答速度を0msとし、かつ、T0（最小輝度）=0とした設定方法である。このため、実使用の際には、さらに工夫を重ねることが好ましい。

【 0 2 5 4 】

すなわち、片側のサブフレーム（後サブフレーム）で出力できる最大の輝度（閾輝度）は、液晶応答が0msでT0=0の場合には、Tmax/(n+1)となる。そして、閾輝度階調Ltは、この輝度のフレーム階調である。

30

$$L_t = \left(\frac{T_{max}}{n+1} - T_0 \right) / \left(T_{max} - T_0 \right) ^{\left(1 / \right)}$$

(= 2 . 2、T0 = 0)

液晶の応答速度が0でない場合、例えば、黒白がサブフレーム内でY%の応答、白黒がサブフレーム内でZ%の応答、T0=T0とすると、閾輝度（Ltの輝度）Ttは、 $T_t = \left(\left(T_{max} - T_0 \right) \times Y / 100 + \left(T_{max} - T_0 \right) \times Z / 100 \right) / 2$ となる。したがって、

$$L_t = \left(\left(T_t - T_0 \right) / \left(T_{max} - T_0 \right) \right) ^{\left(1 / \right)}$$

(= 2 . 2)

となる。

【 0 2 5 5 】

40

また、実際には、Ltはもう少し複雑になることもあり、閾輝度Ttを単純な式では表せないこともある。したがって、LtをLmaxで表現することが困難なこともある。このような場合にLtを求めるには、液晶パネルの輝度を測定した結果を用いることが好ましい。すなわち、片側のサブフレームが最大の輝度、かつ、他方のサブフレームの輝度が最小輝度の場合に液晶パネルから照射される輝度を測定して、その輝度をTtとする。そして、下式により、こぼれだしの階調Ltを決める。

$$L_t = \left(\left(T_t - T_0 \right) / \left(T_{max} - T_0 \right) \right) ^{\left(1 / \right)}$$

(= 2 . 2)

このように、（10）式を用いて求めたLtについては、理想的な値であり、目安として使用することが好ましい場合もあるといえる。

50

【0256】

また、上記説明は、本実施形態における表示輝度のモデルであり、説明のためわかりやすく、" $T_{max}/2$ "、"最大輝度"、"最小輝度"などと表現しているが、実際には、滑らかな階調表現、ユーザの好む特殊なガンマなどを実現するために、多少の変動があっても良い。すなわち、表示輝度がある閾値輝度より小さいときに、一方のフレームの輝度が他方のフレームの輝度より十分暗ければ、本実施形態における動画表示および視野角の改善効果は発揮されるので、例えば、" $T_{max}/2$ "において、最小輝度(10%)、最大輝度(90%)と言った比率と、その周辺が順次適当に変化する構成でも、略同様の効果が得られる。なお、以下の説明においても、簡単のため同様の表現を用いるが、これに限るものでない。

10

【0257】

ここで、本構成例に係る画像表示装置1において、電極間電圧の極性をフレーム周期で反転させることが好ましい点について、より詳細に説明する。

図24(a)は、表示輝度が L_{max} の $3/4$ および $1/4$ の場合に、前サブフレームおよび後サブフレームによって表示される輝度を示すグラフである。

この図に示すように、本構成例のようにサブフレーム表示を行う場合、サブフレーム間で、液晶に印加される電圧値(画素電極間に印加される電圧値;絶対値)は異なる。

【0258】

したがって、液晶に印加される電圧(液晶電圧)の極性をサブフレーム周期で反転させると、図24(b)に示すように、前サブフレームと後サブフレームとの電圧値の違いにより、印加される液晶電圧に偏りが生じる(トータルの印加電圧が0Vとならない)。このため、液晶電圧の直流成分をキャンセルできなくなり、液晶パネルを長時間駆動させると、電極に電荷がたまり、焼き付きやフリッカなどの発生する可能性がある。

20

【0259】

そこで、本構成例に係る画像表示装置1では、液晶電圧の極性をフレーム周期で反転させることが好ましい。

なお、液晶電圧の極性をフレーム周期で反転させる方法は2つある。1つの方法は、1フレームの間、同極性の電圧を印加する方法である。

また、もう1つの方法は、1フレーム内の2つのサブフレーム間で液晶電圧を逆極性とし、さらに、後サブフレームと、1つ後のフレームの前サブフレームとを同極性とする方法である。

30

【0260】

図25(a)は、前者の方法をとった場合における、電圧極性(液晶電圧の極性)とフレーム周期および液晶電圧との関係を示すグラフである。一方、図25(b)は、後者の方法をとった場合の、同様のグラフである。

【0261】

これらのグラフに示すように、液晶電圧を1フレーム周期で反転させる場合、隣り合う2つのフレーム間で、前サブフレームどうしのトータル電圧、および、後サブフレームのトータル電圧を、0Vとできる。したがって、2フレームでのトータル電圧を0Vとできるので、印加電圧の直流成分をキャンセルすることが可能となる。

40

このようにフレーム周期で液晶電圧を交流化することにより、サブフレーム間で液晶電圧が大きく異なっても、焼き付きやフリッカを防止できる。

【0262】

また、図26(a)~図26(d)は、液晶パネルにおける4つのサブ画素SPIXと、各サブ画素SPIXの液晶電圧の極性を示す説明図である。

上記したように、1つのサブ画素SPIXに印加される電圧については、フレーム周期で極性を反転させることが好ましい。この場合、各サブ画素SPIXの液晶電圧の極性は、フレーム周期ごとに、図26(a)、図26(b)、図26(c)、図26(d)の順で示すように変化することとなる。

【0263】

50

ここで、液晶パネルの全サブ画素 $SPIX$ に印加される液晶電圧の和については、 $0V$ とすることが好ましい。このような制御については、例えば、図 26 (a) ~ 図 26 (d) に示すように、隣接するサブ画素 $SPIX$ 間で電圧極性を変えることで実現できる。

【0264】

また、本構成例に係る画像表示装置 1 を、画素分割駆動（面積階調駆動）するように設計してもよい。

以下に、本構成例に係る画像表示装置 1 の画素分割駆動について説明する。図 27 は、画素分割で駆動される液晶パネルの構成を示す説明図である。

【0265】

この図に示すように、画素分割駆動では、液晶パネルの走査信号線（例えば、 $GL1$ ）およびデータ信号線（例えば、 $SL1$ ）に接続された 1 つのサブ画素 $SPIX(1,1)$ を、2 つの副画素 $SP1(1,1) \cdot SP2(1,1)$ に分割する。なお、以下では、 R, G, B 毎に設けられるサブ画素 $SPIX(1,1)$ と区別するため、これらを部分画素 $SP1(1,1) \cdot SP2(1,1)$ と称する。そして、各部分画素 $SP1(1,1) \cdot SP2(1,1)$ に印加する電圧を変えて、表示を行うようになる。なお、このような画素分割駆動については、例えば、特許文献 7 ~ 10 に記載されている。

10

【0266】

以下に、画素分割駆動について、簡単に説明する。

図 27 に示すように、画素分割駆動を行う構成では、1 つのサブ画素 $SPIX(1,1)$ を挟むように、異なる 2 本の補助容量配線 $CS1 \cdot CS2$ が配されている。これら補助容量配線 $CS1 \cdot CS2$ は、それぞれ、部分画素 $SP1 \cdot SP2$ の一方に接続されている。

20

【0267】

また、各部分画素 $SP1 \cdot SP2$ 内には、それぞれ $TFT131$ 、液晶容量 132 、補助容量 133 が設けられている。

$TFT131$ は、走査信号線 $GL1$ およびデータ信号線 $SL1$ および液晶容量 132 に接続されている。補助容量 133 は、 $TFT131$ 、液晶容量 132 および補助容量配線 $CS1$ あるいは $CS2$ に接続されている。

この補助容量配線 $CS1 \cdot CS2$ には、所定周波数の交流電圧信号である補助信号が印加されている。また、補助容量配線 $CS1 \cdot CS2$ に印加される補助信号の位相は、互いに反転している (180° 異なっている)。

30

【0268】

液晶容量 132 は、 $TFT131$ 、共通電圧 V_{com} および補助容量 133 に接続されている。また、液晶容量 132 は、自身と走査信号線 $GL1$ との間に生成される、寄生容量 134 に接続される。

【0269】

この構成において、走査信号線 $GL1$ が ON 状態となると、1 つのサブ画素 $SPIX(1,1)$ における両部分画素 $SP1 \cdot SP2$ の $TFT131$ が導通状態となる。

図 28 (a)、図 28 (c) は、このときにデータ信号線 $SL1$ に正 (V_{com}) の表示信号が印加された場合における、部分画素 $SP1 \cdot SP2$ の液晶容量 132 に印加される電圧（液晶電圧）を示すグラフである。

40

この場合、これらの図 28 (a)、図 28 (c) に示すように、両部分画素 $SP1 \cdot SP2$ の液晶容量 132 の電圧値は、表示信号に応じた値 (V_0) まで上昇する。

【0270】

そして、走査信号線 $GL1$ が OFF 状態となると、寄生容量 134 に起因するゲート引き込み現象の影響で、液晶電圧が V_d だけ下がる。

このとき、図 28 (a) に示すように、補助容量配線 $CS1$ の補助信号が立ち上がった場合（ローからハイになった場合）、これに接続されている部分画素 $SP1$ の液晶電圧は、 V_{cs} （補助容量配線 $CS1$ に流れる補助信号の振幅に応じた値）だけ上昇する。そして、 V_0 から $V_0 - V_d$ までの間で、補助容量配線 CS の周波数（補助信号の周波数）に応じて、振幅 V_{cs} をもって、振動することとなる。

50

【0271】

一方、この場合には、図28(c)に示すように、補助容量配線CS2の補助信号は立ち下がる(ハイからローになる)。そして、これに接続されている部分画素SP2の液晶電圧は、補助信号の振幅に応じた値 V_{cs} だけ下降する。その後、 $V_0 - V_d$ から $V_0 - V_d - V_{cs}$ までの間で振動する。

【0272】

また、図28(b)、図28(d)は、走査信号線GL1がONとなったときにデータ信号線SL1に負(V_{com})の表示信号(電圧信号)が印加された場合における、部分画素SP1・SP2の液晶電圧を示すグラフである。

この場合、これらの図に示すように、部分画素SP1・SP2の液晶電圧は、表示信号に応じた値($-V_1$)まで下降する。

10

【0273】

その後、走査信号線GL1がOFF状態となると、上記の引き込み現象によって、液晶電圧は V_d だけさらに下がる。

このとき、図28(b)に示すように、補助容量配線CS1の補助信号が立ち下がった場合、これに接続されている部分画素SP1の液晶電圧は、 V_{cs} だけさらに下降する。そして、 $-V_0 - V_d - V_{cs}$ から $-V_0 - V_d$ までの間で振動することとなる。

【0274】

一方、この場合には、図28(d)に示すように、補助容量配線CS2の補助信号は立ち上がる。そして、これに接続されている部分画素SP2の液晶電圧は、 V_{cs} だけ上昇する。その後、 $V_0 - V_d$ から $V_0 - V_d - V_{cs}$ までの間で振動する。

20

【0275】

このように、補助容量配線CS1・CS2に位相の 180° 異なる補助信号を印加することで、部分画素SP1・SP2の液晶電圧を、互いに異ならせることが可能となる。

【0276】

すなわち、データ信号線SL1に印加される表示信号が正の場合、引き込み現象の直後に立ち上がる補助信号を入力する部分画素については、液晶電圧の絶対値が表示信号電圧より高くなる(図28(a))。

一方、このときに立ち下がる補助信号を入力する部分画素については、液晶電圧の絶対値が表示信号電圧より低くなる(図28(c))。

30

【0277】

また、データ信号線SL1に印加される表示信号が負の場合、引き込み現象の直後に電位が立ち下がる補助信号を入力する部分画素については、液晶容量132の印加電圧の絶対値が表示信号電圧より高くなる(図28(b))。

一方、このときに立ち上がる補助信号を入力する部分画素については、液晶電圧の絶対値が表示信号電圧より低くなる(図28(d))。

【0278】

したがって、図28(a)~図28(d)に示した例では、部分画素SP1の液晶電圧(絶対値)が、部分画素SP2よりも高くなる(部分画素SP1の表示輝度が、部分画素SP2より高くなる)。

40

また、部分画素SP1・SP2の液晶電圧の差(V_{cs})については、補助容量配線CS1・CS2に印加する補助信号の振幅値に応じて制御できる。これにより、2つの部分画素SP1・SP2の表示輝度(第1輝度, 第2輝度)に、所望の差をつけることが可能となる。

【0279】

表1に、輝度の高くなる部分画素(明画素)および輝度の低くなる部分画素(暗画素)に印加される、液晶電圧の極性と、引き込み現象の直後での補助信号の状態をまとめて示す。なお、この表では、液晶電圧の極性を「+」, 「-」でしめしている。また、引き込み現象の直後で補助信号が立ち上がる場合を「 \uparrow 」で、立ち下がる場合を「 \downarrow 」で示している。

50

【 0 2 8 0 】

【表 1】

明画素	+, ↑	-, ↓
暗画素	+, ↓	-, ↑

【 0 2 8 1 】

10

なお、画素分割駆動では、サブ画素 S P I X の輝度は、2つの部分画素 S P 1 ・ S P 2 の輝度（液晶の透過率に相当）の合計となる。

【 0 2 8 2 】

図 2 9 は、画素分割駆動を行わない場合における、2つの視野角（0°（正面）および 60°）での、液晶パネルの透過率と印加電圧との関係を示すグラフである。

このグラフに示すように、正面での透過率が N A の場合（N A となるように液晶電圧を制御した場合）、視野角 60°での透過率は L A となる。

ここで、画素分割駆動において正面の透過率を N A とするためには、2つの部分画素 S P 1 ・ S P 2 に、V c s だけ異なる電圧を印加し、それぞれの透過率を N B 1 ・ N B 2 とすればよい（ $N A = (N B 1 + N B 2) / 2$ ）。

20

【 0 2 8 3 】

また、部分画素 S P 1 ・ S P 2 における 0°での透過率が N B 1 ・ N B 2 である場合、60°での透過率は L B 1 ・ L B 2 となる。そして、L B 1 は、ほぼ 0 である。したがって、1 サブ画素 S P I X での透過率は $M (L B 2 / 2)$ となり、L A より低くなる。

このように、画素分割駆動を行うことで、視野角特性を向上させることが可能となる。

【 0 2 8 4 】

また、例えば、画素分割駆動を用いれば、C S 信号の振幅を大きくすることにより、一方の部分画素の輝度を暗階調表示（白表示）とし、他方部分画素の輝度を調整することで、低輝度（高輝度）の画像を表示することも可能である。これにより、サブフレーム表示と同様に、一方の部分画素における表示輝度と実際輝度とのズレを最小にできるため、視野角特性をさらに向上させられる。

30

【 0 2 8 5 】

また、上記の構成において、一方の部分画素を暗階調表示（白表示）としない構成としてもよい。すなわち、双方の部分画素に輝度差が生じれば、原理的には、視野角を改善できる。従って、C S 振幅を小さくできるので、パネル駆動の設計が容易となる。

また、全ての表示信号に関して、部分画素 S P 1 ・ S P 2 の輝度に差をつける必要はない。例えば、白表示・暗階調表示の際には、これらの輝度を等しくすることが好ましい。従って、少なくとも 1 つの表示信号（表示信号電圧）に対して、部分画素 S P 1 を第 1 輝度とする一方、部分画素 S P 2 を、第 1 輝度とは異なる第 2 輝度とするように設計されていればよい。

40

【 0 2 8 6 】

また、上記の画素分割駆動については、フレームごとに、データ信号線 S L 1 に印加する表示信号の極性を変更することが好ましい。すなわち、あるフレームで部分画素 S P 1 ・ S P 2 を図 2 8 (a)、図 2 8 (c) のように駆動した場合、次のフレームでは、図 2 8 (b)、図 2 8 (d) のように駆動することが好ましい。

【 0 2 8 7 】

これにより、サブ画素 S P I X の 2 つの液晶容量 1 3 2 にかかる、2 フレームでのトータル電圧を 0 V とできる。したがって、印加電圧の直流成分をキャンセルすることが可能となる。

【 0 2 8 8 】

50

なお、上記した画素分割駆動では、1つのサブ画素SPIXを2つに分割するとしている。しかしながら、これに限らず、1つのサブ画素SPIXを3つ上の部分画素に分割してもよい。

【0289】

また、上記したような画素分割駆動については、通常ホールド表示と組み合わせてもよいし、サブフレーム表示とを組み合わせてもよい。さらに、図28(a)、図28(b)および図25(a)、図25(b)を用いて示した、極性反転駆動を組み合わせてもよい。

以下に、画素分割駆動、サブフレーム表示および極性反転駆動の組み合わせについて説明する。

【0290】

図30(a)は、図25(a)と同様の、1フレームごとに液晶電圧の極性を反転させながらサブフレーム表示を行う場合における、液晶電圧(1画素分)の変化を示すグラフである。

【0291】

このような極性反転駆動によるサブフレーム表示と画素分割駆動と組み合わせる場合、各部分画素の液晶電圧は、図30(b)、図30(c)に示すように変遷する。

すなわち、図30(b)は、画素分割駆動において輝度の高くなる部分画素(明画素)の液晶電圧を、また、図30(c)は、同じく輝度の低くなる部分画素(暗画素)の液晶電圧を示すグラフである。

なお、波線は画素分割駆動を行わない場合の液晶電圧を示す一方、実線は、画素分割駆動を行う場合の液晶電圧を示している。

また、図31(a)、図31(b)は、図30(b)、図30(c)に対応する、明画素および暗画素の輝度を示すグラフである。

【0292】

なお、これらの図に示した、 Δ は、引き込み現象の直後での補助信号の状態(引き込み現象の直後で立ち上がるか、立ち下がるか)を示す記号である。

これらの図に示すように、この場合には、各部分画素の液晶電圧極性を、1フレームごとに反転させる。これは、サブフレーム間で異なる液晶電圧を、適切にキャンセルする(2フレームでのトータルの液晶電圧を0Vとする)ためである。

また、補助信号の状態(引き込み現象の直後での位相; Δ , ∇)については、極性の反転と同じ位相で反転させる。

【0293】

このように駆動すると、図30(b)、図30(c)および図31(a)、図31(b)に示すように、両サブフレームでの液晶電圧(絶対値)および輝度は、明画素では高くなる一方、暗画素では低くなる。

また、前サブフレームの明画素での液晶電圧の増加量は、暗画素での減少量と一致する。同様に、後サブフレームの明画素での液晶電圧の増加量は、暗画素での減少量と等しくなる。

【0294】

したがって、1サブ画素SPIXに印加される液晶電圧に極性の偏りが生じることを防止できるので、2フレームでのトータルの液晶電圧を0Vとできる(なお、前サブフレームと後サブフレームとでは、画素分割駆動による液晶電圧の増加量(減少量)は異なる。これは、液晶の透過率に応じて容量が変化してしまうために起こる)。

【0295】

ここで、上記では、各部分画素の液晶電圧極性を、1フレームごとに反転させるとしている。しかしながら、これに限らず、液晶電圧の極性については、フレーム周期で反転させればよい。

したがって、図25(b)に示したように、1フレーム内の2つのサブフレーム間で液晶電圧を逆極性とし、さらに、後サブフレームと、1つ後のフレームの前サブフレームとを

10

20

30

40

50

同極性とするようにしてもよい。

【0296】

図32(a)、図32(b)は、このように極性反転を行う場合における、明画素および暗画素の輝度を示すグラフである。

この場合も、補助信号の状態(,)については、極性の反転と同位相で反転させることで、2フレームでのトータルの液晶電圧を0Vとできる。

【0297】

図33は、本構成例に係る画像表示装置1によって上記のようにサブフレーム表示、極性反転駆動および画素分割駆動を組み合わせる表示を行った結果(破線および実線)と、通常ホールド表示を行った結果(一点鎖線および実線; 図13に示したものと同様)と合わせて示すグラフである。

このグラフに示すように、視野角を60°とする場合、サブフレーム表示と画素分割駆動とを組み合わせることで、実際輝度を予定輝度に非常に近づけることが可能となる。従って、サブフレーム表示と画素分割駆動との相乗効果によって、視野角特性を極めて良好な状態とできることがわかる。

【0298】

なお、上記では、補助信号の状態(引き込み現象の直後での位相; ,)については、極性の反転と同位相で反転させるとしている。これに対し、極性反転を無視して、サブフレームごとに補助信号の状態を変えてしまうと、液晶電圧を適切にキャンセルできなくなる。

【0299】

すなわち、補助信号の状態に応じた液晶電圧の変動量は、もとの液晶電圧の大きさ(絶対値)によって変わる(液晶電圧が大きい場合、変動量も大きくなる)。そして、上記したように、前サブフレームと後サブフレームとでは、画素分割駆動による液晶電圧の増加量(減少量)は異なる(図30(b)、図30(c)の例では、後サブフレームの変動量が前サブフレームより多くなる)。

【0300】

したがって、図30(a)に示したように液晶電圧を印加する場合、サブフレームごとに補助信号の状態(位相)を反転させると、図34(a)に示すように、明画素では、後サブフレームの液晶電圧が大きく減少する。一方、前サブフレームの液晶電圧は少しだけ増加する。

また、図34(b)に示すように、暗画素では、後サブフレームの液晶電圧が大きく増大する一方、前サブフレームの液晶電圧は少しだけ減少する。

したがって、2フレーム全体でのトータルの液晶電圧を0Vとにできず(明画素では負、暗画素では正になる)、その直流成分をキャンセルできない。このため、焼き付きやフリッカなどを十分に防止できないこととなる。

【0301】

また、上記では、前サブフレーム期間と後サブフレーム期間との好ましい比(フレームの分割比)として、3:1~7:1を挙げているが、これに限らず、フレームの分割比を、1:1あるいは2:1に設定してもよい。

【0302】

例えば、フレームの分割比を1:1とする場合、図9に示したように、通常ホールド表示に比して、実際輝度を予定輝度に近づけることが可能となる。また、図20に示したように、明度に関しても、通常ホールド表示に比して、実際明度を予定明度に近くできる。したがって、この場合でも、通常ホールド表示に比して、視野角特性を改善できることは明らかである。

【0303】

また、液晶パネルでは、液晶電圧(液晶に印加される電圧; 電極間電圧)を表示信号に応じた値とするまでに、液晶の応答速度に応じた時間がかかる。したがって、いずれかのサブフレーム期間が短すぎると、この期間内に、液晶の電圧を表示信号に応じた値にまで

10

20

30

40

50

上げられない可能性がある。

【0304】

したがって、前サブフレームと後サブフレーム期間との比を、1 : 1あるいは2 : 1に設定することで、一方のサブフレーム期間を短くしすぎることを防止できる。したがって、応答速度の遅い液晶を用いても、適切な表示を行える。

【0305】

また、フレームの分割比（前サブフレームと後サブフレームとの比）については、 $n : 1$ （ n は7以上の自然）に設定してもよい。

また、この分割比を、 $n : 1$ （ n は1以上の実数（より好ましくは1より大きい実数））としてもよい。例えば、この分割比を1.5 : 1に設定することで、1 : 1とする場合に比して視野角特性を向上させられる。また、2 : 1とする場合に比べて、応答速度の遅い液晶材料を使用することが容易となる。

10

【0306】

また、フレームの分割比を $n : 1$ （ n は1以上の実数）とする場合でも、「最大輝度の $(n + 1)$ 分の1（ $T_{max} / (n + 1)$ ）」までの低輝度（低明度）の画像を表示する際には、前サブフレームを暗階調とし、後サブフレームのみを用いて表示を行うことが好ましい。

また、「 $T_{max} / (n + 1)$ 」以上の高輝度（高明度）の画像を表示するときには、後サブフレームを白表示とし、前サブフレームの輝度だけを調整して表示を行うことが好ましい。

20

これにより、常に1つのサブフレームを、実際輝度と予定輝度との差のない状態としておける。したがって、本構成例に係る画像表示装置1の視野角特性を良好にできる。

【0307】

ここで、フレームの分割比を $n : 1$ にする場合、前フレームを n としても後フレーム n としても実質的に同じ効果が狙える。すなわち $n : 1$ と $1 : n$ は視野角改善効果に関しては同一である。

また、 n は1以上の実数とした場合でも、上記した(10)～(12)式を用いた輝度階調の制御については有効である。

【0308】

また、本構成例では、画像表示装置1のサブフレーム表示を、フレームを2つのサブフレームに分割して行う表示であるとしている。しかしながら、これに限らず、画像表示装置1を、フレームを3つ以上のサブフレームに分割したサブフレーム表示を行うように設計してもよい。

30

【0309】

フレームを s 個に分割する場合のサブフレーム表示では、輝度の非常に低い場合には、 $s - 1$ 個のサブフレームを暗階調表示とする一方、1つのサブフレームの輝度（輝度階調）だけを調整して表示を行う。そして、このサブフレームだけでは表現できないくらい輝度の高くなった場合に、このサブフレームを白表示とする。そして、 $s - 2$ 個のサブフレームを暗階調表示とする一方、残った1つのサブフレームの輝度を調整して表示を行う。

【0310】

すなわち、フレームを s 個に分割する場合でも、2個に分割するときと同様に、輝度を調整する（変化させる）サブフレームを常に1つとし、他のサブフレームを白表示あるいは暗階調表示としておくことが好ましい。これにより、 $s - 1$ 個のサブフレームを、実際輝度と予定輝度とのズレのない状態とできる。したがって、画像表示装置1の視野角特性を良好にできる。

40

【0311】

図35は、本構成例に係る画像表示装置1によって、均等な3つのサブフレームにフレームを分割して表示を行った結果（破線および実線）と、通常ホールド表示を行った結果（一点鎖線および実線；図8に示したものと同様）と合わせて示すグラフである。

このグラフに示すように、サブフレームを3つに増やした場合、実際輝度を予定輝度に非

50

常に近づけることが可能となる。したがって、本構成例に係る画像表示装置 1 の視野角特性をより良好な状態とできることがわかる。

【0312】

なお、各サブフレームのうち、輝度を調整するサブフレームの位置は、当該フレーム期間における当該サブ画素の輝度の時間的な重心位置が当該フレーム期間の時間的な中心位置に近くなるように設定されている方が望ましい。

【0313】

例えば、サブフレームの数が 3 個の構成では、2 個のサブフレームを暗階調表示にする場合には、真ん中のサブフレームの輝度を調整して表示を行う。そして、このサブフレームだけでは表現できないくらい輝度の高くなった場合には、このサブフレーム（真ん中のサブフレーム）を白表示とし、最初または最後のサブフレームの輝度を調整して表示を行う。さらに、当該サブフレームと真ん中のサブフレーム（白表示）とだけでは表現できないくらい輝度が高くなると、残余のサブフレームの輝度を調整して表示を行う。

10

【0314】

当該構成では、1 フレーム期間における当該サブ画素の輝度の時間的な重心位置が、当該 1 フレーム期間の時間的な中心位置に近くなるように設定される。したがって、以下の不具合、すなわち、時間的な重心位置が変動することに起因して、動く物体の前端や後端において、静止時には見えない異常な明暗が見えてしまい、これが動画品質を低下させるという不具合の発生を防止でき、動画表示時の品質を向上できる。

【0315】

また、フレームを s 個に分割する場合でも、上記した極性反転駆動を行うことが好ましい。図 3 6 は、フレームを 3 つに分割し、フレームごとに電圧極性を反転した場合における、液晶電圧の遷移を示すグラフである。

20

この図に示すように、この場合でも、2 フレームでのトータルの液晶電圧を 0 V とできる。

【0316】

また、図 3 7 は、同様にフレームを 3 つに分割し、サブフレームごとに電圧極性を反転した場合における、液晶電圧の遷移を示すグラフである。

このように、フレームを奇数個に分割する場合には、サブフレームごとに電圧極性を反転させても、2 フレームでのトータルの液晶電圧を 0 V とできる。

30

したがって、フレームを s 個 (s ; 2 以上の整数) に分割した場合には、隣接するフレーム間の S 番目 (S ; 1 ~ s) のサブフレームどうしが、異なる極性の液晶電圧を印加されている状態とすることが好ましいといえる。これにより、2 フレームでのトータルの液晶電圧を 0 V とできる。

【0317】

また、フレームを s 個 (s ; 2 以上の整数) に分割した場合には、2 フレーム（あるいはより多くのフレーム）でのトータルの液晶電圧を 0 V とするように、液晶電圧の極性を反転させることが好ましいといえる。

【0318】

また、上記では、フレームを s 個に分割する場合、輝度を調整するサブフレームを常に 1 つとし、他のサブフレームを白表示（最大輝度）あるいは暗階調表示とするとしている。

40

【0319】

しかしながら、これに限らず、輝度を調整するサブフレームを 2 つ以上としてもよい。この場合でも少なくとも 1 つのサブフレームを白表示（最大輝度）あるいは暗階調表示とすることで、視野角特性を向上させられる。

【0320】

また、輝度を調整しないサブフレームの輝度を、最大輝度とする代わりに「最大または第 2 所定値より大きい値」としてもよい。また、最小輝度とする代わりに、「最小または第 1 所定値より小さい値」としてもよい。

50

この場合でも、輝度を調整しないサブフレームにおける実際明度と予定明度とのズレ（明度ズレ）を十分に小さくできる。したがって、本構成例に係る画像表示装置 1 の視野角特性を向上させられる。

【0321】

ここで、図 38 は、輝度を調整しないサブフレームにおける、パネル 11 に出力される信号階調（%；表示信号の輝度階調）と、各信号階調に応じた実際輝度階調（%）との関係（視野角階調特性（実測））を示すグラフである。

【0322】

なお、実際輝度階調とは、「各信号階調に応じてパネル 11 の液晶パネルから出力された輝度（実際輝度）を、上記した（1）式を用いて輝度階調に変換したもの」である。

【0323】

このグラフに示すように、上記した 2 つの階調は、液晶パネルの正面（視野角度 0 度）においては等しくなる。一方、視野角度を 60 度としたときには、白浮きのため、実際輝度階調が中間調で信号階調より明るくなる。また、この白浮きは、視野角度によらず、輝度階調が 20%～30%の間となるとときに最大値をとる。

【0324】

ここで、このような白浮きについては、上記のグラフに破線で示した「最大値の 10%」を越えていない場合には、本構成例に係る画像表示装置 1 の表示品位を十分に保ち得る（上記した明度ズレを十分に小さくできる）ことがわかっている。また、白浮きが「最大値の 10%」を越えないような信号階調の範囲は、信号階調の最大値の 80～100%、および、0～0.02%である。また、この範囲は、視野角度が変化しても不変である。

【0325】

したがって、上記した第 2 所定値としては、最大輝度の 80%に設定することが好ましく、また、第 1 所定値としては、最大輝度の 0.02%に設定することが好ましいといえる。

【0326】

また、輝度を調整しないサブフレームを設けなくてもよい。すなわち、s 個のサブフレームで表示を行う場合、各サブフレームの表示状態に差をつけなくてもよい。このような構成であっても、上記したような、フレーム周期で液晶電圧の極性を反転する極性反転駆動を行うことが好ましい。

なお、s 個のサブフレームで表示を行う場合、各サブフレームの表示状態に少しでも差をつけるだけで、液晶パネルの視野角特性を向上させることは可能である。

【0327】

〔第 2 の実施形態〕

ところで、上記では、フレーム分割および 処理を行うサブフレーム処理部 32 の前段に、階調遷移強調処理を行う変調処理部 31 を配した構成について説明した。これに対して、本実施形態では、サブフレーム処理部の後段に変調処理部を配置する構成について説明する。

【0328】

すなわち、図 39 に示すように、本実施形態に係る信号処理回路 21a では、図 1 に示す変調処理部 31 およびサブフレーム処理部 32 と略同様の動作を行う変調処理部 31a およびサブフレーム処理部 32a が設けられている。ただし、本実施形態に係るサブフレーム処理部 32a は、変調処理部 31a の前段に設けられており、補正後の各映像データ $D_o(i, j, k)$ に代えて、補正前の各映像データ $D(i, j, k)$ に対して、フレーム分割および 補正処理を行い、当該映像データ $D(i, j, k)$ に対応する、各サブフレーム $SFR1(k) \cdot SFR1(k)$ の映像データ $S1(i, j, k) \cdot S2(i, j, k)$ を出力している。

【0329】

また、配置変更に伴なって、変調処理部 31a は、補正前の各映像データ $D(i, j, k)$ に代えて、サブフレームへの分割後の映像データ $S1(i, j, k) \cdot S2(i, j$

10

20

30

40

50

、 k) のそれぞれに対して、階調遷移を強調するように補正すると共に、補正後の映像データを、映像信号 $DAT2$ を構成する映像データ $S1o(i, j, k) \cdot S2o(i, j, k)$ として出力している。なお、映像データ $S1o(i, j, k) \cdot S2o(i, j, k)$ も、上記映像データ $So1(i, j, k) \cdot So2(i, j, k)$ と同様に、時分割で伝送されている。

【0330】

さらに、変調処理部 31a による補正処理および予測処理も、サブフレーム単位で行われており、変調処理部 31a は、図示しないフレームメモリから読み出された前サブフレーム $SFR(x-1)$ の予測値 $E(i, j, x-1)$ と、現サブフレーム $SFR(x)$ におけるサブ画素 $SPIX(i, j)$ への映像データ $So(i, j, x)$ とに基づいて、当該現サブフレーム $SFR(x)$ の映像データ $So(i, j, x)$ を補正する。また、変調処理部 31a は、上記予測値 $E(i, j, x-1)$ と、映像データ $So(i, j, x)$ とに基づいて、上記サブ画素 $SPIX(i, j)$ が次のサブフレーム $SFR(x+1)$ の開始時に到達していると予測される輝度に対応する階調を示す値を予測し、当該予測値 $E(i, j, x)$ を、上記フレームメモリに格納している。

【0331】

以下では、書き込み速度をより低下させた構成例について説明する前に、図 40 を参照しながら、図 16 と同様の回路で変調処理部 31a を構成した場合について説明する。

【0332】

すなわち、本構成例に係る変調処理部 31b には、上記各映像データ $S1o(i, j, k)$ を生成するための部材 51a ~ 53a と、上記各映像データ $S2o(i, j, k)$ を生成するための部材 51b ~ 53b とが設けられている。これらの部材 51a ~ 53a 並びに 51b ~ 53b は、それぞれ、図 16 に示す部材 51 ~ 53 と略同様に構成されている。

【0333】

ただし、補正処理および予測処理がサブフレーム単位で行われている。したがって、上記各部材 51a ~ 53b は、図 16 の倍の速度で動作できるように構成されていると共に、それぞれに設けられた LUT (図 40 では図示せず) に格納される値も図 16 の場合とは異なっている。

【0334】

さらに、補正処理部 52a および予測処理部 53a には、現フレーム $FR(k)$ の各映像データ $D(i, j, k)$ に代えて、サブフレーム処理部 32a からの各映像データ $S1(i, j, k)$ が入力されており、補正処理部 52a は、補正後の映像データを、映像データ $S1o(i, j, k)$ として出力している。同様に、補正処理部 52b および予測処理部 53b には、現フレーム $FR(k)$ の各映像データ $D(i, j, k)$ に代えて、サブフレーム処理部 32a からの各映像データ $S2(i, j, k)$ が入力されており、補正処理部 52a は、補正後の映像データを、映像データ $S2o(i, j, k)$ として出力している。一方、予測処理部 53a は、上記補正処理部 52a の参照するフレームメモリ 51a ではなく、補正処理部 52b の参照するフレームメモリ 51b に、予測値 $E1(i, j, k)$ を出力し、予測処理部 53b は、フレームメモリ 51a に予測値 $E2(i, j, k)$ を出力している。

【0335】

ここで、上記予測値 $E1(i, j, k)$ は、上記補正処理部 52a の出力する映像データ $S1o(i, j, k)$ によってサブ画素 $SPIX(i, j)$ が駆動された場合に、当該サブ画素 $SPIX(i, j)$ が次のサブフレーム $SFR2(k)$ の開始時に到達していると予測される輝度に対応する階調を示す値であって、予測処理部 53a は、現フレーム $FR(k)$ における上記映像データ $S1(i, j, k)$ と、フレームメモリ 51a から読み出した、前フレーム $FR(k-1)$ の予測値 $E2(i, j, k-1)$ とに基づいて、上記予測値 $E1(i, j, k)$ を予測している。同様に、上記予測値 $E2(i, j, k)$ は、上記補正処理部 52b の出力する映像データ $S2o(i, j, k)$ によってサブ画素 $SPIX$

$I X (i , j)$ が駆動された場合に、当該サブ画素 $S P I X (i , j)$ が次のサブフレーム $S F R 1 (k + 1)$ の開始時に到達していると予測される輝度に対応する階調を示す値であって、予測処理部 53b は、現フレーム $F R (k)$ における上記映像データ $S 2 (i , j , k)$ と、フレームメモリ 51b から読み出した上記予測値 $E 1 (i , j , k)$ とに基づいて、上記予測値 $E 2 (i , j , k)$ を予測している。

【0336】

上記構成では、図 41 に示すように、あるフレーム $F R (k)$ の映像データ $D (1 , 1 , k) \sim D (n , m , k)$ が信号処理回路 21a に入力されると、これらの映像データ $D (1 , 1 , k) \sim D (n , m , k)$ は、サブフレーム処理部 32a のフレームメモリ 41 (図では、FM と表記) に格納されていく ($t 21 \sim t 22$ の期間)。また、サブフレーム処理部 32a の制御回路 44 は、1 フレームあたりに 2 回ずつ、これらの映像データ $D (1 , 1 , k) \sim D (n , m , k)$ をフレームメモリ 41 から読み出す ($t 31 \sim t 33$ の期間)。また、制御回路 44 は、1 回目の読み出し時には、LUT 42 を参照して、サブフレーム $S F R 1 (k)$ 用の映像データ $S 1 (1 , 1 , k) \sim S 1 (n , m , k)$ を出力すると共に ($t 31 \sim t 32$ の期間)、2 回目の読み出し時には、LUT 43 を参照して、サブフレーム $S F R 2 (k)$ 用の映像データ $S 2 (1 , 1 , k) \sim S 2 (n , m , k)$ を出力する ($t 32 \sim t 33$ の期間)。なお、信号処理回路 21a が最初の映像データ $D (1 , 1 , k)$ を受け取る時点 $t 21$ と、当該映像データ $D (1 , 1 , k)$ に対応するサブフレーム $S F R 1 (k)$ 用の映像データ $S 1 (1 , 1 , k)$ を出力する時点 $t 31$ との時間差は、バッファメモリを設けることによって増減できるが、図 41 では、一例として、時間差が半フレーム分 (1 サブフレーム分) の場合を図示している。

【0337】

一方、 $t 31 \sim t 32$ の期間において、変調処理部 31b のフレームメモリ 51a には、前フレーム $F R (k - 1)$ のサブフレーム $S F R 2 (k - 1)$ 用の映像データ $S 2 (1 , 1 , k - 1) \sim S 2 (n , m , k - 1)$ を参照して更新された予測値 $E 2 (1 , 1 , k - 1) \sim E 2 (n , m , k - 1)$ が蓄積されており、補正処理部 52a は、当該予測値 $E 2 (1 , 1 , k - 1) \sim E 2 (n , m , k - 1)$ を参照して、上記制御回路 44 の出力する映像データ $S 1 (1 , 1 , k) \sim S 1 (n , m , k)$ をそれぞれ補正し、補正後の映像データ $S 1 o (1 , 1 , k) \sim S 1 o (n , m , k)$ として出力する。同様に、予測処理部 53a は、上記映像データ $S 1 (1 , 1 , k) \sim S 1 (n , m , k)$ と、予測値 $E 2 (1 , 1 , k - 1) \sim E 2 (n , m , k - 1)$ とに基づいて、予測値 $E 1 (1 , 1 , k) \sim$ 予測値 $E 1 (n , m , k)$ を生成し、フレームメモリ 51b に格納する。

【0338】

同様に、 $t 32 \sim t 33$ の期間において、補正処理部 52b は、当該予測値 $E 1 (1 , 1 , k) \sim E 1 (n , m , k)$ を参照して、上記制御回路 44 の出力する映像データ $S 2 (1 , 1 , k) \sim S 2 (n , m , k)$ をそれぞれ補正し、補正後の映像データ $S 2 o (1 , 1 , k) \sim S 2 o (n , m , k)$ として出力する。また、予測処理部 53b は、上記映像データ $S 2 (1 , 1 , k) \sim S 2 (n , m , k)$ と、予測値 $E 1 (1 , 1 , k - 1) \sim E 1 (n , m , k - 1)$ とに基づいて、予測値 $E 2 (1 , 1 , k) \sim$ 予測値 $E 2 (n , m , k)$ を生成し、フレームメモリ 51a に格納する。

【0339】

なお、厳密には、上記各回路自体の遅延時間、あるいは、タイミング調整用に各回路間にバッファが設けられていれば、そのバッファ回路の遅延時間などによって、前段の回路がデータを出力するタイミングは、後段の回路がデータを出力するタイミングと異なっているが、図 41 あるいは後述の図 43 では、これらの遅延時間の図示を省略している。

【0340】

このように、本実施形態に係る信号処理回路 21a は、補正処理 (階調遷移の強調処理) および予測処理をサブフレーム単位で行っている。したがって、第 1 の実施形態の構成、すなわち、これらの処理をフレーム単位で行う構成と比較して、より正確な予測処理が可能であり、よりの確に階調遷移を強調できる。この結果、不適切な階調遷移強調による

画質低下をさらに抑制しながら、動画表示時の画質を向上できる。

【0341】

加えて、当該構成でも、上記暗表示用に定められた範囲内の値に設定される映像データ S_1 を、黒以外の暗階調に設定されているので、映像データ D が黒を示している場合にサブフレーム $SFR_1 \cdot SFR_2$ 用の映像データ $S_1 \cdot S_2$ を全て黒を示す値に設定する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。

【0342】

ところで、本実施形態に係る信号処理回路 $21a$ を構成する各部材の殆どは、高速化のために、1つの集積回路チップ内に集積されていることが多い。ただし、フレームメモリ 41 並びに $51a \cdot 51b$ は、必要な記憶容量が LUT よりも大幅に大きく、集積回路内に集積することが難しいため、多くの場合、当該集積回路チップに外付けされる。

10

【0343】

この場合、上記フレームメモリ 41 並びに $51a \cdot 51b$ との間のデータ伝送経路は、外部の信号線になるので、集積回路チップ内を伝送する場合と比較して伝送速度の向上が難しい。また、伝送速度を向上させようとして、信号線の数を増やそうとすると、集積回路チップのピン数が増加して、集積回路チップの寸法が大幅に増大してしまう。さらに、図 40 に示す変調処理部 $31b$ は、倍速で駆動しているので、フレームメモリ 41 並びに $51a \cdot 51b$ として、高速に動作可能で、しかも大容量のメモリを必要とする。

【0344】

20

伝送速度について、さらに詳細に説明すると、フレームメモリ 41 には、図 41 に示すように、1フレーム毎に1回ずつ、各映像データ $D(1, 1, k) \sim D(n, m, k)$ が書き込まれている。また、当該フレームメモリ 41 は、1フレーム毎に2回ずつ、各映像データ $D(1, 1, k) \sim D(n, m, k)$ を出力している。したがって、一般的なメモリのように、読み出し時と書き込み時とで、データを伝送する信号線が共有されているとすると、映像信号 DAT において各映像データ D をそれぞれ伝送する際の周波数 f の3倍以上の周波数でのアクセスが、フレームメモリ 41 に要求される。なお、図 41 では、読み書き時に要求されるアクセス速度を、例えば、 $r : 2$ 倍のように、上記周波数 f での読み出しに必要なアクセス速度または上記周波数 f での書き込みに必要なアクセス速度書き込みに必要なアクセス速度を1倍としたときの比率を、読み出し/書き込みを示す英文字 (r/w) の後に図示している。

30

【0345】

一方、フレームメモリ $51a$ および $51b$ には、1フレーム毎に1回ずつ、各予測値 $E_2(1, 1, k) \sim$ 予測値 $E_2(n, m, k)$ 、並びに、各予測値 $E_1(1, 1, k) \sim$ 予測値 $E_1(n, m, k)$ が読み書きされているが、図 40 の構成では、図 43 に示すように、フレームメモリ $51a$ から読み出す期間(例えば、 $t_{31} \sim t_{32}$)と、フレームメモリ $51b$ から読み出す期間(例えば、 $t_{32} \sim t_{33}$)とが別に設けられており、それぞれの期間がフレームの半分の期間である。同様に、フレームメモリ $51a$ および $51b$ に書き込む期間もフレームの半分の期間である。したがって、両フレームメモリ $51a \cdot 51b$ には、上記周波数 f の4倍のアクセス速度が必要になる。

40

【0346】

この結果、図 40 に示す変調処理部 $31b$ を用いた場合は、各フレームメモリ $41 \cdot 51a \cdot 51b$ に要求されるアクセス速度が速くなり、信号処理回路 $21a$ の製造費が高騰したり、信号線の数を増やそうとして、上記集積回路チップの寸法やピン数が増大したりする虞れがある。

【0347】

これに対して、本実施形態の他の構成例に係る信号処理回路 $21c$ では、図 42 に示すように、1フレーム毎にそれぞれ2回ずつ、映像データ $S_1(1, 1, k) \sim$ 映像データ $S_1(n, m, k)$ 、映像データ $S_2(1, 1, k) \sim$ 映像データ $S_2(n, m, k)$ 並びに各予測値 $E_1(1, 1, k) \sim$ 予測値 $E_1(n, m, k)$ を生成すると共に、1フレ

50

ーム毎に2回ずつ実施可能な、予測値 $E_2(1, 1, k) \sim E_2(n, m, k)$ の生成および出力処理の半数を間引き、1フレーム毎に1回ずつ予測値 $E_2(1, 1, k) \sim E_2(n, m, k)$ をフレームメモリに格納することによって、フレームメモリへの書き込み回数を削減している。

【0348】

具体的には、本構成例に係る信号処理回路21cでは、サブフレーム処理部32cが、1フレーム毎に、2回ずつ、映像データ $S_1(1, 1, k) \sim S_1(n, m, k)$ と、映像データ $S_2(1, 1, k) \sim S_2(n, m, k)$ とを出力できる。

【0349】

より詳細には、図40に示すサブフレーム処理部32の制御回路44は、映像データ $S_1(1, 1, k) \sim S_1(n, m, k)$ を出力している間、映像データ $S_2(1, 1, k) \sim S_2(n, m, k)$ の出力を休止していたが、本構成例に係るサブフレーム処理部32cの制御回路44cは、図43に示すように、映像データ $S_1(1, 1, k) \sim S_1(n, m, k)$ を出力している間 ($t_{41} \sim t_{42}$ の期間) にも、映像データ $S_2(1, 1, k) \sim S_2(n, m, k)$ を出力し、映像データ $S_2(1, 1, k) \sim S_2(n, m, k)$ を出力している間 ($t_{42} \sim t_{43}$ の期間) にも、映像データ $S_1(1, 1, k) \sim S_1(n, m, k)$ を出力している。

【0350】

なお、映像データ $S_1(i, j, k)$ および $S_2(i, j, k)$ の双方は、互いに同じ値、すなわち、映像データ $D(i, j, k)$ に基づいて生成される。したがって、制御回路44cが、フレームメモリ41から1つの映像データ $D(i, j, k)$ を読み出す度に、当該映像データ $D(i, j, k)$ を用いて上記両映像データ $S_1(i, j, k)$ および $S_2(i, j, k)$ を生成することによって、フレームメモリ41と制御回路44cとの間のデータ伝送量増加を防止できる。また、サブフレーム処理部32cと変調処理部31cとの間のデータ伝送量は、図40の構成よりも増加しているが、このデータ伝送は、集積回路チップ内での伝送なので、何ら支障なく伝送できる。

【0351】

一方、図42に示すように、本構成例に係る変調処理部31cは、予測値 E_1 および E_2 をそれぞれ1サブフレーム分ずつ記憶するフレームメモリ51a・51bの代わりに、予測値 E_2 のみを2サブフレーム分記憶すると共に、1フレーム毎に2回ずつ、予測値 $E_2(1, 1, k-1) \sim E_2(n, m, k-1)$ を出力可能なフレームメモリ(予測値記憶手段)54を備えている。また、本構成例に係る変調処理部31cには、図40の各部材52a・52b・53a・53bと略同様の部材52c・52d・53c・53dが設けられている。なお、本構成例では、当該部材52c・52d・53c・53dが特許請求の範囲に記載の補正手段に対応する。

【0352】

ただし、図40の構成とは異なり、上記補正処理部52cおよび予測処理部53cへの予測値 $E_2(1, 1, k-1) \sim E_2(n, m, k-1)$ は、フレームメモリ41aではなく、上記フレームメモリ54から与えられている。また、上記補正処理部52dおよび予測処理部53dへの予測値 $E_1(1, 1, k) \sim E_1(n, m, k)$ は、フレームメモリ41bではなく、上記予測処理部53cから与えられている。

【0353】

さらに、上述したように、当該予測値 $E_2(1, 1, k-1) \sim E_2(n, m, k-1)$ 並びに映像データ $S_1(1, 1, k) \sim S_1(n, m, k)$ は、1フレーム毎に2回ずつ出力されており、予測処理部53cは、図42に示すように、これらに基づいて、1フレーム毎に2回ずつ、予測値 $E_1(1, 1, k) \sim E_1(n, m, k)$ を生成し出力している。なお、1フレーム毎に出力する予測値 E_1 の数が異なっているが、予測処理自体、および、予測処理部53cの回路構成は、図40に示す予測処理部53aと同一である。

【0354】

10

20

30

40

50

また、予測値 $E_2(1, 1, k-1) \sim E_2(n, m, k-1)$ 並びに映像データ $S_1(1, 1, k) \sim S_1(n, m, k)$ も、1フレーム毎にそれぞれ2回ずつ出力されているが、補正処理部52cは、これらのうちの1回目の方に基づいて、補正後の映像データ $S_{1o}(1, 1, k) \sim S_{1o}(n, m, k)$ を生成し出力している ($t_{41} \sim t_{42}$ の期間)。さらに、補正処理部52dは、1フレーム毎にそれぞれ2回ずつ出力される、予測値 $E_1(1, 1, k) \sim E_1(n, m, k)$ 並びに映像データ $S_2(1, 1, k) \sim S_2(n, m, k)$ のうち、2回目の方に基づいて、補正後の映像データ $S_{2o}(1, 1, k) \sim S_{2o}(n, m, k)$ を生成し出力している ($t_{42} \sim t_{43}$ の期間)。

【0355】

ここで、映像データ $S_2(1, 1, k) \sim S_2(n, m, k)$ 並びに予測値 $E_1(1, 1, k) \sim E_1(n, m, k)$ が1フレーム毎に2回ずつ出力されているので、予測値 $E_2(1, 1, k) \sim E_2(n, m, k)$ も、1フレーム毎に2回ずつ生成可能である。ただし、本構成例に係る予測処理部53dは、これらの予測値 $E(1, 1, k) \sim E_2(n, m, k)$ と、予測値 $E(1, 1, k) \sim E_2(n, m, k)$ との生成および出力処理のうち、半数を間引いて、1フレーム毎に1回ずつ、予測値 $E(1, 1, k) \sim E_2(n, m, k)$ を生成し出力している。なお、各フレームにおいて、予測値 E_2 を生成および出力するタイミングが異なっているが、予測処理自体は、図40に示す予測処理部53bと同一である。回路構成も当該予測処理部53bと略同様であるが、間引くタイミングを決定し、生成処理および出力処理を間引く回路が付加されている。

【0356】

以下では、間引き方の一例として、両サブフレーム $SFR_1 \cdot SFR_2$ の時間比が1:1の場合に本構成例に係る予測処理部53dが1つ飛ばしで上記生成および出力処理を間引く構成について説明する。具体的には、予測処理部53dは、1回目の映像データ $S_2(i, j, k)$ および予測値 $E_1(i, j, k)$ が出力されている期間 ($t_{41} \sim t_{42}$ の期間)、これらのうち、奇数番目および偶数番目のうちの予め定められた方の映像データ $S_2(i, j, k)$ および予測値 $E_1(i, j, k)$ に基づいて、予測値 $E_2(i, j, k)$ を生成する。一方、2回目が出力されている期間 ($t_{42} \sim t_{43}$ の期間) には、予測処理部53dは、残余の方に基づいて、予測値 $E(i, j, k)$ を生成する。これにより、予測処理部53dは、1フレーム毎に1回ずつ、全ての予測値 $E_2(1, 1, k) \sim E_2(n, m, k)$ を出力できると共に、各予測値 $E_2(i, j, k)$ を出力する時間間隔は、図40の構成の倍の長さになる。

【0357】

当該構成では、1フレーム毎に1個ずつの予測値 $E_2(1, 1, k) \sim E_2(n, m, k)$ を、1フレーム期間内に書き込めばよい。したがって、フレームメモリ54に必要なアクセス速度を、図40の構成の3/4倍にまで遅くすることができる。例えば、XGA規格に沿った映像信号の場合、各映像データ $D(i, j, k)$ のドットクロックは、約65 [MHz] なので、図40のフレームメモリ51aおよび51bは、その4倍、すなわち、約260 [MHz] でのアクセスに応える必要がある。これに対して、本構成例に係るフレームメモリ54は、フレームメモリ41と同様、上記ドットクロックの3倍、すなわち、約195 [MHz] でのアクセスに応えるだけで充分である。

【0358】

なお、上記では、両サブフレーム $SFR_1 \cdot SFR_2$ の時間比が1:1の場合に本構成例に係る予測処理部53dが1つ飛ばしで上記生成および出力処理を間引く構成について説明したが、時間比が他の比率に設定されている場合でも、出力処理の半数が間引かれていれば、間引かない場合と比較して、フレームメモリ54に要求されるアクセス速度を遅くすることができる。

【0359】

ところで、上記フレームメモリ54の全記憶領域 (2サブフレーム分) を上記アクセス速度でアクセス可能に構成してもよいが、本構成例に係るフレームメモリ54では、フレ

10

20

30

40

50

ームメモリ54を、2つのフレームメモリ54a・54bにより構成して、それらの一方に必要なアクセス速度をさらに遅くしている。

【0360】

具体的には、フレームメモリ54は、1サブフレーム分の予測値E2を記憶可能な、2つのフレームメモリ54a・54bから構成されている。フレームメモリ54aは、上記予測処理部53dによって各予測値E2(i, j, k)が書き込まれるフレームメモリであって、前フレームFR(k-1)において書き込まれた1サブフレーム分の予測値E2(1, 1, k-1)~E2(n, m, k-1)が、現フレームFR(k)の予測値E2(1, 1, k)~E2(n, m, k)によって上書きされる前に、当該予測値E2(1, 1, k-1)~E2(n, m, k-1)をフレームメモリ54bに転送できる。なお、フレームメモリ54aは、1フレーム期間内に、1サブフレーム分の予測値E2を1回ずつ読み書きできればよいので、上記周波数fと同一の周波数でのアクセスに応えることができればよい。

10

【0361】

一方、フレームメモリ54bは、当該予測値E2(1, 1, k-1)~E2(n, m, k-1)を受け取り、1フレーム毎に2回ずつ、当該予測値E2(1, 1, k-1)~E2(n, m, k-1)を出力できる。この場合は、1フレーム期間内に、1サブフレーム分の予測値E2を1回ずつ書き込み、2回ずつ読み出す必要があるため、上記周波数fの3倍の周波数でのアクセスに回答する必要がある。

【0362】

当該構成では、予測処理部53dによりフレームメモリ54aに格納された予測値E2を、補正処理部52cおよび予測処理部53cに対して予測値E2を出力するためのフレームメモリ54bに転送することによって、フレームメモリ54の記憶領域のうち、1フレーム毎に2回ずつ読み出される領域を、1サブフレーム分の記憶容量を持ったフレームメモリ54bに限定している。なお、図43では、バッファに必要な記憶容量を削減するために、フレームメモリ54aからフレームメモリ54bへの転送を、1サブフレーム分だけズラしている場合を例示している。

20

【0363】

この結果、フレームメモリ54の全記憶領域を、上記周波数fの3倍の周波数でのアクセスに回答可能に構成する場合よりも、当該周波数でのアクセスに回答可能な記憶領域の大きさを削減でき、フレームメモリ54を、より安価かつ容易に提供できる。

30

【0364】

なお、上記では、予測処理部53dによる予測値E2の生成処理および出力処理を間引いた場合を例にして説明したが、出力処理のみを間引いてもよい。また、上記では、1フレーム期間毎に、2回ずつ予測値E2(1, 1, k)~E2(n, m, k)を生成できるように、予測値E1(1, 1, k)~E1(n, m, k)および映像データS2(1, 1, k)~S2(n, m, k)を生成すると共に、それらに基づく予測値E2の生成および出力処理を間引くことによって、各予測値E2(1, 1, k)~E2(n, m, k)の生成タイミングを、1フレーム期間全般に渡って分散させている場合について説明したが、これに限るものではなく、以下の構成でもよい。

40

【0365】

すなわち、変調処理部には、フレーム期間毎に生成される上記複数個の映像データS1(i, j, k)・S2(i, j, k)をそれぞれ補正し、上記フレーム期間を当該複数個に分割したサブフレームSFR1(k)・SFR2(k)毎に、各サブフレームに対応する補正後の映像データS1o(i, j, k)・S2o(i, j, k)を出力する補正処理部52c・52dと、最後のサブフレームSFR2(k)に対応する補正後の映像データS2o(i, j, k)に応じてサブ画素SPIX(i, j)が駆動された場合に、当該補正後の映像データS2o(i, j, k)に応じてサブ画素SPIX(i, j)が駆動される期間の最後の時点で、当該サブ画素SPIX(i, j)が到達する輝度を示す予測値E2(i, j, k)を記憶するフレームメモリ54とが設けられている。また、上記補正処

50

理部 5 2 c は、補正対象とする映像データ $S 1 (i , j , k)$ または $S 2 (i , j , k)$ が最初のサブフレーム $S F R 1 (k)$ に対応している場合（映像データ $S 1 (i , j , k)$ の場合）、上記フレームメモリ 5 4 から読み出した予測値 $E 2 (i , j , k - 1)$ の示す輝度から、映像データ $S 1 (i , j , k)$ の示す輝度への階調遷移を強調するように、映像データ $S 1 (i , j , k)$ を補正する。さらに、上記補正処理部 5 2 d および変調処理部に設けられた予測処理部 5 3 c は、補正対象とする映像データ $S 1 (i , j , k)$ または $S 2 (i , j , k)$ が 2 番目以降のサブフレームに対応している場合（映像データ $S 2 (i , j , k)$ の場合）、映像データ $S 2 (i , j , k)$ と、それよりも前のサブフレーム $S F R 1 (k)$ に対応する映像データ $S 1 (i , j , k)$ と、上記フレームメモリ 5 4 に記憶された予測値 $E 2 (i , j , k - 1)$ とに基づいて、サブフレーム $S F R 2 (k)$ の最初の時点におけるサブ画素 $S P I X (i , j)$ の輝度を予測し、予測された輝度（ $E 1 (i , j , k)$ の示す輝度）から映像データ $S 2 (i , j , k)$ の示す輝度への階調遷移を強調するように、映像データ $S 2 (i , j , k)$ を補正する。さらに、変調処理部に設けられた予測処理部 5 3 c および 5 3 d は、補正対象とする映像データ $S 1 (i , j , k)$ または $S 2 (i , j , k)$ が、最後のサブフレーム $S F R 2 (k)$ に対応している場合（映像データ $S 2 (i , j , k)$ の場合）、映像データ $S 2 (i , j , k)$ と、それよりも前のサブフレーム $S F R 1 (k)$ に対応する映像データ $S 1 (i , j , k)$ と、上記フレームメモリ 5 4 に記憶された予測値 $E 2 (i , j , k - 1)$ とに基づいて、補正対象となる映像データ $S 2 (i , j , k)$ に対応するサブフレーム $S F R 2 (k)$ の最後の時点におけるサブ画素 $S P I X (i , j)$ の輝度を予測し、予測結果を示す予測値 $E 2 (i , j , k)$ を、上記フレームメモリ 5 4 に格納する。

10

20

【 0 3 6 6 】

当該構成でも、図 4 0 に示す構成とは異なって、映像データ $S 1 (i , j , k) \cdot S 2 (i , j , k)$ に対応するサブフレーム $S F R 1 (k) \cdot S F R 2 (k)$ の 1 つ前のサブフレーム $S F R 2 (k - 1) \cdot S F R 1 (k)$ の最後にサブ画素 $S P I X (i , j)$ が到達している輝度を予測した結果 $E 1 (i , j , k) \cdot E 2 (i , j , k)$ を、その都度、フレームメモリに格納することなく、映像データ $S 1 (i , j , k) \cdot S 2 (i , j , k)$ を補正できる。

【 0 3 6 7 】

この結果、図 4 0 に示すように、各サブフレームの予測結果を、その都度、フレームメモリ（5 1 a ・ 5 1 b）に格納する構成と比較して、1 フレーム周期あたりにフレームメモリに格納される予測値のデータ量を削減できる。なお、データ量を削減できるので、例えば、バッファなどを設けてフレームメモリに要求されるアクセス速度を低減する場合でも、より少ない規模の回路を設けるだけで、アクセス速度を低減できる。

30

【 0 3 6 8 】

ただし、図 4 2 に示すように、予測処理部 5 3 d が予測値 $E (1 , 1 , k) \sim E 2 (n , m , k)$ と予測値 $E (1 , 1 , k) \sim E 2 (n , m , k)$ との生成および出力処理のうち、半数を間引いて、1 フレーム毎に 1 回ずつ、予測値 $E (1 , 1 , k) \sim E 2 (n , m , k)$ を生成し出力すれば、新たなバッファを設けることなく、フレームメモリに要求されるアクセス速度を低減できる。

40

【 0 3 6 9 】

ところで、上記では、変調処理部 3 1 ・ 3 1 a が予測型の階調遷移強調処理を行う場合を例にして説明したが、これに限るものではない。例えば、変調処理部 3 1 は、図 4 4 に示す変調処理部 3 1 e のように構成されていてもよい。当該変調処理部 3 1 e は、図 1 6 に示す変調処理部 3 1 と略同様の構成であるが、予測処理部 5 3 が省略されており、フレームメモリ 5 1 は、予測値 $E (i , j , k)$ に代えて、現フレーム $F R (k)$ の映像データ $D (i , j , k)$ を、次のフレーム $F R (k + 1)$ まで記憶すると共に、予測値 $E (i , j , k - 1)$ の代わりに、前フレーム $F R (k - 1)$ にて記憶された映像データ $D (i , j , k - 1)$ を、補正処理部 5 2 へ与えている。また、補正処理部 5 2 は、前フレーム $F R (k - 1)$ の映像データ $D (i , j , k - 1)$ と、現フレーム $F R (k)$ の映像デー

50

タ $D(i, j, k)$ とに基づき、両者の階調遷移を強調するように、映像データ $D(i, j, k)$ を補正している。この場合、変調処理部31eは、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ による駆動によって、サブ画素 $SPIX(i, j)$ が、次のフレーム $FR(k+1)$ の開始時点で、映像データ $D(i, j, k)$ の示す輝度に到達していると見なしている。

【0370】

同様に、変調処理部31aは、図45に示す変調処理部31fのように構成されていてもよい。当該変調処理部31fは、図40に示す変調処理部31bと略同様の構成であるが、予測処理部53a・53bが省略されており、フレームメモリ51a・51bは、予測値 $E1(i, j, k)$ ・予測値 $E2(i, j, k)$ に代えて、現サブフレーム $FR(k)$ の映像データ $S1(i, j, k)$ ・映像データ $S2(i, j, k)$ を、それぞれ次のフレーム $FR(k+1)$ まで記憶すると共に、予測値 $E1(i, j, k-1)$ ・予測値 $E2(i, j, k-1)$ の代わりに、前フレーム $FR(k-1)$ にて記憶された映像データ $S1(i, j, k-1)$ あるいは $S2(i, j, k-1)$ を、補正処理部52aあるいは53bへ与えている。また、補正処理部52aは、前フレーム $FR(k-1)$ の映像データ $S2(i, j, k-1)$ と、現フレーム $FR(k)$ の映像データ $S1(i, j, k)$ とに基づき、両者の階調遷移を強調するように、映像データ $S1(i, j, k)$ を補正している。同様に、補正処理部52bは、現フレーム $FR(k)$ の映像データ $S1(i, j, k-1)$ と、現フレーム $FR(k)$ の映像データ $S2(i, j, k)$ とに基づき、両者の階調遷移を強調するように、映像データ $S2(i, j, k)$ を補正している。なお、この場合、変調処理部31fは、現フレーム $FR(k)$ の映像データ $S1(i, j, k)$ による駆動によって、サブ画素 $SPIX(i, j)$ が、次のサブフレーム $SFR2(k)$ の開始時点で、映像データ $S1(i, j, k)$ の示す輝度に到達していると見なしている。また、現フレーム $FR(k)$ の映像データ $S2(i, j, k)$ による駆動によって、サブ画素 $SPIX(i, j)$ が、次のサブフレーム $SFR1(k+1)$ の開始時点で、映像データ $S2(i, j, k)$ の示す輝度に到達していると見なしている。

【0371】

当該構成でも、映像データ D 、あるいは、映像データ $S1$ および $S2$ に対して、各サブ画素 $SPIX$ における階調遷移を強調する補正を行うことができる。したがって、階調遷移強調によって、各サブ画素 $SPIX$ の応答速度を向上できると共に、インパルス型発光に近づけることによって、画素アレイ2に動画表示する際の画質を向上できる。

【0372】

加えて、当該構成でも、上記暗表示用に定められた範囲内の値に設定される映像データ $S1$ を、黒以外の暗階調に設定されているので、映像データ D が黒を示している場合にサブフレーム $SFR1$ ・ $SFR2$ 用の映像データ $S1$ ・ $S2$ を全て黒を示す値に設定する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。

【0373】

さらに、当該構成でも、サブフレーム処理部(32・32a・32c)の各 $LUT42$ ・ 43 が、変換された、各サブフレームの映像データを示すパラメータを記憶することによって、図15に示す時分割駆動の $LUT542$ ・ 543 と、変換用の $LUT533a$ とを共用している。この結果、図15の構成と比較して、変換用の $LUT533a$ の分だけ回路規模を削減でき、信号処理回路に必要な回路規模を大幅に削減できる。

【0374】

また、上記では、これまでに入力された、あるサブ画素 $SPIX(i, j)$ への映像データ D を参照して、階調遷移を強調するように、映像データ D を補正する場合について説明したが、これに限るものではない。変調処理部(31~31f)を省略してもよい。この場合でも、サブフレーム処理部(32・32a・32c)の各 $LUT42$ ・ 43 が、変換された各サブフレームの映像データを示すパラメータを記憶していれば、信号処理回路21に必要な回路規模を大幅に削減できる。

10

20

30

40

50

【0375】

ただし、上記構成では、フレームをサブフレームに分割して駆動するため、より高速な応答が求められるが、例えば、液晶素子のように、応答速度の遅いサブ画素 S P I X を用いた場合には、この要求に応えられなくなる虞れがある。したがって、上記のように変調処理部を設けて階調遷移を強調し、サブ画素 S P I X の応答速度を向上させると、特に効果が大きい。

【0376】

なお、上記では、画素アレイ 2 において、1 画素が各色毎のサブ画素 S P I X から構成されており、カラー表示可能な場合について説明したが、これに限るものではなく、単色表示の画素アレイを用いる場合でも、同様の効果が得られる。

10

【0377】

また、上記では、例えば、温度変化など、画素（サブ画素）の輝度の時間変化を変化させる要因となる、画像表示装置 1 の周囲の状況に拘わらず、制御回路（44・44c）が、互いに同じ L U T（42・43）を参照する場合について説明したが、これに限るものではない。予め上記周囲の状況に応じた複数の L U T を設けると共に、上記画像表示装置 1 の周囲の状況を検出するセンサを設け、上記制御回路が、各サブフレーム用の映像データを生成する際に参照する L U T を、当該センサの検出結果に応じて切り換えてもよい。この構成では、各サブフレーム用の映像データを、上記周囲の状況に応じて変化させることができるので、周囲の状況が変化しても、表示品質を保つことができる。

【0378】

20

例えば、液晶パネルは、環境温度（パネル 11 のおかれている環境の温度（気温））により、その応答特性や階調輝度特性の変化する。このため、入力される映像信号 D A T が同じであったとしても、各サブフレーム用の映像データとして最適な値も、環境温度に応じて変化する。

【0379】

したがって、パネル 11 が液晶パネルの場合、互いに異なる温度範囲での使用に適した L U T（42・43）を設けると共に、上記環境温度を測定するセンサを設け、上記制御回路（44・44c）が、当該センサによる環境温度の計測結果に応じて、上記参照する L U T を切り換えれば、当該制御回路を含む信号処理部（21～21f）は、映像信号 D A T が同じであっても、より適切な映像信号 D A T 2 を生成し、液晶パネルに伝達できる。したがって、想定される全ての温度範囲（例えば 0 ～ 65 の範囲）で、より忠実な輝度での画像表示が可能となる。

30

【0380】

また、上記では、L U T 42・43 に、変換された、各サブフレームの映像データを示す値を記憶することによって、図 7 に示す時分割駆動の L U T 142・143 と、変換用の L U T 133a とを共用する構成について説明したが、これに限るものではない。例えば、L U T 42・43 に代えて、図 7 と同様の L U T 142・143 および 補正回路 133 を設けてもよい。また、補正が不要な場合は、補正回路 133 を削除してもよい。

【0381】

40

なお、上記では、主として、サブフレーム処理部（32・32c）が、1 フレームを 2 つのサブフレームに分割する場合を例にして説明したが、これに限るものではない。サブフレーム処理部は、周期的に入力される画素への映像データ（入力映像データ）が予め定められた閾値よりも低い輝度を示している場合、各サブフレーム用の映像データ（S10・S20；S1・S2）のうち、少なくとも 1 つを、暗表示用に予め定められた範囲の輝度を示す値に設定し、残余の各サブフレーム用の映像データのうちの少なくとも 1 つを増減して、1 フレーム期間における画素の輝度の時間積分値を制御すると共に、上記入力映像データが予め定められた閾値よりも高い輝度を示している場合、上記各サブフレーム用の映像データのうちの少なくとも 1 つを、明表示用に予め定められた範囲の輝度を示す値に設定し、残余のサブフレーム用の映像データのうちの少なくとも 1 つを増減して、1 フ

50

レーム期間における当該画素の輝度の時間積分値を制御してもよい。

【0382】

当該構成でも、殆どの場合、各フレーム期間毎に少なくとも1回、他の期間よりも画素の輝度が低い期間を設けることができるので、動画表示時の画質を向上させることができる。また、明表示の場合、入力映像データの示す輝度が高くなるに従って、明表示期間以外の期間における画素の輝度が高くなっていくので、各フレーム周期毎に少なくとも1回、暗表示を行う構成と比較して、各フレーム周期全体における画素の輝度の時間積分値を上昇させることができ、より明るい表示が可能になる。

【0383】

さらに、上記構成では、暗表示の場合、上記出力映像データの1つが暗表示用の輝度を示す値に設定されるので、当該暗表示期間には、画素の輝度が許容範囲内に維持される視野角を拡大できる。同様に、明表示の場合は、上記出力映像データの1つが暗表示用の輝度を示す値に設定されるので、当該暗表示期間には、画素の輝度が許容範囲内に維持される視野角を拡大できる。この結果、時分割駆動しない構成よりも、白浮きなどの不具合の発生を防止でき、視野角を拡大できる。

【0384】

さらに、上記各実施形態に記載されているように、上記画素が複数である場合には、上記構成に加えて、上記生成手段は、各画素への入力映像データに応じて、それぞれの画素への出力映像データを、当該入力周期毎に、上記予め定められた複数の個数ずつ生成すると共に、上記補正手段は、各画素への各出力映像データを、それぞれ補正し、各画素に対応する予測結果をそれぞれ上記予測結果記憶部に格納すると共に、上記生成手段は、上記いずれの画素についても、上記入力周期毎に生成される、当該画素への複数の出力映像データを、それぞれ上記予め定められた複数の個数ずつ生成し、上記補正部は、上記いずれの画素についても、上記入力周期毎に、当該画素に関する予測結果を、それぞれ上記予め定められた複数の回数読み出すと共に、これらの予測結果と上記各出力映像データとから、いずれの画素についても、上記入力周期ごとに複数回実施可能な、上記最後の時点における当該画素の輝度の予測処理および予測結果の格納処理のうち、少なくとも1回の予測結果の書き込み処理を間引いてもよい。

【0385】

当該構成において、上記入力周期毎に生成される複数の出力映像データは、それぞれ上記予め定められた複数の個数ずつ生成され、上記予測結果は、上記入力周期毎に、それぞれ上記予め定められた複数の回数読み出される。これにより、これらの予測結果と上記各出力映像データとに基づいて、複数回、上記最後の時点における画素の輝度の予測し、予測結果の格納できるようになる。なお、上記画素は、複数であり、上記読み出し処理、および、生成処理は、各画素に対応して行われる。

【0386】

ただし、上記構成では、上記入力周期毎に複数回実施可能な予測処理および予測結果の格納処理のうち、少なくとも1回の予測結果の書き込み処理が間引かれる。

【0387】

この結果、間引かない構成と比較して、予測結果記憶部に、各画素の予測結果を格納する時間間隔を長くすることができ、予測結果記憶部に要求される応答速度を遅くすることができる。

【0388】

なお、少なくとも1回の書き込み処理を間引けば効果が得られるが、補正手段による予測結果の書き込み処理の回数を、各画素について、1入力周期あたり1回になるまで間引くと、より効果が大きい。

【0389】

さらに、書き込み処理を間引くか否かに拘わらず、上記暗表示期間または明表示期間を設ける構成の場合は、上記各実施形態に記載されているように、上記構成に加えて、上記残余のサブフレーム用の映像データのうちの特定の1つ以外の映像データを、暗表示用に

10

20

30

40

50

予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定し、当該特定の映像データを増減して、1フレーム期間における当該画素の輝度の時間積分値を制御する方が望ましい。

【0390】

当該構成では、各サブフレーム用の映像データのうち、上記特定の映像データ以外の映像データは、暗表示用に予め定められた範囲の輝度を示す値、または、明表示用に予め定められた範囲の輝度を示す値に設定されているので、複数のサブフレーム用の映像データを、両範囲のいずれにも含まれない値に設定する場合と比較して、さらに、白浮きなどの不具合の発生を防止でき、視野角を拡大できる。

【0391】

また、上記各サブフレーム用の映像データは、1フレーム期間における当該画素の輝度の時間的な重心位置が、当該1フレーム期間の時間的な中心位置に近くなるように設定されている方が望ましい。

【0392】

具体的には、サブフレーム処理部(32、32c)は、入力映像データの示す輝度が一番低い領域では、1フレーム期間を構成する各サブフレームのうち、当該フレーム期間の時間的な中心位置に最も近いサブフレームに対応する映像データを、上記特定の映像データとし、当該映像データの値を増減して、1フレーム期間における当該画素の輝度の時間積分値を制御する。

【0393】

また、入力映像データの示す輝度が徐々に高くなり、当該特定の映像データが上記明表示用に予め定められた範囲に入ると、当該サブフレームの映像データを当該範囲内の値に設定し、残余のサブフレームのうち、フレーム期間の時間的な中心位置に最も近いサブフレームに対応する映像データを、上記特定の映像データとし、当該映像データの値を増減して、1フレーム期間における当該画素の輝度の時間積分値を制御する。なお、特定の映像データに対応するサブフレームの選択は、特定の映像データが上記明表示用に予め定められた範囲に入る度に繰り返される。

【0394】

当該構成では、入力映像データの示す輝度に拘わらず、1フレーム期間における当該画素の輝度の時間的な重心位置が、当該1フレーム期間の時間的な中心位置に近くなるように設定される。したがって、以下の不具合、すなわち、時間的な重心位置が変動することに起因して、動く物体の前端や後端において、静止時には見えない異常な明暗が見えてしまい、これが動画品質を低下させるといふ不具合の発生を防止でき、動画表示時の品質を向上できる。

【0395】

さらに、回路規模よりも視野角の拡大が特に望まれる場合には、上記信号処理部(21~21f)は、上記各サブフレーム期間の時間比を、以下に示すように、すなわち、上記特定の映像データに対応するサブフレームの切り換えタイミングが、画素の表現可能な輝度の範囲を等分するタイミングよりも、画素の表現可能な明度の範囲を等分するタイミングに近くなるように設定する方が望ましい。

【0396】

当該構成では、いずれのサブフレームの輝度で1フレーム期間中の輝度を主として制御するかを、適切な明度で切り換えることができるので、輝度の範囲を等分するタイミングで切り換える場合よりも、人に認識される白浮きの量をさらに削減することができ、視野角を、さらに拡大できる。

【0397】

なお、上記では、信号処理部が、データ信号線駆動回路3へ入力される映像信号DAT2の値(映像データS01・S02; S10; S20)を補正して、各サブフレーム期間のうち、少なくとも1つの輝度を黒以外の暗階調に設定する構成について説明したが、これに限るものではない。

10

20

30

40

50

【0398】

各サブフレーム期間のうち、少なくとも1つの輝度を黒以外の暗階調に設定できれば、映像信号DAT2の値を補正する代わりに、例えば、データ信号線駆動回路3自体が、映像信号DAT2の値を参照しながら、サブ画素SPIX(i, j)へ印加する電圧を制御することによって、各サブフレーム期間のうち、少なくとも1つの輝度を黒以外の暗階調に設定してもよい。

【0399】

具体的には、垂直配向モードの液晶セルをノーマリブラックモードで駆動する液晶表示装置の駆動する際、上記液晶パネルの画素への入力映像データ(D)が予め定められた閾値よりも低い輝度を示している場合に行われ、当該入力映像データによって駆動されるフレーム期間を複数の期間に分割して生成される各サブフレーム期間のうち、少なくとも1つのサブフレーム期間には、当該画素の輝度を、暗表示用に予め定められた範囲の輝度に設定し、残余のサブフレーム期間における画素の輝度を制御して、上記フレーム期間における当該画素の輝度の時間積分値を制御する低輝度制御工程と、上記液晶パネルの画素への入力映像データが予め定められた閾値よりも高い輝度を示している場合に行われ、当該入力映像データによって駆動されるフレーム期間を複数の期間に分割して生成される各サブフレーム期間のうち、少なくとも1つのサブフレーム期間には、当該画素の輝度を、明表示用に予め定められた範囲の輝度に設定し、残余のサブフレーム期間における画素の輝度を制御して、上記フレーム期間における当該画素の輝度の時間積分値を制御する高輝度制御工程とを含み、上記低輝度工程にて、入力映像データが黒を示している場合、各分割期間のうちの少なくとも1つでは、上記画素の輝度を、黒以外の輝度に制御してもよい。

【0400】

当該構成でも、上記各実施形態と同様に、殆どの場合、フレーム期間毎に少なくとも1回、他のサブフレーム期間よりも画素の輝度が低い期間を設けることができるので、液晶表示装置が動画を表示する際の画質を向上させることができる。さらに、明表示の場合、入力映像データの示す輝度が高くなるに従って、明表示用に予め定められた範囲の輝度に設定するサブフレーム期間(明表示期間)以外の期間における画素の輝度が高くなっていくので、より明るい表示が可能な液晶表示装置を実現できる。

【0401】

さらに、上記構成では、上記各実施形態と同様に、入力映像データが黒を示している場合には、サブフレーム期間の少なくとも1つは、黒以外の輝度に制御される。この結果、入力映像データが黒を示している場合に全サブフレーム期間(=フレーム期間)を黒表示に制御する構成と比較して、中間階調への応答速度を大幅に向上でき、動画表示時の画質を大幅に向上できる。

【0402】

これらの結果、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質が向上された液晶表示装置を実現できる。

【0403】

ただし、上記各実施形態のように、信号処理部が、データ信号線駆動回路3へ入力される映像信号DAT2の値(映像データS01・S02; S10; S20)を補正して、各サブフレーム期間のうち、少なくとも1つの輝度を黒以外の暗階調に設定する構成であれば、データ信号線駆動回路3を変更する必要がないので、比較的容易に、上記駆動方法で駆動される液晶表示装置を実現できる。

【0404】

また、上記各実施形態では、液晶セル111を図5ないし図7のように構成して、画素における液晶分子の配向方向を4つに分割する場合について説明したが、これに限るものではない。

【0405】

例えば、図7に示す突起列123aを画素電極121aに形成する代わりに、スリット123bを形成してもよい。また、対向電極121bにスリット123bを形成する代わ

10

20

30

40

50

りに、突起列 1 2 3 a を形成してもよい。いずれの場合であっても、電圧印加時には、突起列 1 2 3 a またはスリット 1 2 3 b の近傍に斜め方向の電界が形成され、当該電界によって、これらの部材（1 2 3 a またはスリット 1 2 3 b）の近傍の液晶分子は、電界に応じて配向する。また、これらの部材から離れた領域の液晶分子の配向方向は、液晶の連続性によって、上記近傍の領域の配向方向が決まった後に決定される。したがって、図 5 ~ 図 7 と同様に、黒表示状態からの応答速度が遅くなっている。この結果、画素アレイ 2 の液晶セルとして当該構成の液晶セルを使用した場合でも、上記各実施形態と同様の効果が得られる。

【0406】

また、他の構造として、図 4 7 に示す画素電極 1 2 1 a を用いた液晶セルでは、図 7 に示す突起列 1 2 3 a およびスリット 1 2 3 b が省略されており、画素電極 1 2 1 a に四角錐状の突起 1 2 4 が設けられている。なお、当該突起 1 2 4 も、上記突起列 1 2 3 a と同様に、画素電極 1 2 1 a 上に、感光性樹脂を塗布し、フォトリソグラフィ工程で加工することによって形成できる。

【0407】

この構成でも、突起 1 2 4 の近傍では、液晶分子が各斜面に垂直になるように配向する。加えて、電圧印加時において、突起 1 2 4 の部分の電界は、突起 1 2 4 の斜面に平行になる方向に傾く。これらの結果、電圧印加時において、液晶分子の配向角度の面内成分は、最も近い斜面の法線方向の面内成分（方向 P 1、P 2、P 3 または P 4）と等しくなる。したがって、画素領域は、傾斜時の配向方向が互いに異なる、4 つのドメイン D 1 ~ D 4 に分割される。さらに、突起 1 2 4 から離れた領域の液晶分子の配向方向は、突起 1 2 4 近傍の液晶分子の配向方向が決定された後、液晶の連続性によって決定される。したがって、図 5 ~ 図 7 と同様に、黒表示状態からの応答速度が遅くなっている。この結果、画素アレイ 2 の液晶セルとして当該構成の液晶セルを使用した場合でも、上記各実施形態と同様の効果が得られる。

【0408】

なお、例えば、40 インチのような大型の液晶テレビを形成する場合、各画素のサイズは、1 mm 四方程度と大きくなり、画素電極 1 2 1 a に 1 つずつ突起 1 2 4 を設けただけでは、配向規制力が弱まり、配向が不安定になる虞れがある。したがって、この場合のように、配向規制力が不足する場合には、各画素電極 1 2 1 a 上に複数の突起 1 2 4 を設ける方が望ましい。

【0409】

さらに、例えば、図 4 7 に示すように、対向基板 1 1 1 b の対向電極 1 2 1 b 上に Y 字状のスリットを上下方向（面内で、略形状の画素電極 1 2 1 a のいずれかの辺に平行な方向）に対称に連結してなる配向制御窓（電極が形成されていない領域）1 2 5 を設けても、マルチドメイン配向を実現できる。

【0410】

当該構成では、対向基板 1 1 1 b の表面のうち、配向制御窓 1 2 5 の直下の領域では、電圧を印加しても、液晶分子を傾斜させる程の電界がかからず、液晶分子が垂直に配向する。一方、対向基板 1 1 1 b の表面のうち、配向制御窓 1 2 5 の周囲の領域では、対向基板 1 1 1 b に近づくに従って、配向制御窓 1 2 5 を避けて広がるような電界が発生する。ここで、液晶分子は、長軸が電界に垂直な方向に傾き、液晶分子の配向方向の面内成分は、図中、矢印で示すように、配向制御窓 1 2 5 の各辺に略垂直になる。

【0411】

また、当該構成でも、配向制御窓 1 2 5 から離れた領域の液晶分子の配向方向は、配向制御窓 1 2 5 近傍の液晶分子の配向方向が決定された後、液晶の連続性によって決定される。したがって、図 5 ~ 図 7 と同様に、黒表示状態からの応答速度が遅くなっている。この結果、画素アレイ 2 の液晶セルとして当該構成の液晶セルを使用した場合でも、上記各実施形態と同様の効果が得られる。

【0412】

10

20

30

40

50

また、上記では、配向方向を4分割する場合について説明したが、図48および図49に示すように、放射状配向の液晶セル111を用いても同様の効果が得られる。

【0413】

具体的には、図48に示す構造では、図46に示す突起124に代えて、略半球状の突起126が設けられている。この場合も、突起126の近傍では、液晶分子は、突起126の表面に垂直になるように配向する。加えて、電圧印加時において、突起126の部分の電界は、突起126の表面に平行になる方向に傾く。これらの結果、電圧印加時に液晶分子が傾斜する際、液晶分子は、面内方向で突起126を中心にした放射状に傾きやすくなり、液晶セル111の各液晶分子は、放射状に傾斜配向できる。なお、上記突起126も、上記突起124と同様の工程で形成できる。また、上記突起124と同様に、配向規制力が不足する場合には、各画素電極121a上に複数の突起126を設ける方が望ましい。

10

【0414】

当該構成でも、突起126から離れた領域の液晶分子の配向方向は、突起126近傍の液晶分子の配向方向が決定された後、液晶の連続性によって決定され、図5～図7と同様に、黒表示状態からの応答速度が遅くなっている。この結果、画素アレイ2の液晶セルとして当該構成の液晶セルを使用した場合でも、上記各実施形態と同様の効果が得られる。

【0415】

また、図49に示す構造では、図46に示す突起124に代えて、画素電極121aに円形のスリット127が形成されている。これにより、電圧を印加した際、画素電極121aの表面のうち、スリット127の直上の領域では、液晶分子を傾斜させる程の電界がかからない。したがって、この領域では、電圧印加時でも液晶分子は垂直に配向する。一方、画素電極121aの表面のうち、スリット127近傍の領域では、電界は、スリット127へ厚み方向で近づくに従って、スリット127を避けるように傾斜して広がる。ここで、液晶分子は、長軸が垂直な方向に傾き、液晶の連続性によって、スリット127から離れた液晶分子も同様の方向に配向する。したがって、画素電極121aに電圧を印加した場合、各液晶分子は、配向方向の面内成分が、図中、矢印で示すように、スリット127を中心に放射状に広がるように配向、すなわち、スリット127の中心を軸として軸対称に配向できる。ここで、上記電界の傾斜は、印加電圧によって変化するため、液晶分子の配向方向の基板法線方向成分（傾斜角度）は、印加電圧によって制御できる。なお、印加電圧が増加すると、基板法線方向に対する傾斜角が大きくなり、各液晶分子は、表示画面に略平行で、しかも、面内では放射状に配向する。また、上記突起126と同様に、配向規制力が不足する場合には、各画素電極121a上に複数のスリット127を設ける方が望ましい。

20

30

【0416】

当該構成でも、スリット127から離れた領域の液晶分子の配向方向は、スリット127近傍の液晶分子の配向方向が決定された後、液晶の連続性によって決定され、図5～図7と同様に、黒表示状態からの応答速度が遅くなっている。この結果、画素アレイ2の液晶セルとして当該構成の液晶セルを使用した場合でも、上記各実施形態と同様の効果が得られる。

40

【0417】

また、画素電極121aにおいて、電極が形成されていない部分（スリット）と電極が形成されている部分とを逆転してもよい。具体的には、図50に示す画素電極121aでは、複数のスリット128は、それぞれの中心が正方格子を形成するように配置されており、1つの単位格子を形成する4つの格子点上に中心が位置する4つのスリット128によって実質的に囲まれる中実部（「単位中実部」と称する）129は、略円形の形状を有している。それぞれのスリット128は、4つの4分の1円弧状の辺（エッジ）を有し、且つ、その中心に4回回転軸を有する略星形に形成されている。なお、上記画素電極121aも、導電膜（例えばITO膜）から形成されており、例えば、導電膜を形成後、スリット128が上記形状になるように導電膜を除去するなどして、上記複数のスリット12

50

8が形成される。また、上記スリット128は、1つの画素電極121a毎に複数形成されているが、上記各中実部129は、基本的には、連続した単一の導電膜から形成されている。

【0418】

当該構成でも、画素電極121aへ電圧を印加したときに、中実部129とスリット128との境界近傍の領域（エッジ領域）に、基板表面に対して斜め方向の電界が形成され、エッジ領域の液晶分子は、電界に応じた傾斜方向に傾斜する。さらに、上記エッジ領域から離れた領域の液晶分子の配向方向は、スリット128近傍の液晶分子の配向方向が決定された後、液晶の連続性によって決定される。したがって、図5～図7と同様に、黒表示状態からの応答速度が遅くなっている。この結果、画素アレイ2の液晶セルとして当該構成の液晶セルを使用した場合でも、上記各実施形態と同様の効果が得られる。

10

【0419】

なお、上記では、スリット128の中心が正方格子を形成するように配置されている場合を例にして説明したが、これに限るものではなく、長方形の格子状など、他の形状であってもよい。また、上記スリット127または中実部129が略円状の場合を例にして説明したが、楕円状や方形など、他の形状であってもよい。

【0420】

いずれの場合であっても、電圧無印加時には、液晶分子を垂直方向に配向させると共に、画素電極へ電圧を印加することによって、電極が形成されている部分と電極が形成されていない部分との境界近傍の領域（エッジ領域）に斜め方向の電界を形成し、当該電界によって液晶分子の配向方向を決定する液晶セルであれば、略同様の効果が得られる。

20

【0421】

ただし、図50に示すように、スリット128の中心が正方格子を形成し、中実部129が略円形状であれば、画素PIX(i, j)内の液晶分子の配向方位を均等に分散させることができるので、より視野角特性の良好な画像表示装置1を実現できる。

【0422】

なお、上記各実施形態では、信号処理回路(21～21f)を構成する各部材がハードウェアのみで実現されている場合を例にして説明したが、これに限るものではない。各部材の全部または一部を、上述した機能を実現するためのプログラムと、そのプログラムを実行するハードウェア（コンピュータ）との組み合わせで実現してもよい。一例として、画像表示装置1に接続されたコンピュータが、画像表示装置1を駆動する際に使用されるデバイスドライバとして、信号処理回路を実現してもよい。また、画像表示装置1に内蔵あるいは外付けされる変換基板として、信号処理回路が実現され、ファームウェアなどのプログラムの書き換えによって、当該信号処理回路を実現する回路の動作を変更できる場合には、当該ソフトウェアが記録された記録媒体を配布したり、当該ソフトウェアを通信路を介して伝送するなどして、当該ソフトウェアを配布し、上記ハードウェアに、そのソフトウェアを実行させることによって、当該ハードウェアを、上記各実施形態の信号処理回路として動作させてもよい。

30

【0423】

これらの場合は、上述した機能を実行可能なハードウェアが用意されていれば、当該ハードウェアに、上記プログラムを実行させるだけで、上記各実施形態に係る信号処理回路を実現できる。

40

【0424】

より詳細に説明すると、ソフトウェアを用いて実現する場合、CPU、あるいは、上述した機能を実行可能なハードウェアなどからなる演算手段が、ROMやRAMなどの記憶装置に格納されたプログラムコードを実行し、図示しない入出力回路などの周辺回路を制御することによって上記各実施形態に係る信号処理回路を実現できる。

【0425】

この場合、処理の一部を行うハードウェアと、当該ハードウェアの制御や残余の処理を行うプログラムコードを実行する上記演算手段とを組み合わせても実現することもできる

50

。さらに、上記各部材のうち、ハードウェアとして説明した部材であっても、処理の一部を行うハードウェアと、当該ハードウェアの制御や残余の処理を行うプログラムコードを実行する上記演算手段とを組み合わせても実現することもできる。なお、上記演算手段は、単体であってもよいし、装置内部のバスや種々の通信路を介して接続された複数の演算手段が共同してプログラムコードを実行してもよい。

【0426】

上記演算手段によって直接実行可能なプログラムコード自体、または、後述する解凍などの処理によってプログラムコードを生成可能なデータとしてのプログラムは、当該プログラム（プログラムコードまたは上記データ）を記録媒体に格納し、当該記録媒体を配付したり、あるいは、上記プログラムを、有線または無線の通信路を介して伝送するための通信手段で送信したりして配付され、上記演算手段で実行される。

10

【0427】

なお、通信路を介して伝送する場合、通信路を構成する各伝送媒体が、プログラムを示す信号列を伝搬し合うことによって、当該通信路を介して、上記プログラムが伝送される。また、信号列を伝送する際、送信装置が、プログラムを示す信号列により搬送波を変調することによって、上記信号列を搬送波に重畳してもよい。この場合、受信装置が搬送波を復調することによって信号列が復元される。一方、上記信号列を伝送する際、送信装置が、デジタルデータ列としての信号列をパケット分割して伝送してもよい。この場合、受信装置は、受信したパケット群を連結して、上記信号列を復元する。また、送信装置が、信号列を送信する際、時分割/周波数分割/符号分割などの方法で、信号列を他の信号列と多重化して伝送してもよい。この場合、受信装置は、多重化された信号列から、個々の信号列を抽出して復元する。いずれの場合であっても、通信路を介してプログラムを伝送できれば、同様の効果が得られる。

20

【0428】

ここで、プログラムを配付する際の記録媒体は、取外し可能である方が好ましいが、プログラムを配付した後の記録媒体は、取外し可能か否かを問わない。また、上記記録媒体は、プログラムが記憶されていれば、書換え（書き込み）可能か否か、揮発性か否か、記録方法および形状を問わない。記録媒体の一例として、磁気テープやカセットテープなどのテープ、あるいは、フロッピー（登録商標）ディスクやハードディスクなどの磁気ディスク、または、CD-ROMや光磁気ディスク（MO）、ミニディスク（MD）やデジタルビデオディスク（DVD）などのディスクが挙げられる。また、記録媒体は、ICカードや光カードのようなカード、あるいは、マスクROMやEPROM、EEPROMまたはフラッシュROMなどのような半導体メモリであってもよい。あるいは、CPUなどの演算手段内に形成されたメモリであってもよい。

30

【0429】

なお、上記プログラムコードは、上記各処理の全手順を上記演算手段へ指示するコードであってもよいし、所定の手順で呼び出すことで、上記各処理の一部または全部を実行可能な基本プログラム（例えば、オペレーティングシステムやライブラリなど）が既に存在していれば、当該基本プログラムの呼び出しを上記演算手段へ指示するコードやポインタなどで、上記全手順の一部または全部を置き換えてもよい。

40

【0430】

また、上記記録媒体にプログラムを格納する際の形式は、例えば、実メモリに配置した状態のように、演算手段がアクセスして実行可能な格納形式であってもよいし、実メモリに配置する前で、演算手段が常時アクセス可能なローカルな記録媒体（例えば、実メモリやハードディスクなど）にインストールした後の格納形式、あるいは、ネットワークや搬送可能な記録媒体などから上記ローカルな記録媒体にインストールする前の格納形式などであってもよい。また、プログラムは、コンパイル後のオブジェクトコードに限るものではなく、ソースコードや、インタプリタまたはコンパイルの途中で生成される中間コードとして格納されていてもよい。いずれの場合であっても、圧縮された情報の解凍、符号化された情報の復号、インタプリタ、コンパイル、リンク、または、実メモリへの配置など

50

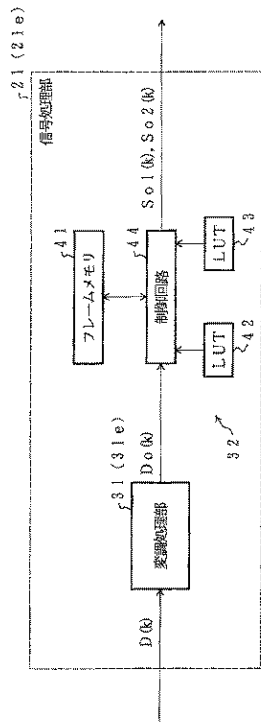
の処理、あるいは、各処理の組み合わせによって、上記演算手段が実行可能な形式に変換可能であれば、プログラムを記録媒体に格納する際の形式に拘わらず、同様の効果を得ることができる。

【産業上の利用可能性】

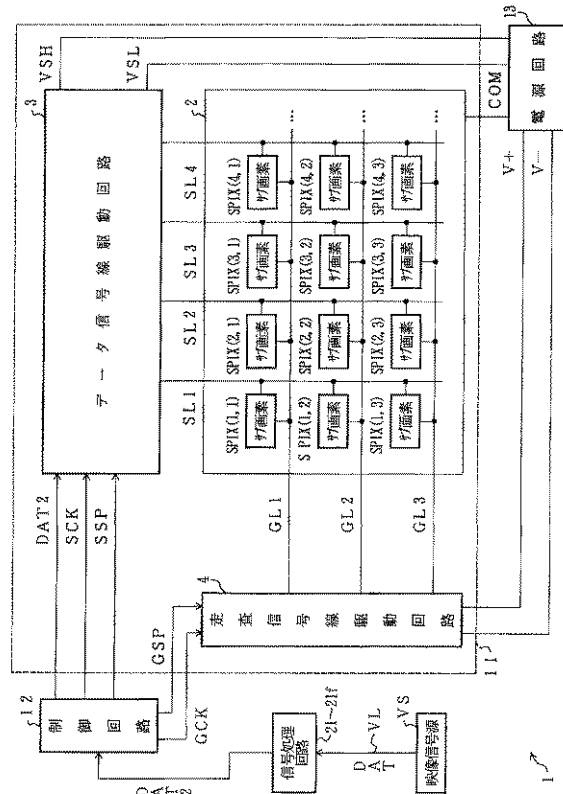
【0431】

本発明によれば、入力映像データが黒を示している場合、分割期間の少なくとも1つは、黒以外の輝度に制御されるので、より明るく、視野角が広く、応答速度が速く、しかも、動画表示時の画質の向上した液晶表示装置を提供できる。したがって、液晶テレビジョン受像機や液晶モニタをはじめとする種々の液晶表示装置の駆動装置として、広く好適に使用できる。

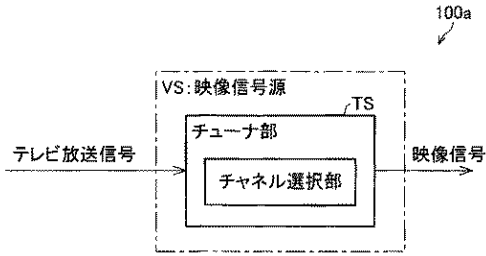
【図1】



【図2】



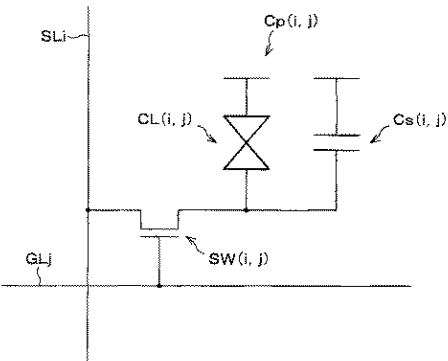
【図3(a)】



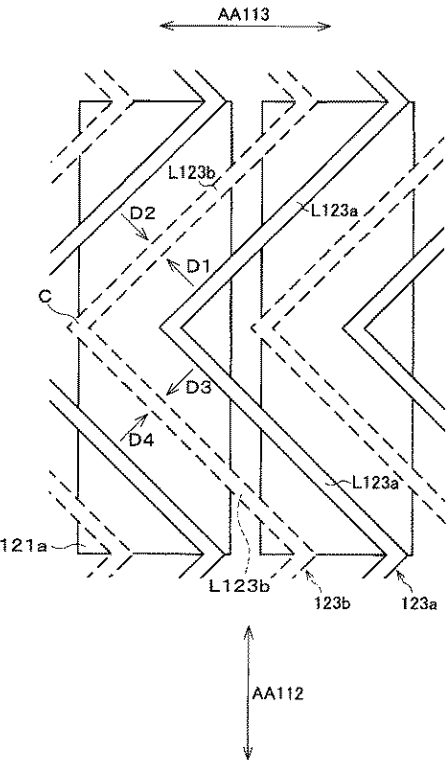
【図3(b)】



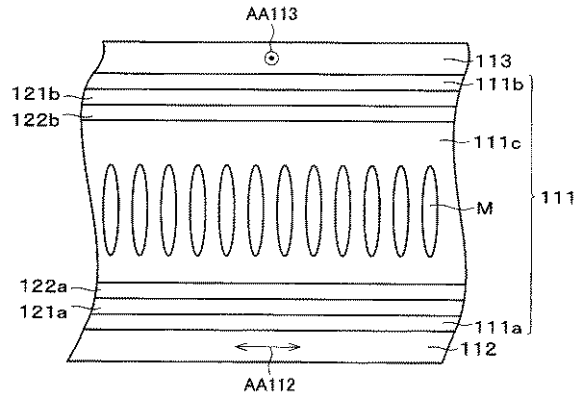
【図4】



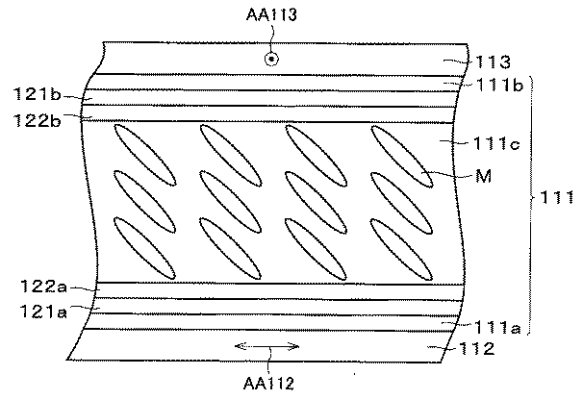
【図7】



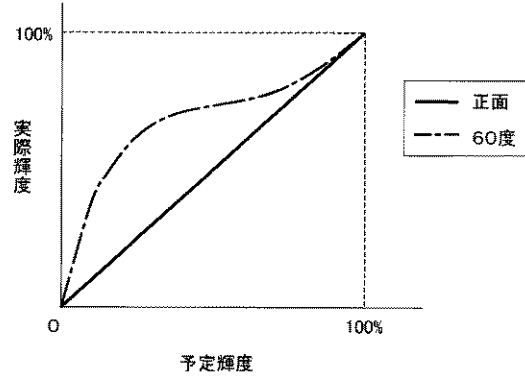
【図5】



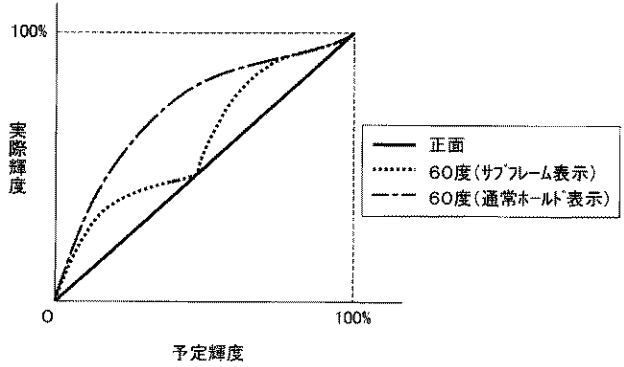
【図6】



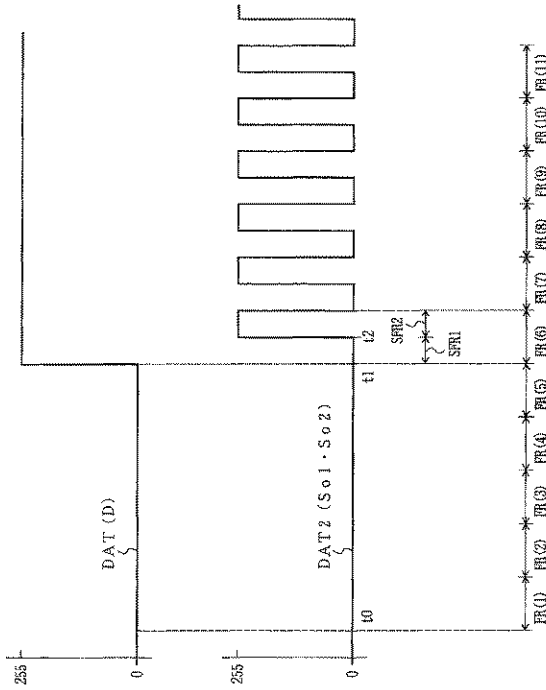
【図8】



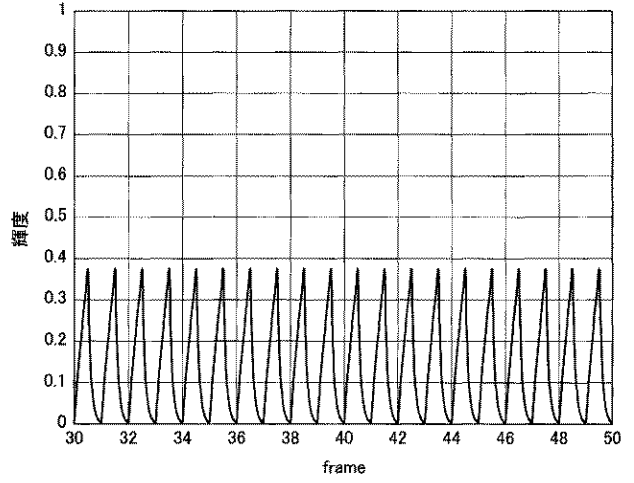
【図9】



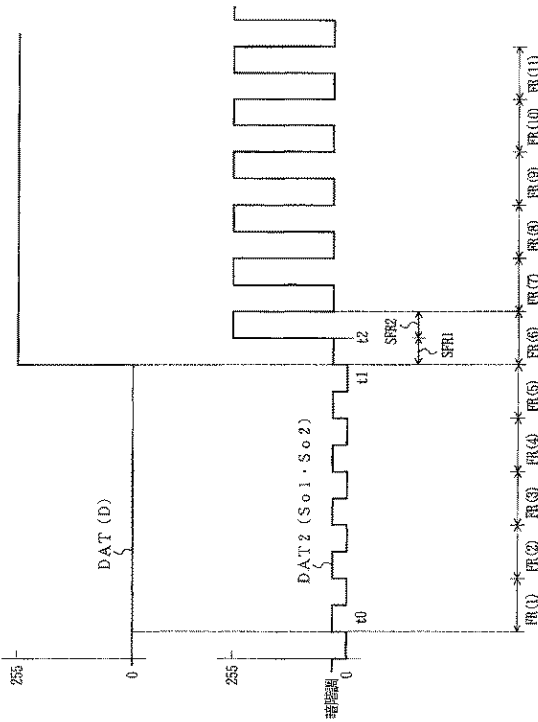
【 図 1 0 】



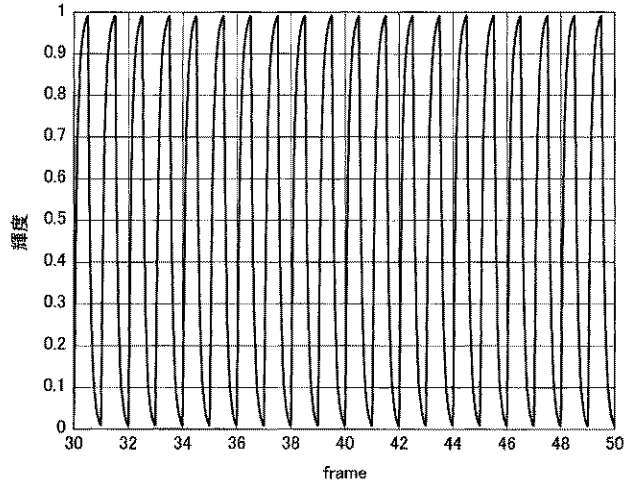
【 図 1 1 】



【 図 1 2 】



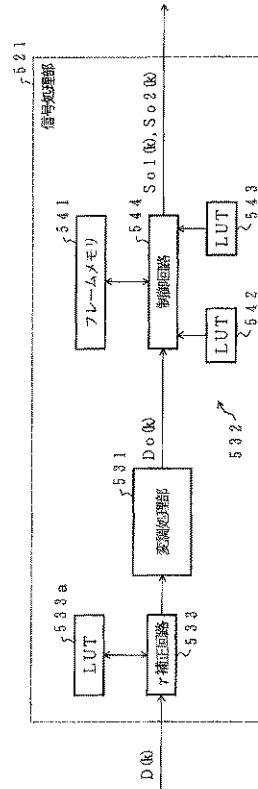
【 図 1 3 】



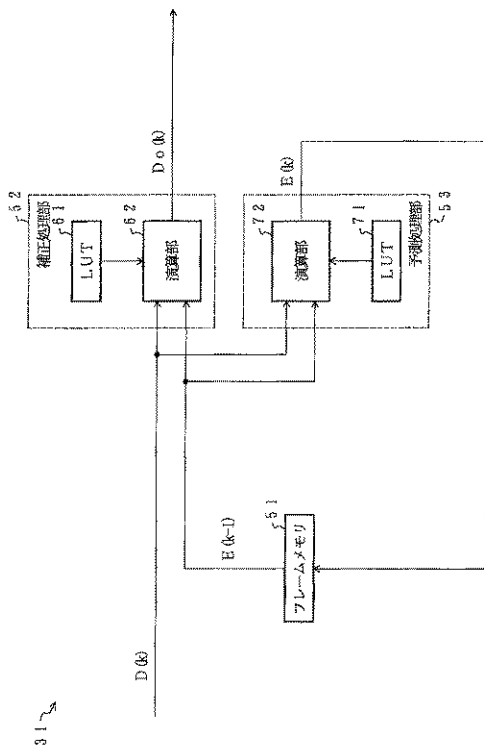
【図14】

So1	So2	平均輝度	コントラスト
0.001	0.001	0.001	1000
0.002	0.001	0.001142	876
0.003	0.001	0.001283	779
0.004	0.001	0.001425	702
0.005	0.001	0.001567	638
0.006	0.001	0.001709	585
0.007	0.001	0.001850	540
0.008	0.001	0.001992	502
0.009	0.001	0.002134	469
0.010	0.001	0.002275	439
0.011	0.001	0.002417	414
0.012	0.001	0.002559	391
0.013	0.001	0.002701	370
0.014	0.001	0.002842	352
0.015	0.001	0.002984	335
0.016	0.001	0.003126	320
0.017	0.001	0.003267	306
0.018	0.001	0.003409	293
0.019	0.001	0.003551	282
0.020	0.001	0.003693	271
0.021	0.001	0.003834	261
0.022	0.001	0.003976	252
0.023	0.001	0.004118	243
0.024	0.001	0.004259	235
0.025	0.001	0.004401	227
0.026	0.001	0.004543	220
0.027	0.001	0.004684	213
0.028	0.001	0.004826	207
0.029	0.001	0.004968	201
0.030	0.001	0.005110	196
0.031	0.001	0.005251	190
0.032	0.001	0.005393	185
0.033	0.001	0.005535	181
0.034	0.001	0.005676	176
0.035	0.001	0.005818	172
0.036	0.001	0.005960	168
0.037	0.001	0.006102	164
0.038	0.001	0.006243	160

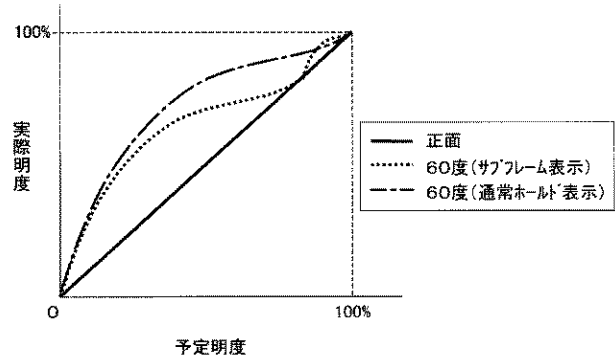
【図15】



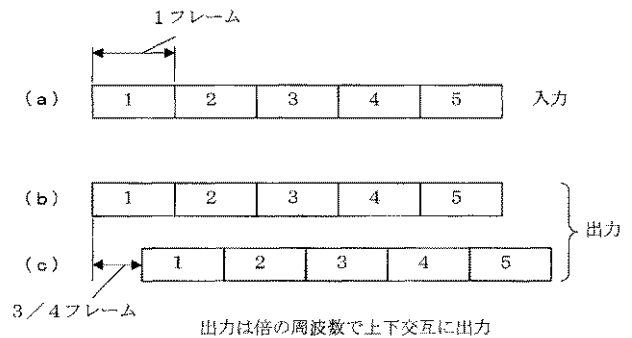
【図16】



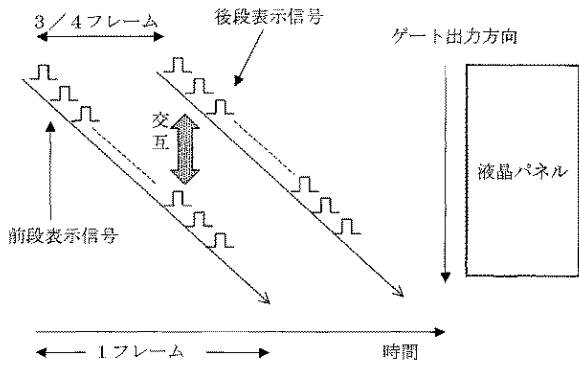
【図17】



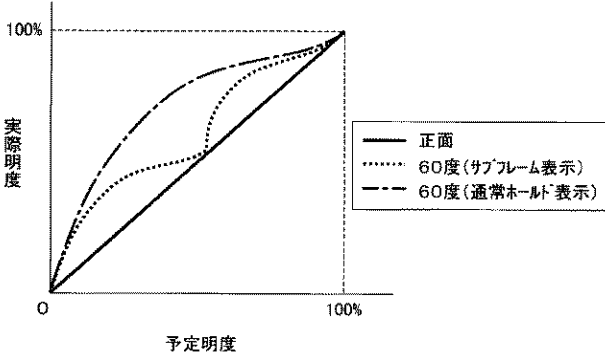
【図18】



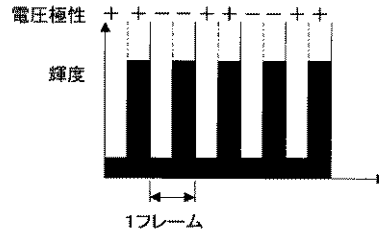
【図19】



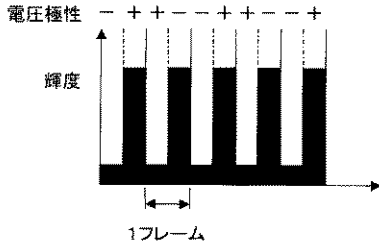
【図20】



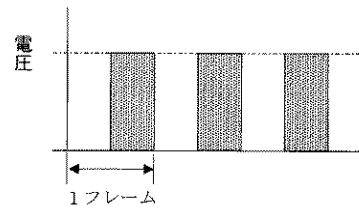
【図21(a)】



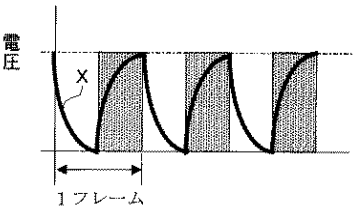
【図21(b)】



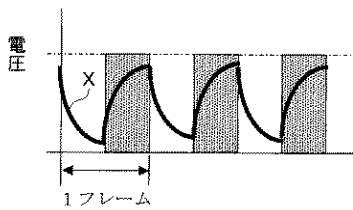
【図22(a)】



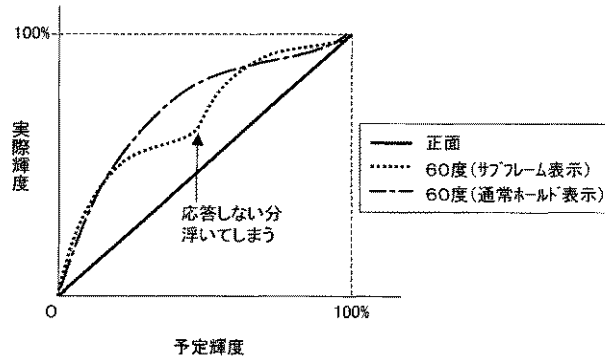
【図22(b)】



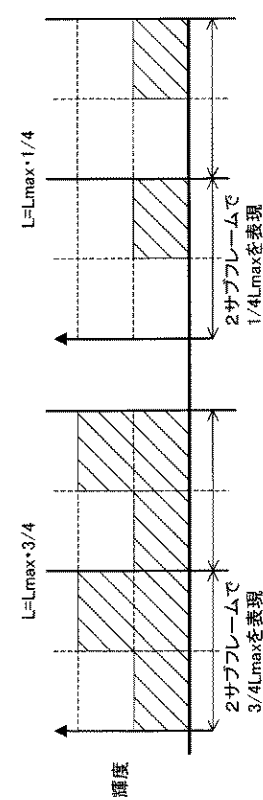
【図22(c)】



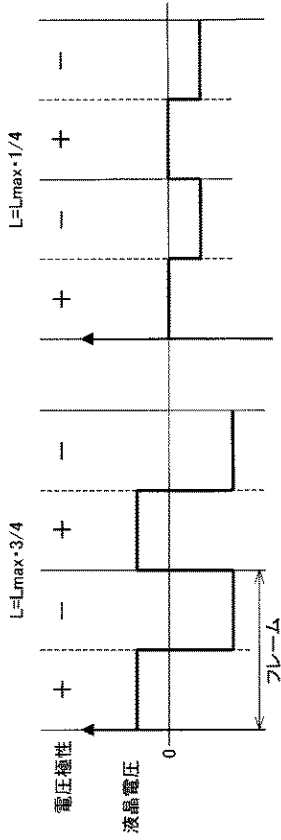
【図23】



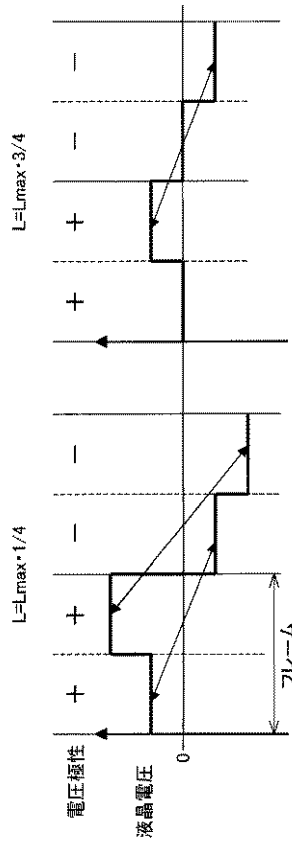
【図24(a)】



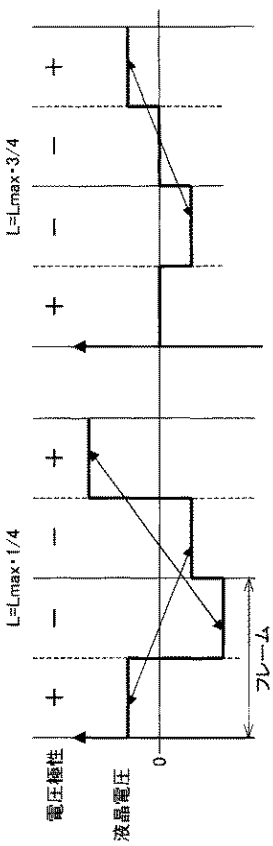
【図 24 (b)】



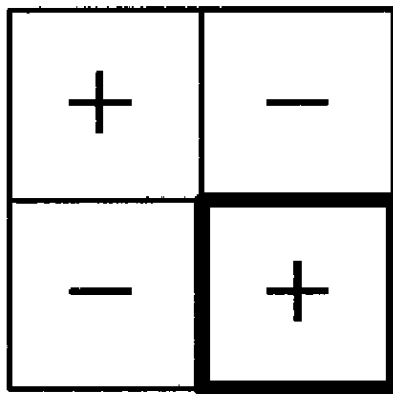
【図 25 (a)】



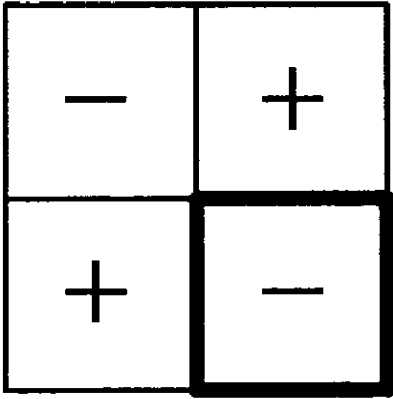
【図 25 (b)】



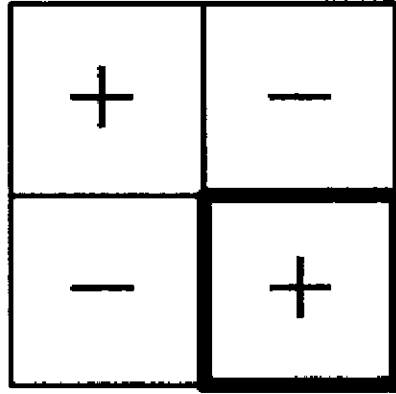
【図 26 (a)】



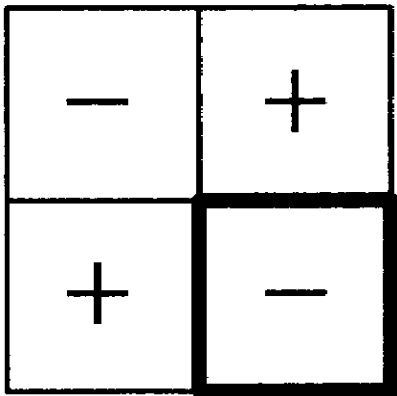
【図 26 (b)】



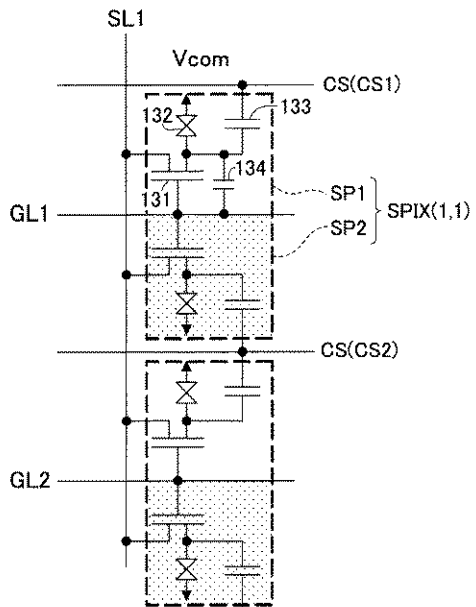
【図 26 (c)】



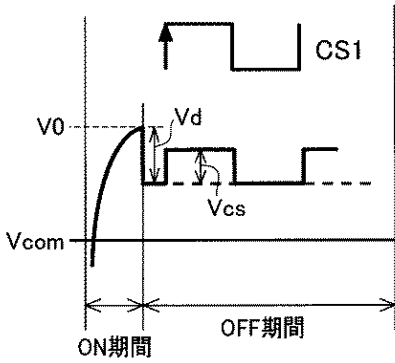
【図 26 (d)】



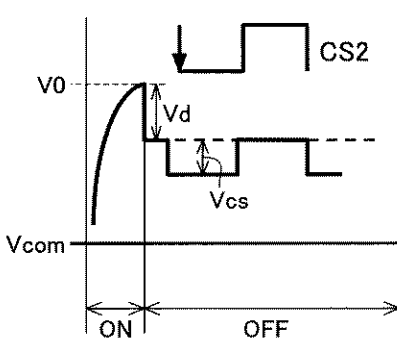
【図 27】



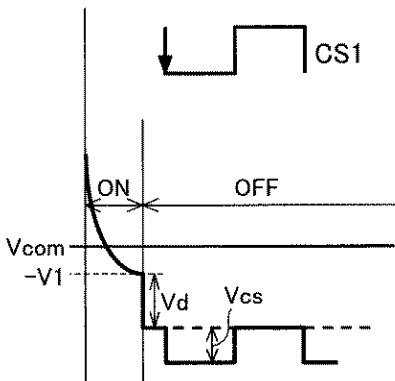
【図28(a)】



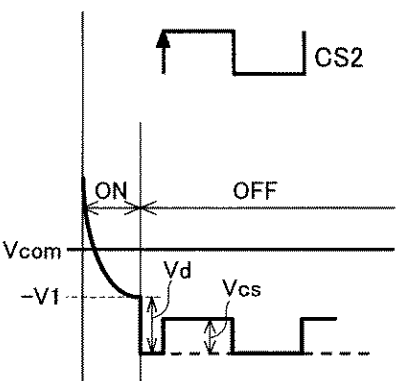
【図28(c)】



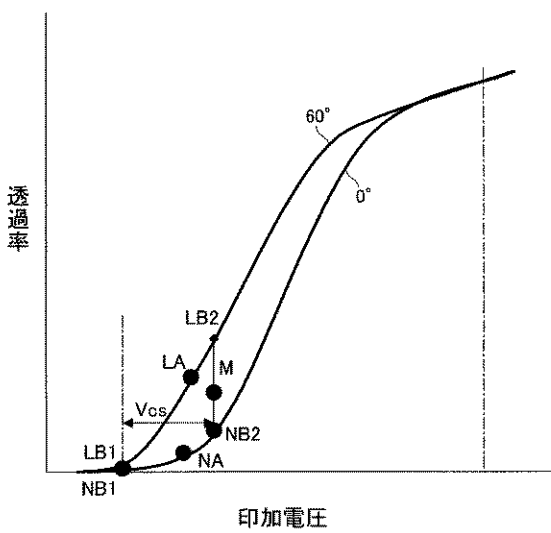
【図28(b)】



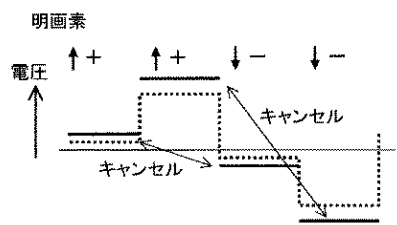
【図28(d)】



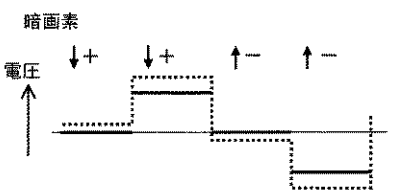
【図29】



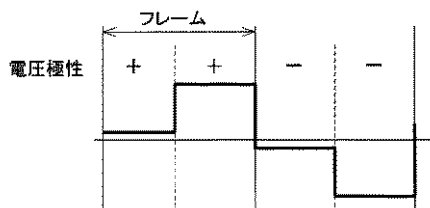
【図30(b)】



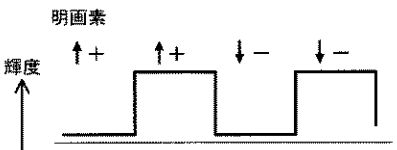
【図30(c)】



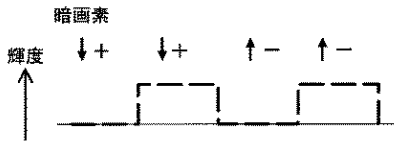
【図30(a)】



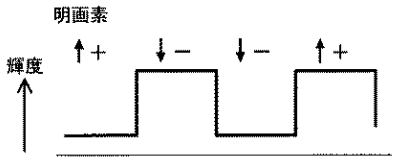
【図31(a)】



【図 3 1 (b)】



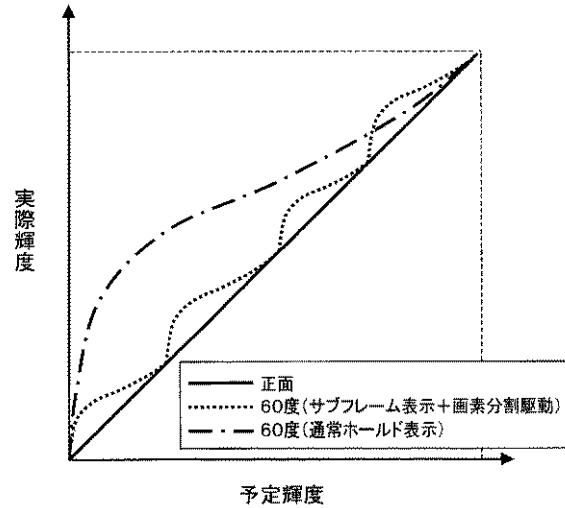
【図 3 2 (a)】



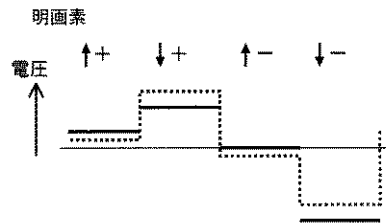
【図 3 2 (b)】



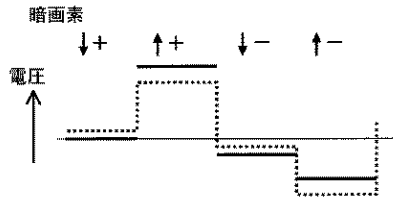
【図 3 3】



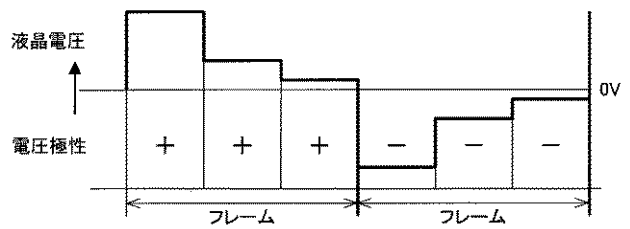
【図 3 4 (a)】



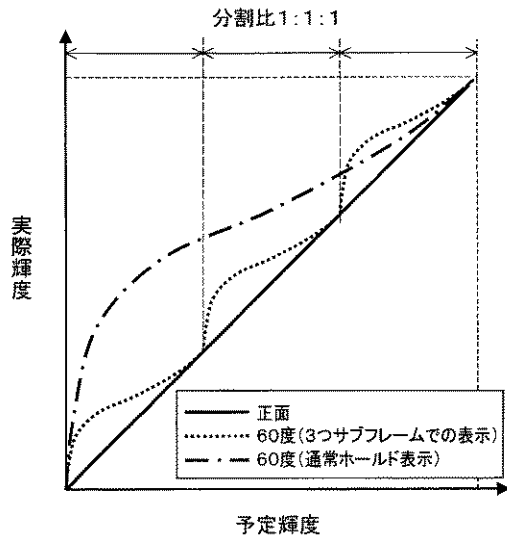
【図 3 4 (b)】



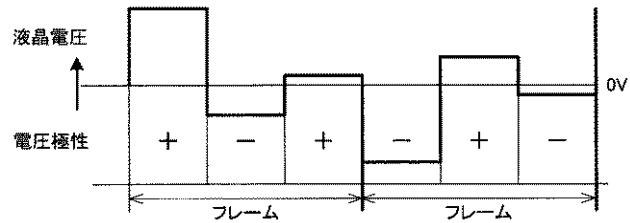
【図 3 6】



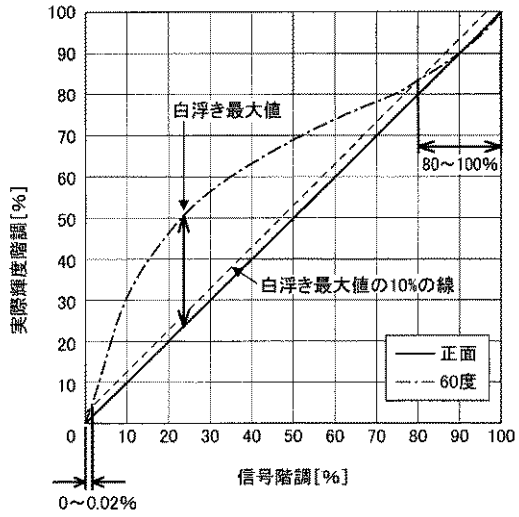
【図 3 5】



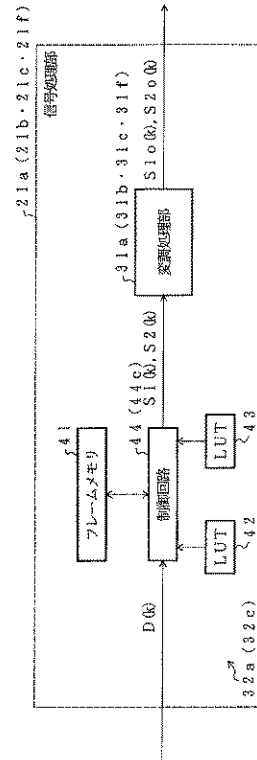
【図 3 7】



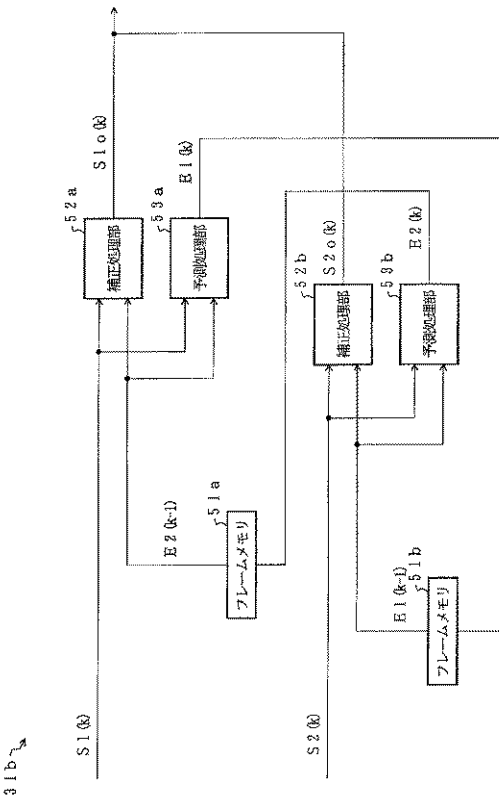
【図38】



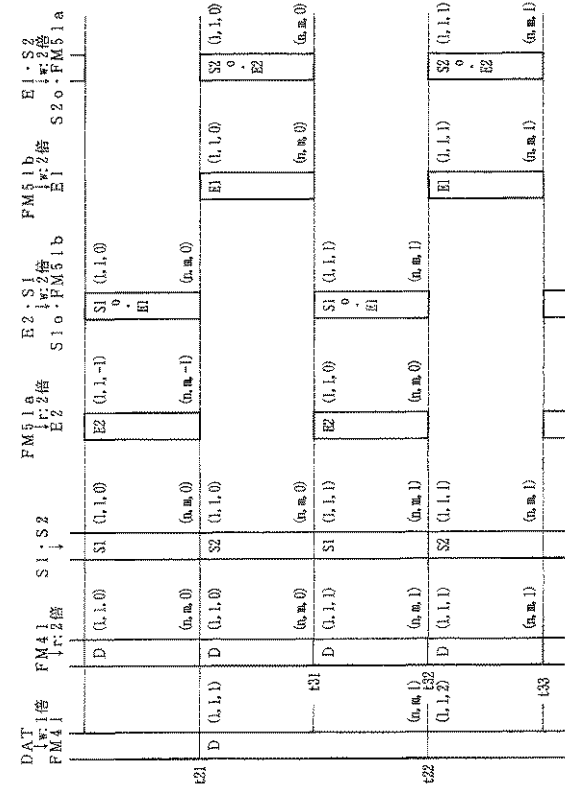
【図39】



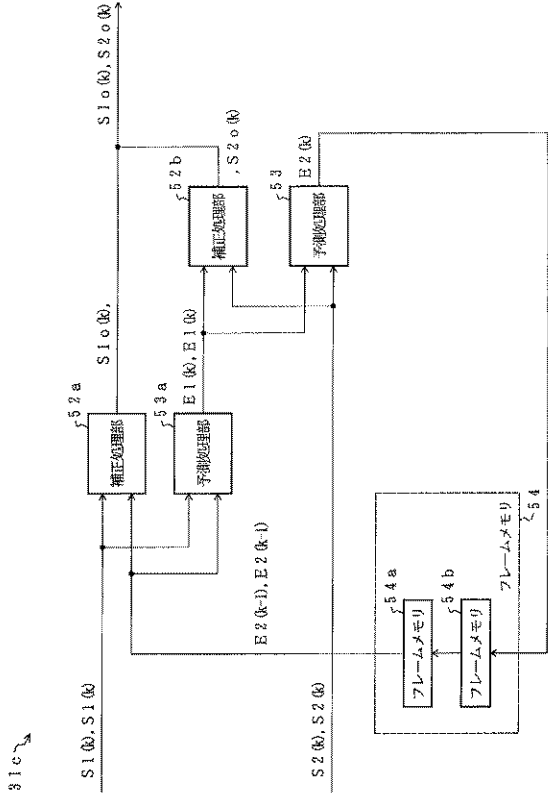
【図40】



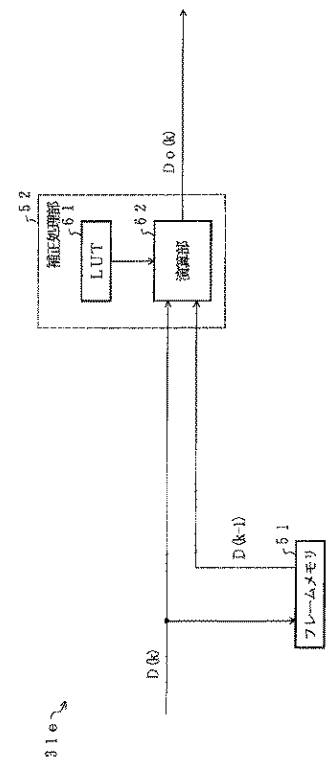
【図41】



【 図 4 2 】



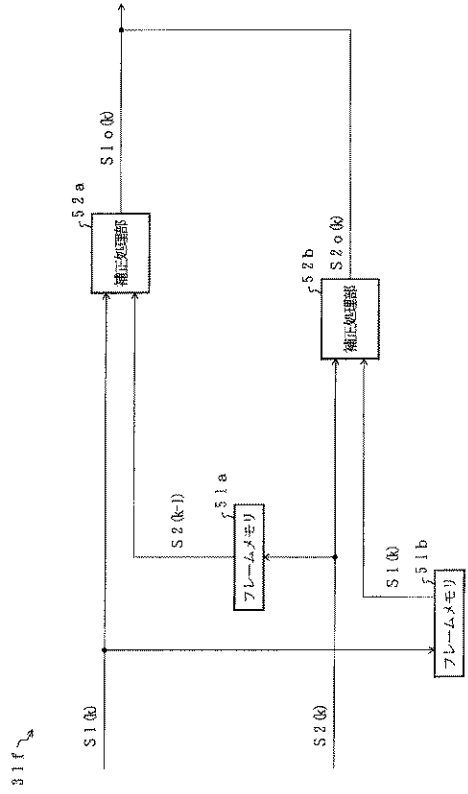
【 図 4 4 】



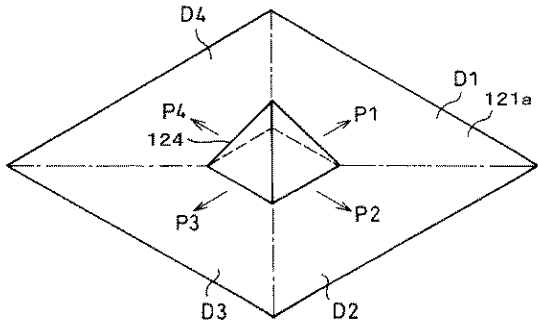
【 図 4 3 】

DAT w:1倍 FM41	PM41 ↓r:2倍	FM54 (54b)		E2: S1		E1: S2		w:1倍 FM54a ↓r:1倍 FM54b
		S1: S2 ↓r:2倍	S1o: E1	S2o: E2	FM54 (54a)	FM54b		
(1,1,1)	(1,1,1)	S1 (1,1,0)	E2 (1,1,-1)	S1 (1,1,0)	E1 (1,1,0)	E2 (1,1,0)	E1 (1,1,0)	(n,m,-1)
(n,m,0)	(n,m,0)	S2 (n,m,0)	E2 (n,m,-1)	E1 (n,m,0)	E2 (n,m,0)	S2 (n,m,0)	E1 (n,m,0)	(n,m,0)
(1,1,0)	(1,1,0)	S1 (1,1,0)	E2 (1,1,-1)	E1 (1,1,0)	E2 (1,1,1)	E1 (1,1,1)	E2 (1,1,1)	(n,m,1)
(n,m,1)	(n,m,1)	S2 (n,m,1)	E2 (n,m,1)	E1 (n,m,1)	E2 (n,m,1)	S2 (n,m,1)	E1 (n,m,1)	(n,m,0)
(1,1,2)	(1,1,2)	S1 (1,1,1)	E2 (1,1,0)	S1 (1,1,1)	E1 (1,1,0)	S2 (1,1,1)	E1 (1,1,1)	(n,m,1)
(n,m,2)	(n,m,2)	S2 (n,m,2)	E2 (n,m,2)	E1 (n,m,2)	E2 (n,m,2)	S2 (n,m,2)	E1 (n,m,2)	(n,m,1)

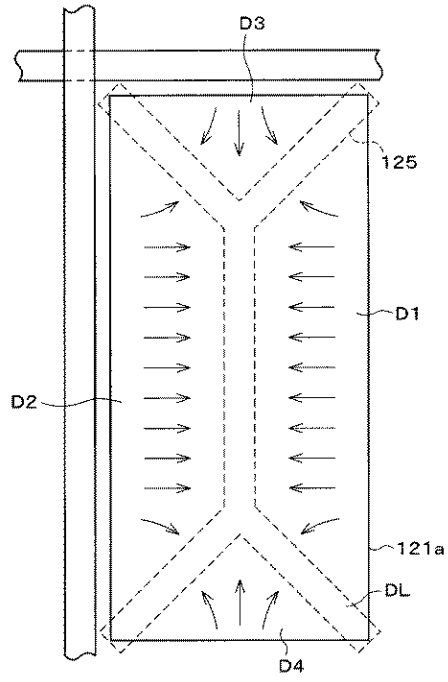
【 図 4 5 】



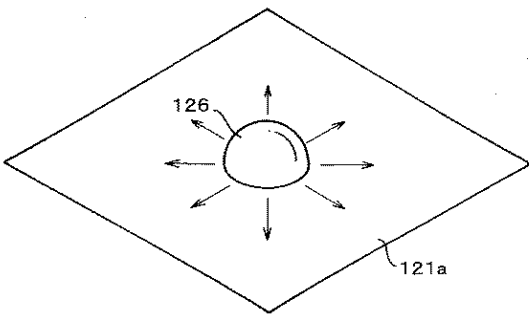
【 図 4 6 】



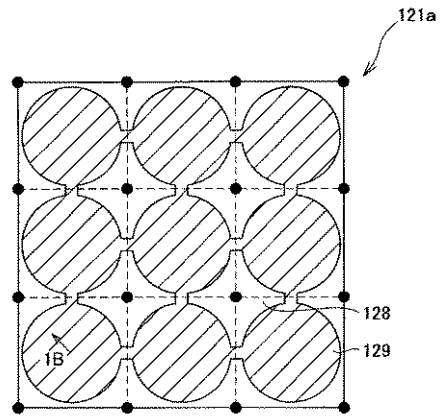
【 図 4 7 】



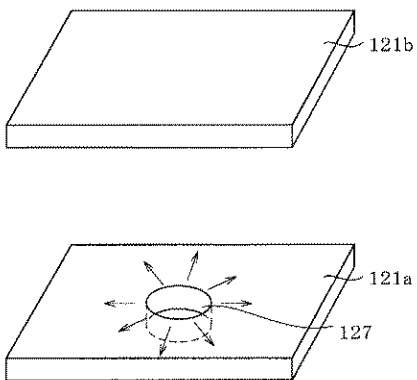
【 図 4 8 】



【 図 5 0 】



【 図 4 9 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2006/304792
A. CLASSIFICATION OF SUBJECT MATTER G09G3/36(2006.01), G02F1/133(2006.01), G09G3/20(2006.01)		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G02F1/133, G09G3/20, G09G3/36		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-302270 A (Fujitsu Display Technologies Kabushiki Kaisha), 28 October, 2004 (28.10.04), Par. Nos. [0056] to [0058]; Figs. 14 to 15 & US 2004/0239698 A1	1-19
A	JP 5-68221 A (Toshiba Corp.), 19 March, 1993 (19.03.93), Par. Nos. [0016] to [0041]; Figs. 1 to 10 (Family: none)	1-19
A	JP 7-294881 A (Kabushiki Kaisha Kodo Eizo Gijutsu Kenkyusho), 10 November, 1995 (10.11.95), Par. Nos. [0016] to [0023]; Figs. 1 to 6, 9 to 11 (Family: none)	1-19
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 April, 2006 (13.04.06)		Date of mailing of the international search report 25 April, 2006 (25.04.06)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/304792

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-131721 A (Mitsubishi Electric Corp.), 09 May, 2002 (09.05.02), Par. Nos. [0028] to [0042]; Figs. 1 to 4, 8 to 10 (Family: none)	1-19
A	JP 2004-246312 A (Sharp Corp.), 02 September, 2004 (02.09.04), Par. Nos. [0042] to [0066]; Figs. 2 to 4 & US 2004/0125064 A1 & CN 1512478 A	10
A	JP 11-352923 A (Canon Inc.), 24 December, 1999 (24.12.99), Par. Nos. [0033] to [0046]; Figs. 1 to 7 (Family: none)	1-19
P,A	JP 2005-234552 A (Sharp Corp.), 02 September, 2005 (02.09.05), Full text; all drawings & EP 1564714 A2 & US 2005/0184944 A1 & CN 16582694 A	1-19
E,A	WO 2006/030842 A1 (Sharp Corp.), 23 March, 2006 (23.03.06), Full text; all drawings (Family: none)	1-19

国際調査報告		国際出願番号 PCT/JP2006/304792									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01)											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G02F 1/133, G09G 3/20, G09G 3/36											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2006年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2006年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2006年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2006年	日本国実用新案登録公報	1996-2006年	日本国登録実用新案公報	1994-2006年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2006年										
日本国実用新案登録公報	1996-2006年										
日本国登録実用新案公報	1994-2006年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するとき、その関連する箇所の表示	関連する 請求の範囲の番号									
A	JP 2004-302270 A (富士通ディスプレイテクノ ジーズ株式会社) 2004. 10. 28, 段落【0056】- 【0058】、【図14】-【図15】 & US 2004/0239698 A1	1-19									
A	JP 5-68221 A (株式会社東芝) 1993. 03. 19, 段落【0016】-【0041】、【図1】 -【図10】(ファミリーなし)	1-19									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 13. 04. 2006		国際調査報告の発送日 25. 04. 2006									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番8号		特許庁審査官 (権限のある職員) 西島 篤宏 電話番号 03-3581-1101 内線 3226	2G 9308								

国際調査報告

国際出願番号 PCT/JP2006/304792

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 7-294881 A (株式会社高度映像技術研究所) 1995. 11. 10, 段落【0016】 - 【0023】, 【図1】 - 【図6】, 【図9】 - 【図11】 (ファミリーなし)	1-19
A	JP 2002-131721 A (三菱電機株式会社) 2002. 05. 09, 段落【0028】 - 【0042】, 【図1】 - 【図4】, 【図8】 - 【図10】 (ファミリーなし)	1-19
A	JP 2004-246312 A (シャープ株式会社) 2004. 09. 02, 段落【0042】 - 【0066】, 【図2】 - 【図4】 & US 2004/0125064 A1 & CN 1512478 A	10
A	JP 11-352923 A (キヤノン株式会社) 1999. 12. 24, 段落【0033】 - 【0046】, 【図1】 - 【図7】 (ファミリーなし)	1-19
P, A	JP 2005-234552 A (シャープ株式会社) 2005. 09. 02, 全文, 全図 & EP 1564714 A2 & US 2005/0184944 A1 & CN 16582694 A	1-19
E, A	WO 2006/030842 A1 (シャープ株式会社) 2006. 03. 23, 全文, 全図 (ファミリーなし)	1-19

フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 1 F
	G 0 9 G 3/20	6 6 0 V
	G 0 9 G 3/20	6 4 1 R
	G 0 2 F 1/133	5 7 5
	G 0 2 F 1/133	5 7 0
	H 0 4 N 5/66	1 0 2 B

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM), EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF, BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO, CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LC,LK,L R,LS,LT,LU,LV,LY,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY ,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

F ターム(参考) 5C006 AA01 AA14 AC11 AC21 AC25 AC26 AF41 AF44 AF45 AF46
BB16 BC06 BF02 BF08 FA12 FA29 FA55
5C058 AA06 BA01 BA05 BA07
5C080 AA10 BB05 DD01 DD02 DD08 EE19 EE29 FF07 FF11 GG09
JJ01 JJ02 JJ04 JJ05 JJ06 KK43

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶显示装置的驱动方法，液晶显示装置的驱动装置，程序及其记录介质，液晶显示装置		
公开(公告)号	JPWO2006098246A1	公开(公告)日	2008-08-21
申请号	JP2007508113	申请日	2006-03-10
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	塩見誠		
发明人	塩見 誠		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H04N5/66		
CPC分类号	G09G3/3648 G09G3/2025 G09G3/3614 G09G2300/0443 G09G2300/0447 G09G2300/0876 G09G2320/0252 G09G2320/0261 G09G2320/0276 G09G2320/028 G09G2320/0673 G09G2340/16		
FI分类号	G09G3/36 G09G3/20.641.E G09G3/20.611.Z G09G3/20.612.U G09G3/20.641.P G09G3/20.621.F G09G3/20.660.V G09G3/20.641.R G02F1/133.575 G02F1/133.570 H04N5/66.102.B		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA43 2H093/NA53 2H093/NA55 2H093/NC13 2H093/NC16 2H093/NC29 2H093/NC34 2H093/NC35 2H093/NC40 2H093/ND06 2H093/ND13 2H093/ND33 2H093/ND34 2H093/NE03 2H093/NE04 2H093/NF09 5C006/AA01 5C006/AA14 5C006/AC11 5C006/AC21 5C006/AC25 5C006/AC26 5C006/AF41 5C006/AF44 5C006/AF45 5C006/AF46 5C006/BB16 5C006/BC06 5C006/BF02 5C006/BF08 5C006/FA12 5C006/FA29 5C006/FA55 5C058/AA06 5C058/BA01 5C058/BA05 5C058/BA07 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD02 5C080/DD08 5C080/EE19 5C080/EE29 5C080/FF07 5C080/FF11 5C080/GG09 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK43		
优先权	2005073926 2005-03-15 JP		
其他公开文献	JP4444334B2		
外部链接	Espacenet		

摘要(译)

本发明的一个实施方式的目的提供一种液晶显示装置，该液晶显示装置更明亮，视角范围更广，响应速度更快，运动图像质量提高。当子像素执行暗显示时，子帧处理部分将用于子帧的视频数据设置为落入用于暗显示的范围内的值，并且通过增加或减少子帧的视频数据来控制子像素的亮度。当子像素执行光显示时，子帧处理部分将视频数据设置为落在用于光显示的范围内的值，并且通过增加或减少视频数据来控制子像素的亮度。在暗显示范围内的值表示亮度比黑色亮，并且即使子像素的视频数据表示黑显示，子帧处理部也将该值作为视频数据输出。

