

【特許請求の範囲】

【請求項 1】

画像表示装置であって、
データ保持ノード（N21）の電位に応じた画素濃度を表示する画素表示回路（3, 24, 51, 52, 61）、
画像信号（DR, DG, DB, SN1, SN2）に従って前記データ保持ノード（N21）に第1および第2の電位（VH, VL）のうちのいずれかの電位を与えるデータ書込回路（5, 7, 8, 11, 21）、および
前記データ保持ノード（N21）の電位が前記第1および第2の電位（VH, VL）間の予め定められた第3の電位（VTN）を超えている場合はリフレッシュ信号（REF, REF', REF''）に応答して前記データ保持ノード（N21）の電位のリフレッシュを行ない、前記データ保持ノード（N21）の電位が第3の電位（VTN）を超えていない場合は前記リフレッシュ信号（REF, REF', REF''）に応答して前記データ保持ノード（N21）の電位のリフレッシュを行なわないリフレッシュ回路（22, 23, 25, 37, 41）を備える、画像表示装置。

10

【請求項 2】

前記リフレッシュ回路（22, 23, 25, 37, 41）は、その一方電極が前記データ保持ノード（N21）の電位を受け、その他方電極が前記リフレッシュ信号（REF, REF', REF''）を受け、前記一方電極および他方電極間の電位差に応じてその容量値が変化するキャパシタ（25, 37）を含む、請求の範囲第1項に記載の画像表示装置。

20

【請求項 3】

前記キャパシタ（25, 37）は、そのゲート電極が前記一方電極にされ、その第1および第2の電極のうちの少なくとも一方の電極が前記他方電極にされるNチャネル電界効果トランジスタ（25）を含む、請求の範囲第2項に記載の画像表示装置。

【請求項 4】

前記キャパシタは、そのゲート電極が前記他方電極にされ、その第1および第2の電極のうちの少なくとも一方の電極が前記一方電極にされるPチャネル電界効果トランジスタ（37）を含む、請求の範囲第2項に記載の画像表示装置。

【請求項 5】

前記リフレッシュ回路（22, 23, 25, 37, 41）は、
さらに、前記キャパシタ（25, 37）の一方電極と前記データ保持ノード（N21）との間に接続され、そのゲート電極が第1の駆動電位（V2）を受ける第1の電界効果トランジスタ（22）、および
その第1の電極が第2の駆動電位（V1）を受け、その第2の電極が前記データ保持ノード（N21）に接続され、そのゲート電極が前記キャパシタ（25, 37）の一方電極に接続される第2の電界効果トランジスタ（23）を含む、請求の範囲第2項に記載の画像表示装置。

30

【請求項 6】

前記第1の駆動電位（V2）は、前記第1の電位（VH）と前記第1の電界効果トランジスタのしきい値電圧（VTN）との和の電位（VH + VTN）に等しく、
前記第2の駆動電位（V1）は前記第1の電位（VH）に等しく、
前記リフレッシュ信号（REF）の活性化レベルは前記第1の電位（VH）に等しく、その非活性化レベルは前記第2の電位（VL）に等しい、請求の範囲第5項に記載の画像表示装置。

40

【請求項 7】

前記リフレッシュ回路（22, 23, 25, 37, 41）は、さらに、前記第2の駆動電位（V1）のノードと前記第2の電界効果トランジスタ（23）の第1の電極との間に介挿され、そのゲート電極が前記リフレッシュ信号（REF'）を受ける第3の電界効果トランジスタ（41）を含む、請求の範囲第5項に記載の画像表示装置。

【請求項 8】

50

前記第 1 の駆動電位 (V_2) は、前記第 1 の電位 (V_H) と前記第 1 の電界効果トランジスタ (22) のしきい値電圧 (V_{TN}) との和の電位 ($V_H + V_{TN}$) に等しく、
前記第 2 の駆動電位 (V_1) は前記第 1 の電位 (V_H) に等しく、
前記リフレッシュ信号 (REF') の活性化レベルは前記第 1 の電位 (V_H) と前記第 3 の電界効果トランジスタ (41) のしきい値電圧 (V_{TN}) との和の電位 ($V_H + V_{TN}$) に等しく、その非活性化レベルは前記第 2 の電位 (V_L) に等しい、請求の範囲第 7 項に記載の画像表示装置。

【請求項 9】

前記第 2 の駆動電位 (V_1) は、前記リフレッシュ信号 (REF') が活性化レベルにされる期間 ($t_2 \sim t_3$) を含む所定期間だけ与えられる、請求の範囲第 8 項に記載の画像表示装置。

10

【請求項 10】

前記リフレッシュ回路 (22 , 23 , 25 , 37 , 41) は、さらに、前記第 2 の駆動電位 (V_1) のノードと前記第 2 の電界効果トランジスタ (23) の第 1 の電極との間に介挿され、そのゲート電極が前記リフレッシュ信号 (REF'') に同期した制御信号 (REF_2) を受ける第 3 の電界効果トランジスタ (41) を含む、請求の範囲第 5 項に記載の画像表示装置。

【請求項 11】

前記第 1 の駆動電位 (V_2) は、前記第 1 の電位 (V_H) と前記第 1 の電界効果トランジスタ (22) のしきい値電圧 (V_{TN}) との和の電位 ($V_H + V_{TN}$) に等しく、
前記第 2 の駆動電位 (V_1) は前記第 1 の電位 (V_H) に等しく、
前記リフレッシュ信号 (REF'') の活性化レベルは前記第 1 の電位 (V_H) に等しく、その非活性化レベルは前記第 2 の電位 (V_L) を前記第 1 の電位 (V_H) 側に予め定められた第 1 の電圧 (ΔV_1) だけレベルシフトさせた電位 ($V_L + \Delta V_1$) に等しく、
前記制御信号 (REF_2) の活性化レベルは前記第 1 の電位 (V_H) と前記第 3 のトランジスタ (41) のしきい値電圧 (V_{TN}) との和の電位 ($V_H + V_{TN}$) に等しく、その非活性化レベルは前記第 2 の電位 (V_L) を前記第 1 の電位 (V_H) と反対側に予め定められた第 2 の電圧 (ΔV_2) だけレベルシフトさせた電位 ($V_L - \Delta V_2$) に等しい、請求の範囲第 10 項に記載の画像表示装置。

20

【請求項 12】

前記第 2 の駆動電位 (V_1) は、前記リフレッシュ信号 (REF'') および前記制御信号 (REF_2) が活性化レベルにされる期間 ($t_2 \sim t_3$) を含む所定期間だけ与えられる、請求の範囲第 11 項に記載の画像表示装置。

30

【請求項 13】

さらに、前記データ保持ノード (N_{21}) と基準電位 (V_C) のノード (6) との間に接続されたキャパシタ (26) を備える、請求の範囲第 1 項に記載の画像表示装置。

【請求項 14】

前記画素表示回路 (3 , 24 , 51 , 52 , 61) は、その一方電極が前記データ保持ノード (N_{21}) に接続され、その他方電極が駆動電位 (V_3) を受け、その光透過率が前記データ保持ノード (N_{21}) の電位に応じて変化する液晶セル (3) を含む、請求の範囲第 1 項に記載の画像表示装置。

40

【請求項 15】

前記画素表示回路 (3 , 24 , 51 , 52 , 61) は、
そのゲート電極が前記データ保持ノード (N_{21}) に接続され、その第 1 の電極が基準電位 (V_C) を受ける電界効果トランジスタ (24) 、および
その一方電極が前記電界効果トランジスタ (24) の第 2 の電極に接続され、その他方電極が駆動電位 (V_3) を受け、その光透過率が前記電界効果トランジスタ (24) の導通 / 非導通に応じて変化する液晶セル (3) を含む、請求の範囲第 1 項に記載の画像表示装置。

【請求項 16】

50

前記画素表示回路（３，２４，５１，５２，６１）は、
 そのゲート電極が前記データ保持ノード（Ｎ２１）に接続され、その第１の電極が第１の駆動電位（ＶＣ'）を受ける電界効果トランジスタ（２４）、
 リセット信号（ＲＳＴ）に応答して所定のノード（Ｎ５１）に第２の駆動電位（Ｖ３）を与え、セット信号（ＳＴ）に応答して前記電界効果トランジスタ（２４）の第２の電極と前記所定のノード（Ｎ５１）とを接続する切換回路（５１，５２）、および
 その一方電極が前記所定のノード（Ｎ５１）に接続され、その他方電極が基準電位（ＶＬＣ）を受け、その光透過率が前記所定のノード（Ｎ５１）の電位に応じて変化する液晶セル（３）を含む、請求の範囲第１項に記載の画像表示装置。

【請求項１７】

前記画素表示回路（３，２４，５１，５２，６１）は、
 そのゲート電極が前記データ保持ノード（Ｎ２１）に接続された電界効果トランジスタ（２４）、および
 駆動電位（ＶＤＤ）のノードと基準電位（ＶＣ）のノードとの間に前記電界効果トランジスタ（２４）と直列接続され、その光強度が前記電界効果トランジスタ（２４）に流れる電流に応じて変化する発光素子（６１）を含む、請求の範囲第１項に記載の画像表示装置。

【請求項１８】

複数行複数列に配置された複数の画素表示回路（３，２４，５１，５２，６１）を備え、前記データ書込回路は、
 それぞれ前記複数行に対応して設けられた複数の走査線（５）、
 それぞれ前記複数列に対応して設けられた複数のデータ信号線（７）、
 各画素表示回路（３，２４，５１，５２，６１）に対応して設けられ、対応の画素表示回路（３，２４，５１，５２，６１）のデータ保持ノード（Ｎ２１）と対応のデータ信号線（１７）との間に接続され、そのゲート電極が対応の走査線（５）に接続された電界効果トランジスタ（２１）、
 前記複数の走査線（５）を順次選択し、選択した走査線（５）を選択レベルにしてその走査線（５）に対応する各電界効果トランジスタ（２１）を導通させる垂直走査回路（８）、および
 前記垂直走査回路（８）によって１本の走査線（５）が選択されている間に前記複数のデータ信号線（７）を順次選択し、前記画像信号（ＤＲ，ＤＧ，ＤＢ，ＳＮ１，ＳＮ２）に従って、選択したデータ信号線（７）に前記第１および第２の電位（ＶＨ，ＶＬ）のうちのいずれかの電位を与える水平走査回路（１１）を含む、請求の範囲第１項に記載の画像表示装置。

【発明の詳細な説明】

技術分野

この発明は画像表示装置に関し、特に、データ信号のリフレッシュが必要な画像表示装置に関する。

背景技術

従来より、パーソナルコンピュータ、テレビ受像機、携帯電話機、携帯情報端末などにおいて、静止画や動画を表示するため液晶表示装置が用いられている。

図１７は、そのような液晶表示装置の要部を示す回路図である。図１７において、この液晶表示装置は、液晶セル７０、走査線７１、共通電位線７２、データ信号線７３および液晶駆動回路７４を備え、液晶駆動回路７４はＮ型ＴＦＴ（Thin Film Transistor）７５およびキャパシタ７６を含む。

Ｎ型ＴＦＴ７５は、データ信号線７３とデータ保持ノードＮ７５との間に接続され、そのゲートが走査線７１に接続される。キャパシタ７６は、データ保持ノードＮ７５と共通電位線７２との間に接続される。液晶セル７０の一方電極はデータ保持ノードＮ７５に接続され、その他方電極は基準電位ＶＲを受ける。共通電位線７２には共通電位ＶＣが与えられる。走査線７１は垂直走査回路（図示せず）によって駆動され、データ信号線７３は水

10

20

30

40

50

平走査回路（図示せず）によって駆動される。

走査線 71 が「H」レベルにされると、N 型 TFT 75 が導通し、データ保持ノード N75 が N 型 TFT 75 を介してデータ信号線 73 のレベルに充電される。液晶セル 70 は、たとえば、データ保持ノード N75 が「H」レベルの場合はその光透過率が最大になり、データ保持ノード N75 が「L」レベルの場合はその光透過率が最小になる。液晶セル 70 は複数行複数列に配列されて 1 枚の液晶パネルを構成し、液晶パネルには 1 つの画像が表示される。

このような液晶表示装置では、N 型 TFT 75 が非導通にされている場合でも、データ保持ノード N75 の電荷が徐々にリークし、データ保持ノード N75 の電位が徐々に低下して液晶セル 70 の光透過率が変化してしまう。そこで、図 18 に示すように、所定時間ごとにデータ信号のリフレッシュすなわちデータ保持ノード N75 へのデータ信号の再書込が行なわれている。

しかし、従来の液晶表示装置では、複数の走査線 71 を 1 本ずつ選択し、1 本の走査線 71 が選択されている間にその走査線 71 に対応する各データ保持ノード N75 にデータ信号を再書込する必要があったので、データ信号のリフレッシュのための制御が複雑になるという問題があった。

発明の開示

それゆえに、この発明の主たる目的は、データ信号のリフレッシュを容易に行なうことが可能な画像表示装置を提供することである。

この発明に係る画像表示装置では、データ保持ノードの電位に応じた画素濃度を表示する画素表示回路と、画像信号に従ってデータ保持ノードに第 1 および第 2 の電位のうちのいずれかの電位を与えるデータ書込回路と、データ保持ノードの電位が第 1 および第 2 の電位間の予め定められた第 3 の電位を超えている場合はリフレッシュ信号に応答してデータ保持ノードの電位のリフレッシュを行ない、データ保持ノードの電位が第 3 の電位を超えていない場合はリフレッシュ信号に応答してデータ保持ノードの電位のリフレッシュを行わないリフレッシュ回路とが設けられる。したがって、リフレッシュ信号を与えればリフレッシュ回路によってデータ保持ノードの電位がリフレッシュされるので、データ信号のリフレッシュを容易に行なうことができる。

好ましくは、リフレッシュ回路は、その一方電極がデータ保持ノードの電位を受け、その他方電極がリフレッシュ信号を受け、一方電極および他方電極間の電位差に応じてその容量値が変化するキャパシタを含む。この場合は、データ保持ノードの電位に応じてキャパシタの容量値が変化することを利用して、データ保持ノードの電位のリフレッシュを行なうか否かを選択することができる。

また好ましくは、キャパシタは、そのゲート電極が一方電極にされ、その第 1 および第 2 の電極のうちの少なくとも一方の電極が他方電極にされる N チャネル電界効果トランジスタを含む。この場合は、キャパシタの一方電極および他方電極間に正電圧が印加されると、キャパシタの容量値が大きくなる。

また好ましくは、キャパシタは、そのゲート電極が他方電極にされ、その第 1 および第 2 の電極のうちの少なくとも一方の電極が一方電極にされる P チャネル電界効果トランジスタを含む。この場合は、キャパシタの他方電極および一方電極間に負電圧が印加されると、キャパシタの容量値が大きくなる。

また好ましくは、リフレッシュ回路は、さらに、キャパシタの一方電極とデータ保持ノードとの間に接続され、そのゲート電極が第 1 の駆動電位を受ける第 1 の電界効果トランジスタと、その第 1 の電極が第 2 の駆動電位を受け、その第 2 の電極がデータ保持ノードに接続され、そのゲート電極がキャパシタの一方電極に接続される第 2 の電界効果トランジスタとを含む。この場合はリフレッシュ信号に応答してキャパシタの一方電極の電位が所定電位を超えたときは第 2 の電界効果トランジスタが導通してデータ保持ノードの電位がリフレッシュされ、リフレッシュ信号に応答してキャパシタの一方電極の電位が所定電位を超えなかったときは第 2 の電界効果トランジスタは導通せず、データ保持ノードの電位はリフレッシュされない。

10

20

30

40

50

また好ましくは、第1の駆動電位は第1の電位と第1の電界効果トランジスタのしきい値電圧との和の電位に等しく、第2の駆動電位は第1の電位に等しい。リフレッシュ信号の活性化レベルは第1の電位に等しく、その非活性化レベルは第2の電位に等しい。この場合は、第2の電界効果トランジスタが導通したことに応じてデータ保持ノードの電位は第1の電位にリフレッシュされる。

また好ましくは、リフレッシュ回路は、さらに、第2の駆動電位のノードと第2の電界効果トランジスタの第1の電極との間に介挿され、そのゲート電極がリフレッシュ信号を受ける第3の電界効果トランジスタを含む。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の低減化を図ることができる。

また好ましくは、第1の駆動電位は第1の電位と第1の電界効果トランジスタのしきい値電圧との和の電位に等しく、第2の駆動電位は第1の電位に等しい。リフレッシュ信号の活性化レベルは第1の電位と第3の電界効果トランジスタのしきい値電圧との和の電位に等しく、その非活性化レベルは第2の電位に等しい。この場合は、第2および第3の電界効果トランジスタが導通したことに応じてデータ保持ノードの電位は第1の電位にリフレッシュされる。また、第3の電界効果トランジスタにおいて電圧降下が発生するのを防止することができる。

また好ましくは、第2の駆動電位は、リフレッシュ信号が活性化レベルにされる期間を含む所定期間だけ与えられる。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の一層の低減化を図ることができる。

また好ましくは、リフレッシュ回路は、さらに、第2の駆動電位のノードと第2の電界効果トランジスタの第1の電極との間に介挿され、そのゲート電極がリフレッシュ信号に同期した制御信号を受ける第3の電界効果トランジスタを含む。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の低減化を図ることができる。

また好ましくは、第1の駆動電位は第1の電位と第1の電界効果トランジスタのしきい値電圧との和の電位に等しく、第2の駆動電位は第1の電位に等しい。リフレッシュ信号の活性化レベルは第1の電位に等しく、その非活性化レベルは第2の電位を第1の電位側に予め定められた第1の電圧だけレベルシフトさせた電位に等しい。制御信号の活性化レベルは第1の電位と第3のトランジスタのしきい値電圧との和の電位に等しく、その非活性化レベルは第2の電位を第1の電位と反対側に予め定められた第2の電圧だけレベルシフトさせた電位に等しい。この場合は、第2および第3の電界効果トランジスタが導通したことに応じてデータ保持ノードの電位は第1の電位にリフレッシュされる。また、データ保持ノードの電位のリフレッシュを行わない場合におけるデータ保持ノードの電位変動を小さく抑えることができる。

また好ましくは、第2の駆動電位は、リフレッシュ信号および制御信号が活性化レベルにされる期間を含む所定期間だけ与えられる。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の一層の低減化を図ることができる。

また好ましくは、さらに、データ保持ノードと基準電位のノードとの間に接続されたキャパシタが設けられる。この場合は、データ保持ノードの電位がキャパシタによって保持されるので、データ保持ノードの電位変化が小さくなる。

また好ましくは、画素表示回路は、その一方電極がデータ保持ノードに接続され、その他方電極が駆動電位を受け、その光透過率がデータ保持ノードの電位に応じて変化する液晶セルを含む。この場合は、液晶セルの光透過率によって画素濃度が変化する。

また好ましくは、画素表示回路は、そのゲート電極がデータ保持ノードに接続され、その第1の電極が基準電位を受ける電界効果トランジスタと、その一方電極が電界効果トランジスタの第2の電極に接続され、その他方電極が駆動電位を受け、その光透過率が電界効果トランジスタの導通/非導通に応じて変化する液晶セルを含む。この場合は、データ保持ノードの電位が電界効果トランジスタのしきい値電位を超えるか否かによって電界効果トランジスタが導通または非導通状態になり、液晶セルの光透過率が最大または最小になる。

また好ましくは、画素表示回路は、そのゲート電極がデータ保持ノードに接続され、その

10

20

30

40

50

第 1 の電極が第 1 の駆動電位を受ける電界効果トランジスタと、リセット信号に応答して所定のノードに第 2 の駆動電位を与え、セット信号に応答して電界効果トランジスタの第 2 の電極と所定のノードとを接続する切換回路と、その一方電極が所定のノードに接続され、その他方電極が基準電位を受け、その光透過率が所定のノードの電位に応じて変化する液晶セルを含む。この場合は、データ保持ノードに電位を書込んだ後は、リセット信号およびセット信号を交互に入力することにより所定のノードを第 1 または第 2 の駆動電位にすることができ、液晶セルの光透過率を最大または最小にすることができる。

また好ましくは、画素表示回路は、そのゲート電極がデータ保持ノードに接続された電界効果トランジスタと、駆動電位のノードと基準電位のノードとの間に電界効果トランジスタと直列接続され、その光強度が電界効果トランジスタに流れる電流に応じて変化する発光素子を含む。この場合は、発光素子の光強度によって画素濃度が変化する。

また好ましくは、複数行複数列に配置された複数の画素表示回路が設けられ、データ書込回路は、それぞれ複数行に対応して設けられた複数の走査線と、それぞれ複数列に対応して設けられた複数のデータ信号線と、各画素表示回路に対応して設けられ、対応の画素表示回路のデータ保持ノードと対応のデータ信号線との間に接続され、そのゲート電極が対応の走査線に接続された電界効果トランジスタと、複数の走査線を順次選択し、選択した走査線を選択レベルにしてその走査線に対応する各電界効果トランジスタを導通させる垂直走査回路と、垂直走査回路によって 1 本の走査線が選択されている間に複数のデータ信号線を順次選択し、画像信号に従って、選択したデータ信号線に第 1 および第 2 の電位のうちのいずれかの電位を与える水平走査回路とを含む。この場合は、2 次元の画像を表示することができる。

発明を実施するための最良の形態

[実施の形態 1]

図 1 は、この発明の実施の形態 1 によるカラー液晶表示装置 1 の全体構成を示す回路ブロック図である。図 1 において、このカラー液晶表示装置 1 は、液晶パネル 2、垂直走査回路 8 および水平走査回路 11 を備え、外部から与えられた電源電位 V_{DD} および接地電圧 V_{SS} によって駆動される。

液晶パネル 2 は、複数行複数列に配置された複数の液晶セル 3 と、各行に対応して設けられた走査線 5 および共通電位線 6 と、各列に対応して設けられたデータ信号線 7 とを含む。

液晶セル 3 は、各行において 3 つずつ予めグループ化されている。各グループの 3 つの液晶セル 2 には、それぞれ R、G、B のカラーフィルタが設けられている。各グループの 3 つの液晶セル 3 は、1 つの画素 4 を構成している。

各共通電位線 6 には、外部から共通電位 V_C が与えられる。また、液晶パネル 2 には、外部からリフレッシュ信号 REF および駆動電位 V_1 、 V_2 、 V_3 が与えられる。

垂直走査回路 8 は、シフトレジスタ回路 9 およびバッファ回路 10 を含む。シフトレジスタ回路 9 は、外部から与えられた水平および垂直同期信号 SN_1 に同期して、液晶パネル 2 の複数の走査線 5 を順次選択するための信号を生成する。バッファ回路 10 は、シフトレジスタ回路 9 の出力信号をバッファ処理して選択された走査線 5 に与える。したがって、液晶パネル 2 の複数の走査線 5 は、所定時間ずつ順次選択レベルの「H」レベルにされる。走査線 5 が選択レベルの「H」レベルにされると、その走査線 5 に対応する各画素 4 が活性化される。

水平走査回路 11 は、シフトレジスタ回路 12、バッファ回路 14 および複数のスイッチ 14 を含む。複数のスイッチ 14 は、それぞれ複数のデータ信号線 7 に対応して設けられ、液晶セル 2 のグループに対応して予め 3 つずつグループ化されている。各グループの 3 つのスイッチ 14 の一方電極はそれぞれ R、G、B のデータ信号 D_R 、 D_G 、 D_B を受け、それらの他方電極はそれぞれ対応の 3 つのデータ信号線 7 に接続される。シフトレジスタ回路 12 は、外部から与えられた水平同期信号 SN_2 に同期して、複数のスイッチグループを所定時間ずつ順次選択するための信号を生成する。バッファ回路 10 は、シフトレジスタ回路 12 の出力信号をバッファ処理し、選択されたグループの各スイッチ 14 の制

御端子に与えて各スイッチ 14 を導通させる。したがって、データ信号 DR, DG, DB は、選択された行の複数の画素 4 に順次与えられる。

垂直走査回路 8 および水平走査回路 11 によって液晶パネル 2 の全画素 4 が走査されると、液晶パネル 2 には 1 つの画像が表示される。

図 2 は、各液晶セル 3 に対応して設けられた液晶駆動回路 20 の構成を示す回路図である。図 2 において、この液晶駆動回路 20 は、エンハンスメント型 N 型 TFT 21 ~ 24 とキャパシタ 25, 26 とを含み、対応の液晶セル 3、走査線 5、共通電位線 6 およびデータ信号線 7 に接続されるとともに、リフレッシュ信号 REF および駆動電位 V1, V2 を受ける。図 2 では、R, G, B のうちの R に対応する液晶駆動回路 20 が示されている。N 型 TFT 21 は、対応のデータ信号線 7 とデータ保持ノード N21 との間に接続され、そのゲートが対応の走査線 5 に接続される。キャパシタ 26 は、データ保持ノード N21 と共通電位線 6 との間に接続される。N 型 TFT 24 は、対応の液晶セル 3 の一方電極と共通電位線 6 との間に接続され、そのゲートはデータ保持ノード N21 に接続される。液晶セル 3 の他方電極は駆動電位 V3 を受ける。

走査線 5 が選択レベルの「H」レベルにされると N 型 TFT 21 が導通し、データ保持ノード N21 がデータ信号線 7 の電位に充電される。走査線 5 が非選択レベルの「L」レベルにされると N 型 TFT 21 が非導通になり、データ保持ノード N21 の電位はキャパシタ 26 によって保持される。

データ保持ノード N21 が「H」レベルの場合は、N 型 TFT 24 が導通して液晶セル 3 の電極間に駆動電圧 $V3 - VC$ が印加され、液晶セル 3 の光透過率がたとえば最大になる。データ保持ノード N21 が「L」レベルの場合は、N 型 TFT 24 が非導通になって液晶セル 3 の電極間に駆動電圧は印加されず、液晶セル 3 の光透過率がたとえば最小になる。

データ保持ノード N21 の電荷が徐々にリークしてデータ保持ノード N21 の電位が徐々に低下するので、所定の時間ごとにデータ信号のリフレッシュ（再書込）をする必要がある。N 型 TFT 22, 23 およびキャパシタ 25 は、リフレッシュ回路を構成している。N 型 TFT 22 は、ノード N22 とデータ保持ノード N21 との間に接続され、そのゲートは駆動電位 V2 を受ける。駆動電位 V2 は、データ信号 DR の「H」レベル VH に N 型 TFT のしきい値電圧 V_{TN} を加えた電位 $VH + V_{TN}$ に設定されている。したがって、N 型 TFT 22 のしきい値電圧 V_{TN} による電圧降下は発生せず、ノード N21 と N22 の電位は同じになる。

N 型 TFT 23 のドレインは駆動電位 V1 を受け、そのソースはデータ保持ノード N21 に接続され、そのゲートはノード N22 に接続される。駆動電位 V1 は、データ信号 DR の「H」レベル VH 以上の所定の電位に設定される。ここでは、 $V1 = VH$ とする。ノード N21 と N22 の電位が等しい場合は N 型 TFT 23 は非導通になっている。ノード N22 の電位が $VH + V_{TN}$ 以上に高くなると、N 型 TFT 23 が導通してデータ保持ノード N21 が $V1 = VH$ にされる。

キャパシタ 25 は、N 型 TFT（エンハンスメント型）構造のキャパシタであり、そのゲートはノード N22 に接続され、そのソースはリフレッシュ信号 REF を受ける。キャパシタ 25 のゲート - ソース間電圧が N 型 TFT のしきい値電圧 V_{TN} よりも高い場合は、キャパシタ 25 は所定の容量値を有する。キャパシタ 25 のゲート - ソース間電圧が N 型 TFT のしきい値電圧 V_{TN} よりも低い場合は、キャパシタ 25 の容量値は寄生容量分の微小な値になる。

図 3 は、キャパシタ 25 の構成を示す断面図である。図 3 において、ガラス基板 30 の表面の所定領域に真性ポリシリコン膜 31 が形成される。次いで、真性ポリシリコン膜 31 の一部を覆うようにしてゲート絶縁膜 32 が形成され、さらにゲート絶縁膜 32 上にゲート電極 33 が積層される。真性ポリシリコン膜 31 のうちのゲート絶縁膜 32 およびゲート電極 33 で覆われていない部分に N 型不純物が注入されてソース領域 31s が形成される。次に、全領域を覆うようにして層間絶縁膜 34 が形成され、層間絶縁膜 34 の表面からゲート電極 33 の表面に向けてコンタクトホール CH1 が開孔され、層間絶縁膜 34 の

10

20

30

40

50

表面からソース領域 31s の表面に向けてコンタクトホール CH2 が開孔される。次いで、コンタクトホール CH1, CH2 を覆うようにしてそれぞれアルミ電極 35, 36 が形成される。アルミ電極 35 (ゲート) はノード N22 に接続され、アルミ電極 (ソース) 36 はリフレッシュ信号 REF を受ける。

ゲート - ソース間の N 型 TFT のしきい値電圧 V_{TN} よりも高い電圧が印加されると、ゲート電極 33 の下の真性ポリシリコン膜 31 の表面に N 型チャンネル層が形成され、ゲート - ソース間に所定の容量値が発生する。

ゲート - ソース間の電圧が N 型 TFT のしきい値電圧 V_{TN} よりも低い場合は、真性ポリシリコン膜 31 の表面に N 型チャンネル層が形成されないため、ゲート - ソース間の容量値は寄生容量分の微小な値になる。

なお、通常の TFT と同様に真性ポリシリコン膜の表面中央部にゲート絶縁膜を介してゲート電極を形成するとともにゲート電極の両側に不純物を注入してソース領域およびドレイン領域を形成したうえで、ゲート電極を一方のアルミ電極に接続するとともにソース領域およびドレイン領域を他方のアルミ電極に共通接続してキャパシタを形成しても良い。図 4 は、データ信号 DR が「H」レベル V_H の場合における液晶駆動回路 20 の動作を示すタイムチャートである。図 4 において、初期状態では、走査線 5 の電位 V_5 は「L」レベルにされ、データ信号 DR は「L」レベル V_L にされ、ノード N21, N22 は「L」レベル V_L にリセットされ、リフレッシュ信号 REF は「L」レベルにされている。

ある時刻 t_0 においてデータ信号 DR が「L」レベル V_L から「H」レベル V_H に立上げられ、次いで時刻 t_1 において走査線 5 の電位 V_5 が「L」レベルから「H」レベルに立上げられる。これにより、N 型 TFT 21 が導通し、ノード N21, N22 が「L」レベル V_L から「H」レベル V_H に立上げられる。所定時間後に走査線 5 の電位 V_5 が「L」レベルに立下げられ、次いでデータ信号 DR も「L」レベルに立下げられる。走査線 5 の電位 V_5 が「L」レベルに立上げられると、N 型 TFT 21 が非導通になり、ノード N21, N22 の電位はキャパシタ 26 によって保持される。データ保持ノード N22 の電位 V_H は N 型 TFT 24 のしきい値電位 V_{TN} よりも高いので、N 型 TFT 24 が導通し、液晶セル 3 の電極間に駆動電圧 $V_3 - V_C$ が印加され、液晶セル 3 の光透過率がたとえば最大になる。

この状態で放置すると、リーク電流によってノード N21, N22 の電位が徐々に低下する。ノード N21 の電位が N 型 TFT 24 のしきい値電位 V_{TN} よりも低下すると、N 型 TFT 24 が非導通になって液晶セル 3 の光透過率が最大値から最小値に変化してしまう。そこで、ノード N21, N22 の電位が N 型 TFT 24 のしきい値電位 V_{TN} よりも低下する前の所定の時刻 t_2 にデータ信号のリフレッシュを行なう。

時刻 t_2 では、ノード N21, N22 の電位は N 型 TFT のしきい値電位 V_{TN} よりも高いので、キャパシタ 25 の真性ポリシリコン膜 31 には N 型チャンネル層が発生しており、キャパシタ 25 は所定の容量値を有する。時刻 t_2 においてリフレッシュ信号 REF が「L」レベル V_L から「H」レベル V_H に立上げられると、容量結合によってノード N22 の電位が昇圧電位 V_P ($V_H + V_{TN}$) に昇圧され、N 型 TFT 23 が導通してノード N21 が駆動電位 $V_1 = V_H$ に立上げられる。これにより、データ保持ノード N21 の電位 V_H がリフレッシュされたことになる。時刻 t_3 においてリフレッシュ信号 REF が「H」レベル V_H から「L」レベル V_L に立下げられると、容量結合によってノード N21, N22 の電位が立下げられるが、キャパシタ 26 の容量値はキャパシタ 25 の容量値よりも十分に大きいので、ノード N21, N22 の電位は「H」レベル V_H に維持される。図 5 は、データ信号 DR が「L」レベル V_L の場合における液晶駆動回路 20 の動作を示すタイムチャートである。図 5 において、データ信号 DR は「L」レベル V_L に固定される。したがって、時刻 t_1 において走査線 5 の電位 V_5 が所定時間だけ「H」レベルに立上げられ、N 型 TFT 21 が所定時間だけ導通しても、ノード N21, N22 は「L」レベル V_L に保持される。

時刻 t_1 から所定時間経過後の時刻 t_2 では、ノード N21, N22 の電位は N 型 TFT のしきい値電位 V_{TN} よりも低いので、キャパシタ 25 の真性ポリシリコン膜 31 に N 型

10

20

30

40

50

チャンネル層は発生しておらず、キャパシタ 25 の容量値は寄生容量分の微小な値になっている。したがって、時刻 t_2 においてリフレッシュ信号 REF が「L」レベル V_L から「H」レベル V_H に立上げられても、ノード N_{21} 、 N_{22} はほぼ「L」レベル V_L に保持される。したがって、この場合はデータ保持ノード N_{21} の電位のリフレッシュは行われない。時刻 t_3 においてリフレッシュ信号 REF が「H」レベル V_H から「L」レベル V_L に立下げられても、キャパシタ 25 の容量値は小さいので、ノード N_{21} 、 N_{22} は「L」レベル V_L に保持される。

この実施の形態 1 では、データ信号のリフレッシュ時に走査線 5 およびデータ信号線 7 を駆動する必要がないので、リフレッシュ制御を容易に行なうことができる。また、データ信号のリフレッシュ時に垂直走査回路 8 および水平走査回路 11 を動作させる必要がないので、消費電力の低減化を図ることができる。

10

図 6 の変更例では、N 型 TFT 構造のキャパシタ 25 が P 型 TFT (エンハンスメント型) 構造のキャパシタ 37 で置換される。キャパシタ 37 は、図 7 に示すように、キャパシタ 25 の N 型ソース領域 31s を P 型ソース領域 31s' で置換したものである。キャパシタ 37 のゲートはリフレッシュ信号 REF を受け、そのソースはノード N_{22} に接続される。この変更例でも、実施の形態 1 と同じ効果が得られる。

[実施の形態 2]

実施の形態 1 では、ノード N_{21} 、 N_{22} が「L」レベル V_L の場合は N 型 TFT 23 は非導通になると説明した。しかし、N 型 TFT 23 の特性のばらつきにより、ゲート - ソース間電圧が 0 V でも N 型 TFT 23 に微小な電流 (オフ電流) が流れる場合がある。この場合は、微小な電流によってノード N_{21} 、 N_{22} の電位が徐々に上昇し、ノード N_{21} 、 N_{22} が N 型 TFT 24 のしきい値電圧 V_{TN} を超えてしまうこともあり得る。この実施の形態 2 では、この問題の解決を図る。

20

図 8 は、この発明の実施の形態 2 によるカラー液晶表示装置の液晶駆動回路 40 の構成を示す回路図であって、図 2 と対比される図である。図 8 を参照して、この液晶駆動回路 40 が図 2 の液晶駆動回路 20 と異なる点は、N 型 TFT 41 が追加されている点と、リフレッシュ信号 REF の代わりにリフレッシュ信号 REF' が与えられている点である。N 型 TFT 41 のドレインは駆動電位 V_1 を受け、そのソースは N 型 TFT 23 のドレイン (ノード N_{23}) に接続され、そのゲートはリフレッシュ信号 REF' を受ける。リフレッシュ信号 REF' がリフレッシュ信号 REF と異なる点は、図 9 に示すように、その「H」レベルが V_H ではなく $V_H + V_{TN}$ 以上の所定電位 $V_{H'}$ である点である。

30

図 8 において、ノード N_{21} 、 N_{22} が「L」レベルの場合においてリフレッシュ信号 REF' を「L」レベル V_L (0 V) にしたときは、N 型 TFT 23、41 に微小なオフ電流が流れてノード N_{21} 、 N_{23} の電位が徐々に上昇する。しかし、ノード N_{23} の電位が上昇すると、N 型 TFT 41 のゲート - ソース間の電圧が負電圧になるため、N 型 TFT 41 にオフ電流が流れなくなってノード N_{21} 、 N_{23} の電位上昇が停止する。

リフレッシュ信号 REF' を「H」レベル $V_{H'}$ にしたときは、N 型 TFT 41 が導通する。このとき、リフレッシュ信号 REF' の「H」レベル $V_{H'}$ を $V_H + V_{TN}$ 以上にしたので、N 型 TFT 41 のしきい値電圧 V_{TN} による電圧降下は生じることはない。

なお、N 型 TFT 構造のキャパシタ 25 を図 6 および図 7 で示した P 型 TFT 構造のキャパシタ 37 で置換してもよいことは言うまでもない。

40

また、データ保持ノード N_{21} が「L」レベルの場合においてリフレッシュ信号 REF' が「L」レベルから「H」レベルに立上げられたときに、キャパシタ 25 の微小な容量値によってノード N_{21} 、 N_{22} の電位が若干上昇する。このときのノード N_{21} 、 N_{22} の電位上昇をより小さくするためには、キャパシタ 25 の真性ポリシリコン膜 31 に N 型チャンネル層が発生し難い条件にしてキャパシタ 25 の容量値を最小にする必要がある。そこで、リフレッシュ信号 REF' の「L」レベルを V_L (0 V) ではなく正の電位の V_L' (たとえば 1 V) にし、キャパシタ 25 のゲート - ソース間電圧を負電圧に維持してもよい。

また、図 10 の変更例では、液晶駆動回路 40 の N 型 TFT 41 のドレインに、駆動電位

50

V 1 の代わりにリフレッシュ信号 R E F 1 が与えられる。リフレッシュ信号 R E F 1 は、図 1 1 に示すように、リフレッシュ信号 R E F ' が「H」レベル V H ' になる期間（時刻 $t_2 \sim t_3$ ）およびその前後の所定時間のみ「H」レベル V H にされ、それ以外の期間は「L」レベル V L にされる信号である。したがって、N 型 T F T 2 3 , 4 1 のリーク電流をより小さくすることができる。なお、この変更例でも、N 型 T F T 構造のキャパシタ 2 5 を図 6 および図 7 に示した P 型 T F T 構造のキャパシタ 3 7 で置換してもよいことは言うまでもない。

また、図 1 2 の変更例では、液晶駆動回路 4 0 の N 型 T F T 4 1 のゲートとキャパシタ 2 5 のソースとが切離され、キャパシタ 2 5 のソースにリフレッシュ信号 R E F " が与えられ、N 型 T F T 4 1 のゲートにリフレッシュ信号 R E F 2 が与えられ、N 型 T F T 4 1 のドレインにリフレッシュ信号 R E F 1 が与えられる。図 1 3 に示すように、信号 R E F " の「L」レベルは $V_L = 0V$ ではなく正電位 $V_L'' = V_L + \Delta V_1$ であり、信号 R E F " の「H」レベルは V H である。 ΔV_1 は、たとえば 1 V である。これにより、ノード N 2 1 , N 2 2 が「L」レベルの場合のキャパシタ 2 5 の容量値をより小さくすることができる。また、信号 R E F 2 の「L」レベルは $V_L = 0V$ ではなく負電位 $V_L' = V_L - \Delta V_2$ であり、信号 R E F 2 の「H」レベルは V H ' である。 ΔV_2 は、たとえば 1 V である。これにより、信号 R E F 2 が「L」レベル V_L' の場合における N 型 T F T 4 1 のリーク電流をより小さくすることができる。

[実施の形態 3]

図 1 4 は、この発明の実施の形態 3 によるカラー液晶表示装置の要部を示す回路図であって、図 2 と対比される図である。

図 1 4 において、このカラー液晶表示装置が実施の形態 1 のカラー液晶表示装置 1 と異なる点は、液晶駆動回路 2 0 が液晶駆動回路 5 0 で置換され、セット線 5 4 およびリセット線 5 5 が追加され、駆動電位 V C ' および基準電位 V L C が導入されている点である。セット線 5 4 およびリセット線 5 5 は、たとえば垂直走査回路によって駆動される。

液晶駆動回路 5 0 は、液晶駆動回路 2 0 に N 型 T F T 5 1 , 5 2 およびキャパシタ 5 3 を追加したものである。キャパシタ 2 6 は、ノード N 2 1 と N 2 4 の間に接続される。ノード N 2 4 は、外部から与えられた駆動電位 $V_C' = V_L$ を受ける。データ保持ノード N 2 1 の電位は、キャパシタ 2 6 によって保持される。

N 型 T F T 2 4 , 5 1 は、ノード N 2 4 と N 5 1 との間に直列接続される。N 型 T F T 2 4 のゲートは、データ保持ノード N 2 1 に接続される。N 型 T F T 5 1 のゲートは、セット線 5 4 を介してセット信号 S T を受ける。

セット信号 S T が非選択レベルの「L」レベルの場合は、N 型 T F T 5 1 は非導通になる。セット信号 S T が選択レベルの「H」レベルにされると、N 型 T F T 5 1 が導通する。データ保持ノード N 2 1 が「L」レベルの場合は、N 型 T F T 2 4 は非導通になり、ノード N 5 1 は駆動電位 V 3 のまま変化しない。データ保持ノード N 2 1 が「H」レベルの場合は、N 型 T F T 2 4 は導通し、ノード N 5 1 は駆動電位 V C ' にセットされる。

N 型 T F T 5 2 のドレインは駆動電位 $V_3 = V_H$ を受け、そのソースはノード N 5 1 に接続され、そのゲートはリセット線 5 5 を介してリセット信号 R S T を受ける。キャパシタ 5 3 は、ノード N 5 1 と共通電位線 6 との間に接続される。

リセット信号 R S T が非選択レベルの「L」レベルの場合は、N 型 T F T 5 2 は非導通になり、ノード N 5 1 の電位はそのまま保持される。リセット信号 R S T が選択レベルの「H」レベルにされると、N 型 T F T 5 2 が導通し、ノード N 5 1 は駆動電位 V 3 にリセットされる。

液晶セル 3 の一方電位はノード N 5 1 に接続され、その他方電極は基準電位 $V_{LC} = V_L$ を受ける。ノード N 5 1 が駆動電位 V 3 にリセットされた場合は、液晶セル 3 の光透過率はたとえば最大になり、ノード N 5 1 が駆動電位 V C ' にセットされた場合は液晶セル 3 の光透過率はたとえば最小になる。

次に、このカラー液晶表示装置の動作について説明する。データ書込期間は、走査線 5 が選択レベルの「H」レベルにされて N 型 T F T 2 1 が導通し、データ信号線 7 の電位がデ

ータ保持ノードN21に書込まれる。走査線5が非選択レベルの「L」レベルにされると、N型TFT21が非導通になり、データ保持ノードN21の電位はキャパシタ26によって保持される。

データ保持期間は、所定時間T1ごとにリセット信号RSTおよびセット信号STを所定時間T2 ($T2 < T1$) ずつ順次「H」レベルにする。これにより、データ保持ノードN21が「H」レベルの場合はノードN51が駆動電位VC'にセットされ、データ保持ノードN21が「L」レベルの場合はノードN51が駆動電位V3にリセットされる。

データ保持ノードN21の電位はリーク電流によって徐々に変化するので、データ保持期間においては所定時間T3 ($T3 > T1$) ごとにデータのリフレッシュを行なう必要がある。データ信号のリフレッシュは、N型TFT22, 23およびキャパシタ25を用いて行なわれる。データ信号のリフレッシュ方法は実施の形態1と同じであるので、その説明は繰返さない。

この実施の形態3でも、実施の形態1と同じ効果が得られる。

[実施の形態4]

図15は、この発明の実施の形態4によるカラー液晶表示装置の液晶駆動回路60を示す回路図であって、図2と対比される図である。

図15を参照して、この液晶駆動回路60が図2の液晶駆動回路20と異なる点は、N型TFT24が削除されている点である。液晶セル3の一方電極は、データ保持ノードN21に直接接続される。

データ保持ノードN21が「H」レベルVHの場合は、液晶セル3の電極間電圧が0Vにあって液晶セル3の光透過率はたとえば最小になる。データ保持ノードN21が「L」レベルの場合は、液晶セル3の電極間電圧がVHになって液晶セル3の光透過率はたとえば最大になる。データ保持ノードN21の電位は、N型TFT22, 23およびキャパシタ25を用いてリフレッシュされる。

この実施の形態4でも、実施の形態1と同じ効果が得られる。

[実施の形態5]

図16は、この発明の実施の形態5による画像表示装置の要部を示す回路図であって、図2と対比される図である。

図16を参照して、この画像表示装置が実施の形態1のカラー液晶表示装置1と異なる点は、液晶セル3が有機EL (electroluminescence) 素子61で置換されている点である。有機EL素子61は、電源電位VDDのノードと駆動回路20のN型TFT24のドレインとの間に接続される。

データ保持ノードN21が「H」レベルの場合は、N型TFT24が導通し、有機EL素子61に電流が流れて有機EL素子61が発光する。データ保持ノードN21が「L」レベルの場合は、N型TFT24が非導通になって有機EL素子61に電流が流れず、有機EL素子61は発光しない。データ保持ノードN21の電位は、N型TFT22, 23およびキャパシタ25によってリフレッシュされる。

この実施の形態5でも、実施の形態1と同じ効果が得られる。

なお、有機EL素子61をN型TFT24のソースと共通電位線6との間に介挿し、N型TFT24のドレインに電源電位VDDを与えても同じ効果が得られる。

また、有機EL素子61の代わりに、他の表示素子を用いてもよい。

また、以上の実施の形態および変更例を適宜組合わせてもよいことは言うまでもない。

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

図1は、この発明の実施の形態1によるカラー液晶表示装置の全体構成を示す回路ブロック図である。

図2は、図1に示した各液晶セルに対応して設けられる液晶駆動回路の構成を示す回路図

10

20

30

40

50

である。

図 3 は、図 2 に示したキャパシタ 25 の構成を示す断面図である。

図 4 は、図 2 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

図 5 は、図 2 に示した液晶駆動回路の動作を説明するための他のタイムチャートである。

図 6 は、実施の形態 1 の変更例を示す回路図である。

図 7 は、図 6 に示したキャパシタ 37 の構成を示す断面図である。

図 8 は、この発明の実施の形態 2 によるカラー液晶表示装置の要部を示す回路図である。

図 9 は、図 8 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

図 10 は、実施の形態 2 の変更例を示す回路図である。

図 11 は、図 10 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

図 12 は、実施の形態 2 の他の変更例を示す回路図である。

図 13 は、図 12 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

図 14 は、この発明の実施の形態 3 によるカラー液晶表示装置の要部を示す回路図である。

図 15 は、この発明の実施の形態 4 によるカラー液晶表示装置の要部を示す回路図である。

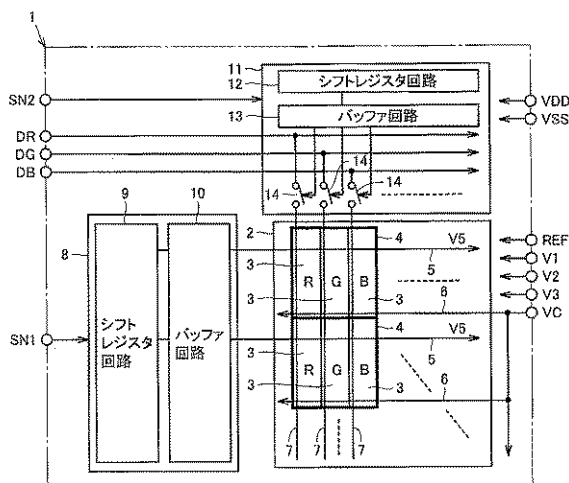
図 16 は、この発明の実施の形態 5 による画像表示装置の要部を示す回路図である。

図 17 は、従来の液晶表示装置の要部を示す回路図である。

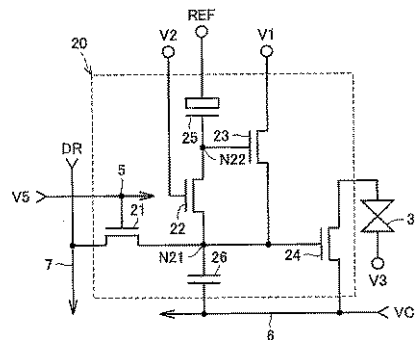
図 18 は、従来の液晶表示装置の問題点を説明するためのタイムチャートである。

10

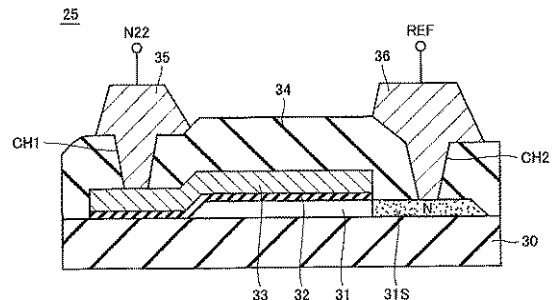
【 図 1 】
FIG.1

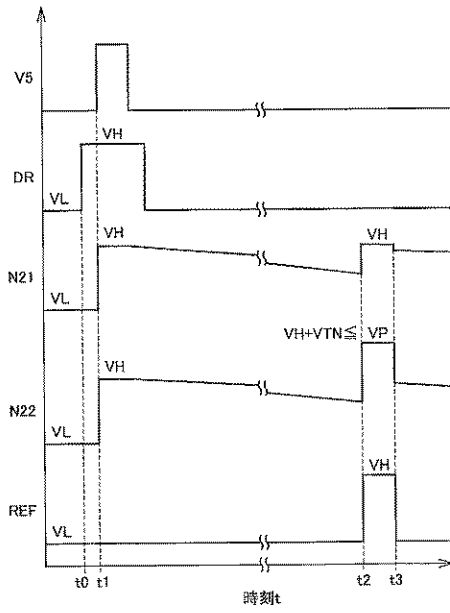
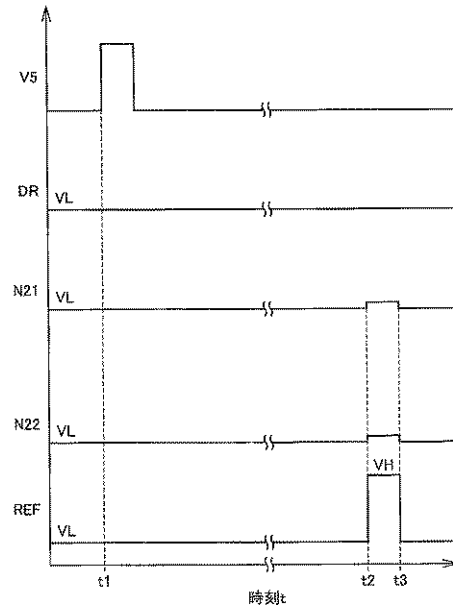
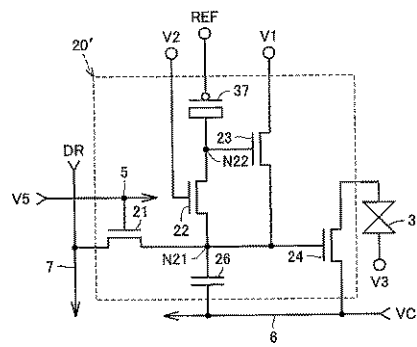
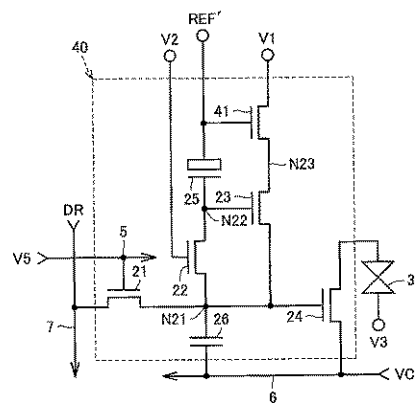
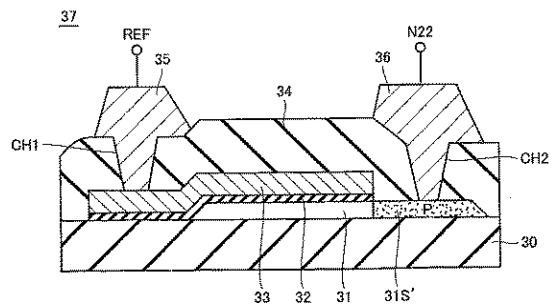


【 図 2 】
FIG.2



【 図 3 】
FIG.3



【 図 4 】
FIG.4【 図 5 】
FIG.5【 図 6 】
FIG.6【 図 8 】
FIG.8【 図 7 】
FIG.7

【手続補正書】

【提出日】平成17年1月21日(2005.1.21)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【書類名】明細書

【特許請求の範囲】

【請求項 1】 画像表示装置であって、

データ保持ノードの電位に応じた画素濃度を表示する画素表示回路、

画像信号に従って前記データ保持ノードに第 1 および第 2 の電位のうちのいずれかの電位を与えるデータ書込回路、および

前記データ保持ノードの電位が前記第 1 および第 2 の電位間の予め定められた第 3 の電位を超えている場合はリフレッシュ信号にตอบสนองして前記データ保持ノードの電位のリフレッシュを行ない、前記データ保持ノードの電位が第 3 の電位を超えていない場合は前記リフレッシュ信号にตอบสนองして前記データ保持ノードの電位のリフレッシュを行なわないリフレッシュ回路を備える、画像表示装置。

【請求項 2】 前記リフレッシュ回路は、その一方電極が前記データ保持ノードの電位を受け、その他方電極が前記リフレッシュ信号を受け、前記一方電極および他方電極間の電位差に応じてその容量値が変化するキャパシタを含む、請求項 1 に記載の画像表示装置。

【請求項 3】 前記キャパシタは、そのゲート電極が前記一方電極にされ、その第 1 および第 2 の電極のうちの少なくとも一方の電極が前記他方電極にされる N チャネル電界効果トランジスタを含む、請求項 2 に記載の画像表示装置。

【請求項 4】 前記キャパシタは、そのゲート電極が前記他方電極にされ、その第 1 および第 2 の電極のうちの少なくとも一方の電極が前記一方電極にされる P チャネル電界効果トランジスタを含む、請求項 2 に記載の画像表示装置。

【請求項 5】 前記リフレッシュ回路は、

さらに、前記キャパシタの一方電極と前記データ保持ノードとの間に接続され、そのゲート電極が第 1 の駆動電位を受ける第 1 の電界効果トランジスタ、および

その第 1 の電極が第 2 の駆動電位を受け、その第 2 の電極が前記データ保持ノードに接続され、そのゲート電極が前記キャパシタの一方電極に接続される第 2 の電界効果トランジスタを含む、請求項 2 に記載の画像表示装置。

【請求項 6】 前記第 2 の駆動電位は前記第 1 の電位に等しく、

前記リフレッシュ信号の活性化レベルは前記第 1 の電位に等しく、その非活性化レベルは前記第 2 の電位に等しい、請求項 5 に記載の画像表示装置。

【請求項 7】 前記リフレッシュ回路は、さらに、前記第 2 の駆動電位のノードと前記第 2 の電界効果トランジスタの第 1 の電極との間に介挿され、そのゲート電極が前記リフレッシュ信号を受ける第 3 の電界効果トランジスタを含む、請求項 5 に記載の画像表示装置。

【請求項 8】 前記第 2 の駆動電位は前記第 1 の電位に等しく、

前記リフレッシュ信号の活性化レベルは前記第 1 の電位と前記第 3 の電界効果トランジスタのしきい値電圧との和の電位に等しく、その非活性化レベルは前記第 2 の電位に等しい、請求項 7 に記載の画像表示装置。

【請求項 9】 前記第 2 の駆動電位は、前記リフレッシュ信号が活性化レベルにされる期間を含む所定期間だけ与えられる、請求項 8 に記載の画像表示装置。

【請求項 10】 前記リフレッシュ回路は、さらに、前記第 2 の駆動電位のノードと前記第 2 の電界効果トランジスタの第 1 の電極との間に介挿され、そのゲート電極が前記リフレッシュ信号に同期した制御信号を受ける第 3 の電界効果トランジスタを含む、請求

10

20

30

40

50

項 5 に記載の画像表示装置。

【請求項 1 1】 前記第 2 の駆動電位は前記第 1 の電位に等しく、

前記リフレッシュ信号の活性化レベルは前記第 1 の電位に等しく、その非活性化レベルは前記第 2 の電位を前記第 1 の電位側に予め定められた第 1 の電圧だけレベルシフトさせた電位に等しく、

前記制御信号の活性化レベルは前記第 1 の電位と前記第 3 のトランジスタのしきい値電圧との和の電位に等しく、その非活性化レベルは前記第 2 の電位を前記第 1 の電位と反対側に予め定められた第 2 の電圧だけレベルシフトさせた電位に等しい、請求項 1 0 に記載の画像表示装置。

【請求項 1 2】 前記第 2 の駆動電位は、前記リフレッシュ信号および前記制御信号が活性化レベルにされる期間を含む所定期間だけ与えられる、請求項 1 1 に記載の画像表示装置。

10

【請求項 1 3】 さらに、前記データ保持ノードと基準電位のノードとの間に接続されたキャパシタを備える、請求項 1 に記載の画像表示装置。

【請求項 1 4】 前記画素表示回路は、その一方電極が前記データ保持ノードに接続され、その他方電極が駆動電位を受け、その光透過率が前記データ保持ノードの電位に応じて変化する液晶セルを含む、請求項 1 に記載の画像表示装置。

【請求項 1 5】 前記画素表示回路は、

そのゲート電極が前記データ保持ノードに接続され、その第 1 の電極が基準電位を受ける電界効果トランジスタ、および

20

その一方電極が前記電界効果トランジスタの第 2 の電極に接続され、その他方電極が駆動電位を受け、その光透過率が前記電界効果トランジスタの導通 / 非導通に応じて変化する液晶セルを含む、請求項 1 項に記載の画像表示装置。

【請求項 1 6】 前記画素表示回路は、

そのゲート電極が前記データ保持ノードに接続され、その第 1 の電極が第 1 の駆動電位を受ける電界効果トランジスタ、

リセット信号に応答して所定のノードに第 2 の駆動電位を与え、セット信号に応答して前記電界効果トランジスタの第 2 の電極と前記所定のノードとを接続する切換回路、および

その一方電極が前記所定のノードに接続され、その他方電極が基準電位を受け、その光透過率が前記所定のノードの電位に応じて変化する液晶セルを含む、請求項 1 項に記載の画像表示装置。

30

【請求項 1 7】 前記画素表示回路は、

そのゲート電極が前記データ保持ノードに接続された電界効果トランジスタ、および

駆動電位のノードと基準電位のノードとの間に前記電界効果トランジスタと直列接続され、その光強度が前記電界効果トランジスタに流れる電流に応じて変化する発光素子を含む、請求項 1 項に記載の画像表示装置。

【請求項 1 8】 複数行複数列に配置された複数の画素表示回路を備え、

前記データ書込回路は、

それぞれ前記複数行に対応して設けられた複数の走査線、

40

それぞれ前記複数列に対応して設けられた複数のデータ信号線、

各画素表示回路に対応して設けられ、対応の画素表示回路のデータ保持ノードと対応のデータ信号線との間に接続され、そのゲート電極が対応の走査線に接続された電界効果トランジスタ、

前記複数の走査線を順次選択し、選択した走査線を選択レベルにしてその走査線に対応する各電界効果トランジスタを導通させる垂直走査回路、および

前記垂直走査回路によって 1 本の走査線が選択されている間に前記複数のデータ信号線を順次選択し、前記画像信号に従って、選択したデータ信号線に前記第 1 および第 2 の電位のうちのいずれかの電位を与える水平走査回路を含む、請求項 1 項に記載の画像表示装置。

50

【発明の詳細な説明】**【 0 0 0 1 】****【発明の属する技術分野】**

この発明は画像表示装置に関し、特に、データ信号のリフレッシュが必要な画像表示装置に関する。

【 0 0 0 2 】**【従来の技術】**

従来より、パーソナルコンピュータ、テレビ受像機、携帯電話機、携帯情報端末などにおいて、静止画や動画を表示するため液晶表示装置が用いられている。

【 0 0 0 3 】

図 1 7 は、そのような液晶表示装置の要部を示す回路図である。図 1 7 において、この液晶表示装置は、液晶セル 7 0、走査線 7 1、共通電位線 7 2、データ信号線 7 3 および液晶駆動回路 7 4 を備え、液晶駆動回路 7 4 は N 型 T F T (Thin Film Transistor) 7 5 およびキャパシタ 7 6 を含む。

【 0 0 0 4 】

N 型 T F T 7 5 は、データ信号線 7 3 とデータ保持ノード N 7 5 との間に接続され、そのゲートが走査線 7 1 に接続される。キャパシタ 7 6 は、データ保持ノード N 7 5 と共通電位線 7 2 との間に接続される。液晶セル 7 0 の一方電極はデータ保持ノード N 7 5 に接続され、その他方電極は基準電位 V R を受ける。共通電位線 7 2 には共通電位 V C が与えられる。走査線 7 1 は垂直走査回路 (図示せず) によって駆動され、データ信号線 7 3 は水平走査回路 (図示せず) によって駆動される。

【 0 0 0 5 】

走査線 7 1 が「H」レベルにされると、N 型 T F T 7 5 が導通し、データ保持ノード N 7 5 が N 型 T F T 7 5 を介してデータ信号線 7 3 のレベルに充電される。液晶セル 7 0 は、たとえば、データ保持ノード N 7 5 が「H」レベルの場合はその光透過率が最大になり、データ保持ノード N 7 5 が「L」レベルの場合はその光透過率が最小になる。液晶セル 7 0 は複数行複数列に配列されて 1 枚の液晶パネルを構成し、液晶パネルには 1 つの画像が表示される。

【 0 0 0 6 】

このような液晶表示装置では、N 型 T F T 7 5 が非導通にされている場合でも、データ保持ノード N 7 5 の電荷が徐々にリークし、データ保持ノード N 7 5 の電位が徐々に低下して液晶セル 7 0 の光透過率が変化してしまう。そこで、図 1 8 に示すように、所定時間ごとにデータ信号のリフレッシュすなわちデータ保持ノード N 7 5 へのデータ信号の再書込が行なわれている。

【 0 0 0 7 】**【発明が解決しようとする課題】**

しかし、従来の液晶表示装置では、複数の走査線 7 1 を 1 本ずつ選択し、1 本の走査線 7 1 が選択されている間にその走査線 7 1 に対応する各データ保持ノード N 7 5 にデータ信号を再書込する必要があったので、データ信号のリフレッシュのための制御が複雑になるという問題があった。

【 0 0 0 8 】

それゆえに、この発明の主たる目的は、データ信号のリフレッシュを容易に行なうことが可能な画像表示装置を提供することである。

【 0 0 0 9 】**【課題を解決するための手段および発明の効果】**

この発明に係る画像表示装置では、データ保持ノードの電位に応じた画素濃度を表示する画素表示回路と、画像信号に従ってデータ保持ノードに第 1 および第 2 の電位のうちのいずれかの電位を与えるデータ書込回路と、データ保持ノードの電位が第 1 および第 2 の電位間の予め定められた第 3 の電位を超えている場合はリフレッシュ信号に応答してデータ保持ノードの電位のリフレッシュを行ない、データ保持ノードの電位が第 3 の電位を超

10

20

30

40

50

えていない場合はリフレッシュ信号に応答してデータ保持ノードの電位のリフレッシュを行なわないリフレッシュ回路とが設けられる。したがって、リフレッシュ信号を与えればリフレッシュ回路によってデータ保持ノードの電位がリフレッシュされるので、データ信号のリフレッシュを容易に行なうことができる。

【 0 0 1 0 】

好ましくは、リフレッシュ回路は、その一方電極がデータ保持ノードの電位を受け、その他方電極がリフレッシュ信号を受け、一方電極および他方電極間の電位差に応じてその容量値が変化するキャパシタを含む。この場合は、データ保持ノードの電位に応じてキャパシタの容量値が変化することを利用して、データ保持ノードの電位のリフレッシュを行なうか否かを選択することができる。

10

【 0 0 1 1 】

また好ましくは、キャパシタは、そのゲート電極が一方電極にされ、その第1および第2の電極のうちの少なくとも一方の電極が他方電極にされるNチャネル電界効果トランジスタを含む。この場合は、キャパシタの一方電極および他方電極間に正電圧が印加されると、キャパシタの容量値が大きくなる。

【 0 0 1 2 】

また好ましくは、キャパシタは、そのゲート電極が他方電極にされ、その第1および第2の電極のうちの少なくとも一方の電極が一方電極にされるPチャネル電界効果トランジスタを含む。この場合は、キャパシタの他方電極および一方電極間に負電圧が印加されると、キャパシタの容量値が大きくなる。

20

【 0 0 1 3 】

また好ましくは、リフレッシュ回路は、さらに、キャパシタの一方電極とデータ保持ノードとの間に接続され、そのゲート電極が第1の駆動電位を受ける第1の電界効果トランジスタと、その第1の電極が第2の駆動電位を受け、その第2の電極がデータ保持ノードに接続され、そのゲート電極がキャパシタの一方電極に接続される第2の電界効果トランジスタとを含む。この場合はリフレッシュ信号に応答してキャパシタの一方電極の電位が所定電位を超えたときは第2の電界効果トランジスタが導通してデータ保持ノードの電位がリフレッシュされ、リフレッシュ信号に応答してキャパシタの一方電極の電位が所定電位を超えなかったときは第2の電界効果トランジスタは導通せず、データ保持ノードの電位はリフレッシュされない。

30

【 0 0 1 4 】

また好ましくは、第2の駆動電位は第1の電位に等しい。リフレッシュ信号の活性化レベルは第1の電位に等しく、その非活性化レベルは第2の電位に等しい。この場合は、第2の電界効果トランジスタが導通したことに応じてデータ保持ノードの電位は第1の電位にリフレッシュされる。

【 0 0 1 5 】

また好ましくは、リフレッシュ回路は、さらに、第2の駆動電位のノードと第2の電界効果トランジスタの第1の電極との間に介挿され、そのゲート電極がリフレッシュ信号を受ける第3の電界効果トランジスタを含む。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の低減化を図ることができる。

40

【 0 0 1 6 】

また好ましくは、第2の駆動電位は第1の電位に等しい。リフレッシュ信号の活性化レベルは第1の電位と第3の電界効果トランジスタのしきい値電圧との和の電位に等しく、その非活性化レベルは第2の電位に等しい。この場合は、第2および第3の電界効果トランジスタが導通したことに応じてデータ保持ノードの電位は第1の電位にリフレッシュされる。また、第3の電界効果トランジスタにおいて電圧降下が発生するのを防止することができる。

【 0 0 1 7 】

また好ましくは、第2の駆動電位は、リフレッシュ信号が活性化レベルにされる期間を含む所定期間だけ与えられる。この場合は、第2の駆動電位のノードからデータ保持ノード

50

ドへのリーク電流の一層の低減化を図ることができる。

【 0 0 1 8 】

また好ましくは、リフレッシュ回路は、さらに、第2の駆動電位のノードと第2の電界効果トランジスタの第1の電極との間に介挿され、そのゲート電極がリフレッシュ信号に同期した制御信号を受ける第3の電界効果トランジスタを含む。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の低減化を図ることができる。

【 0 0 1 9 】

また好ましくは、第2の駆動電位は第1の電位に等しい。リフレッシュ信号の活性化レベルは第1の電位に等しく、その非活性化レベルは第2の電位を第1の電位側に予め定められた第1の電圧だけレベルシフトさせた電位に等しい。制御信号の活性化レベルは第1の電位と第3のトランジスタのしきい値電圧との和の電位に等しく、その非活性化レベルは第2の電位を第1の電位と反対側に予め定められた第2の電圧だけレベルシフトさせた電位に等しい。この場合は、第2および第3の電界効果トランジスタが導通したことに応じてデータ保持ノードの電位は第1の電位にリフレッシュされる。また、データ保持ノードの電位のリフレッシュを行わない場合におけるデータ保持ノードの電位変動を小さく抑えることができる。

10

【 0 0 2 0 】

また好ましくは、第2の駆動電位は、リフレッシュ信号および制御信号が活性化レベルにされる期間を含む所定期間だけ与えられる。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の一層の低減化を図ることができる。

20

【 0 0 2 1 】

また好ましくは、さらに、データ保持ノードと基準電位のノードとの間に接続されたキャパシタが設けられる。この場合は、データ保持ノードの電位がキャパシタによって保持されるので、データ保持ノードの電位変化が小さくなる。

【 0 0 2 2 】

また好ましくは、画素表示回路は、その一方電極がデータ保持ノードに接続され、その他方電極が駆動電位を受け、その光透過率がデータ保持ノードの電位に応じて変化する液晶セルを含む。この場合は、液晶セルの光透過率によって画素濃度が変化する。

【 0 0 2 3 】

また好ましくは、画素表示回路は、そのゲート電極がデータ保持ノードに接続され、その第1の電極が基準電位を受ける電界効果トランジスタと、その一方電極が電界効果トランジスタの第2の電極に接続され、その他方電極が駆動電位を受け、その光透過率が電界効果トランジスタの導通/非導通に応じて変化する液晶セルを含む。この場合は、データ保持ノードの電位が電界効果トランジスタのしきい値電位を超えるか否かによって電界効果トランジスタが導通または非導通状態になり、液晶セルの光透過率が最大または最小になる。

30

【 0 0 2 4 】

また好ましくは、画素表示回路は、そのゲート電極がデータ保持ノードに接続され、その第1の電極が第1の駆動電位を受ける電界効果トランジスタと、リセット信号に応答して所定のノードに第2の駆動電位を与え、セット信号に応答して電界効果トランジスタの第2の電極と所定のノードとを接続する切換回路と、その一方電極が所定のノードに接続され、その他方電極が基準電位を受け、その光透過率が所定のノードの電位に応じて変化する液晶セルを含む。この場合は、データ保持ノードに電位を書込んだ後は、リセット信号およびセット信号を交互に入力することにより所定のノードを第1または第2の駆動電位にすることができ、液晶セルの光透過率を最大または最小にすることができる。

40

【 0 0 2 5 】

また好ましくは、画素表示回路は、そのゲート電極がデータ保持ノードに接続された電界効果トランジスタと、駆動電位のノードと基準電位のノードとの間に電界効果トランジスタと直列接続され、その光強度が電界効果トランジスタに流れる電流に応じて変化する発光素子を含む。この場合は、発光素子の光強度によって画素濃度が変化する。

50

【 0 0 2 6 】

また好ましくは、複数行複数列に配置された複数の画素表示回路が設けられ、データ書込回路は、それぞれ複数行に対応して設けられた複数の走査線と、それぞれ複数列に対応して設けられた複数のデータ信号線と、各画素表示回路に対応して設けられ、対応の画素表示回路のデータ保持ノードと対応のデータ信号線との間に接続され、そのゲート電極が対応の走査線に接続された電界効果トランジスタと、複数の走査線を順次選択し、選択した走査線を選択レベルにしてその走査線に対応する各電界効果トランジスタを導通させる垂直走査回路と、垂直走査回路によって1本の走査線が選択されている間に複数のデータ信号線を順次選択し、画像信号に従って、選択したデータ信号線に第1および第2の電位のうちのいずれかの電位を与える水平走査回路とを含む。この場合は、2次元の画像を表示することができる。

10

【 0 0 2 7 】

【 発明の実施の形態 】

[実施の形態 1]

図1は、この発明の実施の形態1によるカラー液晶表示装置1の全体構成を示す回路ブロック図である。図1において、このカラー液晶表示装置1は、液晶パネル2、垂直走査回路8および水平走査回路11を備え、外部から与えられた電源電位VDDおよび接地電圧VSSによって駆動される。

【 0 0 2 8 】

液晶パネル2は、複数行複数列に配置された複数の液晶セル3と、各行に対応して設けられた走査線5および共通電位線6と、各列に対応して設けられたデータ信号線7とを含む。

20

【 0 0 2 9 】

液晶セル3は、各行において3つずつ予めグループ化されている。各グループの3つの液晶セル2には、それぞれR、G、Bのカラーフィルタが設けられている。各グループの3つの液晶セル3は、1つの画素4を構成している。

【 0 0 3 0 】

各共通電位線6には、外部から共通電位VCが与えられる。また、液晶パネル2には、外部からリフレッシュ信号REFおよび駆動電位V1、V2、V3が与えられる。

【 0 0 3 1 】

垂直走査回路8は、シフトレジスタ回路9およびバッファ回路10を含む。シフトレジスタ回路9は、外部から与えられた水平および垂直同期信号SN1に同期して、液晶パネル2の複数の走査線5を順次選択するための信号を生成する。バッファ回路10は、シフトレジスタ回路9の出力信号をバッファ処理して選択された走査線5に与える。したがって、液晶パネル2の複数の走査線5は、所定時間ずつ順次選択レベルの「H」レベルにされる。走査線5が選択レベルの「H」レベルにされると、その走査線5に対応する各画素4が活性化される。

30

【 0 0 3 2 】

水平走査回路11は、シフトレジスタ回路12、バッファ回路14および複数のスイッチ14を含む。複数のスイッチ14は、それぞれ複数のデータ信号線7に対応して設けられ、液晶セル2のグループに対応して予め3つずつグループ化されている。各グループの3つのスイッチ14の一方電極はそれぞれR、G、Bのデータ信号DR、DG、DBを受け、それらの他方電極はそれぞれ対応の3つのデータ信号線7に接続される。シフトレジスタ回路12は、外部から与えられた水平同期信号SN2に同期して、複数のスイッチグループを所定時間ずつ順次選択するための信号を生成する。バッファ回路10は、シフトレジスタ回路12の出力信号をバッファ処理し、選択されたグループの各スイッチ14の制御端子に与えて各スイッチ14を導通させる。したがって、データ信号DR、DG、DBは、選択された行の複数の画素4に順次与えられる。

40

【 0 0 3 3 】

垂直走査回路8および水平走査回路11によって液晶パネル2の全画素4が走査される

50

と、液晶パネル 2 には 1 つの画像が表示される。

【 0 0 3 4 】

図 2 は、各液晶セル 3 に対応して設けられた液晶駆動回路 2 0 の構成を示す回路図である。図 2 において、この液晶駆動回路 2 0 は、エンハンスメント型 N 型 T F T 2 1 ~ 2 4 とキャパシタ 2 5 , 2 6 とを含み、対応の液晶セル 3、走査線 5、共通電位線 6 およびデータ信号線 7 に接続されるとともに、リフレッシュ信号 R E F および駆動電位 V 1 , V 2 を受ける。図 2 では、R , G , B のうちの R に対応する液晶駆動回路 2 0 が示されている。

【 0 0 3 5 】

N 型 T F T 2 1 は、対応のデータ信号線 7 とデータ保持ノード N 2 1 との間に接続され、そのゲートが対応の走査線 5 に接続される。キャパシタ 2 6 は、データ保持ノード N 2 1 と共通電位線 6 との間に接続される。N 型 T F T 2 4 は、対応の液晶セル 3 の一方電極と共通電位線 6 との間に接続され、そのゲートはデータ保持ノード N 2 1 に接続される。液晶セル 3 の他方電極は駆動電位 V 3 を受ける。

【 0 0 3 6 】

走査線 5 が選択レベルの「H」レベルにされると N 型 T F T 2 1 が導通し、データ保持ノード N 2 1 がデータ信号線 7 の電位に充電される。走査線 5 が非選択レベルの「L」レベルにされると N 型 T F T 2 1 が非導通になり、データ保持ノード N 2 1 の電位はキャパシタ 2 6 によって保持される。

【 0 0 3 7 】

データ保持ノード N 2 1 が「H」レベルの場合は、N 型 T F T 2 4 が導通して液晶セル 3 の電極間に駆動電圧 $V_3 - V_C$ が印加され、液晶セル 3 の光透過率がたとえば最大になる。データ保持ノード N 2 1 が「L」レベルの場合は、N 型 T F T 2 4 が非導通になって液晶セル 3 の電極間に駆動電圧は印加されず、液晶セル 3 の光透過率がたとえば最小になる。

【 0 0 3 8 】

データ保持ノード N 2 1 の電荷が徐々にリークしてデータ保持ノード N 2 1 の電位が徐々に低下するので、所定の時間ごとにデータ信号のリフレッシュ（再書込）をする必要がある。N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 は、リフレッシュ回路を構成している。

【 0 0 3 9 】

N 型 T F T 2 2 は、ノード N 2 2 とデータ保持ノード N 2 1 との間に接続され、そのゲートは駆動電位 V 2 を受ける。駆動電位 V 2 は、データ信号 D R の「H」レベル V_H に N 型 T F T のしきい値電圧 V_{TN} を加えた電位 $V_H + V_{TN}$ に設定されている。したがって、N 型 T F T 2 2 のしきい値電圧 V_{TN} による電圧降下は発生せず、ノード N 2 1 と N 2 2 の電位は同じになる。

【 0 0 4 0 】

N 型 T F T 2 3 のドレインは駆動電位 V 1 を受け、そのソースはデータ保持ノード N 2 1 に接続され、そのゲートはノード N 2 2 に接続される。駆動電位 V 1 は、データ信号 D R の「H」レベル V_H 以上の所定の電位に設定される。ここでは、 $V_1 = V_H$ とする。ノード N 2 1 と N 2 2 の電位が等しい場合は N 型 T F T 2 3 は非導通になっている。ノード N 2 2 の電位が $V_H + V_{TN}$ 以上に高くなると、N 型 T F T 2 3 が導通してデータ保持ノード N 2 1 が $V_1 = V_H$ にされる。

【 0 0 4 1 】

キャパシタ 2 5 は、N 型 T F T（エンハンスメント型）構造のキャパシタであり、そのゲートはノード N 2 2 に接続され、そのソースはリフレッシュ信号 R E F を受ける。キャパシタ 2 5 のゲート - ソース間電圧が N 型 T F T のしきい値電圧 V_{TN} よりも高い場合は、キャパシタ 2 5 は所定の容量値を有する。キャパシタ 2 5 のゲート - ソース間電圧が N 型 T F T のしきい値電圧 V_{TN} よりも低い場合は、キャパシタ 2 5 の容量値は寄生容量分の微小な値になる。

10

20

30

40

50

【 0 0 4 2 】

図 3 は、キャパシタ 2 5 の構成を示す断面図である。図 3 において、ガラス基板 3 0 の表面の所定領域に真性ポリシリコン膜 3 1 が形成される。次いで、真性ポリシリコン膜 3 1 の一部を覆うようにしてゲート絶縁膜 3 2 が形成され、さらにゲート絶縁膜 3 2 上にゲート電極 3 3 が積層される。真性ポリシリコン膜 3 1 のうちのゲート絶縁膜 3 2 およびゲート電極 3 3 で覆われていない部分に N 型不純物が注入されてソース領域 3 1 s が形成される。次に、全領域を覆うようにして層間絶縁膜 3 4 が形成され、層間絶縁膜 3 4 の表面からゲート電極 3 3 の表面に向けてコンタクトホール C H 1 が開孔され、層間絶縁膜 3 4 の表面からソース領域 3 1 s の表面に向けてコンタクトホール C H 2 が開孔される。次いで、コンタクトホール C H 1 , C H 2 を覆うようにしてそれぞれアルミ電極 3 5 , 3 6 が形成される。アルミ電極 3 5 (ゲート) はノード N 2 2 に接続され、アルミ電極 (ソース) 3 6 はリフレッシュ信号 R E F を受ける。

10

【 0 0 4 3 】

ゲート - ソース間の N 型 T F T にしきい値電圧 V_{TN} よりも高い電圧が印加されると、ゲート電極 3 3 の下の真性ポリシリコン膜 3 1 の表面に N 型チャネル層が形成され、ゲート - ソース間に所定の容量値が発生する。

【 0 0 4 4 】

ゲート - ソース間の電圧が N 型 T F T のしきい値電圧 V_{TN} よりも低い場合は、真性ポリシリコン膜 3 1 の表面に N 型チャネル層が形成されないため、ゲート - ソース間の容量値は寄生容量分の微小な値になる。

20

【 0 0 4 5 】

なお、通常の T F T と同様に真性ポリシリコン膜の表面中央部にゲート絶縁膜を介してゲート電極を形成するとともにゲート電極の両側に不純物を注入してソース領域およびドレイン領域を形成したうえで、ゲート電極を一方のアルミ電極に接続するとともにソース領域およびドレイン領域を他方のアルミ電極に共通接続してキャパシタを構成しても良い。

【 0 0 4 6 】

図 4 は、データ信号 D R が「 H 」レベル V_H の場合における液晶駆動回路 2 0 の動作を示すタイムチャートである。図 4 において、初期状態では、走査線 5 の電位 V_5 は「 L 」レベルにされ、データ信号 D R は「 L 」レベル V_L にされ、ノード N 2 1 , N 2 2 は「 L 」レベル V_L にリセットされ、リフレッシュ信号 R E F は「 L 」レベルにされている。

30

【 0 0 4 7 】

ある時刻 t_0 においてデータ信号 D R が「 L 」レベル V_L から「 H 」レベル V_H に立上げられ、次いで時刻 t_1 において走査線 5 の電位 V_5 が「 L 」レベルから「 H 」レベルに立上げられる。これにより、N 型 T F T 2 1 が導通し、ノード N 2 1 , N 2 2 が「 L 」レベル V_L から「 H 」レベル V_H に立上げられる。所定時間後に走査線 5 の電位 V_5 が「 L 」レベルに立下げられ、次いでデータ信号 D R も「 L 」レベルに立下げられる。走査線 5 の電位 V_5 が「 L 」レベルに立上げられると、N 型 T F T 2 1 が非導通になり、ノード N 2 1 , N 2 2 の電位はキャパシタ 2 6 によって保持される。データ保持ノード N 2 2 の電位 V_H は N 型 T F T 2 4 のしきい値電位 V_{TN} よりも高いので、N 型 T F T 2 4 が導通し、液晶セル 3 の電極間に駆動電圧 $V_3 - V_C$ が印加され、液晶セル 3 の光透過率がたとえば最大になる。

40

【 0 0 4 8 】

この状態で放置すると、リーク電流によってノード N 2 1 , N 2 2 の電位が徐々に低下する。ノード N 2 1 の電位が N 型 T F T 2 4 のしきい値電位 V_{TN} よりも低下すると、N 型 T F T 2 4 が非導通になって液晶セル 3 の光透過率が最大値から最小値に変化してしまう。そこで、ノード N 2 1 , N 2 2 の電位が N 型 T F T 2 4 のしきい値電位 V_{TN} よりも低下する前の所定の時刻 t_2 にデータ信号のリフレッシュを行なう。

【 0 0 4 9 】

時刻 t_2 では、ノード N 2 1 , N 2 2 の電位は N 型 T F T のしきい値電位 V_{TN} よりも

50

高いので、キャパシタ 25 の真性ポリシリコン膜 31 には N 型チャネル層が発生しており、キャパシタ 25 は所定の容量値を有する。時刻 t_2 においてリフレッシュ信号 REF が「L」レベル V_L から「H」レベル V_H に立上げられると、容量結合によってノード N22 の電位が昇圧電位 $V_P (V_H + V_{TN})$ に昇圧され、N 型 TFT 23 が導通してノード N21 が駆動電位 $V_1 = V_H$ に立上げられる。これにより、データ保持ノード N21 の電位 V_H がリフレッシュされたことになる。時刻 t_3 においてリフレッシュ信号 REF が「H」レベル V_H から「L」レベル V_L に立下げられると、容量結合によってノード N21, N22 の電位が立下げられるが、キャパシタ 26 の容量値はキャパシタ 25 の容量値よりも十分に大きいので、ノード N21, N22 の電位は「H」レベル V_H に維持される。

10

【0050】

図 5 は、データ信号 DR が「L」レベル V_L の場合における液晶駆動回路 20 の動作を示すタイムチャートである。図 5 において、データ信号 DR は「L」レベル V_L に固定される。したがって、時刻 t_1 において走査線 5 の電位 V_5 が所定時間だけ「H」レベルに立上げられ、N 型 TFT 21 が所定時間だけ導通しても、ノード N21, N22 は「L」レベル V_L に保持される。

【0051】

時刻 t_1 から所定時間経過後の時刻 t_2 では、ノード N21, N22 の電位は N 型 TFT のしきい値電位 V_{TN} よりも低いので、キャパシタ 25 の真性ポリシリコン膜 31 には N 型チャネル層は発生しておらず、キャパシタ 25 の容量値は寄生容量分の微小な値になっている。したがって、時刻 t_2 においてリフレッシュ信号 REF が「L」レベル V_L から「H」レベル V_H に立上げられても、ノード N21, N22 はほぼ「L」レベル V_L に保持される。したがって、この場合はデータ保持ノード N21 の電位のリフレッシュは行われない。時刻 t_3 においてリフレッシュ信号 REF が「H」レベル V_H から「L」レベル V_L に立下げられても、キャパシタ 25 の容量値は小さいので、ノード N21, N22 は「L」レベル V_L に保持される。

20

【0052】

この実施の形態 1 では、データ信号のリフレッシュ時に走査線 5 およびデータ信号線 7 を駆動する必要がないので、リフレッシュ制御を容易に行なうことができる。また、データ信号のリフレッシュ時に垂直走査回路 8 および水平走査回路 11 を動作させる必要がないので、消費電力の低減化を図ることができる。

30

【0053】

図 6 の変更例では、N 型 TFT 構造のキャパシタ 25 が P 型 TFT (エンハンスメント型) 構造のキャパシタ 37 で置換される。キャパシタ 37 は、図 7 に示すように、キャパシタ 25 の N 型ソース領域 31s を P 型ソース領域 31s' で置換したものである。キャパシタ 37 のゲートはリフレッシュ信号 REF を受け、そのソースはノード N22 に接続される。この変更例でも、実施の形態 1 と同じ効果が得られる。

【0054】

[実施の形態 2]

実施の形態 1 では、ノード N21, N22 が「L」レベル V_L の場合は N 型 TFT 23 は非導通になると説明した。しかし、N 型 TFT 23 の特性のばらつきにより、ゲート-ソース間電圧が 0 V でも N 型 TFT 23 に微小な電流 (オフ電流) が流れる場合がある。この場合は、微小な電流によってノード N21, N22 の電位が徐々に上昇し、ノード N21, N22 が N 型 TFT 24 のしきい値電圧 V_{TN} を超えてしまうこともあり得る。この実施の形態 2 では、この問題の解決を図る。

40

【0055】

図 8 は、この発明の実施の形態 2 によるカラー液晶表示装置の液晶駆動回路 40 の構成を示す回路図であって、図 2 と対比される図である。図 8 を参照して、この液晶駆動回路 40 が図 2 の液晶駆動回路 20 と異なる点は、N 型 TFT 41 が追加されている点と、リフレッシュ信号 REF の代わりにリフレッシュ信号 REF' が与えられている点である。

50

N型TFT41のドレインは駆動電位 V_1 を受け、そのソースはN型TFT23のドレイン(ノードN23)に接続され、そのゲートはリフレッシュ信号REF'を受ける。リフレッシュ信号REF'がリフレッシュ信号REFと異なる点は、図9に示すように、その「H」レベルが V_H ではなく $V_H + V_{TN}$ 以上の所定電位 V_H' である点である。

【0056】

図8において、ノードN21, N22が「L」レベルの場合においてリフレッシュ信号REF'を「L」レベル $V_L(0V)$ にしたときは、N型TFT23, 41に微小なオフ電流が流れてノードN21, N23の電位が徐々に上昇する。しかし、ノードN23の電位が上昇すると、N型TFT41のゲート-ソース間の電圧が負電圧になるため、N型TFT41にオフ電流が流れなくなるとノードN21, N23の電位上昇が停止する。

10

【0057】

リフレッシュ信号REF'を「H」レベル V_H' にしたときは、N型TFT41が導通する。このとき、リフレッシュ信号REF'の「H」レベル V_H' を $V_H + V_{TN}$ 以上にしたので、N型TFT41のしきい値電圧 V_{TN} による電圧降下は生じることはない。

【0058】

なお、N型TFT構造のキャパシタ25を図6および図7で示したP型TFT構造のキャパシタ37で置換してもよいことは言うまでもない。

【0059】

また、データ保持ノードN21が「L」レベルの場合においてリフレッシュ信号REF'が「L」レベルから「H」レベルに立上げられたときに、キャパシタ25の微小な容量値によってノードN21, N22の電位が若干上昇する。このときのノードN21, N22の電位上昇をより小さくするためには、キャパシタ25の真性ポリシリコン膜31にN型チャネル層が発生し難い条件にしてキャパシタ25の容量値を最小にする必要がある。そこで、リフレッシュ信号REF'の「L」レベルを $V_L(0V)$ ではなく正の電位の V_L' (たとえば1V)にし、キャパシタ25のゲート-ソース間電圧を負電圧に維持してもよい。

20

【0060】

また、図10の変更例では、液晶駆動回路40のN型TFT41のドレインに、駆動電位 V_1 の代わりにリフレッシュ信号REF1が与えられる。リフレッシュ信号REF1は、図11に示すように、リフレッシュ信号REF'が「H」レベル V_H' になる期間(時刻 $t_2 \sim t_3$)およびその前後の所定時間のみ「H」レベル V_H にされ、それ以外の期間は「L」レベル V_L にされる信号である。したがって、N型TFT23, 41のリーク電流をより小さくすることができる。なお、この変更例でも、N型TFT構造のキャパシタ25を図6および図7に示したP型TFT構造のキャパシタ37で置換してもよいことは言うまでもない。

30

【0061】

また、図12の変更例では、液晶駆動回路40のN型TFT41のゲートとキャパシタ25のソースとが切離され、キャパシタ25のソースにリフレッシュ信号REF"が与えられ、N型TFT41のゲートにリフレッシュ信号REF2が与えられ、N型TFT41のドレインにリフレッシュ信号REF1が与えられる。図13に示すように、信号REF"の「L」レベルは $V_L = 0V$ ではなく正電位 $V_L'' = V_L + \Delta V_1$ であり、信号REF"の「H」レベルは V_H である。 ΔV_1 は、たとえば1Vである。これにより、ノードN21, N22が「L」レベルの場合のキャパシタ25の容量値をより小さくすることができる。また、信号REF2の「L」レベルは $V_L = 0V$ ではなく負電位 $V_L' = V_L - \Delta V_2$ であり、信号REF2の「H」レベルは V_H' である。 ΔV_2 は、たとえば1Vである。これにより、信号REF2が「L」レベル V_L' の場合におけるN型TFT41のリーク電流をより小さくすることができる。

40

【0062】

[実施の形態3]

図14は、この発明の実施の形態3によるカラー液晶表示装置の要部を示す回路図であ

50

って、図 2 と対比される図である。

【 0 0 6 3 】

図 1 4 において、このカラー液晶表示装置が実施の形態 1 のカラー液晶表示装置 1 と異なる点は、液晶駆動回路 2 0 が液晶駆動回路 5 0 で置換され、セット線 5 4 およびリセット線 5 5 が追加され、駆動電位 V_C' および基準電位 V_{LC} が導入されている点である。セット線 5 4 およびリセット線 5 5 は、たとえば垂直走査回路によって駆動される。

【 0 0 6 4 】

液晶駆動回路 5 0 は、液晶駆動回路 2 0 に N 型 T F T 5 1 , 5 2 およびキャパシタ 5 3 を追加したものである。キャパシタ 2 6 は、ノード N 2 1 と N 2 4 の間に接続される。ノード N 2 4 は、外部から与えられた駆動電位 $V_C' = V_L$ を受ける。データ保持ノード N 2 1 の電位は、キャパシタ 2 6 によって保持される。

10

【 0 0 6 5 】

N 型 T F T 2 4 , 5 1 は、ノード N 2 4 と N 5 1 との間に直列接続される。N 型 T F T 2 4 のゲートは、データ保持ノード N 2 1 に接続される。N 型 T F T 5 1 のゲートは、セット線 5 4 介してセット信号 S T を受ける。

【 0 0 6 6 】

セット信号 S T が非選択レベルの「L」レベルの場合は、N 型 T F T 5 1 は非導通になる。セット信号 S T が選択レベルの「H」レベルにされると、N 型 T F T 5 1 が導通する。データ保持ノード N 2 1 が「L」レベルの場合は、N 型 T F T 2 4 は非導通になり、ノード N 5 1 は駆動電位 V_3 のまま変化しない。データ保持ノード N 2 1 が「H」レベルの場合は、N 型 T F T 2 4 は導通し、ノード N 5 1 は駆動電位 V_C' にセットされる。

20

【 0 0 6 7 】

N 型 T F T 5 2 のドレインは駆動電位 $V_3 = V_H$ を受け、そのソースはノード N 5 1 に接続され、そのゲートはリセット線 5 5 を介してリセット信号 R S T を受ける。キャパシタ 5 3 は、ノード N 5 1 と共通電位線 6 との間に接続される。

【 0 0 6 8 】

リセット信号 R S T が非選択レベルの「L」レベルの場合は、N 型 T F T 5 2 は非導通になり、ノード N 5 1 の電位はそのまま保持される。リセット信号 R S T が選択レベルの「H」レベルにされると、N 型 T F T 5 2 が導通し、ノード N 5 1 は駆動電位 V_3 にリセットされる。

30

【 0 0 6 9 】

液晶セル 3 の一方電位はノード N 5 1 に接続され、その他方電極は基準電位 $V_{LC} = V_L$ を受ける。ノード N 5 1 が駆動電位 V_3 にリセットされた場合は、液晶セル 3 の光透過率はたとえば最大になり、ノード N 5 1 が駆動電位 V_C' にセットされた場合は液晶セル 3 の光透過率はたとえば最小になる。

【 0 0 7 0 】

次に、このカラー液晶表示装置の動作について説明する。データ書込期間は、走査線 5 が選択レベルの「H」レベルにされて N 型 T F T 2 1 が導通し、データ信号線 7 の電位がデータ保持ノード N 2 1 に書込まれる。走査線 5 が非選択レベルの「L」レベルにされると、N 型 T F T 2 1 が非導通になり、データ保持ノード N 2 1 の電位はキャパシタ 2 6 によって保持される。

40

【 0 0 7 1 】

データ保持期間は、所定時間 T_1 ごとにリセット信号 R S T およびセット信号 S T を所定時間 T_2 ($T_2 < T_1$) ずつ順次「H」レベルにする。これにより、データ保持ノード N 2 1 が「H」レベルの場合はノード N 5 1 が駆動電位 V_C' にセットされ、データ保持ノード N 2 1 が「L」レベルの場合はノード N 5 1 が駆動電位 V_3 にリセットされる。

【 0 0 7 2 】

データ保持ノード N 2 1 の電位はリーク電流によって徐々に変化するので、データ保持期間においては所定時間 T_3 ($T_3 > T_1$) ごとにデータのリフレッシュを行なう必要がある。データ信号のリフレッシュは、N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 を用い

50

て行なわれる。データ信号のリフレッシュ方法は実施の形態 1 と同じであるので、その説明は繰返さない。

【 0 0 7 3 】

この実施の形態 3 でも、実施の形態 1 と同じ効果が得られる。

【 0 0 7 4 】

[実施の形態 4]

図 1 5 は、この発明の実施の形態 4 によるカラー液晶表示装置の液晶駆動回路 6 0 を示す回路図であって、図 2 と対比される図である。

【 0 0 7 5 】

図 1 5 を参照して、この液晶駆動回路 6 0 が図 2 の液晶駆動回路 2 0 と異なる点は、N 型 T F T 2 4 が削除されている点である。液晶セル 3 の一方電極は、データ保持ノード N 2 1 に直接接続される。

10

【 0 0 7 6 】

データ保持ノード N 2 1 が「H」レベル V H の場合は、液晶セル 3 の電極間電圧が 0 V にあって液晶セル 3 の光透過率はたとえば最小になる。データ保持ノード N 2 1 が「L」レベルの場合は、液晶セル 3 の電極間電圧が V H になって液晶セル 3 の光透過率はたとえば最大になる。データ保持ノード N 2 1 の電位は、N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 を用いてリフレッシュされる。

【 0 0 7 7 】

この実施の形態 4 でも、実施の形態 1 と同じ効果が得られる。

20

【 0 0 7 8 】

[実施の形態 5]

図 1 6 は、この発明の実施の形態 5 による画像表示装置の要部を示す回路図であって、図 2 と対比される図である。

【 0 0 7 9 】

図 1 6 を参照して、この画像表示装置が実施の形態 1 のカラー液晶表示装置 1 と異なる点は、液晶セル 3 が有機 E L (electroluminescence) 素子 6 1 で置換されている点である。有機 E L 素子 6 1 は、電源電位 V D D のノードと駆動回路 2 0 の N 型 T F T 2 4 のドレインとの間に接続される。

【 0 0 8 0 】

30

データ保持ノード N 2 1 が「H」レベルの場合は、N 型 T F T 2 4 が導通し、有機 E L 素子 6 1 に電流が流れて有機 E L 素子 6 1 が発光する。データ保持ノード N 2 1 が「L」レベルの場合は、N 型 T F T 2 4 が非導通になって有機 E L 素子 6 1 に電流が流れず、有機 E L 素子 6 1 は発光しない。データ保持ノード N 2 1 の電位は、N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 によってリフレッシュされる。

【 0 0 8 1 】

この実施の形態 5 でも、実施の形態 1 と同じ効果が得られる。

【 0 0 8 2 】

なお、有機 E L 素子 6 1 を N 型 T F T 2 4 のソースと共通電位線 6 との間に介挿し、N 型 T F T 2 4 のドレインに電源電位 V D D を与えても同じ効果が得られる。

40

【 0 0 8 3 】

また、有機 E L 素子 6 1 の代わりに、他の表示素子を用いてもよい。

【 0 0 8 4 】

また、以上の実施の形態および変更例を適宜組合わせてもよいことは言うまでもない。

【 0 0 8 5 】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【 図面の簡単な説明 】

50

【図 1】 この発明の実施の形態 1 によるカラー液晶表示装置の全体構成を示す回路ブロック図である。

【図 2】 図 1 に示した各液晶セルに対応して設けられる液晶駆動回路の構成を示す回路図である。

【図 3】 図 2 に示したキャパシタ 25 の構成を示す断面図である。

【図 4】 図 2 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 5】 図 2 に示した液晶駆動回路の動作を説明するための他のタイムチャートである。

【図 6】 実施の形態 1 の変更例を示す回路図である。

10

【図 7】 図 6 に示したキャパシタ 37 の構成を示す断面図である。

【図 8】 この発明の実施の形態 2 によるカラー液晶表示装置の要部を示す回路図である。

【図 9】 図 8 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 10】 実施の形態 2 の変更例を示す回路図である。

【図 11】 図 10 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 12】 実施の形態 2 の他の変更例を示す回路図である。

【図 13】 図 12 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

20

【図 14】 この発明の実施の形態 3 によるカラー液晶表示装置の要部を示す回路図である。

【図 15】 この発明の実施の形態 4 によるカラー液晶表示装置の要部を示す回路図である。

【図 16】 この発明の実施の形態 5 による画像表示装置の要部を示す回路図である。

【図 17】 従来の液晶表示装置の要部を示す回路図である。

【図 18】 従来の液晶表示装置の問題点を説明するためのタイムチャートである。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/00991

A. CLASSIFICATION OF SUBJECT MATTER		
Int.Cl ⁷ G02F1/133, G09G3/20, G09G3/36, H05B33/08		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
Int.Cl ⁷ G02F1/133, G09G3/20, G09G3/36, H05B33/08		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2002 Kokai Jitsuyo Shinan Koho 1971-2002 Jitsuyo Shinan Toroku Koho 1996-2002		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 11-316366, A (Hoshiden Philips Display K.K.), 16 November, 1999 (16.11.99), Fig. 1 (Family: none)	1-18
A	JP, 4-22923, A (Sanyo Electric Co., Ltd.), 27 January, 1992 (27.01.92), Fig. 1 (Family: none)	1-18
A	JP, 2001-305511, A (Sanyo Electric Co., Ltd.), 31 October, 2001 (31.10.01), Fig. 2 (Family: none)	1-18
A	JP, 2000-223279, A (Sanyo Electric Co., Ltd.), 11 August, 2000 (11.08.00), Fig. 3 (Family: none)	1-18
☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 25 March, 2002 (25.03.02)		Date of mailing of the international search report 09 April, 2002 (09.04.02)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

Form PCT/ISA/210 (second sheet) (July 1998)

国際調査報告		国際出願番号 PCT/JPO2/00991	
A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int, Cl ⁷ G02F1/133 G09G3/20 G09G3/36 H05B33/08			
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (IPC))			
Int, Cl ⁷ G02F1/133 G09G3/20 G09G3/36 H05B33/08			
最小限資料以外の資料で調査を行った分野に含まれるもの			
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2002年 日本国登録実用新案公報 1994-2002年 日本国実用新案登録公報 1996-2002年			
国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	JP 11-316366 A (ホデソ・フィリップ・ステイス・レイ株式会社) 1999.11.16, 【図1】 (ファミリーなし)	1-18	
A	JP 4-22923 A (三洋電機株式会社) 1992.01.27, 第1図 (ファミリーなし)	1-18	
A	JP 2001-305511 A (三洋電機株式会社) 2001.10.31, 【図2】 (ファミリーなし)	1-18	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に基拠を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 25.03.02		国際調査報告の発送日 09.04.02	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 後 藤 時 男 電話番号 03-3581-1101 内線 3293	

国際調査報告		国際出願番号 PCT/JPO2/00991
C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-223279 A (三洋電機株式会社) 2000.08.11, 【図3】 (ファミリーなし)	1-18

フロントページの続き

(51)Int.Cl.⁷

F I

H 0 5 B 33/14

A

(72)発明者 飛田 洋一

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	画像表示装置		
公开(公告)号	JPWO2003067316A1	公开(公告)日	2005-06-02
申请号	JP2003566609	申请日	2002-02-06
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	飛田 洋一		
发明人	飛田 洋一		
IPC分类号	G02F1/133 G09G3/20 G09G3/32 G09G3/36 H05B33/08 H05B33/14		
CPC分类号	G09G3/3258 G09G3/2011 G09G3/3618 G09G3/3648 G09G2300/0417 G09G2300/0426 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2300/0866 G09G2320/02		
FI分类号	G02F1/133.550 G09G3/20.621.F G09G3/20.624.B G09G3/20.624.Z G09G3/36 H05B33/14.A		
代理人(译)	森田俊夫 堀井裕 酒井 将行		
其他公开文献	JP4334353B2		
外部链接	Espacenet		

摘要(译)

一种彩色图像显示器，包括：液晶单元，其透光率根据数据保持节点处的电位而变化；以及 扫描电路根据图像信号将第一和第二电位之一施加到数据保持节点；刷新电路，当数据保持节点上的电位超过N型TFT的阈值电位时，响应于刷新信号将数据保持节点上的电位刷新为第一电位，并且不刷新数据保持节点上的电位 当数据保持节点处的电位不超过阈值电位时。

