

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5160639号
(P5160639)

(45) 発行日 平成25年3月13日 (2013. 3. 13)

(24) 登録日 平成24年12月21日 (2012. 12. 21)

(51) Int. Cl. F I
GO 2 F 1/1368 (2006. 01) GO 2 F 1/1368
GO 2 F 1/1343 (2006. 01) GO 2 F 1/1343

請求項の数 29 (全 47 頁)

(21) 出願番号 特願2010-509035 (P2010-509035)
(86) (22) 出願日 平成20年12月26日 (2008. 12. 26)
(86) 国際出願番号 PCT/JP2008/073761
(87) 国際公開番号 W02009/130826
(87) 国際公開日 平成21年10月29日 (2009. 10. 29)
審査請求日 平成22年6月18日 (2010. 6. 18)
(31) 優先権主張番号 特願2008-116207 (P2008-116207)
(32) 優先日 平成20年4月25日 (2008. 4. 25)
(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
(74) 代理人 110000338
特許業務法人原謙三国際特許事務所
(72) 発明者 津幡 俊英
日本国大阪府大阪市阿倍野区長池町 2 2 番
2 2 号 シャープ株式会社内

審査官 鈴木 俊光

最終頁に続く

(54) 【発明の名称】 液晶表示装置、テレビジョン受像機

(57) 【特許請求の範囲】

【請求項 1】

複数の走査信号線、複数のデータ信号線および複数の保持容量配線を備え、1つの画素に、第1画素電極を含む第1副画素と、第2画素電極を含む第2副画素と、第3画素電極を含む第3副画素と、第4画素電極を含む第4副画素とが設けられた液晶表示装置であって、

第1画素電極が第1トランジスタを介してデータ信号線に接続され、第2画素電極が第2トランジスタを介してデータ信号線に接続され、上記第1および第2トランジスタが同一の走査信号線に接続され、第1画素電極と第3画素電極とが容量を介して接続されるとともに、第2画素電極と第4画素電極とが容量を介して接続され、

2本の保持容量配線の一方が第1画素電極と容量を形成するとともに、他方が第2画素電極と容量を形成し、これら2本の保持容量配線それぞれに、異なる保持容量配線信号が供給されることを特徴とする液晶表示装置。

【請求項 2】

上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号はともに、第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方と他方とではレベルシフト量が異なることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

上記2つの保持容量配線信号の一方と他方とではレベルシフトの向きが同じであること

を特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

第 1 および第 2 画素電極に供給される信号電位がプラス極性である場合には上記レベルシフトの向きがプラス方向であり、第 1 および第 2 画素電極に供給される信号電位がマイナス極性である場合には上記レベルシフトの向きはマイナス方向であることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

各画素はこれを横切る 1 本の走査信号線によって 2 つの部分に分けられ、その一方に第 1 および第 3 画素電極が配されるとともに、他方に第 2 および第 4 画素電極が配されていることを特徴とする請求項 1 ～ 4 のいずれか 1 項に記載の液晶表示装置。

10

【請求項 6】

平面的に視て、上記第 1 および第 2 画素電極それぞれが走査信号線に隣接して配されていることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

保持容量配線信号が供給される 2 つの保持容量配線の一方が、上記画素とその走査方向上流側の画素との間隙に対応して設けられることによって、これら 2 つの画素の一方に含まれる画素電極の 1 つおよび他方に含まれる画素電極の 1 つそれぞれと容量を形成し、保持容量配線信号が供給される 2 つの保持容量配線の他方が、上記画素とその走査方向下流側の画素との間隙に対応して設けられることによって、これら 2 つの画素の一方に含まれる画素電極の 1 つおよび他方に含まれる画素電極の 1 つそれぞれと容量を形成していることを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の液晶表示装置。

20

【請求項 8】

保持容量配線信号が供給される 2 つの保持容量配線が、各画素に対応して設けられていることを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の液晶表示装置。

【請求項 9】

第 1 画素電極と電氣的に接続された第 1 保持容量電極と、第 2 画素電極と電氣的に接続された第 2 保持容量電極とを備え、保持容量配線信号が供給される 2 つの保持容量配線の一方が第 1 保持容量電極と重なり、他方が第 2 保持容量電極と重なっていることを特徴とする請求項 1 ～ 8 のいずれか 1 項に記載の液晶表示装置。

【請求項 10】

30

保持容量配線信号が供給される 2 つの保持容量配線に加えて、定電位信号が供給される 2 つの保持容量配線を備え、定電位信号が供給される 2 つの保持容量配線の一方が第 3 画素電極と容量を形成するとともに、他方が第 4 画素電極と容量を形成することを特徴とする請求項 1 ～ 9 のいずれか 1 項に記載の液晶表示装置。

【請求項 11】

第 3 画素電極と電氣的に接続された第 3 保持容量電極と、第 4 画素電極と電氣的に接続された第 4 保持容量電極とを備え、定電位信号が供給される 2 つの保持容量配線の一方が第 3 保持容量電極と重なり、他方が第 4 保持容量電極と重なっていることを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 12】

40

定電位信号が供給される 2 つの保持容量配線の一方が第 3 画素電極のエッジの一部と重なり、同時に、該保持容量配線からは上記エッジの残部と重なるかあるいはその外側を通過して再び該保持容量配線に合流する保持容量配線延伸部が延伸し、

定電位信号が供給される 2 つの保持容量配線の他方が第 4 画素電極のエッジの一部と重なり、同時に、該保持容量配線からは上記エッジの残部と重なるかあるいはその外側を通過して再び該保持容量配線に合流する保持容量配線延伸部が延伸していることを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 13】

上記 2 本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号の 2 つの保持容量配線信号はともに、第 1 および第 2 トランジスタが O

50

FFした後にレベルシフトし、これら2つの保持容量配線信号の一方および他方でレベルシフトの向きは同一であるとともに、一方のレベルシフト量が V_T 、他方のレベルシフト量が V_t であり、

第1および第3画素電極間の結合容量の値並びに第2および第4画素電極間の結合容量の値それぞれが C_k であり、第1～第4副画素の液晶容量がそれぞれ C_j であり、上記2つの保持容量配線の一方および第1画素電極間の容量並びに他方および第2画素電極間の容量それぞれが C_h である場合には、

$V_t < V_T \leq V_t \times [(C_k + C_j) / C_k]$ となっていることを特徴とする請求項7または8に記載の液晶表示装置。

【請求項14】

10

上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号の2つの保持容量配線信号はともに、第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方および他方でレベルシフトの向きは同一であるとともに、一方のレベルシフト量が V_T 、他方のレベルシフト量が V_t であり、

第1および第3画素電極間の結合容量の値並びに第2および第4画素電極間の結合容量の値それぞれが C_k であり、第1～第4副画素の液晶容量がそれぞれ C_j であり、保持容量配線信号が供給される2つの保持容量配線の一方および第1画素電極間の容量並びに他方および第2画素電極間の容量それぞれが C_h であり、定電位信号が供給される2つの保持容量配線の一方および第3画素電極間の容量並びに他方および第4画素電極間の容量それぞれが C_h である場合には、

20

$V_t < V_T \leq V_t \times [(C_k + C_j + C_h) / C_k]$ となっていることを特徴とする請求項10に記載の液晶表示装置。

【請求項15】

第1画素電極と電気的に接続された第1結合容量電極と、第2画素電極と電気的に接続された第2結合容量電極を備え、

第1結合容量電極は、各画素電極下に設けられる層間絶縁膜を介して第3画素電極と重なり、第2結合容量電極は、各画素電極下に設けられる層間絶縁膜を介して第4画素電極と重なっていることを特徴とする請求項1～12のいずれか1項に記載の液晶表示装置。

【請求項16】

30

上記層間絶縁膜は、第3画素電極および第1結合容量電極と重畳する部分の少なくとも一部と、第4画素電極および第2結合容量電極と重畳する部分の少なくとも一部とが薄くなっていることを特徴とする請求項15に記載の液晶表示装置。

【請求項17】

上記層間絶縁膜は無機絶縁膜とこれよりも厚い有機絶縁膜とからなるが、第3画素電極および第1結合容量電極と重畳する部分の少なくとも一部と、第4画素電極および第2結合容量電極と重畳する部分の少なくとも一部とについては、有機絶縁膜が除去されていることを特徴とする請求項16に記載の液晶表示装置。

【請求項18】

第1画素電極がコンタクトホールを介して第1トランジスタの一導通端子からの引き出し配線に接続されるとともに、該引き出し配線と第1結合容量電極とが同層で繋がり、

40

第2画素電極がコンタクトホールを介して第2トランジスタの一導通端子からの引き出し配線に接続されるとともに、該引き出し配線と第2結合容量電極とが同層で繋がっていることを特徴とする請求項15に記載の液晶表示装置。

【請求項19】

第1画素電極がコンタクトホールを介して第1トランジスタの一導通端子からの引き出し配線に接続されるとともに、コンタクトホールを介して第1画素電極に接続された中継配線と第1結合容量電極とが同層で繋がり、

第2画素電極がコンタクトホールを介して第2トランジスタの一導通端子からの引き出し配線に接続されるとともに、コンタクトホールを介して第2画素電極に接続された中継

50

配線と第2結合容量電極とが同層で繋がっていることを特徴とする請求項15に記載の液晶表示装置。

【請求項20】

第1画素電極および第3画素電極の間隙と、第2画素電極および第4画素電極の間隙とが、配向規制構造物として機能することを特徴とする請求項1～19のいずれか1項に記載の液晶表示装置。

【請求項21】

複数の走査信号線、複数のデータ信号線および複数の保持容量配線を備え、1つの画素に、第1画素電極を含む第1副画素と、第2画素電極を含む第2副画素と、第3画素電極を含む第3副画素と、第4画素電極を含む第4副画素とが設けられた液晶表示装置であって、

10

第1画素電極が第1トランジスタを介してデータ信号線に接続され、第2画素電極が第2トランジスタを介してデータ信号線に接続され、上記第1および第2トランジスタが同一の走査信号線に接続され、第1画素電極と第3画素電極とが容量を介して接続されるとともに、第2画素電極と第4画素電極とが容量を介して接続され、

2本の保持容量配線の一方が第1および第3画素電極それぞれと容量を形成するとともに、他方が第2および第4画素電極それぞれと容量を形成し、これら2本の保持容量配線それぞれに、異なる保持容量配線信号が供給されることを特徴とする液晶表示装置。

【請求項22】

上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号はともに第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方と他方とではレベルシフト量が異なることを特徴とする請求項21に記載の液晶表示装置。

20

【請求項23】

上記2つの保持容量配線信号の一方と他方とではレベルシフトの向きが同じであることを特徴とする請求項22に記載の液晶表示装置。

【請求項24】

第1および第2画素電極に供給される信号電位がプラス極性である場合には上記レベルシフトの向きがプラス方向であり、第1および第2画素電極に供給される信号電位がマイナス極性である場合には上記レベルシフトの向きはマイナス方向であることを特徴とする請求項23に記載の液晶表示装置。

30

【請求項25】

保持容量配線信号が供給される2つの保持容量配線の一方が、上記画素とその走査方向上流側の画素との間隙に対応して設けられることによって、これら2つの画素の一方に含まれる画素電極の1つおよび他方に含まれる画素電極の1つそれぞれと容量を形成し、保持容量配線信号が供給される2つの保持容量配線の他方が、上記画素とその走査方向下流側の画素との間隙に対応して設けられることによって、これら2つの画素の一方に含まれる画素電極の1つおよび他方に含まれる画素電極の1つそれぞれと容量を形成していることを特徴とする請求項21～24のいずれか1項に記載の液晶表示装置。

【請求項26】

40

保持容量配線信号が供給される2つの保持容量配線が、各画素に対応して設けられていることを特徴とする請求項21～24のいずれか1項に記載の液晶表示装置。

【請求項27】

連続する2つのフレームの一方において、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_T であり、他方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_t であり、

上記2つのフレームの他方において、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_T であり、他方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_t であることを特徴とする請求項4または24に記載の液晶表示装置。

50

【請求項 28】

連続する第1～第4フレームの第1フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量がV_Tであり、他方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量がV_tであり、

第2フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量がV_tであり、他方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量がV_Tであり、

第3フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量がV_tであり、他方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量がV_Tであり、

第4フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量がV_Tであり、他方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量がV_tであることを特徴とする請求項4または24に記載の液晶表示装置。

10

【請求項 29】

請求項1～28のいずれか1項に記載の液晶表示装置と、テレビジョン放送を受信するチューナー部とを備えることを特徴とするテレビジョン受像機。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、1画素に複数の副画素を備える液晶表示装置（画素分割方式）に関する。

【背景技術】

【0002】

液晶表示装置のγ特性の視野角依存性を向上させる（例えば、画面の白浮き等を抑制する）ため、1画素に設けた複数の副画素を異なる輝度に制御し、これら副画素の面積階調によって中間調を表示する液晶表示装置（画素分割方式、例えば特許文献1参照）が提案されている。

【0003】

特許文献1記載の液晶表示装置では、図33に示すように、隣り合う2本のゲートバスライン112間が画素領域となっており、1つの画素領域に、3つの画素電極121a～121cが配され、画素電極121aおよび画素電極121cが、トランジスタ116のソース電極116sから引き出されたソース引き出し配線119に接続され、ソース引き出し配線119に接続する制御電極118が絶縁層を介して画素電極112bと重なっており、画素電極121bは、画素電極121a・121cそれぞれに対して容量結合されている（容量結合型）。この液晶表示装置では、画素電極121a・121cに対応する副画素それぞれを明副画素、画素電極121bに対応する副画素を暗副画素とすることができ、これら明副画素（2個）・暗副画素（1個）の面積階調によって中間調を表示することができる。

30

【特許文献1】日本国公開特許公報「特開2006-39290号公報（公開日：2006年2月9日）」

40

【発明の開示】

【0004】

特許文献1記載の液晶表示装置では、中間調表示時に1画素内に形成される輝度が2種類（明副電極・暗副画素）であり、例えばMVA（マルチドメインバーティカルアライメント）モードの液晶表示装置に適用すると1画素に8個（4方向×2種類）のドメイン（配向領域）が形成されるが、視野角特性のさらなる向上のためには、1画素内に形成される輝度の種類を多くして1画素内のドメイン数を増やすことが望まれていた。

【0005】

本発明は上記課題に鑑みてなされたものであり、その目的は、画素分割方式（容量結合型）の液晶表示装置の視野角特性を向上させる点にある。

50

【0006】

本発明の液晶表示装置は、複数の走査信号線、複数のデータ信号線および複数の保持容量配線を備え、1つの画素に、第1画素電極を含む第1副画素と、第2画素電極を含む第2副画素と、第3画素電極を含む第3副画素と、第4画素電極を含む第4副画素とが設けられた液晶表示装置であって、第1画素電極が第1トランジスタを介してデータ信号線に接続され、第2画素電極が第2トランジスタを介してデータ信号線に接続され、上記第1および第2トランジスタが同一の走査信号線に接続され、第1画素電極と第3画素電極とが容量を介して接続されるとともに、第2画素電極と第4画素電極とが容量を介して接続され、2本の保持容量配線の一方が第1画素電極と容量を形成するとともに、他方が第2画素電極と容量を形成し、これら2本の保持容量配線それぞれに、異なる保持容量配線信号（変調信号）が供給されることを特徴とする。

10

【0007】

本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、例えばMVAモードの液晶表示装置に適用すると1画素に16個（4方向×4種類）のドメイン（配向領域）が形成される。これにより、視野角特性を向上させることができる。

【0008】

本液晶表示装置では、上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号はともに、第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方と他方とはレベルシフト量が異なる構成とすることもできる。

20

【0009】

本液晶表示装置では、上記2つの保持容量配線信号の一方と他方とはレベルシフトの向きが同じである構成とすることもできる。

【0010】

本液晶表示装置では、第1および第2画素電極に供給される信号電位がプラス極性である場合には上記レベルシフトの向きがプラス方向であり、第1および第2画素電極に供給される信号電位がマイナス極性である場合には上記レベルシフトの向きはマイナス方向である構成とすることもできる。

【0011】

30

本液晶表示装置では、各画素はこれを横切る1本の走査信号線によって2つの部分に分けられ、その一方に第1および第3画素電極が配されるとともに、他方に第2および第4画素電極が配されている構成とすることもできる。

【0012】

本液晶表示装置では、平面的に視て、上記第1および第2画素電極それぞれが走査信号線に隣接して配されている構成とすることもできる。

【0013】

本液晶表示装置では、保持容量配線信号が供給される2つの保持容量配線の一方が、上記画素とその走査方向上流側の画素との間隙に対応して設けられることによって、これら2つの画素の一方に含まれる画素電極の1つおよび他方に含まれる画素電極の1つそれぞれと容量を形成し、保持容量配線信号が供給される2つの保持容量配線の他方が、上記画素とその走査方向下流側の画素との間隙に対応して設けられることによって、これら2つの画素の一方に含まれる画素電極の1つおよび他方に含まれる画素電極の1つそれぞれと容量を形成している構成とすることもできる。

40

【0014】

本液晶表示装置では、保持容量配線信号が供給される2つの保持容量配線が、各画素に対応して設けられている構成とすることもできる。

【0015】

本液晶表示装置では、第1画素電極と電氣的に接続された第1保持容量電極と、第2画素電極と電氣的に接続された第2保持容量電極とを備え、保持容量配線信号が供給される

50

2つの保持容量配線の一方が第1保持容量電極と重なり、他方が第2保持容量電極と重なっている構成とすることもできる。

【0016】

本液晶表示装置では、保持容量配線信号が供給される2つの保持容量配線に加えて、定電位信号が供給される2つの保持容量配線を備え、定電位信号が供給される2つの保持容量配線の一方が第3画素電極と容量を形成するとともに、他方が第4画素電極と容量を形成する構成とすることもできる。

【0017】

本液晶表示装置では、第3画素電極と電気的に接続された第3保持容量電極と、第4画素電極と電気的に接続された第4保持容量電極とを備え、定電位信号が供給される2つの保持容量配線の一方が第3保持容量電極と重なり、他方が第4保持容量電極と重なっている構成とすることもできる。

10

【0018】

本液晶表示装置では、定電位信号が供給される2つの保持容量配線の一方が第3画素電極のエッジの一部と重なるとともに、該保持容量配線からは上記エッジの残部と重なるかあるいはその外側を通過して再び該保持容量配線に合流する保持容量配線延伸部が延伸し、定電位信号が供給される2つの保持容量配線の他方が第4画素電極のエッジの一部と重なるとともに、該保持容量配線からは上記エッジの残部と重なるかあるいはその外側を通過して再び該保持容量配線に合流する保持容量配線延伸部が延伸している構成とすることもできる。

20

【0019】

本液晶表示装置では、上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号の2つの保持容量配線信号はともに、第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方および他方でレベルシフトの向きは同一であるとともに、一方のレベルシフト量が V_T 、他方のレベルシフト量が V_t であり、第1および第3画素電極間の結合容量の値並びに第2および第4画素電極間の結合容量の値それぞれが C_k であり、第1～第4副画素の液晶容量がそれぞれ C_j であり、上記2つの保持容量配線の一方および第1画素電極間の容量並びに他方および第2画素電極間の容量それぞれが C_h である場合には、 $V_t < V_T \leq V_t \times [(C_k + C_j) / C_k]$ となっている構成とすることもできる。

30

【0020】

本液晶表示装置では、上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号の2つの保持容量配線信号はともに、第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方および他方でレベルシフトの向きは同一であるとともに、一方のレベルシフト量が V_T 、他方のレベルシフト量が V_t であり、第1および第3画素電極間の結合容量の値並びに第2および第4画素電極間の結合容量の値それぞれが C_k であり、第1～第4副画素の液晶容量がそれぞれ C_j であり、保持容量配線信号が供給される2つの保持容量配線の一方および第1画素電極間の容量並びに他方および第2画素電極間の容量それぞれが C_h であり、定電位信号が供給される2つの保持容量配線の一方および第3画素電極間の容量並びに他方および第4画素電極間の容量それぞれが C_h である場合には、 $V_t < V_T \leq V_t \times [(C_k + C_j + C_h) / C_k]$ となっている構成とすることもできる。

40

【0021】

本液晶表示装置では、第1画素電極と電気的に接続された第1結合容量電極と、第2画素電極と電気的に接続された第2結合容量電極を備え、第1結合容量電極は、各画素電極下に設けられる層間絶縁膜を介して第3画素電極と重なり、第2結合容量電極は、各画素電極下に設けられる層間絶縁膜を介して第4画素電極と重なっている構成とすることもできる。

【0022】

本液晶表示装置では、上記層間絶縁膜は、第3画素電極および第1結合容量電極と重畳

50

する部分の少なくとも一部と、第4画素電極および第2結合容量電極と重畳する部分の少なくとも一部とが薄くなっている構成とすることもできる。

【0023】

本液晶表示装置では、上記層間絶縁膜は無機絶縁膜とこれよりも厚い有機絶縁膜とからなるが、第3画素電極および第1結合容量電極と重畳する部分の少なくとも一部と、第4画素電極および第2結合容量電極と重畳する部分の少なくとも一部とについては、有機絶縁膜が除去されている構成とすることもできる。

【0024】

本液晶表示装置では、第1画素電極がコンタクトホールを介して第1トランジスタの一導通端子からの引き出し配線に接続されるとともに、該引き出し配線と第1結合容量電極とが同層で繋がり、第2画素電極がコンタクトホールを介して第2トランジスタの一導通端子からの引き出し配線に接続されるとともに、該引き出し配線と第2結合容量電極とが同層で繋がっている構成とすることもできる。

10

【0025】

本液晶表示装置では、第1画素電極がコンタクトホールを介して第1トランジスタの一導通端子からの引き出し配線に接続されるとともに、コンタクトホールを介して第1画素電極に接続された中継配線と第1結合容量電極とが同層で繋がり、第2画素電極がコンタクトホールを介して第2トランジスタの一導通端子からの引き出し配線に接続されるとともに、コンタクトホールを介して第2画素電極に接続された中継配線と第2結合容量電極とが同層で繋がっている構成とすることもできる。

20

【0026】

本液晶表示装置では、第1画素電極および第3画素電極の間隙と、第2画素電極および第4画素電極の間隙とが、配向規制構造物として機能する構成とすることもできる。

【0027】

本液晶表示装置は、複数の走査信号線、複数のデータ信号線および複数の保持容量配線を備え、1つの画素に、第1画素電極を含む第1副画素と、第2画素電極を含む第2副画素と、第3画素電極を含む第3副画素と、第4画素電極を含む第4副画素とが設けられた液晶表示装置であって、第1画素電極が第1トランジスタを介してデータ信号線に接続され、第2画素電極が第2トランジスタを介してデータ信号線に接続され、上記第1および第2トランジスタが同一の走査信号線に接続され、第1画素電極と第3画素電極とが容量を介して接続されるとともに、第2画素電極と第4画素電極とが容量を介して接続され、2本の保持容量配線の一方が第1および第3画素電極それぞれと容量を形成するとともに、他方が第2および第4画素電極それぞれと容量を形成し、これら2本の保持容量配線それぞれに、異なる保持容量配線信号が供給されることを特徴とする。

30

【0028】

本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、例えばMVAモードの液晶表示装置に適用すると1画素に16個(4方向×4種類)のドメイン(配向領域)が形成される。これにより、視野角特性を向上させることができる。

【0029】

本液晶表示装置では、上記2本の保持容量配線の一方に供給される保持容量配線信号および他方に供給される保持容量配線信号はともに第1および第2トランジスタがOFFした後にレベルシフトし、これら2つの保持容量配線信号の一方と他方とではレベルシフト量が異なる構成とすることもできる。

40

【0030】

本液晶表示装置では、上記2つの保持容量配線信号の一方と他方とではレベルシフトの向きが同じである構成とすることもできる。

【0031】

本液晶表示装置では、第1および第2画素電極に供給される信号電位がプラス極性である場合には上記レベルシフトの向きがプラス方向であり、第1および第2画素電極に供給

50

される信号電位がマイナス極性である場合には上記レベルシフトの向きはマイナス方向である構成とすることもできる。

【0032】

本液晶表示装置では、保持容量配線信号が供給される2つの保持容量配線の一方が、上記画素とその走査方向上流側の画素との間隙に対応して設けられることによって、これら2つの画素の一方に含まれる画素電極の1つおよび他方に含まれる画素電極の1つそれぞれと容量を形成し、保持容量配線信号が供給される2つの保持容量配線の他方が、上記画素とその走査方向下流側の画素との間隙に対応して設けられることによって、これら2つの画素の一方に含まれる画素電極の1つおよび他方に含まれる画素電極の1つそれぞれと容量を形成している構成とすることもできる。

10

【0033】

本液晶表示装置では、保持容量配線信号が供給される2つの保持容量配線が、各画素に対応して設けられている構成とすることもできる。

【0034】

本液晶表示装置では、連続する2つのフレームの一方において、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_T であり、他方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_t であり、上記2つのフレームの他方において、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_T であり、他方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_t である構成とすることもできる。

20

【0035】

本液晶表示装置では、連続する第1～第4フレームの第1フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_T であり、他方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_t であり、第2フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_t であり、他方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_T であり、第3フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_t であり、他方は、そのレベルシフトの向きがプラス方向でかつレベルシフト量が V_T であり、第4フレームにおいて、上記2つの保持容量配線信号の一方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_T であり、他方は、そのレベルシフトの向きがマイナス方向でかつレベルシフト量が V_t である構成とすることもできる。

30

【0036】

また、本テレビジョン受像機は、上記液晶表示装置と、テレビジョン放送を受信するチューナー部とを備えることを特徴とする。

【0037】

以上のように、本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、その視野角特性を向上させることができる。

40

【図面の簡単な説明】

【0038】

【図1】本実施の形態1にかかる液晶パネルの構成を示す回路図である。

【図2】図1の液晶パネルを備えた液晶表示装置の駆動方法を示すタイミングチャートである。

【図3】図2の駆動方法を用いた場合のフレーム毎の表示状態を示す模式図である。

【図4】図1の液晶パネルを備えた液晶表示装置の他の駆動方法を示すタイミングチャートである。

【図5】図4の駆動方法を用いた場合のフレーム毎の表示状態を示す模式図である。

【図6】実施の形態1にかかる液晶パネルの一具体例を示す平面図である。

50

【図 7】図 6 の X-Y 矢視断面図である。

【図 8】実施の形態 1 にかかる液晶パネルの他の具体例を示す平面図である。

【図 9】(a) (b) は、図 8 の X-Y 矢視断面図である。

【図 10】本実施の形態 2 にかかる液晶パネルの構成を示す回路図である。

【図 11】図 10 の液晶パネルを備えた液晶表示装置の駆動方法を示すタイミングチャートである。

【図 12】図 11 の駆動方法を用いた場合のフレーム毎の表示状態を示す模式図である。

【図 13】実施の形態 2 にかかる液晶パネルの一具体例を示す平面図である。

【図 14】実施の形態 2 にかかる液晶パネルの他の具体例を示す平面図である。

【図 15】実施の形態 2 にかかる液晶パネルの他の具体例を示す平面図である。

10

【図 16】実施の形態 2 にかかる液晶パネルの他の具体例を示す平面図である。

【図 17】実施の形態 2 にかかる液晶パネルの他の具体例を示す平面図である。

【図 18】実施の形態 2 にかかる液晶パネルの他の具体例を示す平面図である。

【図 19】実施の形態 2 にかかる液晶パネルの他の具体例を示す平面図である。

【図 20】本実施の形態 3 にかかる液晶パネルの構成を示す回路図である。

【図 21】図 20 の液晶パネルを備えた液晶表示装置の駆動方法を示すタイミングチャートである。

【図 22】図 21 の駆動方法を用いた場合のフレーム毎の表示状態を示す模式図である。

【図 23】実施の形態 3 にかかる液晶パネルの一具体例を示す平面図である。

【図 24】実施の形態 3 にかかる液晶パネルの他の具体例を示す平面図である。

20

【図 25】本実施の形態 4 にかかる液晶パネルの構成を示す回路図である。

【図 26】図 25 の液晶パネルを備えた液晶表示装置の駆動方法を示すタイミングチャートである。

【図 27】実施の形態 4 にかかる液晶パネルの一具体例を示す平面図である。

【図 28】実施の形態 4 にかかる液晶パネルの一具体例を示す平面図である。

【図 29】本液晶表示装置の全体構成を説明するブロック図である。

【図 30】本液晶表示装置の機能を説明するブロック図である。

【図 31】本テレビジョン受像機の機能を説明するブロック図である。

【図 32】本テレビジョン受像機の構成を示す分解斜視図である。

【図 33】従来の液晶パネルの構成を示す平面図である。

30

【符号の説明】

【0039】

5 a ~ 5 g 液晶パネル

1 2 a · 1 2 b · 1 2 e · 1 2 f トランジスタ

1 2 A · 1 2 B · 1 2 E · 1 2 F トランジスタ

1 5 x 1 5 X データ信号線

1 6 x · 1 6 y 走査信号線

1 7 a ~ 1 7 h 画素電極

1 7 A ~ 1 7 H 画素電極

1 8 p ~ 1 8 r 保持容量配線

40

1 1 8 p · 2 1 8 q · 1 1 8 q · 2 1 8 r 保持容量配線

2 2 無機ゲート絶縁膜

2 4 半導体層

2 5 無機層間絶縁膜

2 6 有機層間絶縁膜

3 7 a · 3 7 b 結合容量電極

8 4 液晶表示ユニット

1 0 0 ~ 1 0 3 画素

8 0 0 液晶表示装置

C S S p · C S S q · C S S r C S 信号 (保持容量配線信号)

50

CSSP・CSSQ・CSSR CS信号（保持容量配線信号）

【発明を実施するための最良の形態】

【0040】

本発明にかかる実施の形態の例を、図1～32を用いて説明すれば、以下のとおりである。なお、説明の便宜のため、以下では走査信号線の延伸方向を行方向とする。ただし、本液晶表示装置（あるいはこれに用いられる液晶パネルやアクティブマトリクス基板）の利用（視聴）状態において、その走査信号線が横方向に延伸していても縦方向に延伸していてもよいことはいうまでもない。

【0041】

〔実施の形態1〕

図1は実施の形態1にかかる液晶パネルの一部を示す等価回路図である。図1に示すように、本液晶パネルは、列方向（図中上下方向）に延伸するデータ信号線（15x・15X）、行方向（図中左右方向）に延伸する走査信号線（16x・16y）、行および列方向に並べられた画素（100～103）、保持容量配線（18p・18q・18r）、および共通電極（対向電極）comを備え、各画素の構造は同一である。なお、画素100・101が含まれる画素列と、画素102・103が含まれる画素列とが隣接し、画素100・102が含まれる画素行と、画素101・103が含まれる画素行とが隣接している。

【0042】

本液晶パネルでは、1つの画素に対応して1本のデータ信号線と1本の走査信号線とが設けられており、列方向に隣接する2つの画素行に対応して1本のCS信号供給用の保持容量配線が設けられている。また、1つの画素に4つの画素電極が設けられており、画素100に設けられた4つの画素電極17c・17a・17b・17d、画素101に設けられた4つの画素電極17g・17e・17f・17hが一行に配されるとともに、画素102に設けられた4つの画素電極17C・17A・17B・17D、画素103に設けられた4つの画素電極17G・17E・17F・17Hが一行に配され、画素電極17cと17C、画素電極17aと17A、画素電極17bと17B、画素電極17dと17D、画素電極17gと17G、画素電極17eと17E、画素電極17fと17F、画素電極17hと17Hがそれぞれ行方向に隣接している。

【0043】

画素100では、画素電極17aおよび17cが結合容量Cacを介して接続されるとともに、画素電極17bおよび17dが結合容量Cbdを介して接続され、画素電極17aが、走査信号線16xに接続されたトランジスタ12aを介してデータ信号線15xに接続され、画素電極17bが、走査信号線16xに接続されたトランジスタ12bを介してデータ信号線15xに接続され、画素電極17aと保持容量配線18pとの間に保持容量Chaが形成され、画素電極17bと保持容量配線18qとの間に保持容量Chbが形成されている。なお、保持容量配線18p・18qはCS信号供給用の保持容量配線である。また、画素電極17cおよび共通電極com間に液晶容量Clcが形成され、画素電極17aおよび共通電極com間に液晶容量Claが形成され、画素電極17bおよび共通電極com間に液晶容量Clbが形成され、画素電極17dおよび共通電極com間に液晶容量Cl dが形成されている。

【0044】

一方、画素100と列方向に隣接する画素101では、画素電極17eおよび17gが結合容量Cegを介して接続されるとともに、画素電極17fおよび17hが結合容量Cfhを介して接続され、画素電極17eが、走査信号線16yに接続されたトランジスタ12eを介してデータ信号線15xに接続され、画素電極17fが、走査信号線16yに接続されたトランジスタ12fを介してデータ信号線15xに接続され、画素電極17eと保持容量配線18qとの間に保持容量Cheが形成され、画素電極17fと保持容量配線18rとの間に保持容量Chfが形成されている。なお、保持容量配線18q・18rはCS信号供給用の保持容量配線である。また、画素電極17gおよび共通電極com間に

10

20

30

40

50

液晶容量 C_{lg} が形成され、画素電極 $17e$ および共通電極 com 間に液晶容量 C_{le} が形成され、画素電極 $17f$ および共通電極 com 間に液晶容量 C_{lf} が形成され、画素電極 $17h$ および共通電極 com 間に液晶容量 C_{lh} が形成されている。

【0045】

また、画素 100 と行方向に隣接する画素 102 では、画素電極 $17A$ および $17C$ が結合容量 C_{AC} を介して接続されるとともに、画素電極 $17B$ および $17D$ が結合容量 C_{BD} を介して接続され、画素電極 $17A$ が、走査信号線 $16x$ に接続されたトランジスタ $12A$ を介してデータ信号線 $15X$ に接続され、画素電極 $17B$ が、走査信号線 $16x$ に接続されたトランジスタ $12B$ を介してデータ信号線 $15X$ に接続され、画素電極 $17A$ と保持容量配線 $18p$ との間に保持容量 C_{hA} が形成され、画素電極 $17B$ と保持容量配線 $18q$ との間に保持容量 C_{hB} が形成されている。なお、画素電極 $17C$ および共通電極 com 間に液晶容量 C_{lC} が形成され、画素電極 $17A$ および共通電極 com 間に液晶容量 C_{lA} が形成され、画素電極 $17B$ および共通電極 com 間に液晶容量 C_{lB} が形成され、画素電極 $17D$ および共通電極 com 間に液晶容量 C_{lD} が形成されている。

【0046】

図2は図1の液晶パネルを備えた液晶表示装置（ノーマリブラックモード）の駆動方法を示すタイミングチャートである。なお、 $S_v \cdot S_V$ はデータ信号線 $15x \cdot 15X$ それぞれに供給される信号電位を示し、 $G_x \cdot G_y$ は走査信号線 $16x \cdot 16y$ それぞれに供給されるゲートオンパルス信号を示し、 $CSSp \cdot CSSq \cdot CSSr$ は保持容量配線 $18p \cdot 18q \cdot 18r$ それぞれに供給される CS 信号（保持容量配線信号）を示し、 $V_a \sim V_d$ は、画素 100 に設けられる4つの画素電極 $17a \sim 17d$ の電位を示している。

【0047】

図1・2に示すように、本液晶表示装置では、2本の保持容量配線 $18p \cdot 18q$ の一方である保持容量配線 $18p$ が、トランジスタ $12a$ （第1トランジスタ）を介してデータ信号線 $15x$ に接続する画素電極 $17a$ （第1画素電極）と保持容量を形成するとともに、他方である保持容量配線 $18q$ が、トランジスタ $12b$ （第2トランジスタ）を介してデータ信号線 $15x$ に接続する画素電極 $17b$ （第2画素電極）と保持容量を形成しており、これら2本の保持容量配線 $18p \cdot 18q$ それぞれに異なる CS 信号が供給される。なお、各走査信号線は順次選択し、各データ信号線に供給する信号電位の極性を1垂直走査期間（1フレーム）ごとに反転させるとともに、同一水平走査期間においては隣接する2本のデータ信号線に同極性の信号電位を供給する。

【0048】

具体的には、保持容量配線 $18p$ に供給される CS 信号 $CSSp$ および保持容量配線 $18q$ に供給される CS 信号 $CSSq$ は、トランジスタ $12a \cdot 12b$ が ON している期間（ G_x のアクティブ期間）は実質的に同レベルを維持しつつ、トランジスタ $12a \cdot 12b$ が OFF した後に同じ向きにレベルシフトするが、両 CS 信号間（ $CSSp \cdot CSSq$ ）でレベルシフト量が異なっている。また、画素電極 $17a \cdot 17b$ に供給される信号電位がプラス極性であるフレームでは両 CS 信号（ $CSSp \cdot CSSq$ ）のレベルシフトの向きがプラス方向であり、画素電極 $17a \cdot 17b$ に供給される信号電位がマイナス極性であるフレームでは両 CS 信号間（ $CSSp \cdot CSSq$ ）のレベルシフトの向きはマイナス方向となっている。

【0049】

ここで、画素電極 $17a \cdot 17b$ に供給される信号電位を V とし、図1において $C_{la} = C_{lb} = C_{lc} = C_{ld} = C_j$ 、かつ $C_{ac} = C_{bd} = C_k$ 、かつ $C_{ha} = C_{hb} = C_h$ とし、トランジスタ $12a \cdot 12b$ が OFF したときの画素電極 $17a \sim 17d$ の電位を $v_1 \sim v_4$ とし、このときの CS 信号 $CSSp \cdot CSSq$ のレベルを $v_p \cdot v_q$ とし、このときの画素電極 $17a \sim 17d$ の電荷総量を $q_1 \sim q_4$ とすれば、 $v_1 = v_2 = V$ 、かつ $v_p = v_q = 0$ （ V_{com} ）であるため、画素電極 $17a \sim 17d$ の電荷保存則から以下の式1～4が成り立つ。

【0050】

10

20

30

40

50

$$C_j \times V + C_h \times V + C_k \times (V - v_3) = q_1 \dots \text{式 1}$$

$$C_j \times V + C_h \times V + C_k \times (V - v_4) = q_2 \dots \text{式 2}$$

$$C_j \times v_3 - C_k \times (V - v_3) = q_3 = 0 \dots \text{式 3}$$

$$C_j \times v_4 - C_k \times (V - v_4) = q_4 = 0 \dots \text{式 4}$$

さらに、トランジスタ 12 a・12 b が OFF した後に CS 信号 CSSp・CSSq のレベルが $V_p \cdot V_q$ にレベルシフトするため、このときの画素電極 17 a～17 d の電位を $V_1 \sim V_4$ とすると、画素電極 17 a～17 d の電荷保存則から以下の式 5～9 が成り立つ。

【0051】

$$C_j \times V_1 + C_h \times (V_1 - V_p) + C_k \times (V_1 - V_3) = q_1 \dots \text{式 5}$$

10

$$C_j \times V_2 + C_h \times (V_2 - V_q) + C_k \times (V_2 - V_4) = q_2 \dots \text{式 6}$$

$$C_j \times V_3 - C_k \times (V_1 - V_3) = q_3 = 0 \dots \text{式 7}$$

$$C_j \times V_4 - C_k \times (V_2 - V_4) = q_4 = 0 \dots \text{式 8}$$

よって、式 3・4 から、 $v_3 = v_4 = V \times [C_k / (C_k + C_j)]$ となり、式 1・3・5・7 から、

$$V_1 = V + V_p \times \{[C_h \times (C_k + C_j)] / \alpha\}$$

$$V_3 = V \times [C_k / (C_k + C_j)] + V_p \times [(C_h \times C_k) / \alpha] \text{ となる。}$$

【0052】

但し、 $\alpha = C_k \times C_h + 2 \times C_k \times C_j + C_j \times C_h + C_j^2$ である。

【0053】

20

また、式 2・4・6・8 から、

$$V_2 = V + V_q \times \{[C_h \times (C_k + C_j)] / \alpha\}$$

$$V_4 = V \times [C_k / (C_k + C_j)] + V_q \times [(C_h \times C_k) / \alpha] \text{ となる。}$$

【0054】

図 2 のフレーム 1 (F1) では、CS 信号 CSSp のレベルシフト量が V_T でレベルシフトの向きがプラス方向、CS 信号 CSSq のレベルシフト量が V_T よりも小さい V_t でレベルシフトの向きがプラス方向であり、

$V = +V_k \geq 0$ 、かつ $V_p = +V_T > V_q = +V_t > 0$ であるため、

$$V_1 = +V_k + V_T \times \{[C_h \times (C_k + C_j)] / \alpha\}$$

$$V_3 = +V_k \times [C_k / (C_k + C_j)] + V_T \times [(C_h \times C_k) / \alpha]$$

30

$$V_2 = +V_k + V_t \times \{[C_h \times (C_k + C_j)] / \alpha\}$$

$$V_4 = +V_k \times [C_k / (C_k + C_j)] + V_t \times [(C_h \times C_k) / \alpha] \text{ となり、}$$

$V_1 \geq V_2 \geq V_4$ 、かつ $V_1 \geq V_3$ が成り立つ。

【0055】

また、 $V_2 - V_3 = V_k \times [C_j / (C_k + C_j)] + (C_h / \alpha) \times [V_t \times (C_k + C_j) - V_T \times C_k]$ であるため、

$V_t \times (C_k + C_j) - V_T \times C_k \geq 0 \Leftrightarrow V_T \leq V_t \times [(C_k + C_j) / C_k]$ としておけば、 V_k の大きさによらず、図 2 のように $V_1 \geq V_2 \geq V_3 \geq V_4$ とすることができる。これにより、中間調表示時には、画素電極 17 a (プラス極性) を含む副画素を超高輝度副画素 (M と略記)、画素電極 17 b (プラス極性) を含む副画素を高輝度副画素 (m と略記)、画素電極 17 c (プラス極性) を含む副画素を低輝度副画素 (n と略記)、画素電極 17 d (プラス極性) を含む副画素を超低輝度副画素 (N と略記) とすることができ、画素 100～103 に中間調を表示させたときは図 3 (a) のようになる。

40

【0056】

図 2 のフレーム 2 (F2) では、CS 信号 CSSp のレベルシフト量が V_T でレベルシフトの向きがマイナス方向、CS 信号 CSSq のレベルシフト量が V_T よりも小さい V_t でレベルシフトの向きがマイナス方向であり、

$V = -V_k \leq 0$ 、かつ $V_p = -V_T < V_q = -V_t < 0$ であるため、

$$V_1 = -V_k - V_T \times \{[C_h \times (C_k + C_j)] / \alpha\}$$

$$V_3 = -V_k \times [C_k / (C_k + C_j)] - V_T \times [(C_h \times C_k) / \alpha]$$

50

$$V2 = -V_k - V_t \times \{ [C_h \times (C_k + C_j)] / \alpha \}$$

$$V4 = -V_k \times [C_k / (C_k + C_j)] - V_t \times [(C_h \times C_k) / \alpha]$$
 となり、
 $V1 \leq V2 \leq V4$ 、かつ $V1 \leq V3$ が成り立つ。

【0057】

また、 $V2 - V3 = -V_k \times [C_j / (C_k + C_j)] - (C_h / \alpha) \times [V_t \times (C_k + C_j) - V_T \times C_k]$ であるため、

上記のように $V_T \leq V_t \times [(C_j + C_k) / C_k]$ としておけば、 $V2 \leq V3$ となり、
 V_k によらず、図2のように $V1 \leq V2 \leq V3 \leq V4$ とすることができる。これにより、
 中間調表示時には、画素電極17a（マイナス極性）を含む副画素を超高輝度副画素、
 画素電極17b（マイナス極性）を含む副画素を高輝度副画素、画素電極17c（マイナ
 10
 ス極性）を含む副画素を低輝度副画素、画素電極17d（マイナス極性）を含む副画素を
 超低輝度副画素とすることができ、画素100～103に中間調を表示させたときは図3
 (b) のようになる。

【0058】

本液晶パネルの一具体例を図6に示す。図6の液晶パネル5aでは、各画素はこれを横
 切る1本の走査信号線によって2つの部分（領域）に分けられ、一方の部分には、ラン
 ジスタに接続する画素電極とこれに容量を介して接続する画素電極とが、前者が走査信号
 線と隣接するように並べられ、他方の部分には、ランジスタに接続する画素電極とこれ
 に容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられる。
 また、隣り合う2つの画素行に対応して1本のCS信号供給用の保持容量配線が設けられ
 20
 ている。

【0059】

具体的には、画素100および画素101に沿うようにデータ信号線15xが設けられ
 、画素102および画素103に沿うようにデータ信号線15Xが設けられ、走査信号線
 16xが画素100・102それぞれの中央を横切り、走査信号線16yが画素101・
 103それぞれの中央を横切っている。また、画素100・102を含む画素行およびこ
 れの図中上側の画素行に重なるように保持容量配線18pが設けられ、画素100・10
 2を含む画素行および画素101・103を含む画素行に重なるように保持容量配線18
 qが設けられ、画素101・103を含む画素行およびこの図中下側の画素行に重なる
 ように保持容量配線18rが設けられている。そして、例えば画素100では、この中央
 30
 を横切る走査信号線16xの図中上側に、ランジスタ12aに接続する長方形形状の画
 素電極17aとこれに容量を介して接続する長方形形状の画素電極17cとが、画素電極
 17aが走査信号線16xに隣接し、画素電極17cが画素100の行方向に沿う2つの
 エッジの一方と隣接するように並べられる一方、走査信号線16xの図中下側に、ラン
 ジスタ12bに接続する長方形形状の画素電極17bとこれに容量を介して接続する長
 方形形状の画素電極17dとが、画素電極17bが走査信号線16xと隣接し、画素電極1
 7dが画素100の行方向に沿う上記2つのエッジの他方と隣接するように並べられてい
 る。

走査信号線16x上には、ランジスタ12aのソース電極8aおよびドレイン電極9a
 並びにランジスタ12bのソース電極8bおよびドレイン電極9bが形成されている。
 ソース電極8aはデータ信号線15xに接続される。ドレイン電極9aはドレイン引き出
 し配線27aに接続され、ドレイン引き出し配線27aは、同層に形成された結合容量電
 40
 極37aに繋がるとともにコンタクトホール11aを介して画素電極17aに接続され、
 結合容量電極37aは層間絶縁膜を介して画素電極17cと重なっており、これによって
 画素電極17a・17c間の結合容量Cac（図1参照）が形成される。また、ソース電
 極8bはデータ信号線15xに接続される。ドレイン電極9bはドレイン引き出し配線2
 7bに接続され、ドレイン引き出し配線27bは、同層に形成された結合容量電極37b
 に繋がるとともにコンタクトホール11bを介して画素電極17bに接続され、結合容量
 電極37bは層間絶縁膜を介して画素電極17dと重なっており、これによって画素電極
 17b・17d間の結合容量Cbd（図1参照）が形成される。

10

20

30

40

50

【0060】

さらに、ドレイン引き出し配線27aが同層に形成された保持容量電極77aに繋がるとともに、保持容量電極77aが保持容量配線18pと重なるように形成されており、保持容量電極77aと保持容量配線18pとの重なり部分に保持容量Cha（図1参照）の多くが形成される。また、ドレイン引き出し配線27bが同層に形成された保持容量電極77bに繋がるとともに、保持容量電極77bが保持容量配線18qと重なるように形成されており、保持容量電極77bと保持容量配線18qとの重なり部分に保持容量Chb（図1参照）の多くが形成される。

【0061】

また、画素101では、この中央を横切る走査信号線16yの図中上側に、トランジスタ12eに接続する長方形形状の画素電極17eとこれに容量を介して接続する長方形形状の画素電極17gとが、画素電極17eが走査信号線16yと隣接し、画素電極17gが画素101の行方向に沿う2つのエッジの一方と隣接するように並べられる一方、走査信号線16yの図中下側に、トランジスタ12fに接続する長方形形状の画素電極17fとこれに容量を介して接続する長方形形状の画素電極17hとが、画素電極17fが走査信号線16yと隣接し、画素電極17hが上記2つのエッジの他方と隣接するように並べられている。そして、走査信号線16y上に、トランジスタ12eのソース電極8eおよびドレイン電極9e並びにトランジスタ12fのソース電極8fおよびドレイン電極9fが形成されている。ソース電極8eはデータ信号線15xに接続される。ドレイン電極9eはドレイン引き出し配線27eに接続され、ドレイン引き出し配線27eは、同層に形成された結合容量電極37eに繋がるとともにコンタクトホール11eを介して画素電極17eに接続され、結合容量電極37eは層間絶縁膜を介して画素電極17gと重なっており、これによって画素電極17e・17g間の結合容量Ceg（図1参照）が形成される。また、ソース電極8fはデータ信号線15xに接続される。ドレイン電極9fはドレイン引き出し配線27fに接続され、ドレイン引き出し配線27fは、同層に形成された結合容量電極37fに繋がるとともにコンタクトホール11fを介して画素電極17fに接続され、結合容量電極37fは層間絶縁膜を介して画素電極17hと重なっており、これによって画素電極17f・17h間の結合容量Cfh（図1参照）が形成される。

【0062】

さらに、ドレイン引き出し配線27eが同層に形成された保持容量電極77eに繋がるとともに、保持容量電極77eが保持容量配線18qと重なるように形成されており、保持容量電極77eと保持容量配線18qとの重なり部分に保持容量Che（図1参照）の多くが形成される。また、ドレイン引き出し配線27fが同層に形成された保持容量電極77fに繋がるとともに、保持容量電極77fが保持容量配線18rと重なるように形成されており、保持容量電極77fと保持容量配線18rとの重なり部分に保持容量Chf（図1参照）の多くが形成される。

【0063】

図7は図6のX-Y矢視断面図である。同図に示すように、液晶パネル5aは、アクティブマトリクス基板3と、これに対向するカラーフィルタ基板30と、両基板（3・30）間に配される液晶層40とを備える。

【0064】

アクティブマトリクス基板3では、ガラス基板31上に走査信号線16xおよび保持容量配線18pが形成され、これらを覆うように無機ゲート絶縁膜22が形成されている。無機ゲート絶縁膜22の上層には、半導体層24（i層およびn+層）と、n+層に接する、ソース電極8a・8bおよびドレイン電極9a・9bと、ドレイン引き出し配線27a・27bと、結合容量電極37aと、保持容量電極77aとが形成され、これらを覆うように無機層間絶縁膜25が形成されている。無機層間絶縁膜25上には画素電極17a・17b・17cが形成され、さらに、これら（画素電極17a～17c）を覆うように配向膜（図示せず）が形成されている。ここで、コンタクトホール11bでは、無機層間絶縁膜25が刳り貫かれており、これによって、画素電極17bとドレイン引き出し配線

27bとが接続される。また、ドレイン引き出し配線27aと同層で繋がる結合容量電極37aは、無機層間絶縁膜25を介して画素電極17cと重なっており、これによって、結合容量Cac（図1参照）が形成される。また、ドレイン引き出し配線27aと同層で繋がる保持容量電極77aは、無機ゲート絶縁膜22を介して保持容量配線18pと重なっており、この重なり部分に保持容量Cha（図1参照）の多くが形成される。

【0065】

一方、カラーフィルタ基板30では、ガラス基板32上にブラックマトリクス13および着色層14が形成され、その上層に共通電極（com）28が形成され、さらにこれを覆うように配向膜（図示せず）が形成されている。

【0066】

本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、例えばMVAモードの液晶表示装置に適用すると1画素に16個（4方向×4種類）のドメイン（配向領域）が形成される。これにより、視野角特性を向上させることができる。また、本液晶表示装置では、異なる画素に属する明副画素（図12のMやm）同士が隣接しないため、異なる画素に属する明副画素同士が隣接するような液晶表示装置よりも自然な表示が可能となる。また、2つの画素行に対応して1本のCS信号供給用の保持容量配線を設けている（すなわち、この1本の保持容量配線を列方向に隣り合う2つの画素で共有している）ため、CS信号供給用の保持容量配線の本数を削減することができる。これにより、CS信号の数を減らしてCS制御回路の構成を容易にでき、画素開口率も高められる。

【0067】

図6の液晶パネル5aにおいて、層間絶縁膜を、無機層間絶縁膜とこれよりも厚い有機層間絶縁膜との二層構造とすることもできる。こうすれば、各種寄生容量の低減、配線同士の短絡防止、および平坦化による画素電極の裂け等の低減といった効果が得られる。この場合、図8の斜線部分および図8のX-Y断面図である図9（a）に示すように、有機層間絶縁膜26については、結合容量電極（例えば、37a）と重なる部分を削り貫いておくことが好ましい。なお、完全に削り貫かなくとも図9（b）のように、結合容量電極と重なる部分を局部的に薄くしておくだけでも構わない。こうすれば、結合容量の容量値および保持容量の容量値を十分に確保しながら、上記の効果を得ることができる。

【0068】

図9（a）（b）の無機層間絶縁膜25、有機層間絶縁膜26およびコンタクトホール11bは例えば、以下のようにして形成することができる。すなわち、トランジスタ（TFT）やデータ信号線を形成した後、SiH₄ガスとNH₃ガスとN₂ガスとの混合ガスを用い、基板全面を覆うように、厚さ約3000ÅのSiN_xからなる無機層間絶縁膜25（パッシベーション膜）をCVDにて形成する。その後、厚さ約3μmのポジ型感光性アクリル樹脂からなる有機層間絶縁膜26をスピコートやダイコートにて形成する。続いて、フォトリソグラフィを行って有機層間絶縁膜26の削り貫き部分および各種のコンタクト用パターンを形成し、さらに、パターニングされた有機層間絶縁膜26をマスクとし、CF₄ガスとO₂ガスとの混合ガスを用いて、無機層間絶縁膜25をドライエッチングする。具体的には、例えば、有機層間絶縁膜の削り貫き部分についてはフォトリソグラフィ工程でハーフ露光とすることで現像完了時に有機層間絶縁膜が薄く残膜するようにしておく一方、コンタクトホール部分については上記フォトリソグラフィ工程でフル露光とすることで現像完了時に有機層間絶縁膜が残らないようにしておく。ここで、CF₄ガスとO₂ガスとの混合ガスでドライエッチングを行えば、有機層間絶縁膜の削り貫き部分については（有機層間絶縁膜の）残膜の全部または一部が除去され、コンタクトホール部分については有機層間絶縁膜下の無機層間絶縁膜が除去されることになる。なお、有機層間絶縁膜26は、例えば、SOG（スピンオンガラス）材料からなる絶縁膜であってもよく、また、有機層間絶縁膜26に、アクリル樹脂、エポキシ樹脂、ポリイミド樹脂、ポリウレタン樹脂、ノボラック樹脂、およびシロキサン樹脂の少なくとも1つが含まれていてもよい。

【0069】

なお、図2の液晶表示装置の駆動方法では、奇数フレームでは $V_p = +V_T$ 、かつ $V_q = +V_t$ とし、偶数フレームでは $V_p = -V_T$ 、かつ $V_q = -V_t$ としているがこれに限定されない。例えば、図4のように、 $4n+1$ フレーム（0以上の整数）では $V_p = +V_T$ 、かつ $V_q = +V_t$ とし、 $4n+2$ フレームでは $V_p = -V_t$ 、かつ $V_q = -V_T$ とし、 $4n+3$ フレーム（0以上の整数）では $V_p = +V_t$ 、かつ $V_q = +V_T$ とし、 $4n+3$ フレーム（0以上の整数）では $V_p = -V_T$ 、かつ $V_q = -V_t$ とすることも可能である。なお、保持容量配線18rに供給するCS信号（CSSr）の波形はCSSpと同じ波形とする。

【0070】

この場合、 $4n+1$ フレームでは、中間調表示時に、画素電極17a（プラス極性）を含む副画素を超高輝度副画素（M）、画素電極17b（プラス極性）を含む副画素を高輝度副画素（m）、画素電極17c（プラス極性）を含む副画素を低輝度副画素（n）、画素電極17d（プラス極性）を含む副画素を超低輝度副画素（N）となり、画素100～103に中間調を表示させたときは図5（a）のようになる。また、 $4n+2$ フレームでは、中間調表示時に、画素電極17a（マイナス極性）を含む副画素を高輝度副画素（m）、画素電極17b（マイナス極性）を含む副画素を超高輝度副画素（M）、画素電極17c（マイナス極性）を含む副画素を超低輝度副画素（N）、画素電極17d（マイナス極性）を含む副画素を低輝度副画素（n）となり、画素100～103に中間調を表示させたときは図5（b）のようになる。また、 $4n+3$ フレームでは、中間調表示時に、画素電極17a（プラス極性）を含む副画素を高輝度副画素（m）、画素電極17b（プラス極性）を含む副画素を超高輝度副画素（M）、画素電極17c（プラス極性）を含む副画素を超低輝度副画素（N）、画素電極17d（プラス極性）を含む副画素を低輝度副画素（n）となり、画素100～103に中間調を表示させたときは図5（c）のようになる。また、 $4n+4$ フレームでは、中間調表示時に、画素電極17a（マイナス極性）を含む副画素を超高輝度副画素（M）、画素電極17b（マイナス極性）を含む副画素を高輝度副画素（m）、画素電極17c（マイナス極性）を含む副画素を低輝度副画素（n）、画素電極17d（マイナス極性）を含む副画素を超低輝度副画素（N）となり、画素100～103に中間調を表示させたときは図5（d）のようになる。このようにすれば、超高輝度副画素（M）と高輝度副画素（m）の位置を入れ替えるとともに、超低輝度副画素（N）と低輝度副画素（n）の位置を入れ替えることができるため、視野角特性を一層向上させることができる。

【0071】

〔実施の形態2〕

図10は実施の形態2にかかる液晶パネルの一部を示す等価回路図である。図10に示すように、本液晶パネルでは、列方向に隣接する2つの画素に対応して1本の定電位（Vcom）信号供給用の保持容量配線（例えば、保持容量配線18p）が設けられるとともに、1画素に対応して2本のCS信号供給用の保持容量配線（例えば、保持容量配線118p・218q）が設けられている。データ信号線、走査信号線、各トランジスタおよび各画素電極の配置は図1と同様である。

【0072】

画素100では、画素電極17aおよび17cが結合容量Cacを介して接続されるとともに、画素電極17bおよび17dが結合容量Cbdを介して接続され、画素電極17aが、走査信号線16xに接続されたトランジスタ12aを介してデータ信号線15xに接続され、画素電極17bが、走査信号線16xに接続されたトランジスタ12bを介してデータ信号線15xに接続され、画素電極17cと保持容量配線18pとの間に保持容量Chcが形成され、画素電極17aと保持容量配線118pとの間に保持容量Chaが形成され、画素電極17bと保持容量配線218qとの間に保持容量Chbが形成され、画素電極17dと保持容量配線18qとの間に保持容量Chdが形成されている。なお、保持容量配線18p・18qは定電位（Vcom）信号供給用の保持容量配線であり、保持

10

20

30

40

50

容量配線 118p・218q は CS 信号供給用の保持容量配線である。また、画素電極 17c および共通電極 com 間に液晶容量 Clc が形成され、画素電極 17a および共通電極 com 間に液晶容量 Cla が形成され、画素電極 17b および共通電極 com 間に液晶容量 Clb が形成され、画素電極 17d および共通電極 com 間に液晶容量 Cl d が形成されている。

【0073】

一方、画素 100 と列方向に隣接する画素 101 では、画素電極 17e および 17g が結合容量 Ceg を介して接続されるとともに、画素電極 17f および 17h が結合容量 Cfh を介して接続され、画素電極 17e が、走査信号線 16y に接続されたトランジスタ 12e を介してデータ信号線 15x に接続され、画素電極 17f が、走査信号線 16y に接続されたトランジスタ 12f を介してデータ信号線 15x に接続され、画素電極 17g と保持容量配線 18q との間に保持容量 Chg が形成され、画素電極 17e と保持容量配線 118q との間に保持容量 Che が形成され、画素電極 17f と保持容量配線 218r との間に保持容量 Chf が形成され、画素電極 17h と保持容量配線 18r との間に保持容量 Chh が形成されている。なお、保持容量配線 18q・18r は定電位 (Vcom) 信号供給用の保持容量配線であり、保持容量配線 118q・218r は CS 信号供給用の保持容量配線である。また、画素電極 17g および共通電極 com 間に液晶容量 Clg が形成され、画素電極 17e および共通電極 com 間に液晶容量 Cle が形成され、画素電極 17f および共通電極 com 間に液晶容量 Clf が形成され、画素電極 17h および共通電極 com 間に液晶容量 Clh が形成されている。

【0074】

また、画素 100 と行方向に隣接する画素 102 では、画素電極 17A および 17C が結合容量 CAC を介して接続されるとともに、画素電極 17B および 17D が結合容量 CBD を介して接続され、画素電極 17A が、走査信号線 16x に接続されたトランジスタ 12A を介してデータ信号線 15X に接続され、画素電極 17B が、走査信号線 16x に接続されたトランジスタ 12B を介してデータ信号線 15X に接続され、画素電極 17C と保持容量配線 18p との間に保持容量 ChC が形成され、画素電極 17A と保持容量配線 118p との間に保持容量 ChC が形成され、画素電極 17B と保持容量配線 218q との間に保持容量 ChB が形成され、画素電極 17D と保持容量配線 18q との間に保持容量 ChD が形成されている。なお、画素電極 17C および共通電極 com 間に液晶容量 ClC が形成され、画素電極 17A および共通電極 com 間に液晶容量 ClA が形成され、画素電極 17B および共通電極 com 間に液晶容量 ClB が形成され、画素電極 17D および共通電極 com 間に液晶容量 ClD が形成されている。

【0075】

図 11 は図 10 の液晶パネルを備えた液晶表示装置 (ノーマリブラックモード) の駆動方法を示すタイミングチャートである。なお、Sv・SV はデータ信号線 15x・15X それぞれに供給される信号電位を示し、Gx・Gy は走査信号線 16x・16y それぞれに供給されるゲートオンパルス信号を示し、CSSp・CSSq・CSSQ・CSSR は保持容量配線 118p・218q・118q・218r それぞれに供給される CS 信号 (保持容量配線信号) を示し、Va~Vd は、画素 100 に設けられる 4 つの画素電極 17a~17d の電位を示している。

【0076】

図 10・11 に示すように、本液晶表示装置では、CS 信号供給用の 2 本の保持容量配線 118p・218q の一方である保持容量配線 118p が、トランジスタ 12a (第 1 トランジスタ) を介してデータ信号線 15x に接続する画素電極 17a (第 1 画素電極) と保持容量を形成するとともに、他方である保持容量配線 218q が、トランジスタ 12b (第 2 トランジスタ) を介してデータ信号線 15x に接続する画素電極 17b (第 2 画素電極) と保持容量を形成しており、これら 2 本の保持容量配線 118p・218q それぞれに異なる CS 信号が供給される。加えて、保持容量配線 18p・18q それぞれに定電位 (Vcom) 信号が供給される。なお、各走査信号線は順次選択し、各データ信号線

に供給する信号電位の極性を1水平走査期間(1H)ごとに反転させるとともに、各フレームにおける同一番目の水平走査期間に供給される信号電位の極性を1フレーム単位で反転させ、かつ同一水平走査期間においては隣接する2本のデータ信号線に同極性の信号電位を供給する。

【0077】

具体的には、保持容量配線118pに供給されるCS信号CSSpおよび保持容量配線218qに供給されるCS信号CSSqは、トランジスタ12a・12bがONしている期間(Gxのアクティブ期間)は実質的に同レベルを維持しつつ、トランジスタ12a・12bがOFFした後に同じ向きにレベルシフトするが、両CS信号間(CSSp・CSSq)でレベルシフト量が異なっている。また、画素電極17a・17bに供給される信号電位がプラス極性であるフレームでは両CS信号(CSSp・CSSq)のレベルシフトの向きがプラス方向であり、画素電極17a・17bに供給される信号電位がマイナス極性であるフレームでは両CS信号間(CSSp・CSSq)のレベルシフトの向きはマイナス方向となっている。

10

【0078】

ここで、画素電極17a・17bに供給される信号電位をVとし、図10においてC1a=C1b=C1c=C1d=Cj、かつCac=Cbd=Ck、かつCha=Chb=Chc=Chd=Chとし、トランジスタ12a・12bがOFFしたときの画素電極17a~17dの電位をv1~v4とし、このときのCS信号CSSp・CSSqのレベルをvp・vqとし、このときの画素電極17a~17dの電荷総量をq1~q4とすれば、v1=v2=V、かつvp=vq=0(Vcom)であるため、画素電極17a~17dの電荷保存則から以下の式1~4が成り立つ。

20

【0079】

$$Cj \times V + Ch \times V + Ck \times (V - v3) = q1 \dots \text{式1}$$

$$Cj \times V + Ch \times V + Ck \times (V - v4) = q2 \dots \text{式2}$$

$$Cj \times v3 + Ch \times v3 - Ck \times (V - v3) = q3 = 0 \dots \text{式3}$$

$$Cj \times v4 + Ch \times v4 - Ck \times (V - v4) = q4 = 0 \dots \text{式4}$$

さらに、トランジスタ12a・12bがOFFした後にCS信号CSSp・CSSqのレベルがVp・Vqにレベルシフトするため、このときの画素電極17a~17dの電位をV1~V4とすると、画素電極17a~17dの電荷保存則から以下の式5~9が成り立つ。

30

【0080】

$$Cj \times V1 + Ch \times (V1 - Vp) + Ck \times (V1 - V3) = q1 \dots \text{式5}$$

$$Cj \times V2 + Ch \times (V2 - Vq) + Ck \times (V2 - V4) = q2 \dots \text{式6}$$

$$Cj \times V3 + Ch \times V3 - Ck \times (V1 - V3) = q3 = 0 \dots \text{式7}$$

$$Cj \times V4 + Ch \times V4 - Ck \times (V2 - V4) = q4 = 0 \dots \text{式8}$$

よって、式3・4から、 $v3 = v4 = V \times [Ck / (Ck + Cj + Ch)]$ となり、式1・3・5・7から、

$$V1 = V + Vp \times \{ [Ch \times (Ck + Cj + Ch)] / \beta \}$$

$$V3 = V \times [Ck / (Ck + Cj + Ch)] + Vp \times [(Ch \times Ck) / \beta] \text{ となる。}$$

40

【0081】

但し、 $\beta = Cj^2 + 2 \times Cj \times Ch + 2 \times Cj \times Ck + 2 \times Ch \times Ck + Ch^2$ である。

【0082】

また、式2・4・6・8から、

$$V2 = V + Vq \times \{ [Ch \times (Ck + Cj + Ch)] / \beta \}$$

$$V4 = V \times [Ck / (Ck + Cj + Ch)] + Vq \times [(Ch \times Ck) / \beta] \text{ となる。}$$

【0083】

図11のフレーム1(F1)では、CS信号CSSpのレベルシフト量がVTでレベルシフトの向きがプラス方向、CS信号CSSqのレベルシフト量がVTよりも小さいVt

50

でレベルシフトの向きがプラス方向であり、

$V = +V_k \geq 0$ 、かつ $V_p = +V_T > V_q = +V_t > 0$ であるため、

$$V_1 = +V_k + V_T \times \{ [C_h \times (C_k + C_j + C_h)] / \beta \}$$

$$V_2 = +V_k + V_t \times \{ [C_h \times (C_k + C_j + C_h)] / \beta \}$$

$$V_3 = +V_k \times [C_k / (C_k + C_j + C_h)] + V_T \times [(C_h \times C_k) / \beta]$$

$$V_4 = +V_k \times [C_k / (C_k + C_j + C_h)] + V_t \times [(C_h \times C_k) / \beta] \text{ となり}$$

、

$V_1 \geq V_2 \geq V_4$ 、かつ $V_1 \geq V_3$ が成り立つ。

【0084】

また、 $V_2 - V_3 = V_k \times [(C_j + C_h) / (C_k + C_j + C_h)] + (C_h / \beta) \times [V_t \times (C_k + C_j + C_h) - V_T \times C_k]$ であるため、

$V_t \times (C_k + C_j + C_h) - V_T \times C_k \geq 0 \Leftrightarrow V_T \leq V_t \times [(C_k + C_j + C_h) / C_k]$ としておけば、 V_k の大きさによらず、図11のように $V_1 \geq V_2 \geq V_3 \geq V_4$ とすることができる。これにより、中間調表示時には、画素電極17a（プラス極性）を含む副画素を超高輝度副画素（M）、画素電極17b（プラス極性）を含む副画素を高輝度副画素（m）、画素電極17c（プラス極性）を含む副画素を低輝度副画素（n）、画素電極17d（プラス極性）を含む副画素を超低輝度副画素（N）とすることができる。

【0085】

また、図11のフレーム1（F1）では、画素電極17e・17fに供給される信号電位が $-V_k$ であり、CS信号CSSQのレベルシフト量が V_T でレベルシフトの向きがマイナス方向、CS信号CSSRのレベルシフト量が V_T よりも小さい V_t でレベルシフトの向きがマイナス方向であるため、CS信号CSSQ・CSSRがレベルシフトした後の画素電極17e～17hの電位を $V_5 \sim V_8$ （図示せず）とすると、

$$V_5 = -V_k - V_T \times \{ [C_h \times (C_k + C_j + C_h)] / \beta \}$$

$$V_6 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_T \times [(C_h \times C_k) / \beta]$$

$$V_7 = -V_k - V_t \times \{ [C_h \times (C_k + C_j + C_h)] / \beta \}$$

$$V_8 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_t \times [(C_h \times C_k) / \beta] \text{ となり}$$

、

$V_5 \leq V_6 \leq V_8$ 、かつ $V_5 \leq V_7$ が成り立つ。

【0086】

また、 $V_6 - V_7 = -V_k \times [C_j / (C_k + C_j + C_h)] - (C_h / \beta) \times [V_t \times (C_k + C_j + C_h) - V_T \times C_k]$ であるため、

上記のように $V_T \leq V_t \times [(C_j + C_k + C_h) / C_k]$ としておけば、 $V_6 \leq V_7$ となり、 V_k によらず、 $V_5 \leq V_6 \leq V_7 \leq V_8$ とすることができる。これにより、中間調表示時には、画素電極17e（マイナス極性）を含む副画素を超高輝度副画素（M）、画素電極17f（マイナス極性）を含む副画素を高輝度副画素（m）、画素電極17g（マイナス極性）を含む副画素を低輝度副画素（n）、画素電極17h（マイナス極性）を含む副画素を超低輝度副画素（N）とすることができる。以上から、画素100～103に中間調を表示させたときは図12（a）のようになる。

【0087】

また、図11のフレーム2（F2）では、CS信号CSSpのレベルシフト量が V_T でレベルシフトの向きがマイナス方向、CS信号CSSqのレベルシフト量が V_T よりも小さい V_t でレベルシフトの向きがマイナス方向であり、

$V = -V_k \leq 0$ 、かつ $V_p = -V_T < V_q = -V_t < 0$ であるため、

$$V_1 = -V_k - V_T \times \{ [C_h \times (C_k + C_j + C_h)] / \beta \}$$

$$V_2 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_T \times [(C_h \times C_k) / \beta]$$

$$V_3 = -V_k - V_t \times \{ [C_h \times (C_k + C_j + C_h)] / \beta \}$$

$$V_4 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_t \times [(C_h \times C_k) / \beta] \text{ となり}$$

、

$V_1 \leq V_2 \leq V_4$ 、かつ $V_1 \leq V_3$ が成り立つ。

【0088】

また、 $V_2 - V_3 = -V_k \times [C_j / (C_k + C_j + C_h)] - (C_h / \beta) \times [V_t \times (C_k + C_j + C_h) - V_T \times C_k]$ であるため、

上記のように $V_T \leq V_t \times [(C_j + C_k + C_h) / C_k]$ としておけば、 $V_2 \leq V_3$ となり、 V_k によらず、図11のように $V_1 \leq V_2 \leq V_3 \leq V_4$ とすることができる。これにより、中間調表示時には、画素電極17e（マイナス極性）を含む副画素を超高輝度副画素（M）、画素電極17f（マイナス極性）を含む副画素を高輝度副画素（m）、画素電極17g（マイナス極性）を含む副画素を低輝度副画素（n）、画素電極17h（マイナス極性）を含む副画素を超低輝度副画素（N）とすることができ、画素100～103に中間調を表示させたときは図12（b）のようになる。

10

【0089】

本液晶パネルの一具体例を図13に示す。図13の液晶パネル5bでは、各画素はこれを横切る1本の走査信号線によって2つの部分（領域）に分けられ、一方の部分には、トランジスタに接続する画素電極とこれに容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられ、他方の部分には、トランジスタに接続する画素電極とこれに容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられる。また、列方向に隣接する2つの画素に対応して1本の定電位（ V_{com} ）信号供給用の保持容量配線（例えば、保持容量配線18p）が設けられるとともに、1画素に対応して2本のCS信号供給用の保持容量配線（例えば、保持容量配線118p・218q）が設けられている。

20

【0090】

具体的には、画素100および画素101に沿うようにデータ信号線15xが設けられ、画素102および画素103に沿うようにデータ信号線15Xが設けられ、走査信号線16xが画素100・102それぞれの中央を横切り、走査信号線16yが画素101・103それぞれの中央を横切っている。また、画素100・102を含む画素行とこれの図中上側の画素行とに重なるように保持容量配線18pが設けられ、画素100・102を含む画素行と画素101・103を含む画素行とに重なるように保持容量配線18qが設けられ、画素101・103を含む画素行とこれの図中下側の画素行とに重なるように保持容量配線18rが設けられ、保持容量配線18pと走査信号線16xとの間に保持容量配線118pが設けられ、走査信号線16xと保持容量配線18qとの間に保持容量配線218qが設けられ、保持容量配線18qと走査信号線16yとの間に保持容量配線118qが設けられ、走査信号線16yと保持容量配線18rとの間に保持容量配線218rが設けられている。そして、例えば画素100では、この中央を横切る走査信号線16xの図中上側に、トランジスタ12aに接続する長方形形状の画素電極17aとこれに容量を介して接続する長方形形状の画素電極17cとが、画素電極17aが走査信号線16xに隣接し、画素電極17cが画素100の行方向に沿う2つのエッジの一方と隣接するように並べられる一方、走査信号線16xの図中下側に、トランジスタ12bに接続する長方形形状の画素電極17bとこれに容量を介して接続する長方形形状の画素電極17dとが、画素電極17bが走査信号線16xと隣接し、画素電極17dが画素100の行方向に沿う上記2つのエッジの他方と隣接するように並べられている。

30

40

【0091】

走査信号線16x上には、トランジスタ12aのソース電極8aおよびドレイン電極9a並びにトランジスタ12bのソース電極8bおよびドレイン電極9bが形成されている。ソース電極8aはデータ信号線15xに接続される。ドレイン電極9aはドレイン引き出し配線27aに接続され、ドレイン引き出し配線27aは、同層に形成された結合容量電極37aに繋がるとともにコンタクトホール11aを介して画素電極17aに接続され、結合容量電極37aは層間絶縁膜を介して画素電極17cと重なっており、これによって画素電極17a・17c間の結合容量 C_{ac} （図1参照）が形成される。また、ソース電極8bはデータ信号線15xに接続される。ドレイン電極9bはドレイン引き出し配線27bに接続され、ドレイン引き出し配線27bは、同層に形成された結合容量電極37

50

bに繋がるとともにコンタクトホール11bを介して画素電極17bに接続され、結合容量電極37bは層間絶縁膜を介して画素電極17dと重なっており、これによって画素電極17b・17d間の結合容量Cbd（図1参照）が形成される。

【0092】

さらに、保持容量配線18pが画素電極17cに重なっており、この重なり部分Kcに保持容量Chc（図10参照）が形成されている。また、保持容量配線118pが画素電極17aに重なるように形成されており、この重なり部分Kaに保持容量Cha（図10参照）が形成されている。また、保持容量配線218qが画素電極17bに重なるように形成されており、この重なり部分Kbに保持容量Chb（図10参照）が形成されている。また、保持容量配線18qが画素電極17dに重なっており、この重なり部分Kdに保持容量Chd（図10参照）が形成されている。

10

【0093】

また、画素101では、この中央を横切る走査信号線16yの図中上側に、トランジスタ12eに接続する長方形形状の画素電極17eとこれに容量を介して接続する長方形形状の画素電極17gとが、画素電極17eが走査信号線16yと隣接し、画素電極17gが画素101の行方向に沿う2つのエッジの一方と隣接するように並べられる一方、走査信号線16yの図中下側に、トランジスタ12fに接続する長方形形状の画素電極17fとこれに容量を介して接続する長方形形状の画素電極17hとが、画素電極17fが走査信号線16yと隣接し、画素電極17hが上記2つのエッジの他方と隣接するように並べられている。そして、走査信号線16y上に、トランジスタ12eのソース電極8eおよびドレイン電極9e並びにトランジスタ12fのソース電極8fおよびドレイン電極9fが形成されている。ソース電極8eはデータ信号線15xに接続される。ドレイン電極9eはドレイン引き出し配線27eに接続され、ドレイン引き出し配線27eは、同層に形成された結合容量電極37eに繋がるとともにコンタクトホール11eを介して画素電極17eに接続され、結合容量電極37eは層間絶縁膜を介して画素電極17gと重なっており、これによって画素電極17e・17g間の結合容量Ceg（図1参照）が形成される。また、ソース電極8fはデータ信号線15xに接続される。ドレイン電極9fはドレイン引き出し配線27fに接続され、ドレイン引き出し配線27fは、同層に形成された結合容量電極37fに繋がるとともにコンタクトホール11fを介して画素電極17fに接続され、結合容量電極37fは層間絶縁膜を介して画素電極17hと重なっており、これによって画素電極17f・17h間の結合容量Cfh（図1参照）が形成される。

20

30

【0094】

さらに、保持容量配線18qが画素電極17gに重なっており、この重なり部分Kgに保持容量Chg（図10参照）が形成されている。また、保持容量配線118qが画素電極17eに重なるように形成されており、この重なり部分Keに保持容量Che（図10参照）が形成されている。また、保持容量配線218rが画素電極17fに重なるように形成されており、この重なり部分Kfに保持容量Chf（図10参照）が形成されている。また、保持容量配線18rが画素電極17hに重なっており、この重なり部分Khに保持容量Chh（図10参照）が形成されている。

【0095】

本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、例えばMVAモードの液晶表示装置に適用すると1画素に16個（4方向×4種類）のドメイン（配向領域）が形成される。これにより、視野角特性を向上させることができる。また、本液晶表示装置では、異なる画素に属する明副画素（図12のMやm）同士が隣接しないため、異なる画素に属する明副画素同士が隣接するような液晶表示装置よりも自然な表示が可能となる。また、2つの画素行に対応して1本の定電位信号供給用の保持容量配線を設けている（すなわち、この1本の保持容量配線を列方向に隣り合う2つの画素で共有している）ため、定電位信号供給用の保持容量配線の本数を削減することができる。これにより、画素開口率を高めることができる。また、図11・12に示すように各データ信号線に供給する信号電位の極

40

50

性を一水平走査期間（1 H）ごとに反転させることで、列方向に隣接する2つの画素間においてトランジスタOFF時の電位の引き込み方向が逆となり、チラツキ感を抑制することができる。

【0096】

図13の液晶パネル5bの層間絶縁膜は無機層間絶縁膜のみとしているが、この層間絶縁膜を無機層間絶縁膜とこれよりも厚い有機層間絶縁膜との二層構造とすることもできる。ただこの場合、結合容量の容量値および保持容量の容量値を十分に確保するために、図14のように構成することが望ましい。例えば、画素100では、ドレイン引き出し配線27aと同層で繋がる保持容量電極97aを、保持容量配線118p上に設け、ドレイン引き出し配線27aと同層にあってかつ画素電極17cとコンタクトホールを介して接続された保持容量電極67cを、保持容量配線18p上に設け、ドレイン引き出し配線27bと同層で繋がる保持容量電極97bを、保持容量配線218q上に設け、ドレイン引き出し配線27bと同層にあってかつ画素電極17dとコンタクトホールを介して接続された保持容量電極67dを、保持容量配線18q上に設け、さらに有機層間絶縁膜については、結合容量電極37a・37bと重なる部分を削り貫いておく、あるいは局所的に薄くしておく。こうすれば、結合容量の容量値および保持容量の容量値を十分に確保しながら、各種寄生容量の低減、配線同士の短絡防止、および平坦化による画素電極の裂け等の低減といった効果を得ることができる。

【0097】

図13の液晶パネル5bを図15のように構成することもできる。図15に示す液晶パネル5cでは、隣り合う2つの画素行に対応して設けられた1本の保持容量配線（Vcom供給用の保持容量配線）が画素電極のエッジの一部と重なるとともに、該保持容量配線に、平面的に視て上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線に合流する保持容量配線延伸部が繋がっている。

【0098】

例えば、保持容量配線18pが画素電極17cのエッジの一部と重なるとともに、保持容量配線18pには、これから枝分かれして画素電極17cの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線18pに合流する保持容量配線延伸部18cが繋がっている。また、保持容量配線18qが画素電極17dのエッジの一部と重なるとともに、保持容量配線18qには、これから枝分かれして画素電極17dの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線18qに合流する保持容量配線延伸部18dが繋がっている。また、保持容量配線18qが画素電極17gのエッジの一部と重なるとともに、保持容量配線18qには、これから枝分かれして画素電極17gの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線18qに合流する保持容量配線延伸部18gが繋がっている。また、保持容量配線18rが画素電極17hのエッジの一部と重なるとともに、保持容量配線18rには、これから枝分かれして画素電極17hの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線18rに合流する保持容量配線延伸部18hが繋がっている。こうすれば、保持容量配線および保持容量配線延伸部を、電氣的にフローティングとなる画素電極（17c・17d・17g・17h）の電氣的シールドパターンとして機能させることができる。これにより、これらの画素電極（17c・17d・17g・17h）への電荷の飛び込みを抑制し、各画素電極を含む副画素の焼き付きを可及的に回避することができる。さらに、保持容量配線延伸部によって保持容量配線の冗長効果も得ることができる。例えば、保持容量配線が、保持容量配線延伸部が枝分かれする部分と保持容量配線延伸部が合流する部分との間で断線しても、保持容量配線延伸部がバイパスルートとなって断線箇所以降の部分に定電位（Vcom）信号を送ることができる。

【0099】

図15の液晶パネル5cを図16のように構成することもできる。すなわち、列方向に隣接する保持容量配線延伸部同士が互いに接続された構成とする。例えば、画素100で

は、保持容量配線 18 p に、保持容量配線 18 p から枝分かれして画素電極 17 c の上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線 18 p に合流する保持容量配線延伸部 18 c と、保持容量配線 18 p から枝分かれして画素電極 17 C の上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線 18 p に合流する保持容量配線延伸部 18 C とが繋がっており、これら保持容量配線延伸部 18 c ・ 18 C が、データ信号線 15 X 下において互いに接続されている。図 16 の構成によって、液晶パネル 5 c における保持容量配線の冗長効果を高めることができる。例えば、保持容量配線が、データ信号線と交差する部分で断線しても、互いに接続された、列方向に隣接する 2 つの保持容量配線延伸部がバイパスルートとなって断線箇所以降の部分に定電位 (V com) 信号を送ることができる。

10

【0100】

図 15 の液晶パネル 5 c ではドレイン引き出し配線が同層で結合容量電極に繋がり、ドレイン引き出し配線と画素電極とがコンタクトホールを介して接続されているが、この構成に限定されない。例えば図 17 に示す液晶パネル 5 d のように、コンタクトホールを介してドレイン引き出し配線と画素電極とを接続しておき、該画素電極と、結合容量電極に同層で繋がる中継配線とをコンタクトホールを介して接続することもできる。

【0101】

例えば、液晶パネル 5 d の画素 100 では、トランジスタ 12 a のドレイン電極 9 a から引き出されたドレイン引き出し配線 27 a と画素電極 17 a とがコンタクトホール 11 a を介して接続されるとともに、結合容量電極 37 a に同層で繋がる中継配線 57 a と画素電極 17 a とがコンタクトホール 51 a を介して接続され、かつ結合容量電極 37 a は層間絶縁膜を介して画素電極 17 c と重なっており、これによって画素電極 17 a ・ 17 c 間の結合容量 C a c (図 10 参照) が形成されている。同様に、トランジスタ 12 b のドレイン電極 9 b から引き出されたドレイン引き出し配線 27 b と画素電極 17 b とがコンタクトホール 11 b を介して接続されるとともに、結合容量電極 37 b に同層で繋がる中継配線 57 b と画素電極 17 b とがコンタクトホール 51 b を介して接続され、かつ結合容量電極 37 b は層間絶縁膜を介して画素電極 17 d と重なっており、これによって画素電極 17 b ・ 17 d 間の結合容量 C b d (図 10 参照) が形成されている。液晶パネル 5 d では、液晶パネル 5 b よりもドレイン引き出し配線 (遮光性) を短縮することができるため、開口率をさらに高めることができる。

20

30

【0102】

図 15 の液晶パネル 5 c では、1 画素内の 4 つの画素電極それぞれが長方形形状であるがこれに限定されない。例えば図 18 に示すように、走査信号線の一方に、直角三角形形状の画素電極および台形形状の画素電極を、前者が保持容量配線と重なり、後者が走査信号線と隣接するように配するとともに、保持容量配線延伸部を、三角形形状の画素電極を電氣的にシールドするように延伸させる構成とすることもできる。

【0103】

図 18 に示す液晶パネル 5 e の画素 100 では、この中央を横切る走査信号線 16 x の図中上側に、トランジスタ 12 a に接続する台形形状の画素電極 17 a とこれに容量を介して接続する直角三角形形状の画素電極 17 c とが、画素電極 17 a が走査信号線 16 x に隣接し、画素電極 17 c が画素 100 における行方向に沿う 2 つのエッジの一方と隣接するように並べられる。ここで、画素電極 17 c のエッジは、データ信号線 15 x に沿う部分と、保持容量配線 18 p と重なる部分と、斜辺となる部分とからなり、画素電極 17 a のエッジは、データ信号線 15 x に沿う部分と、走査信号線 16 x に沿う部分と、データ信号線 15 X に沿う部分と、画素電極 17 c のエッジの一部 (斜辺となる部分) に沿う部分とからなる。一方、走査信号線 16 x の図中下側に、トランジスタ 12 b に接続する台形形状の画素電極 17 b とこれに容量を介して接続する直角三角形形状の画素電極 17 d とが、画素電極 17 b が走査信号線 16 x と隣接し、画素電極 17 d が画素 100 における行方向に沿う 2 つのエッジの他方と隣接するように並べられている。ここで、画素電極 17 d のエッジは、データ信号線 15 X に沿う部分と、保持容量配線 18 q と重なる部

40

50

分と、斜辺となる部分とからなり、画素電極 17b のエッジは、走査信号線 16x に沿う部分と、データ信号線 15x に沿う部分と、データ信号線 15X に沿う部分と、画素電極 17d のエッジの一部（斜辺となる部分）に沿う部分とからなる。なお、画素電極 17a および画素電極 17b は走査信号線 16x を軸として線対称となるように配され、画素電極 17c および画素電極 17d は走査信号線 16x を軸として線対称となるように配される。

【0104】

そして、保持容量配線 18p が画素電極 17c のエッジの一部と重なることで、両者（保持容量配線 18p と画素電極 17c）の重なり部分 Kc に保持容量 Chc（図 10 参照）が形成される。さらに、保持容量配線 18p には、平面的に視て、保持容量配線 18p から枝分かれして画素電極 17c の上記エッジの残部（データ信号線 15x に沿う部分および斜辺となる部分）と重なるかあるいはその外側を通るように延伸して再び保持容量配線 18p に合流する保持容量配線延伸部 18c が繋がっており、これによって、電氣的にフローティングである画素電極 17c が保持容量配線 18p および保持容量配線延伸部 18c によって電氣的にシールドされる。また、保持容量配線 18p が画素電極 17a に重なるように形成されており、この重なり部分 Ka に保持容量 Cha（図 10 参照）が形成されている。同様に、保持容量配線 18q が画素電極 17d のエッジの一部と重なることで、両者（保持容量配線 18q と画素電極 17d）の重なり部分 Kd に保持容量 Chd（図 10 参照）が形成される。さらに、保持容量配線 18q には、平面的に視て、保持容量配線 18q から枝分かれして画素電極 17d の上記エッジの残部（データ信号線 15x に沿う部分および斜辺となる部分）と重なるかあるいはその外側を通るように延伸して再び保持容量配線 18q に合流する保持容量配線延伸部 18d が繋がっており、これによって、電氣的にフローティングである画素電極 17d が保持容量配線 18q および保持容量配線延伸部 18d によって電氣的にシールドされる。また、保持容量配線 218q が画素電極 17b に重なるように形成されており、この重なり部分 Kb に保持容量 Chb（図 10 参照）が形成されている。

【0105】

液晶パネル 5e では、走査信号線の一方あるいは他方に設けられる 2 つの画素電極の間隙が斜めスリットとなるため、これを配向規制用構造物として機能させることができる。この場合、例えば図 19 のように、カラーフィルタ基板にリブを、画素電極に各スリットを設けることで MVA（マルチドメインバーティカルアライメント）方式の液晶パネルを構成することができる。すなわち、画素 100 では、画素電極 17a・17c 間の間隙がスリット Sac となっており、画素電極 17a にスリット Sac と平行なスリット Sa が設けられ、画素電極 17c にスリット Sac と平行なスリット Sc が設けられ、平面的に視てスリット Sa およびスリット Sac の間となる位置に、スリット Sa と平行なリブ La が設けられ、平面的に視てスリット Sc およびスリット Sac の間となる位置に、スリット Sc と平行なリブ Lc が設けられる。同様に、画素電極 17b・17d 間の間隙がスリット Sbd となっており、画素電極 17b にスリット Sbd と平行なスリット Sb が設けられ、画素電極 17d にスリット Sbd と平行なスリット Sd が設けられ、平面的に視てスリット Sb およびスリット Sbd の間となる位置に、スリット Sb と平行なリブ Lb が設けられ、かつ平面的に視てスリット Sd およびスリット Sbd との間となる位置に、スリット Sd と平行なリブ Ld が設けられる。なお、ここではカラーフィルタ基板（対向基板）にリブを設けたが、これに限ることはなく、カラーフィルタ基板の共通電極にスリットを設け、これを配向規制構造物としてもよい。

【0106】

〔実施の形態 3〕

図 20 は実施の形態 3 にかかる液晶パネルの一部を示す等価回路図である。図 20 に示すように、本液晶パネルでは、列方向に隣接する 2 つの画素に対応して 1 本の CS 信号供給用の保持容量配線（例えば、保持容量配線 18p）が設けられるとともに、1 画素に対応して 2 本の定電位（Vcom）信号供給用の保持容量配線（例えば、保持容量配線 11

8 p・218 q) が設けられている。データ信号線、走査信号線、各トランジスタおよび各画素電極の配置は図1と同様である。

【0107】

画素100では、画素電極17aおよび17cが結合容量Cacを介して接続されるとともに、画素電極17bおよび17dが結合容量Cbdを介して接続され、画素電極17cが、走査信号線16xに接続されたトランジスタ12aを介してデータ信号線15xに接続され、画素電極17dが、走査信号線16xに接続されたトランジスタ12bを介してデータ信号線15xに接続され、画素電極17cと保持容量配線18pとの間に保持容量Chcが形成され、画素電極17aと保持容量配線118pとの間に保持容量Chaが形成され、画素電極17bと保持容量配線218qとの間に保持容量Chbが形成され、画素電極17dと保持容量配線18qとの間に保持容量Chdが形成されている。なお、保持容量配線18p・18qはCS信号供給用の保持容量配線であり、保持容量配線118p・218qは定電位(Vcom)信号供給用の保持容量配線である。また、画素電極17cおよび共通電極com間に液晶容量Clcが形成され、画素電極17aおよび共通電極com間に液晶容量Claが形成され、画素電極17bおよび共通電極com間に液晶容量Clbが形成され、画素電極17dおよび共通電極com間に液晶容量Cl dが形成されている。

10

【0108】

一方、画素100と列方向に隣接する画素101では、画素電極17eおよび17gが結合容量Cegを介して接続されるとともに、画素電極17fおよび17hが結合容量Cfhを介して接続され、画素電極17gが、走査信号線16yに接続されたトランジスタ12eを介してデータ信号線15xに接続され、画素電極17hが、走査信号線16yに接続されたトランジスタ12fを介してデータ信号線15xに接続され、画素電極17gと保持容量配線18qとの間に保持容量Chgが形成され、画素電極17eと保持容量配線118qとの間に保持容量Cheが形成され、画素電極17fと保持容量配線218rとの間に保持容量Chfが形成され、画素電極17hと保持容量配線18rとの間に保持容量Chhが形成されている。なお、保持容量配線18q・18rはCS信号供給用の保持容量配線であり、保持容量配線118q・218rは定電位(Vcom)信号供給用の保持容量配線である。また、画素電極17gおよび共通電極com間に液晶容量Clgが形成され、画素電極17eおよび共通電極com間に液晶容量Cleが形成され、画素電極17fおよび共通電極com間に液晶容量Clfが形成され、画素電極17hおよび共通電極com間に液晶容量Clhが形成されている。

20

30

【0109】

また、画素100と行方向に隣接する画素102では、画素電極17Aおよび17Cが結合容量CACを介して接続されるとともに、画素電極17Bおよび17Dが結合容量CBDを介して接続され、画素電極17Cが、走査信号線16xに接続されたトランジスタ12Aを介してデータ信号線15Xに接続され、画素電極17Dが、走査信号線16xに接続されたトランジスタ12Bを介してデータ信号線15Xに接続され、画素電極17Cと保持容量配線18pとの間に保持容量ChCが形成され、画素電極17Aと保持容量配線118pとの間に保持容量ChCが形成され、画素電極17Bと保持容量配線218qとの間に保持容量ChBが形成され、画素電極17Dと保持容量配線18qとの間に保持容量ChDが形成されている。なお、画素電極17Cおよび共通電極com間に液晶容量ClCが形成され、画素電極17Aおよび共通電極com間に液晶容量ClAが形成され、画素電極17Bおよび共通電極com間に液晶容量ClBが形成され、画素電極17Dおよび共通電極com間に液晶容量ClDが形成されている。

40

【0110】

図21は図20の液晶パネルを備えた液晶表示装置(ノーマリブラックモード)の駆動方法を示すタイミングチャートである。なお、Sv・SVはデータ信号線15x・15Xそれぞれに供給される信号電位を示し、Gx・Gyは走査信号線16x・16yそれぞれに供給されるゲートオンパルス信号を示し、CSSp・CSSq・CSSrは保持容量配

50

線 18 p・18 q・18 r それぞれに供給される CS 信号（保持容量配線信号）を示し、
Va～Vd は、画素 100 に設けられる 4 つの画素電極 17 a～17 d の電位を示してい
る。

【0111】

図 20・21 に示すように、本液晶表示装置では、2 本の保持容量配線 18 p・18 q
の一方である保持容量配線 18 p が、トランジスタ 12 a（第 1 トランジスタ）を介して
データ信号線 15 x に接続する画素電極 17 c（第 1 画素電極）と保持容量を形成すると
ともに、他方である保持容量配線 18 q が、トランジスタ 12 b（第 2 トランジスタ）を
介してデータ信号線 15 x に接続する画素電極 17 d（第 2 画素電極）と保持容量を形成
しており、これら 2 本の保持容量配線 18 p・18 q それぞれに異なる CS 信号が供給さ
れる。なお、各走査信号線は順次選択し、各データ信号線に供給する信号電位の極性を 1
垂直走査期間（1 フレーム）ごとに反転させるとともに、同一水平走査期間においては隣
接する 2 本のデータ信号線に同極性の信号電位を供給する。

10

【0112】

具体的には、保持容量配線 18 p に供給される CS 信号 CSS p および保持容量配線 1
8 q に供給される CS 信号 CSS q は、トランジスタ 12 a・12 b が ON している期間
（Gx のアクティブ期間）は実質的に同レベルを維持しつつ、トランジスタ 12 a・12
b が OFF した後に同じ向きにレベルシフトするが、両 CS 信号間（CSS p・CSS q
）でレベルシフト量が異なっている。また、画素電極 17 c・17 d に供給される信号電
位がプラス極性であるフレームでは両 CS 信号（CSS p・CSS q）のレベルシフトの
向きがプラス方向であり、画素電極 17 c・17 d に供給される信号電位がマイナス極性
であるフレームでは両 CS 信号間（CSS p・CSS q）のレベルシフトの向きはマイナ
ス方向となっている。

20

【0113】

ここで、画素電極 17 c・17 d に供給される信号電位を V とし、図 20 において C l
a=C l b=C l c=C l d=C j、かつ C a c=C b d=C k、かつ C h a=C h b=
C h c=C h d=C h とし、トランジスタ 12 a・12 b が OFF した後に CS 信号 CSS
p・CSS q のレベルが V p・V q にレベルシフトした後の画素電極 17 a～17 d の
電位を V 1～V 4 とすると、

$$V1 = V \times [Ck / (Ck + Cj + Ch)] + Vp \times [(Ch \times Ck) / \beta] \quad 30$$

$$V3 = V + Vp \times \{[Ch \times (Ck + Cj + Ch)] / \beta\}$$

$$V2 = V \times [Ck / (Ck + Cj + Ch)] + Vq \times [(Ch \times Ck) / \beta]$$

$$V4 = V + Vq \times \{[Ch \times (Ck + Cj + Ch)] / \beta\} \text{ となる。}$$

【0114】

但し、 $\beta = Cj^2 + 2 \times Cj \times Ch + 2 \times Cj \times Ck + 2 \times Ch \times Ck + Ch^2$ である。

【0115】

図 21 のフレーム 1（F1）では、CS 信号 CSS p のレベルシフト量が VT でレベル
シフトの向きがプラス方向、CS 信号 CSS q のレベルシフト量が VT よりも小さい Vt
でレベルシフトの向きがプラス方向であり、

40

$V = +V_k \geq 0$ 、かつ $Vp = +VT > Vq = +Vt > 0$ であるため、

$$V3 = +V_k + VT \times \{[Ch \times (Ck + Cj + Ch)] / \beta\}$$

$$V1 = +V_k \times [Ck / (Ck + Cj + Ch)] + VT \times [(Ch \times Ck) / \beta]$$

$$V4 = +V_k + Vt \times \{[Ch \times (Ck + Cj + Ch)] / \beta\}$$

$$V2 = +V_k \times [Ck / (Ck + Cj + Ch)] + Vt \times [(Ch \times Ck) / \beta] \text{ となり}$$

、

$V3 \geq V4 \geq V2$ 、かつ $V3 \geq V1$ が成り立つ。

【0116】

また、 $V4 - V1 = V_k \times [(Cj + Ch) / (Ck + Cj + Ch)] + (Ch / \beta) \times [Vt \times (Ck + Cj + Ch) - VT \times Ck]$ であるため、

50

$V_t \times (C_k + C_j + C_h) - V_T \times C_k \geq 0 \Leftrightarrow V_T \leq V_t \times [(C_k + C_j + C_h) / C_k]$ としておけば、 V_k によらず、図21のように $V_3 \geq V_4 \geq V_1 \geq V_2$ とすることができる。これにより、中間調表示時には、画素電極17c（プラス極性）を含む副画素を超高輝度副画素、画素電極17d（プラス極性）を含む副画素を高輝度副画素、画素電極17a（プラス極性）を含む副画素を低輝度副画素、画素電極17b（プラス極性）を含む副画素を超低輝度副画素とすることができ、画素100～103に中間調を表示させたときは図22（a）のようになる。

【0117】

また、図21のフレーム2（F2）では、CS信号CSSpのレベルシフト量がVTでレベルシフトの向きがマイナス方向、CS信号CSSqのレベルシフト量がVTよりも小さいVtでレベルシフトの向きがマイナス方向であり、

10

$V = -V_k \leq 0$ 、かつ $V_p = -V_T < V_q = -V_t < 0$ であるため、

$V_1 = -V_k - V_t \times \{[C_h \times (C_k + C_j + C_h)] / \beta\}$

$V_2 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_t \times [(C_h \times C_k) / \beta]$

$V_3 = -V_k - V_T \times \{[C_h \times (C_k + C_j + C_h)] / \beta\}$

$V_4 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_T \times [(C_h \times C_k) / \beta]$ となり、 $V_3 \leq V_4 \leq V_2$ 、かつ $V_3 \leq V_1$ が成り立つ。

【0118】

また、 $V_4 - V_1 = -V_k \times [C_j / (C_k + C_j + C_h)] - (C_h / \beta) \times [V_t \times (C_k + C_j + C_h) - V_T \times C_k]$ であるため、

20

上記のように $V_T \leq V_t \times [(C_j + C_k + C_h) / C_k]$ としておけば、 $V_4 \leq V_1$ となり、 V_k によらず、図21のように $V_3 \leq V_4 \leq V_1 \leq V_2$ とすることができる。これにより、中間調表示時には、画素電極17g（マイナス極性）を含む副画素を超高輝度副画素、画素電極17h（マイナス極性）を含む副画素を高輝度副画素、画素電極17e（マイナス極性）を含む副画素を低輝度副画素、画素電極17f（マイナス極性）を含む副画素を超低輝度副画素とすることができ、画素100～103に中間調を表示させたときは図22（b）のようになる。

【0119】

本液晶パネルの一具体例を図23に示す。図23の液晶パネル5fでは、各画素はこれを横切る1本の走査信号線によって2つの部分（領域）に分けられ、一方の部分には、トランジスタに接続する画素電極とこれに容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられ、他方の部分には、トランジスタに接続する画素電極とこれに容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられる。また、列方向に隣接する2つの画素に対応して1本のCS信号供給用の保持容量配線（例えば、保持容量配線18p）が設けられるとともに、1画素に対応して2本の定電位（Vcom）信号供給用の保持容量配線（例えば、保持容量配線118p・218q）が設けられている。

30

【0120】

具体的には、画素100および画素101に沿うようにデータ信号線15xが設けられ、画素102および画素103に沿うようにデータ信号線15Xが設けられ、走査信号線16xが画素100・102それぞれの中央を横切り、走査信号線16yが画素101・103それぞれの中央を横切っている。また、画素100・102を含む画素行とこれの図中上側の画素行とに重なるように保持容量配線18pが設けられ、画素100・102を含む画素行と画素101・103を含む画素行とに重なるように保持容量配線18qが設けられ、画素101・103を含む画素行とこれの図中下側の画素行とに重なるように保持容量配線18rが設けられ、保持容量配線18pと走査信号線16xとの間に保持容量配線118pが設けられ、走査信号線16xと保持容量配線18qとの間に保持容量配線218qが設けられ、保持容量配線18qと走査信号線16yとの間に保持容量配線118qが設けられ、走査信号線16yと保持容量配線18rとの間に保持容量配線218rが設けられている。そして、例えば画素100では、この中央を横切る走査信号線16

40

50

xの図中上側に、トランジスタ12aに接続する長方形形状の画素電極17aとこれに容量を介して接続する長方形形状の画素電極17cとが、画素電極17aが走査信号線16xに隣接し、画素電極17cが画素100の行方向に沿う2つのエッジの一方と隣接するように並べられる一方、走査信号線16xの図中下側に、トランジスタ12bに接続する長方形形状の画素電極17bとこれに容量を介して接続する長方形形状の画素電極17dとが、画素電極17bが走査信号線16xと隣接し、画素電極17dが画素100の行方向に沿う上記2つのエッジの他方と隣接するように並べられている。

【0121】

走査信号線16x上には、トランジスタ12aのソース電極8aおよびドレイン電極9a並びにトランジスタ12bのソース電極8bおよびドレイン電極9bが形成されている。ソース電極8aはデータ信号線15xに接続される。ドレイン電極9aはドレイン引き出し配線27aに接続され、ドレイン引き出し配線27aは、同層に形成された結合容量電極37aに繋がるとともにコンタクトホール11aを介して画素電極17cに接続され、結合容量電極37aは層間絶縁膜を介して画素電極17aと重なっており、これによって画素電極17a・17c間の結合容量Cac（図20参照）が形成される。また、ソース電極8bはデータ信号線15xに接続される。ドレイン電極9bはドレイン引き出し配線27bに接続され、ドレイン引き出し配線27bは、同層に形成された結合容量電極37bに繋がるとともにコンタクトホール11bを介して画素電極17dに接続され、結合容量電極37bは層間絶縁膜を介して画素電極17bと重なっており、これによって画素電極17b・17d間の結合容量Cbd（図20参照）が形成される。

【0122】

さらに、保持容量配線18pが画素電極17cに重なっており、この重なり部分Kcに保持容量Chc（図20参照）が形成されている。また、保持容量配線118pが画素電極17aのエッジの一部と重なるとともに、保持容量配線118pには、これから枝分かれして画素電極17aの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線118pに合流する保持容量配線延伸部118aが繋がっている。そして、画素電極17aと保持容量配線118pおよび保持容量配線延伸部118aそれぞれとの重なり部分Kaに保持容量Cha（図20参照）が形成されている。また、保持容量配線18qが画素電極17dに重なっており、この重なり部分Kdに保持容量Chd（図20参照）が形成されている。また、保持容量配線218qが画素電極17bのエッジの一部と重なるとともに、保持容量配線218qには、これから枝分かれして画素電極17bの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線218qに合流する保持容量配線延伸部218bが繋がっている。そして、画素電極17bと保持容量配線218qおよび保持容量配線延伸部218bそれぞれとの重なり部分Kbに保持容量Chb（図20参照）が形成されている。

【0123】

また、画素101では、この中央を横切る走査信号線16yの図中上側に、トランジスタ12eに接続する長方形形状の画素電極17eとこれに容量を介して接続する長方形形状の画素電極17gとが、画素電極17eが走査信号線16yと隣接し、画素電極17gが画素101の行方向に沿う2つのエッジの一方と隣接するように並べられる一方、走査信号線16yの図中下側に、トランジスタ12fに接続する長方形形状の画素電極17fとこれに容量を介して接続する長方形形状の画素電極17hとが、画素電極17fが走査信号線16yと隣接し、画素電極17hが上記2つのエッジの他方と隣接するように並べられている。そして、走査信号線16y上に、トランジスタ12eのソース電極8eおよびドレイン電極9e並びにトランジスタ12fのソース電極8fおよびドレイン電極9fが形成されている。ソース電極8eはデータ信号線15xに接続される。ドレイン電極9eはドレイン引き出し配線27eに接続され、ドレイン引き出し配線27eは、同層に形成された結合容量電極37eに繋がるとともにコンタクトホール11eを介して画素電極17gに接続され、結合容量電極37eは層間絶縁膜を介して画素電極17eと重なっており、これによって画素電極17e・17g間の結合容量Ceg（図20参照）が形成さ

れる。また、ソース電極 8 f はデータ信号線 1 5 x に接続される。ドレイン電極 9 f はドレイン引き出し配線 2 7 f に接続され、ドレイン引き出し配線 2 7 f は、同層に形成された結合容量電極 3 7 f に繋がるとともにコンタクトホール 1 1 f を介して画素電極 1 7 h に接続され、結合容量電極 3 7 f は層間絶縁膜を介して画素電極 1 7 f と重なっており、これによって画素電極 1 7 f ・ 1 7 h 間の結合容量 C f h (図 2 0 参照) が形成される。

【0124】

さらに、保持容量配線 1 8 q が画素電極 1 7 g に重なっており、この重なり部分 K g に保持容量 C h g (図 2 0 参照) が形成されている。また、保持容量配線 1 1 8 q が画素電極 1 7 e のエッジの一部と重なるとともに、保持容量配線 1 1 8 q には、これから枝分かれして画素電極 1 7 e の上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線 1 1 8 q に合流する保持容量配線延伸部 1 1 8 e が繋がっている。そして、画素電極 1 7 e と保持容量配線 1 1 8 q および保持容量配線延伸部 1 1 8 e それぞれとの重なり部分 K e に保持容量 C h e (図 2 0 参照) が形成されている。また、保持容量配線 1 8 r が画素電極 1 7 h に重なっており、この重なり部分 K h に保持容量 C h h (図 2 0 参照) が形成されている。また、保持容量配線 2 1 8 r が画素電極 1 7 f のエッジの一部と重なるとともに、保持容量配線 2 1 8 r には、これから枝分かれして画素電極 1 7 f の上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線 2 1 8 r に合流する保持容量配線延伸部 2 1 8 f が繋がっている。そして、画素電極 1 7 f と保持容量配線 2 1 8 r および保持容量配線延伸部 2 1 8 f それぞれとの重なり部分 K f に保持容量 C h f (図 2 0 参照) が形成されている。

【0125】

本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、例えばMVAモードの液晶表示装置に適用すると1画素に16個(4方向×4種類)のドメイン(配向領域)が形成される。これにより、視野角特性を向上させることができる。また、本液晶表示装置では、保持容量配線および保持容量配線延伸部を、電氣的にフローティングとなる画素電極(1 7 a ・ 1 7 b ・ 1 7 e ・ 1 7 f)の電氣的シールドパターンとして機能させることができる。これにより、これらの画素電極(1 7 a ・ 1 7 b ・ 1 7 e ・ 1 7 f)への電荷の飛び込みを抑制し、各画素電極を含む副画素の焼き付きを可及的に回避することができる。また、2つの画素行に対応して1本のCS信号供給用の保持容量配線を設けている(すなわち、この1本の保持容量配線を列方向に隣り合う2つの画素で共有している)ため、CS信号供給用の保持容量配線の本数を削減することができる。これにより、CS信号の数を減らしてCS制御回路の構成を容易にでき、画素開口率も高められる。さらに、保持容量配線延伸部によって保持容量配線の冗長効果も得ることができる。例えば、保持容量配線が、保持容量配線延伸部が枝分かれする部分と保持容量配線延伸部が合流する部分との間で断線しても、保持容量配線延伸部がバイパスルートとなって断線箇所以降の部分に定電位(Vcom)信号を送ることができる。

【0126】

図 2 3 の液晶パネル 5 f の層間絶縁膜は無機層間絶縁膜のみとしているが、この層間絶縁膜を無機層間絶縁膜とこれよりも厚い有機層間絶縁膜との二層構造とすることもできる。ただこの場合、結合容量の容量値および保持容量の容量値を十分に確保するために、図 2 4 のように構成することが望ましい。例えば、画素 1 0 0 では、ドレイン引き出し配線 2 7 a と同層にあってかつ画素電極 1 7 a とコンタクトホールを介して接続された保持容量電極 9 7 a を、保持容量配線 1 1 8 p 上に設け、ドレイン引き出し配線 2 7 a と同層にあってかつ画素電極 1 7 c とコンタクトホールを介して接続された保持容量電極 6 7 c を、保持容量配線 1 8 p 上に設け、ドレイン引き出し配線 2 7 b と同層にあってかつ画素電極 1 7 b とコンタクトホールを介して接続された保持容量電極 9 7 b を、保持容量配線 2 1 8 q 上に設け、ドレイン引き出し配線 2 7 b と同層にあってかつ画素電極 1 7 d とコンタクトホールを介して接続された保持容量電極 6 7 d を、保持容量配線 1 8 q 上に設け、さらに有機層間絶縁膜については、結合容量電極 3 7 a ・ 3 7 b と重なる部分を刳り貫い

ておく、あるいは局所的に薄くしておく。こうすれば、結合容量の容量値および保持容量の容量値を十分に確保しながら、各種寄生容量の低減、配線同士の短絡防止、および平坦化による画素電極の裂け等の低減といった効果を得ることができる。

【0127】

〔実施の形態4〕

図25は実施の形態4にかかる液晶パネルの一部を示す等価回路図である。図25に示すように、本液晶パネルでは、列方向に隣接する2つの画素行に対応して1本のCS信号供給用の保持容量配線が設けられている。データ信号線、走査信号線、各トランジスタおよび各画素電極の配置は図1と同様である。

【0128】

画素100では、画素電極17aおよび17cが結合容量Cacを介して接続されるとともに、画素電極17bおよび17dが結合容量Cbdを介して接続され、画素電極17aが、走査信号線16xに接続されたトランジスタ12aを介してデータ信号線15xに接続され、画素電極17bが、走査信号線16xに接続されたトランジスタ12bを介してデータ信号線15xに接続され、画素電極17aと保持容量配線18pとの間に保持容量Chaが形成され、画素電極17cと保持容量配線18pとの間に保持容量Chcが形成され、画素電極17bと保持容量配線18qとの間に保持容量Chbが形成され、画素電極17dと保持容量配線18qとの間に保持容量Chdが形成されている。なお、保持容量配線18p・18qはCS信号供給用の保持容量配線である。また、画素電極17cおよび共通電極com間に液晶容量Clcが形成され、画素電極17aおよび共通電極com間に液晶容量Claが形成され、画素電極17bおよび共通電極com間に液晶容量Clbが形成され、画素電極17dおよび共通電極com間に液晶容量Cl dが形成されている。

【0129】

一方、画素100と列方向に隣接する画素101では、画素電極17eおよび17gが結合容量Cegを介して接続されるとともに、画素電極17fおよび17hが結合容量Cfhを介して接続され、画素電極17eが、走査信号線16yに接続されたトランジスタ12eを介してデータ信号線15xに接続され、画素電極17fが、走査信号線16yに接続されたトランジスタ12fを介してデータ信号線15xに接続され、画素電極17eと保持容量配線18qとの間に保持容量Cheが形成され、画素電極17gと保持容量配線18qとの間に保持容量Chgが形成され、画素電極17fと保持容量配線18rとの間に保持容量Chfが形成され、画素電極17hと保持容量配線18rとの間に保持容量Chhが形成されている。なお、保持容量配線18q・18rはCS信号供給用の保持容量配線である。また、画素電極17gおよび共通電極com間に液晶容量Clgが形成され、画素電極17eおよび共通電極com間に液晶容量Cleが形成され、画素電極17fおよび共通電極com間に液晶容量Clfが形成され、画素電極17hおよび共通電極com間に液晶容量Clhが形成されている。

【0130】

また、画素100と行方向に隣接する画素102では、画素電極17Aおよび17Cが結合容量CACを介して接続されるとともに、画素電極17Bおよび17Dが結合容量CBDを介して接続され、画素電極17Aが、走査信号線16xに接続されたトランジスタ12Aを介してデータ信号線15Xに接続され、画素電極17Bが、走査信号線16xに接続されたトランジスタ12Bを介してデータ信号線15Xに接続され、画素電極17Aと保持容量配線18pとの間に保持容量ChAが形成され、画素電極17Cと保持容量配線18pとの間に保持容量ChCが形成され、画素電極17Bと保持容量配線18qとの間に保持容量ChBが形成され、画素電極17Dと保持容量配線18qとの間に保持容量ChDが形成されている。なお、画素電極17Cおよび共通電極com間に液晶容量ClCが形成され、画素電極17Aおよび共通電極com間に液晶容量ClAが形成され、画素電極17Bおよび共通電極com間に液晶容量ClBが形成され、画素電極17Dおよび共通電極com間に液晶容量ClDが形成されている。

【0131】

図26は図25の液晶パネルを備えた液晶表示装置（ノーマリブラックモード）の駆動方法を示すタイミングチャートである。なお、 $S_v \cdot S_V$ はデータ信号線15x・15Xそれぞれに供給される信号電位を示し、 $G_x \cdot G_y$ は走査信号線16x・16yそれぞれに供給されるゲートオンパルス信号を示し、 $CSSP \cdot CSSQ \cdot CSSR$ は保持容量配線18p・18q・18rそれぞれに供給されるCS信号（保持容量配線信号）を示し、 $V_a \sim V_d$ は、画素100に設けられる4つの画素電極17a～17dの電位を示している。

【0132】

図25・26に示すように、本液晶表示装置では、2本の保持容量配線18p・18qの一方である保持容量配線18pが、トランジスタ12a（第1トランジスタ）を介してデータ信号線15xに接続する画素電極17a（第1画素電極）および画素電極17aに容量結合された画素電極17c（第3画素電極）それぞれと保持容量を形成するとともに、他方である保持容量配線18qが、トランジスタ12b（第2トランジスタ）を介してデータ信号線15xに接続する画素電極17b（第2画素電極）および画素電極17bに容量結合された画素電極17d（第4画素電極）それぞれと保持容量を形成しており、これら2本の保持容量配線18p・18qそれぞれに異なるCS信号が供給される。なお、各走査信号線は順次選択し、各データ信号線に供給する信号電位の極性を1垂直走査期間（1フレーム）ごとに反転させるとともに、同一水平走査期間においては隣接する2本のデータ信号線に同極性の信号電位を供給する。

【0133】

具体的には、保持容量配線18pに供給されるCS信号 $CSSP$ および保持容量配線18qに供給されるCS信号 $CSSQ$ は、トランジスタ12a・12bがONしている期間（ G_x のアクティブ期間）は実質的に同レベルを維持しつつ、トランジスタ12a・12bがOFFした後に同じ向きにレベルシフトするが、両CS信号間（ $CSSP \cdot CSSQ$ ）でレベルシフト量が異なっている。また、画素電極17a・17bに供給される信号電位がプラス極性であるフレームでは両CS信号（ $CSSP \cdot CSSQ$ ）のレベルシフトの向きがプラス方向であり、画素電極17a・17bに供給される信号電位がマイナス極性であるフレームでは両CS信号間（ $CSSP \cdot CSSQ$ ）のレベルシフトの向きはマイナス方向となっている。

【0134】

ここで、画素電極17a・17bに供給される信号電位を V とし、図25において $C1a = C1b = C1c = C1d = Cj$ 、かつ $Cac = Cbd = Ck$ 、かつ $Cha = Chb = Ch$ とし、トランジスタ12a・12bがOFFしたときの画素電極17a～17dの電位を $v1 \sim v4$ とし、このときのCS信号 $CSSP \cdot CSSQ$ のレベルを $vp \cdot vq$ とし、このときの画素電極17a～17dの電荷総量を $q1 \sim q4$ とすれば、 $v1 = v2 = V$ 、かつ $vp = vq = 0$ （ V_{com} ）であるため、画素電極17a～17dの電荷保存則から以下の式1～4が成り立つ。

【0135】

$$Cj \times V + Ch \times V + Ck \times (V - v3) = q1 \quad \dots \text{式1}$$

$$Cj \times V + Ch \times V + Ck \times (V - v4) = q2 \quad \dots \text{式2}$$

$$Cj \times v3 + Ch \times v3 - Ck \times (V - v3) = q3 = 0 \quad \dots \text{式3}$$

$$Cj \times v4 + Ch \times v4 - Ck \times (V - v4) = q4 = 0 \quad \dots \text{式4}$$

さらに、トランジスタ12a・12bがOFFした後にCS信号 $CSSP \cdot CSSQ$ のレベルが $Vp \cdot Vq$ にレベルシフトするため、このときの画素電極17a～17dの電位を $V1 \sim V4$ とすると、画素電極17a～17dの電荷保存則から以下の式5～9が成り立つ。

【0136】

$$Cj \times V1 + Ch \times (V1 - Vp) + Ck \times (V1 - V3) = q1 \quad \dots \text{式5}$$

$$Cj \times V2 + Ch \times (V2 - Vq) + Ck \times (V2 - V4) = q2 \quad \dots \text{式6}$$

$$C_j \times V_3 + C_h \times (V_3 - V_p) - C_k \times (V_1 - V_3) = q_3 = 0 \dots \text{式 7}$$

$$C_j \times V_4 + C_h \times (V_4 - V_q) - C_k \times (V_2 - V_4) = q_4 = 0 \dots \text{式 8}$$

よって、式 3・4 から、 $v_3 = v_4 = V \times [C_k / (C_k + C_j + C_h)]$ となり、
式 1・3・5・7 から、

$$V_1 = V + V_p \times \gamma$$

$$V_3 = V \times [C_k / (C_k + C_j + C_h)] + V_p \times \gamma \text{ となる。}$$

【0137】

但し、 $\gamma = [C_h \times (2 \times C_k + C_j + C_h)] / (C_j^2 + 2 \times C_j \times C_h + 2 \times C_j \times C_k + 2 \times C_h \times C_k + C_h^2)$ である。

【0138】

また、式 2・4・6・8 から、

$$V_2 = V + V_q \times \gamma$$

$$V_4 = V \times [C_k / (C_k + C_j + C_h)] + V_q \times \gamma \text{ となる。}$$

【0139】

図 26 のフレーム 1 (F1) では、CS 信号 CSSP のレベルシフト量が VT でレベルシフトの向きがプラス方向、CS 信号 CSSQ のレベルシフト量が VT よりも小さい Vt でレベルシフトの向きがプラス方向であり、

$$V = +V_k \geq 0, \text{ かつ } V_p = +V_T > V_q = +V_t > 0 \text{ であるため、}$$

$$V_1 = +V_k + V_T \times \gamma$$

$$V_2 = +V_k + V_t \times \gamma$$

$$V_3 = +V_k \times [C_k / (C_k + C_j + C_h)] + V_T \times \gamma$$

$$V_4 = +V_k \times [C_k / (C_k + C_j + C_h)] + V_t \times \gamma \text{ となる。}$$

【0140】

すなわち、Vk の大きさによらず、図 26 のように $V_1 \geq V_2 \geq V_3 \geq V_4$ となり、これによって、中間調表示時には、画素電極 17a (プラス極性) を含む副画素を超高輝度副画素、画素電極 17b (プラス極性) を含む副画素を高輝度副画素、画素電極 17c (プラス極性) を含む副画素を低輝度副画素、画素電極 17d (プラス極性) を含む副画素を超低輝度副画素とすることができ、画素 100～103 に中間調を表示させたときは図 3 (a) のようになる。

【0141】

また、図 26 のフレーム 2 (F2) では、CS 信号 CSSP のレベルシフト量が VT でレベルシフトの向きがマイナス方向、CS 信号 CSSQ のレベルシフト量が VT よりも小さい Vt でレベルシフトの向きがマイナス方向であり、

$$V = -V_k \leq 0, \text{ かつ } V_p = -V_T < V_q = -V_t < 0 \text{ であるため、}$$

$$V_1 = -V_k - V_T \times \gamma$$

$$V_2 = -V_k - V_t \times \gamma$$

$$V_3 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_T \times \gamma$$

$$V_4 = -V_k \times [C_k / (C_k + C_j + C_h)] - V_t \times \gamma \text{ となる。}$$

【0142】

すなわち、Vk の大きさによらず、 $V_T > V_t$ でさえあれば図 26 のように $V_1 \leq V_2 \leq V_3 \leq V_4$ となり、これによって、中間調表示時には、画素電極 17e (マイナス極性) を含む副画素を超高輝度副画素、画素電極 17f (マイナス極性) を含む副画素を高輝度副画素、画素電極 17g (マイナス極性) を含む副画素を低輝度副画素、画素電極 17h (マイナス極性) を含む副画素を超低輝度副画素とすることができ、画素 100～103 に中間調を表示させたときは図 3 (b) のようになる。

【0143】

本液晶パネルの一具体例を図 27 に示す。図 27 の液晶パネル 5g では、各画素はこれを横切る 1 本の走査信号線によって 2 つの部分 (領域) に分けられ、一方の部分には、トランジスタに接続する画素電極とこれに容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられ、他方の部分には、トランジスタに接続する画素電極と

10

20

30

40

50

これに容量を介して接続する画素電極とが、前者が走査信号線と隣接するように並べられる。また、隣り合う2つの画素行に対応して1本のCS信号供給用の保持容量配線（例えば、保持容量配線18p）が設けられ、該保持容量配線は画素電極のエッジ（外周）の一部と重なるともに、該保持容量配線には、平面的に視て、上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び該保持容量配線に合流する保持容量配線延伸部が繋がっている。

【0144】

具体的には、画素100および画素101に沿うようにデータ信号線15xが設けられ、画素102および画素103に沿うようにデータ信号線15Xが設けられ、走査信号線16xが画素100・102それぞれの中央を横切り、走査信号線16yが画素101・103それぞれの中央を横切っている。また、画素100・102を含む画素行およびこの図中上側の画素行に重なるように保持容量配線18pが設けられ、画素100・102を含む画素行および画素101・103を含む画素行に重なるように保持容量配線18qが設けられ、画素101・103を含む画素行およびこの図中下側の画素行に重なるように保持容量配線18rが設けられている。そして、例えば画素100では、この中央を横切る走査信号線16xの図中上側に、トランジスタ12aに接続する長方形形状の画素電極17aとこれに容量を介して接続する長方形形状の画素電極17cとが、画素電極17aが走査信号線16xに隣接し、画素電極17cが画素100の行方向に沿う2つのエッジの一方と隣接するように並べられる一方、走査信号線16xの図中下側に、トランジスタ12bに接続する長方形形状の画素電極17bとこれに容量を介して接続する長方形形状の画素電極17dとが、画素電極17bが走査信号線16xと隣接し、画素電極17dが画素100の行方向に沿う上記2つのエッジの他方と隣接するように並べられている。走査信号線16x上には、トランジスタ12aのソース電極8aおよびドレイン電極9a並びにトランジスタ12bのソース電極8bおよびドレイン電極9bが形成されている。ソース電極8aはデータ信号線15xに接続される。ドレイン電極9aはドレイン引き出し配線27aに接続され、ドレイン引き出し配線27aは、同層に形成された結合容量電極37aに繋がるとともにコンタクトホール11aを介して画素電極17aに接続され、結合容量電極37aは層間絶縁膜を介して画素電極17cと重なっており、これによって画素電極17a・17c間の結合容量Cac（図25参照）が形成される。また、ソース電極8bはデータ信号線15xに接続される。ドレイン電極9bはドレイン引き出し配線27bに接続され、ドレイン引き出し配線27bは、同層に形成された結合容量電極37bに繋がるとともにコンタクトホール11bを介して画素電極17bに接続され、結合容量電極37bは層間絶縁膜を介して画素電極17dと重なっており、これによって画素電極17b・17d間の結合容量Cbd（図25参照）が形成される。

【0145】

さらに、保持容量配線18pが画素電極17cのエッジ（外周）の一部（行方向に沿う2つの部分のうち走査信号線16xから遠い方）と重なることで、両者（保持容量配線18pと画素電極17c）の重なり部分Kcに保持容量Chc（図25参照）の多くが形成される。さらに、保持容量配線18pには、平面的に視て、保持容量配線18pから枝分かれして画素電極17cの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線18pに合流する保持容量配線延伸部18cが繋がっており、これによって、電氣的にフローティングである画素電極17cが保持容量配線18pおよび保持容量配線延伸部18cによって電氣的にシールドされる。また、この保持容量配線延伸部18cと画素電極17aとが重なることで、両者（保持容量配線延伸部18cと画素電極17a）の重なり部分Kaに保持容量Cha（図25参照）が形成される。同様に、保持容量配線18qが画素電極17dのエッジ（外周）の一部（行方向に沿う2つの部分のうち走査信号線16xから遠い方）と重なることで、両者（保持容量配線18qと画素電極17d）の重なり部分Kdに保持容量Chd（図25参照）の多くが形成される。さらに、保持容量配線18qには、平面的に視て、保持容量配線18pから枝分かれして画素電極17dの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び

保持容量配線 18 q に合流する保持容量配線延伸部 18 d が繋がっており、これによって、電氣的にフローティングである画素電極 17 d が保持容量配線 18 q および保持容量配線延伸部 18 d によって電氣的にシールドされる。また、この保持容量配線延伸部 18 d と画素電極 17 b とが重なることで、両者（保持容量配線延伸部 18 d と画素電極 17 b）の重なり部分 K b に保持容量 C h b（図 25 参照）が形成される。なお、保持容量配線延伸部 18 c と画素電極 17 c との重なり部分にも保持容量 C h c の一部が形成される。また、保持容量配線延伸部 18 d と画素電極 17 d との重なり部分にも保持容量 C h d の一部が形成される。

【0146】

また、画素 101 では、この中央を横切る走査信号線 16 y の図中上側に、トランジスタ 12 e に接続する長方形形状の画素電極 17 e とこれに容量を介して接続する長方形形状の画素電極 17 g とが、画素電極 17 e が走査信号線 16 y と隣接し、画素電極 17 g が画素 101 の行方向に沿う 2 つのエッジの一方と隣接するように並べられる一方、走査信号線 16 y の図中下側に、トランジスタ 12 f に接続する長方形形状の画素電極 17 f とこれに容量を介して接続する長方形形状の画素電極 17 h とが、画素電極 17 f が走査信号線 16 y と隣接し、画素電極 17 h が上記 2 つのエッジの他方と隣接するように並べられている。そして、走査信号線 16 y 上に、トランジスタ 12 e のソース電極 8 e およびドレイン電極 9 e 並びにトランジスタ 12 f のソース電極 8 f およびドレイン電極 9 f が形成されている。ソース電極 8 e はデータ信号線 15 x に接続される。ドレイン電極 9 e はドレイン引き出し配線 27 e に接続され、ドレイン引き出し配線 27 e は、同層に形成された結合容量電極 37 e に繋がるとともにコンタクトホール 11 e を介して画素電極 17 e に接続され、結合容量電極 37 e は層間絶縁膜を介して画素電極 17 g と重なっており、これによって画素電極 17 e ・ 17 g 間の結合容量 C e g（図 25 参照）が形成される。また、ソース電極 8 f はデータ信号線 15 x に接続される。ドレイン電極 9 f はドレイン引き出し配線 27 f に接続され、ドレイン引き出し配線 27 f は、同層に形成された結合容量電極 37 f に繋がるとともにコンタクトホール 11 f を介して画素電極 17 f に接続され、結合容量電極 37 f は層間絶縁膜を介して画素電極 17 h と重なっており、これによって画素電極 17 f ・ 17 h 間の結合容量 C f h（図 25 参照）が形成される。

【0147】

さらに、保持容量配線 18 q が画素電極 17 g のエッジ（外周）の一部と重なることで、両者（保持容量配線 18 q と画素電極 17 g）の重なり部分 K g に保持容量 C h g（図 25 参照）の多くが形成される。さらに、保持容量配線 18 q には、平面的に視て、保持容量配線 18 q から枝分かれして画素電極 17 g の上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線 18 q に合流する保持容量配線延伸部 18 g が繋がっており、これによって、電氣的にフローティングである画素電極 17 g が保持容量配線 18 q および保持容量配線延伸部 18 g によって電氣的にシールドされる。また、この保持容量配線延伸部 18 g と画素電極 17 e とが重なることで、両者（保持容量配線延伸部 18 g と画素電極 17 e）の重なり部分 K e に保持容量 C h e（図 25 参照）が形成される。同様に、保持容量配線 18 r が画素電極 17 h のエッジ（外周）の一部と重なることで、両者（保持容量配線 18 r と画素電極 17 h）の重なり部分 K h に保持容量 C h h（図 25 参照）の多くが形成される。さらに、保持容量配線 18 r には、平面的に視て、保持容量配線 18 r から枝分かれして画素電極 17 h の上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線 18 r に合流する保持容量配線延伸部 18 h が繋がっており、これによって、電氣的にフローティングである画素電極 17 h が保持容量配線 18 r および保持容量配線延伸部 18 h によって電氣的にシールドされる。また、この保持容量配線延伸部 18 h と画素電極 17 f とが重なることで、両者（保持容量配線延伸部 18 h と画素電極 17 f）の重なり部分 K f に保持容量 C h f（図 25 参照）が形成される。なお、保持容量配線延伸部 18 g と画素電極 17 g との重なり部分にも保持容量 C h g の一部が形成される。また、保持容量配線延伸部 18 h と画素電極 17 h との重なり部分にも保持容量 C h h の一部が形成される。

【0148】

本液晶表示装置によれば、1つの画素に設けた4つの副画素それぞれを、中間調表示時に互いに異なる輝度に制御することが可能となるため、例えばMVAモードの液晶表示装置に適用すると1画素に16個(4方向×4種類)のドメイン(配向領域)が形成される。これにより、視野角特性を向上させることができる。また、本液晶表示装置では、異なる画素に属する明副画素(図3のMやm)同士が隣接しないため、異なる画素に属する明副画素同士が隣接するような液晶表示装置よりも自然な表示が可能となる。また、本液晶表示装置では、保持容量配線および保持容量配線延伸部を、電氣的にフローティングとなる画素電極(17c・17d・17g・17h)の電氣的シールドパターンとして機能させることができる。これにより、これらの画素電極(17c・17d・17g・17h)への電荷の飛び込みを抑制し、各画素電極を含む副画素の焼き付きを可及的に回避することができる。また、2つの画素行に対応して1本のCS信号供給用の保持容量配線を設けている(すなわち、この1本の保持容量配線を列方向に隣り合う2つの画素で共有している)ため、CS信号供給用の保持容量配線の本数を削減することができる。これにより、CS信号の数を減らしてCS制御回路の構成を容易にでき、画素開口率も高められる。さらに、保持容量配線延伸部によって保持容量配線の冗長効果も得ることができる。例えば、保持容量配線が、保持容量配線延伸部が枝分かれする部分と保持容量配線延伸部が合流する部分との間で断線しても、保持容量配線延伸部がバイパスルートとなって断線箇所以降の部分にCS信号を送ることができる。

10

【0149】

図27の液晶パネル5gを図28のように構成することもできる。すなわち、列方向に隣接する保持容量配線延伸部同士が互いに接続された構成とする。例えば、画素100では、保持容量配線18pに、保持容量配線18pから枝分かれして画素電極17cの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線18pに合流する保持容量配線延伸部18cと、保持容量配線18pから枝分かれして画素電極17Cの上記エッジの残部と重なるかあるいはその外側を通るように延伸して再び保持容量配線18pに合流する保持容量配線延伸部18Cとが繋がっており、これら保持容量配線延伸部18c・18Cが、データ信号線15X下において互いに接続されている。図28の構成によって、液晶パネル5gにおける保持容量配線の冗長効果を高めることができる。例えば、保持容量配線が、データ信号線と交差する部分で断線しても、互いに接続された、列方向に隣接する2つの保持容量配線延伸部がバイパスルートとなって断線箇所以降の部分にCS信号を送ることができる。

20

30

【0150】

図29は、本液晶表示装置の構成を示すブロック図である。同図に示されるように、本液晶表示装置は、表示部(液晶パネル)と、ソースドライバ(SD)と、ゲートドライバ(GD)と、表示制御回路と、CS制御回路とを備えている。ソースドライバはデータ信号線を駆動し、ゲートドライバは走査信号線を駆動し、表示制御回路は、ソースドライバおよびゲートドライバを制御し、CS制御回路は各保持容量配線に各種信号(CS信号や定電位信号)を供給する。

【0151】

表示制御回路は、外部の信号源(例えばチューナー)から、表示すべき画像を表すデジタルビデオ信号Dvと、当該デジタルビデオ信号Dvに対応する水平同期信号HSYおよび垂直同期信号VSYと、表示動作を制御するための制御信号Dcとを受け取る。また、表示制御回路は、受け取ったこれらの信号Dv, HSY, VSY, Dcに基づき、そのデジタルビデオ信号Dvの表す画像を表示部に表示させるための信号として、データスタートパルス信号SSPと、データクロック信号SCKと、表示すべき画像を表すデジタル画像信号DA(ビデオ信号Dvに対応する信号)と、ゲートスタートパルス信号GSPと、ゲートクロック信号GCKと、ゲートドライバ出力制御信号(走査信号出力制御信号)GOEとを生成し、これらを出力する。

40

【0152】

50

より詳しくは、ビデオ信号D_vを内部メモリで必要に応じてタイミング調整等を行った後に、デジタル画像信号D_Aとして表示制御回路から出力し、そのデジタル画像信号D_Aの表す画像の各画素に対応するパルスからなる信号としてデータクロック信号S_{CK}を生成し、水平同期信号H_{SY}に基づき1水平走査期間毎に所定期間だけハイレベル（Hレベル）となる信号としてデータスタートパルス信号S_{SP}を生成し、垂直同期信号V_{SY}に基づき1フレーム期間（1垂直走査期間）毎に所定期間だけHレベルとなる信号としてゲートスタートパルス信号G_{SP}を生成し、水平同期信号H_{SY}に基づきゲートクロック信号G_{CK}を生成し、水平同期信号H_{SY}および制御信号D_cに基づきゲートドライバ出力制御信号G_{OE}を生成する。

【0153】

10

上記のようにして表示制御回路において生成された信号のうち、デジタル画像信号D_A、信号電位（データ信号電位）の極性を制御する極性反転信号P_{OL}、データスタートパルス信号S_{SP}、およびデータクロック信号S_{CK}は、ソースドライバに入力され、ゲートスタートパルス信号G_{SP}とゲートクロック信号G_{CK}とゲートドライバ出力制御信号G_{OE}とは、ゲートドライバに入力される。また、ゲートスタートパルス信号G_{SP}とゲートクロック信号G_{CK}とは、C_S制御回路に入力される。

【0154】

そして、ソースドライバは、デジタル画像信号D_A、データクロック信号S_{CK}、データスタートパルス信号S_{SP}、および極性反転信号P_{OL}に基づき、デジタル画像信号D_Aの表す画像の各走査信号線における画素値に相当するアナログ電位（信号電位）を1水平走査期間毎に順次生成し、これらのデータ信号をデータ信号線（例えば、15x・15X）に出力する。また、ゲートドライバは、ゲートスタートパルス信号G_{SP}およびゲートクロック信号G_{CK}と、ゲートドライバ出力制御信号G_{OE}とに基づき、ゲートオンパルス信号を生成し、これらを走査信号線に出力し、これによって走査信号線を選択的に駆動する。また、C_S制御回路は、ゲートスタートパルス信号G_{SP}およびゲートクロック信号G_{CK}に基づいてC_S信号を生成し、また、定電位信号を生成し、これらを各保持容量配線に供給する。

20

【0155】

上記のようにソースドライバおよびゲートドライバにより表示部（液晶パネル）のデータ信号線および走査信号線が駆動されることで、選択された走査信号線に接続されたトランジスタ（T_{FT}）を介して、データ信号線から画素電極に信号電位が書き込まれる。また、C_S信号によって、画素電極に書き込まれた信号電位が調整（変調）される。これにより各副画素の液晶層に所望の電圧が印加され、これによってバックライトからの光の透過量が制御され、デジタルビデオ信号D_vの示す画像が表示部に表示される。

30

【0156】

次に、本液晶表示装置をテレビジョン受信機に適用するときの一構成例について説明する。図30は、テレビジョン受信機用の液晶表示装置800の構成を示すブロック図である。液晶表示装置800は、液晶表示ユニット84と、Y/C分離回路80と、ビデオクロマ回路81と、A/Dコンバータ82と、液晶コントローラ83と、バックライト駆動回路85と、バックライト86と、マイコン（マイクロコンピュータ）87と、階調回路88とを備えている。なお、液晶表示ユニット84は、液晶パネルと、これを駆動するためのソースドライバおよびゲートドライバとで構成される。

40

【0157】

上記構成の液晶表示装置800では、まず、テレビジョン信号としての複合カラー映像信号S_{c_v}が外部からY/C分離回路80に入力され、そこで輝度信号と色信号に分離される。これらの輝度信号と色信号は、ビデオクロマ回路81にて光の3原色に対応するアナログR_{GB}信号に変換され、さらに、このアナログR_{GB}信号はA/Dコンバータ82により、デジタルR_{GB}信号に変換される。このデジタルR_{GB}信号は液晶コントローラ83に入力される。また、Y/C分離回路80では、外部から入力された複合カラー映像信号S_{c_v}から水平および垂直同期信号も取り出され、これらの同期信号もマイコン87

50

を介して液晶コントローラ 8 3 に入力される。

【0158】

液晶表示ユニット 8 4 には、液晶コントローラ 8 3 からデジタル RGB 信号が、上記同期信号に基づくタイミング信号と共に所定のタイミングで入力される。また、階調回路 8 8 では、カラー表示の 3 原色 R, G, B それぞれの階調電位が生成され、それらの階調電位も液晶表示ユニット 8 4 に供給される。液晶表示ユニット 8 4 では、これらの RGB 信号、タイミング信号および階調電位に基づき内部のソースドライバやゲートドライバ等により駆動用信号（データ信号＝信号電位、走査信号等）が生成され、それらの駆動用信号に基づき、内部の液晶パネルにカラー画像が表示される。なお、この液晶表示ユニット 8 4 によって画像を表示するには、液晶表示ユニット内の液晶パネルの後方から光を照射する必要がある、この液晶表示装置 8 0 0 では、マイコン 8 7 の制御の下にバックライト駆動回路 8 5 がバックライト 8 6 を駆動することにより、液晶パネルの裏面に光が照射される。上記の処理を含め、システム全体の制御はマイコン 8 7 が行う。なお、外部から入力される映像信号（複合カラー映像信号）としては、テレビジョン放送に基づく映像信号のみならず、カメラにより撮像された映像信号や、インターネット回線を介して供給される映像信号なども使用可能であり、この液晶表示装置 8 0 0 では、様々な映像信号に基づいた画像表示が可能である。

10

【0159】

液晶表示装置 8 0 0 でテレビジョン放送に基づく画像を表示する場合には、図 3 1 に示すように、液晶表示装置 8 0 0 にチューナー部 9 0 が接続され、これによって本テレビジョン受像機が構成される。このチューナー部 9 0 は、アンテナ（不図示）で受信した受信波（高周波信号）の中から受信すべきチャンネルの信号を抜き出して中間周波信号に変換し、この中間周波数信号を検波することによってテレビジョン信号としての複合カラー映像信号 S c v を取り出す。この複合カラー映像信号 S c v は、既述のように液晶表示装置 8 0 0 に入力され、この複合カラー映像信号 S c v に基づく画像が該液晶表示装置 8 0 0 によって表示される。

20

【0160】

図 3 2 は、本テレビジョン受像機の一構成例を示す分解斜視図である。同図に示すように、本テレビジョン受像機は、その構成要素として、液晶表示装置 8 0 0 の他に第 1 筐体 8 0 1 および第 2 筐体 8 0 6 を有しており、液晶表示装置 8 0 0 を第 1 筐体 8 0 1 と第 2 筐体 8 0 6 とで包み込むようにして挟持した構成となっている。第 1 筐体 8 0 1 には、液晶表示装置 8 0 0 で表示される画像を透過させる開口部 8 0 1 a が形成されている。また、第 2 筐体 8 0 6 は、液晶表示装置 8 0 0 の背面側を覆うものであり、当該表示装置 8 0 0 を操作するための操作用回路 8 0 5 が設けられると共に、下方に支持用部材 8 0 8 が取り付けられている。

30

【0161】

本発明は上記の実施の形態に限定されるものではなく、上記実施の形態を公知技術等に基づいて適宜変更したものやそれらを組み合わせて得られるものも本発明の実施の形態に含まれる。

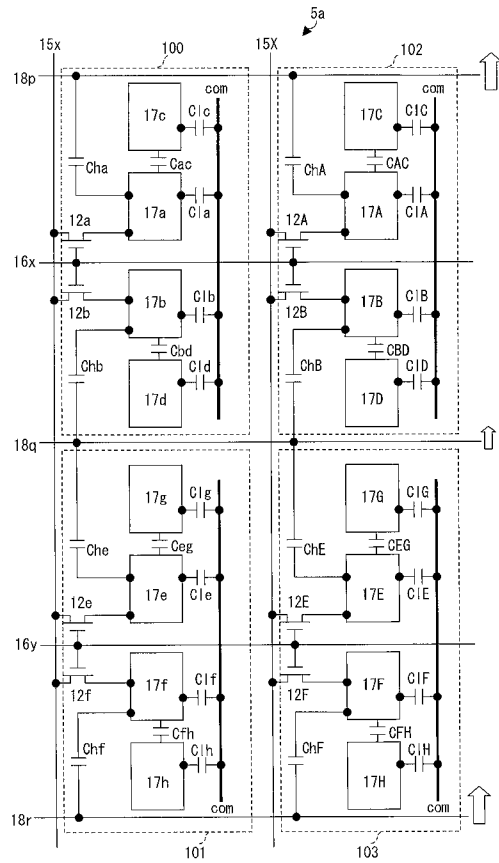
【産業上の利用可能性】

40

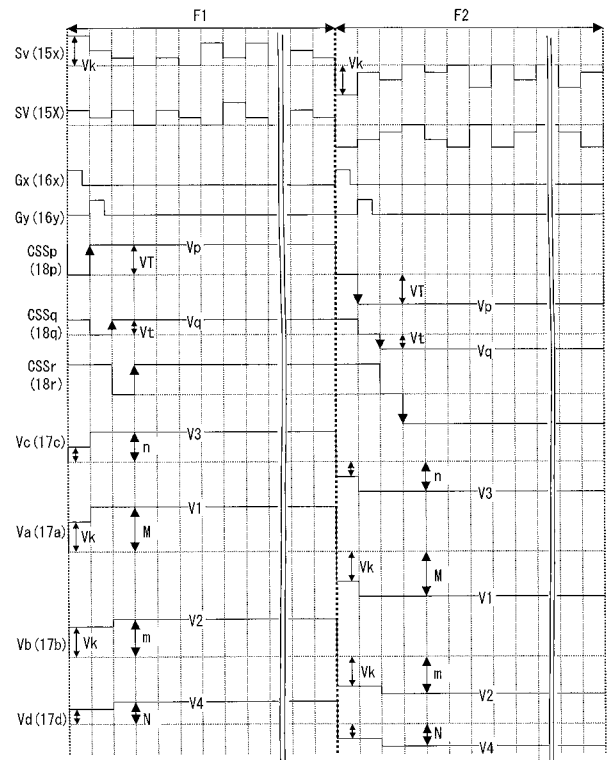
【0162】

本発明の液晶表示装置は、例えば液晶テレビに好適である。

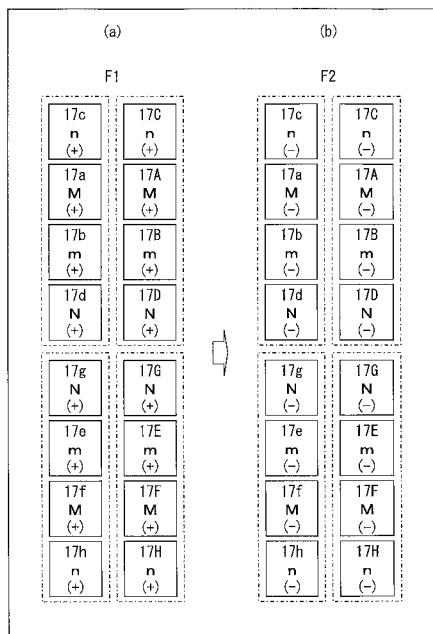
【図 1】



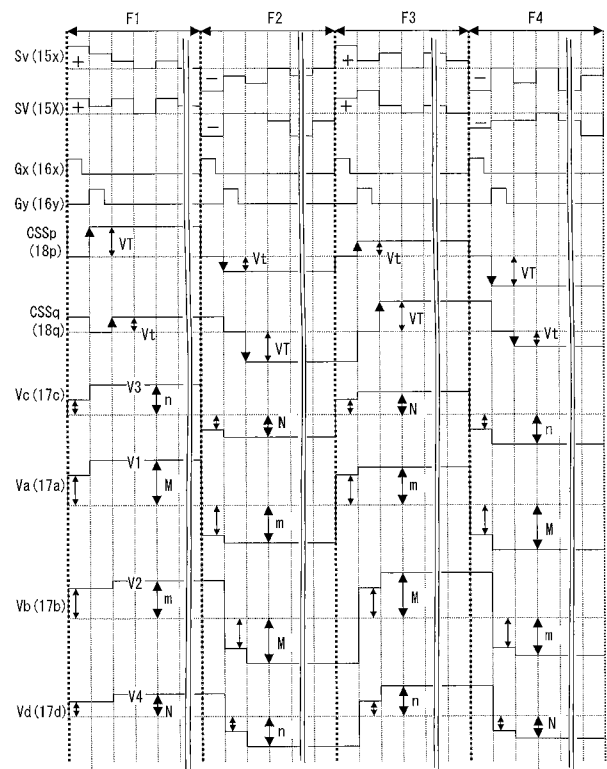
【図 2】



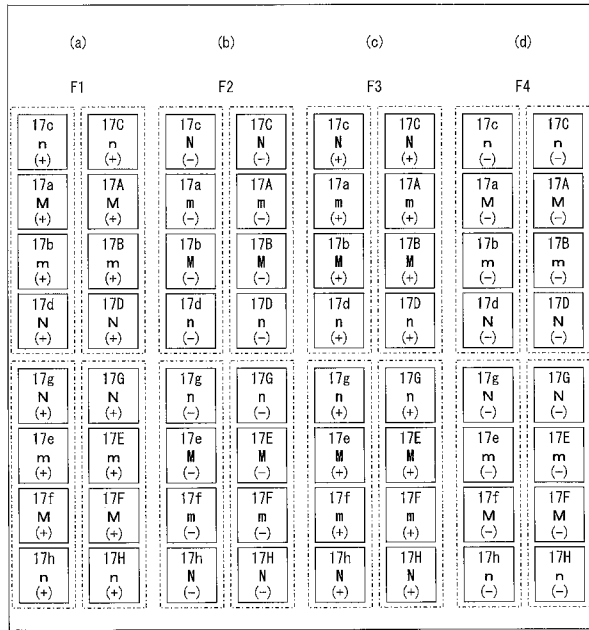
【図 3】



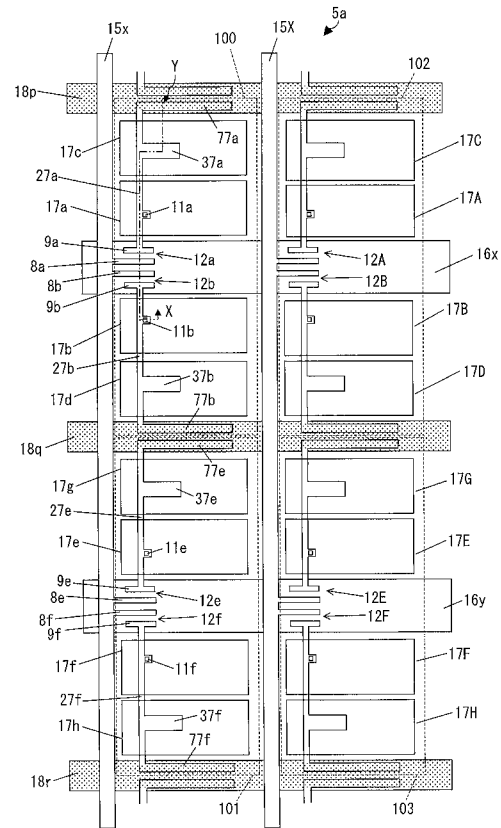
【図 4】



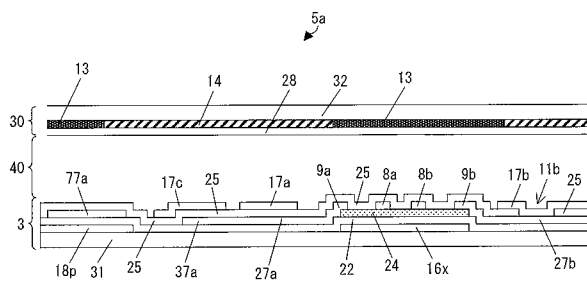
【図 5】



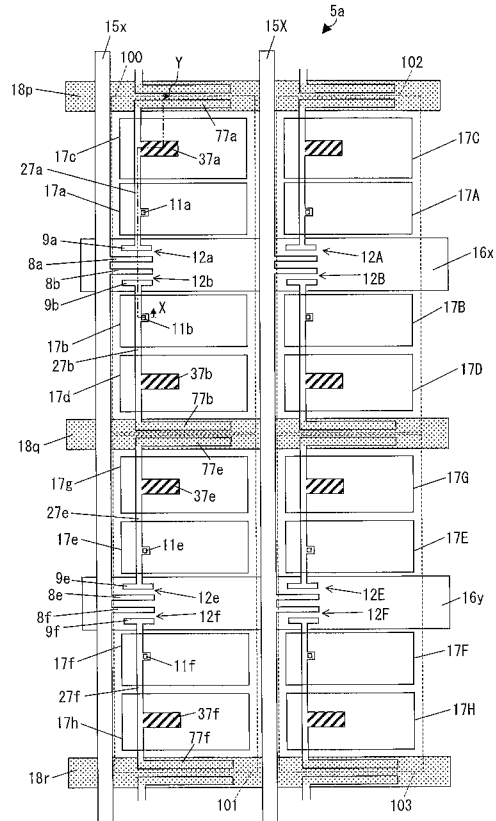
【図 6】



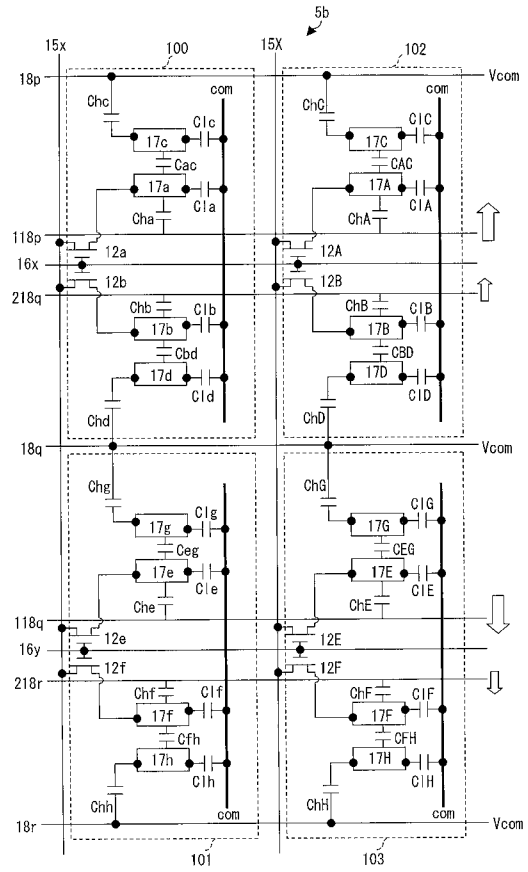
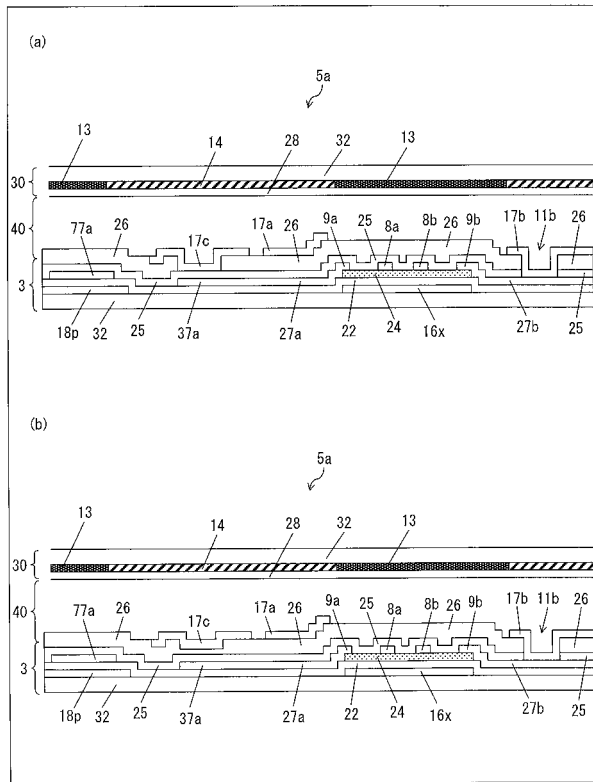
【図 7】



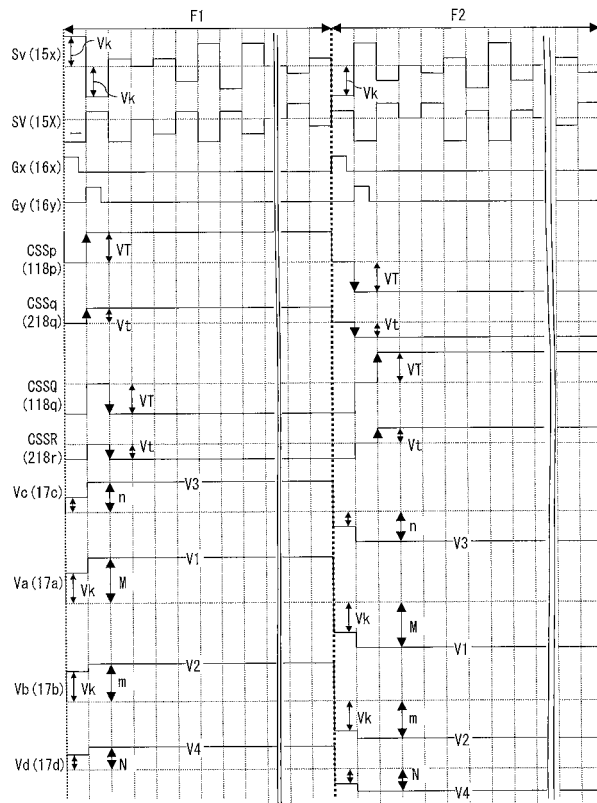
【図 8】



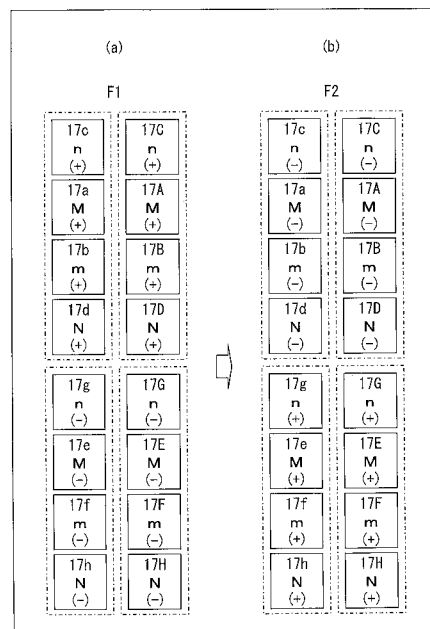
【図 10】



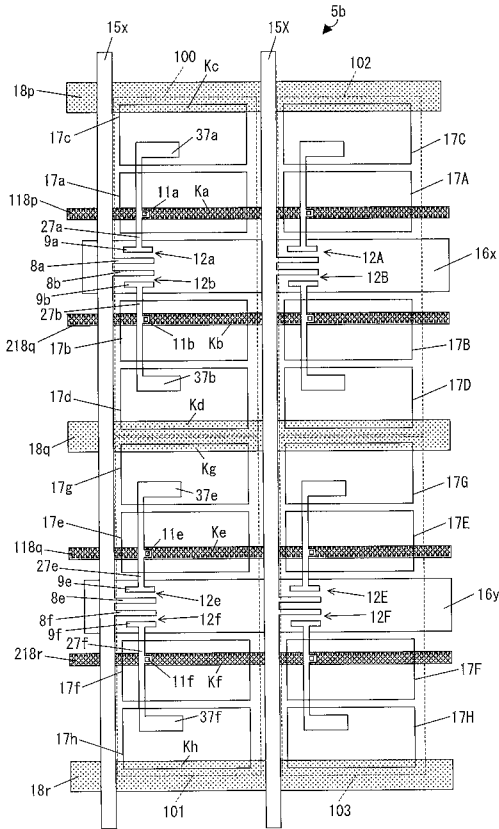
【図 1 1】



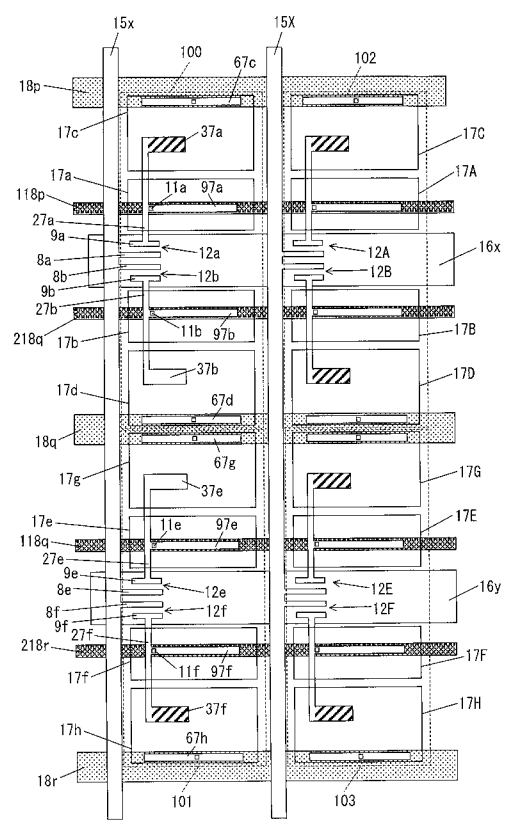
【図 12】



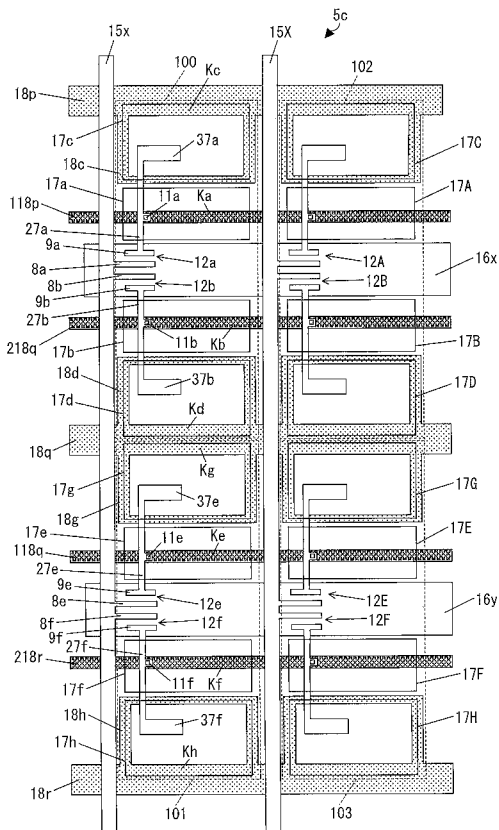
【図 13】



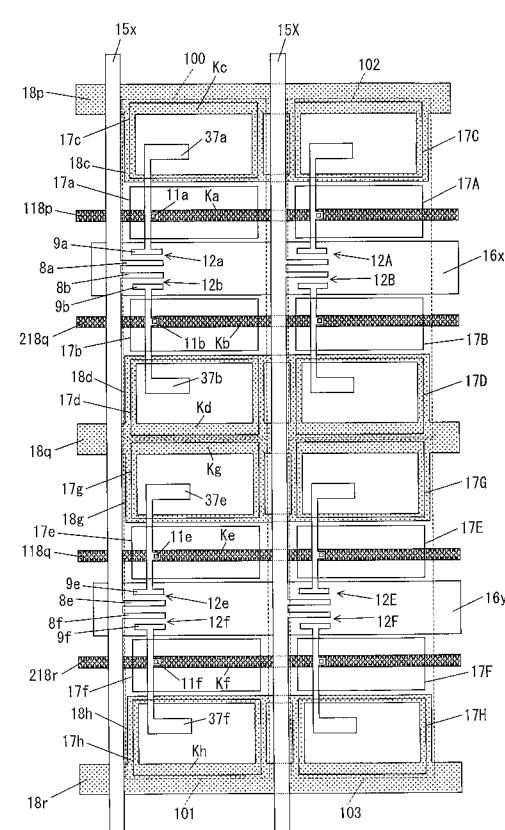
【図 14】



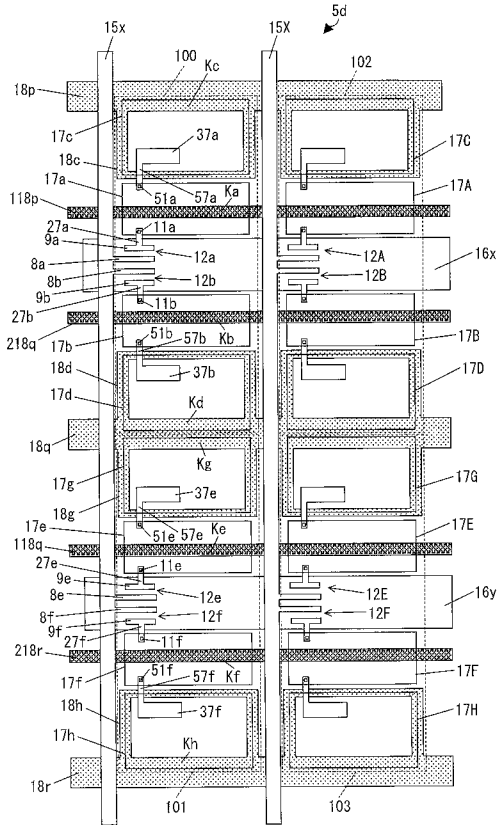
【図 15】



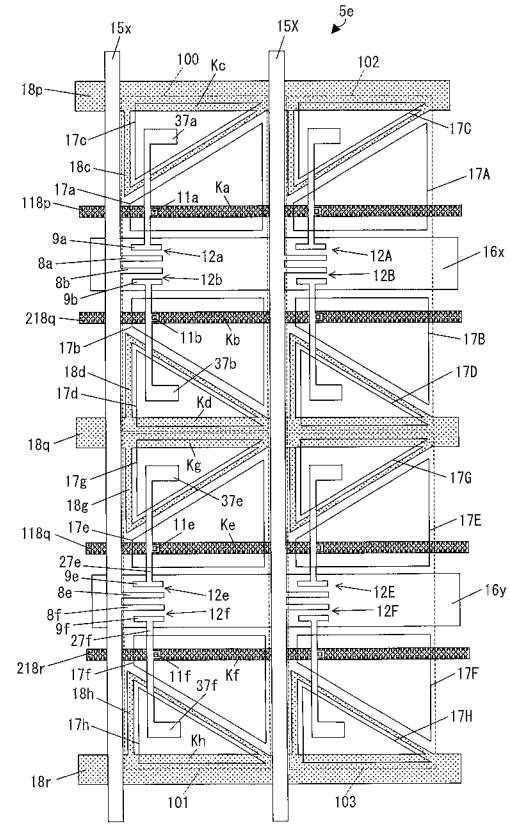
【図 16】



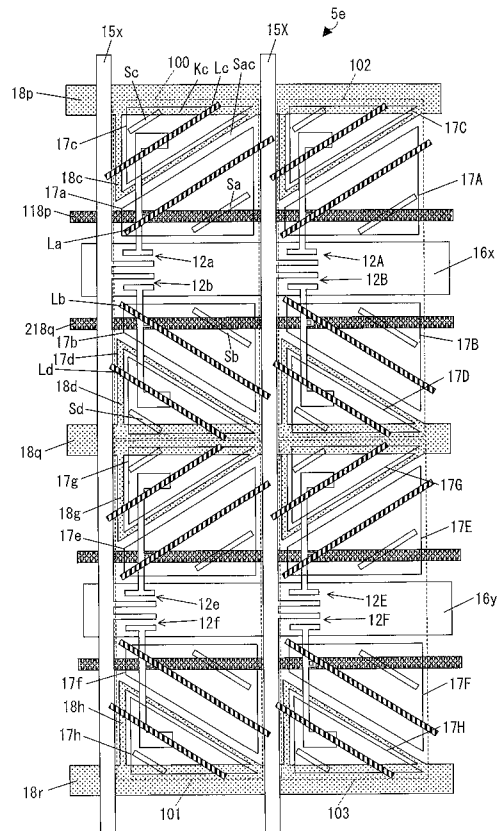
【図 17】



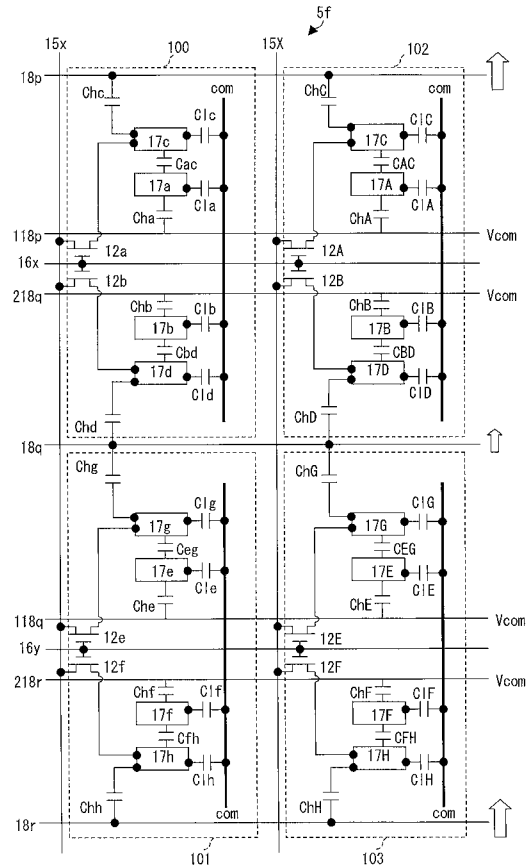
【図 18】



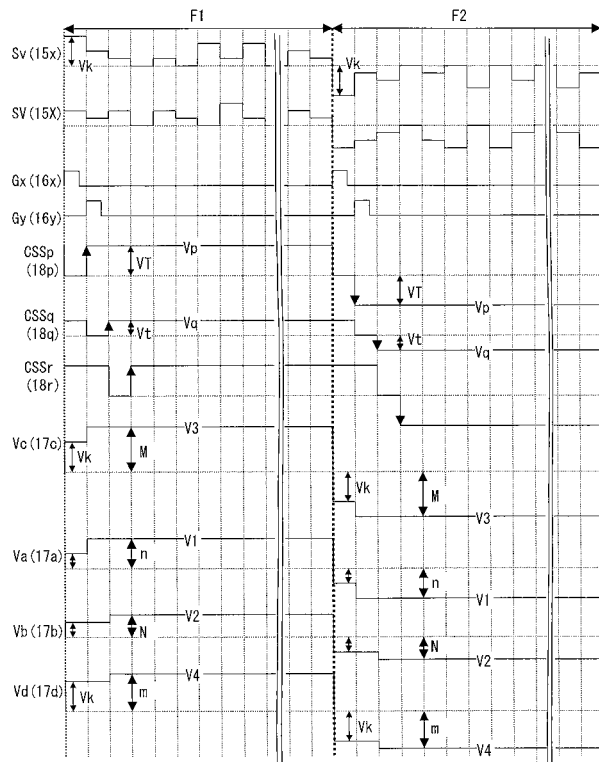
【図 19】



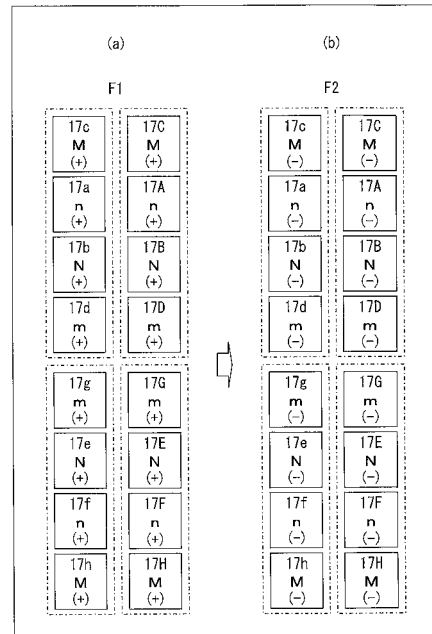
【図 20】



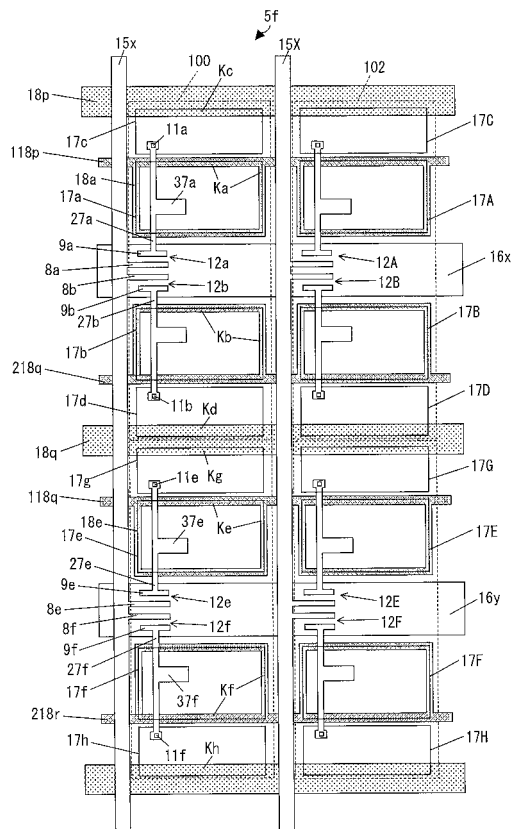
【図 2 1】



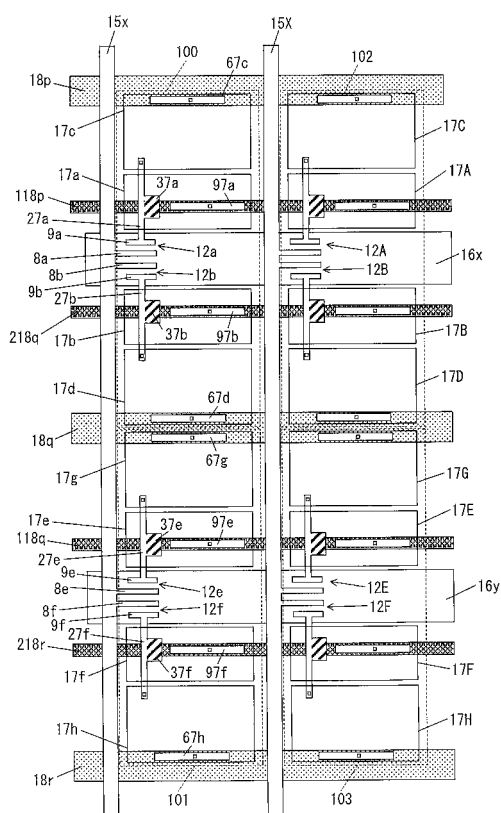
【図 2 2】



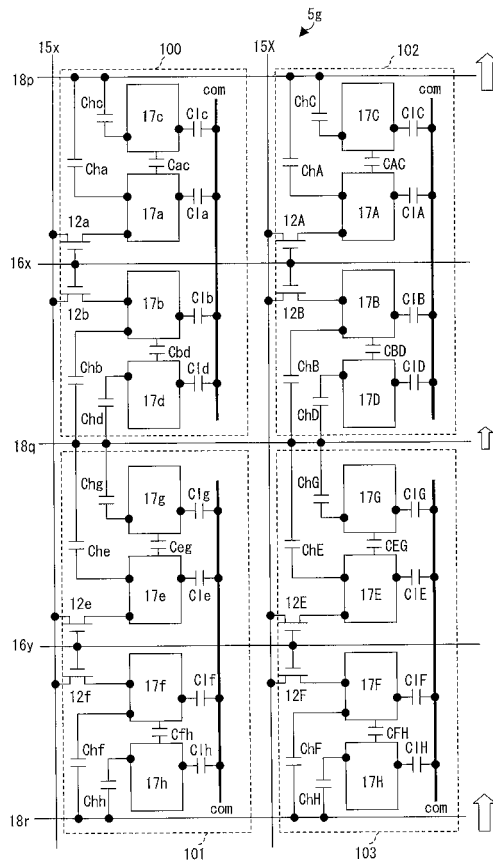
【図 2 3】



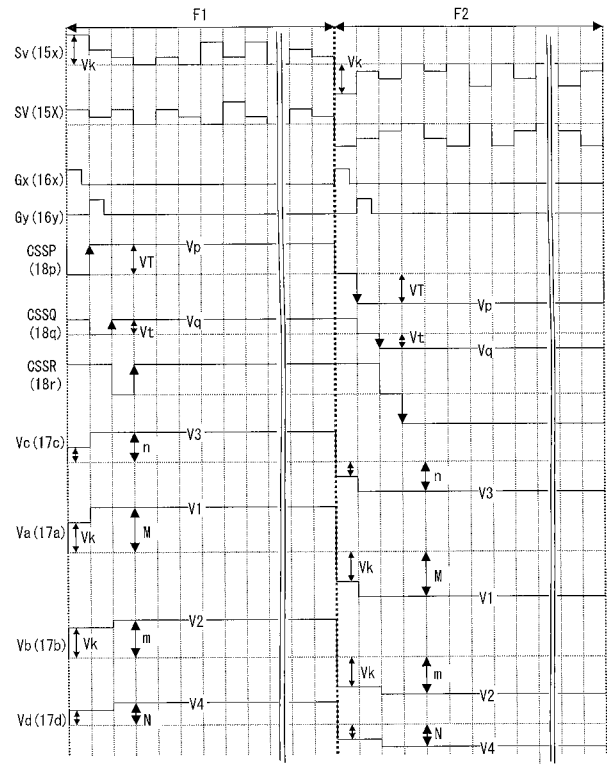
【図 2 4】



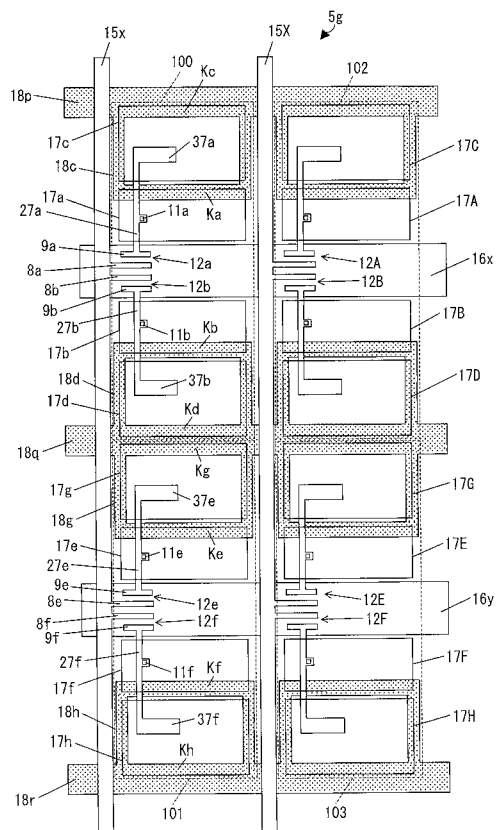
【図 25】



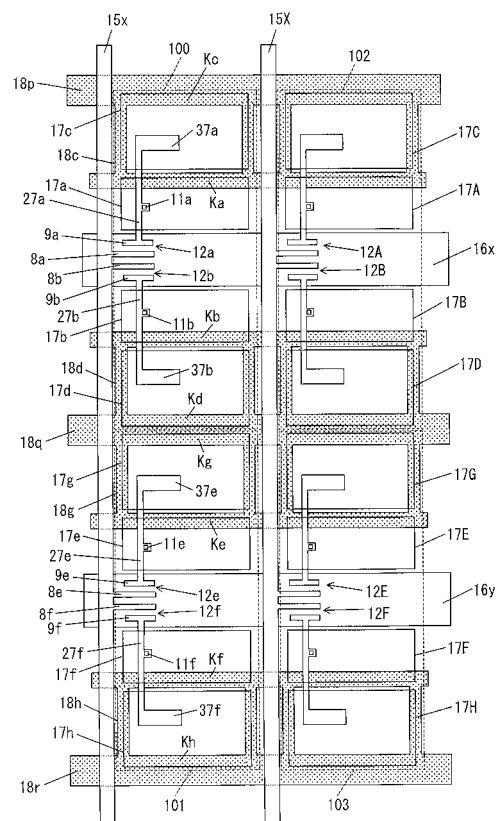
【図 26】



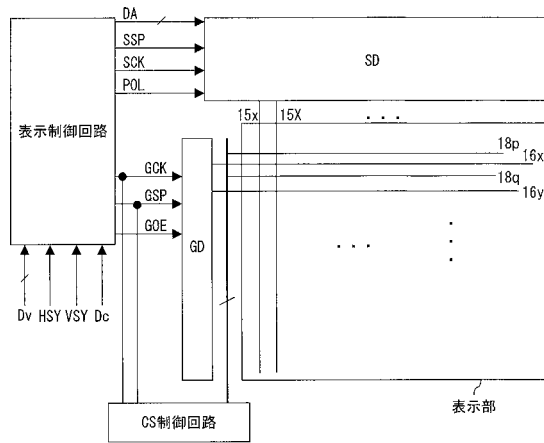
【図 27】



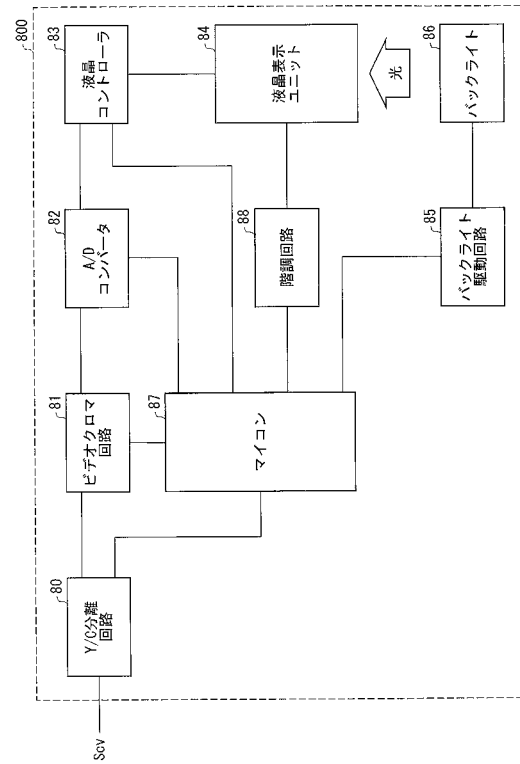
【図 28】



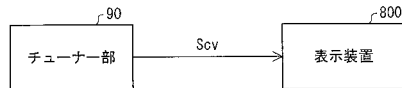
【図 29】



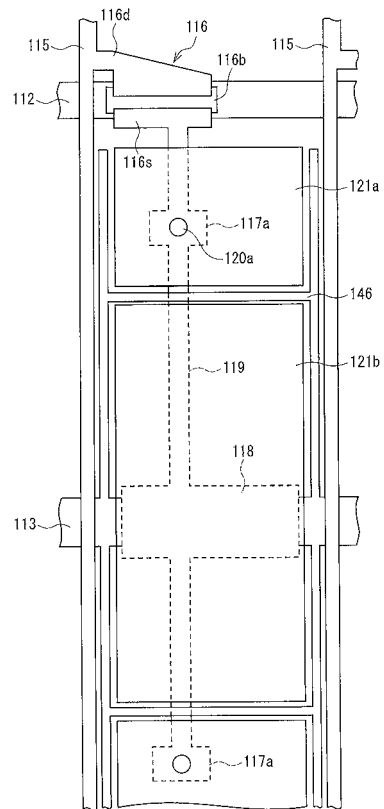
【図 30】



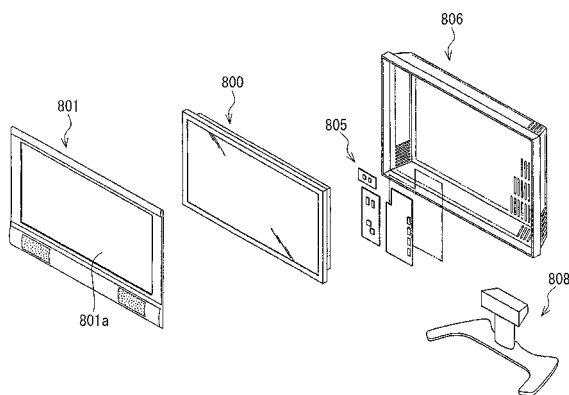
【図 31】



【図 33】



【図 32】



フロントページの続き

- (56)参考文献 特開2006-039290 (JP, A)
特開2006-330499 (JP, A)
特開2006-330634 (JP, A)
特開平09-269509 (JP, A)
特開平05-066412 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G02F 1/1368
G02F 1/1343

专利名称(译)	液晶显示装置，电视接收器		
公开(公告)号	JP5160639B2	公开(公告)日	2013-03-13
申请号	JP2010509035	申请日	2008-12-26
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	津幡俊英		
发明人	津幡 俊英		
IPC分类号	G02F1/1368 G02F1/1343		
FI分类号	G02F1/1368 G02F1/1343		
审查员(译)	铃木俊光		
优先权	2008116207 2008-04-25 JP		
其他公开文献	JPWO2009130826A1		
外部链接	Espacenet		

摘要(译)

在像素（100）中设置第一像素电极（17a），第二像素电极（17b），第三像素电极（17c）和第四像素电极（17d），并设置第一像素电极（17b）。17a）通过第一晶体管（12a）连接到数据信号线（15x），第二像素电极（17b）通过第二晶体管（12b）连接到数据信号线（15x），并且第一和第二晶体管（12a和12b）连接到同一扫描信号线（16x），第一像素电极（17a）和第三像素电极（17c）通过电容器连接。两个像素电极（17b）和第四像素电极（17d）经由电容器连接，并且两个存储电容器线（18p，18q）中的一个与第一像素电极（17a）形成电容器。另一个是第二个像素电极（图7b）和形成电容器，每个两根保持电容布线的（18P·18Q），提供了不同的保持电容布线信号。根据上述配置，可以改善像素分割系统（电容耦合型）液晶显示装置的视角特性。

