

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4490719号
(P4490719)

(45) 発行日 平成22年6月30日 (2010. 6. 30)

(24) 登録日 平成22年4月9日 (2010. 4. 9)

(51) Int. Cl.

F I

G O 2 F 1/1345 (2006. 01)

G O 2 F 1/1345

G O 2 F 1/133 (2006. 01)

G O 2 F 1/133 5 O 5

G O 9 F 9/00 (2006. 01)

G O 9 F 9/00 3 4 7 Z

G O 9 F 9/35 (2006. 01)

G O 9 F 9/00 3 4 8 Z

H O 1 L 29/786 (2006. 01)

G O 9 F 9/35

請求項の数 4 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2004-110279 (P2004-110279)
 (22) 出願日 平成16年4月2日 (2004. 4. 2)
 (65) 公開番号 特開2005-292658 (P2005-292658A)
 (43) 公開日 平成17年10月20日 (2005. 10. 20)
 審査請求日 平成19年4月2日 (2007. 4. 2)

(73) 特許権者 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100100712
 弁理士 岩▲崎▼ 幸邦
 (74) 代理人 100100929
 弁理士 川又 澄雄
 (74) 代理人 100108707
 弁理士 中村 友之
 (74) 代理人 100095500
 弁理士 伊藤 正和
 (74) 代理人 100101247
 弁理士 高橋 俊一

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

対向配置された2枚のガラス基板により液晶を挟持した液晶パネルを備えるとともに、
 交差するように配線された複数の走査線及び複数の信号線の各交差部に画素を備えた表示
 領域を一方の前記ガラス基板に形成した液晶表示装置において、

前記走査線を駆動する走査線駆動回路と、該走査線駆動回路に電圧を供給する電源回路
 とを前記表示領域が形成された前記ガラス基板上に直接形成し、

前記信号線駆動回路に電圧を供給する電源回路を低耐圧の製造プロセスで集積化した
 I Cチップを前記表示領域が形成された前記ガラス基板に実装したことを特徴とする液晶
 表示装置。

【請求項 2】

前記表示領域が形成された前記ガラス基板上に直接形成した前記電源回路は、前記 I C
 チップに集積化した電源回路から供給される電圧を前記走査線駆動回路に供給する電圧に
 変換する電圧変換回路を備えたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記走査線駆動回路に供給する電圧を安定化させるキャパシタの電荷を前記 I Cチップ
 を経由しないで放電させる放電回路を備えたことを特徴とする請求項 1 または 2 記載の液
 晶表示装置。

【請求項 4】

前記 I Cチップに集積化した前記電源回路は、前記信号線駆動回路に供給する電圧の生

成過程で生じる電圧を当該ＩＣチップの製造プロセスにより定まる動作最大電圧以下に抑制することを特徴とする請求項１乃至３のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、ガラス基板により液晶を挟持した液晶パネルを備える液晶表示装置に関し、特に小型化及び低コスト化を図った液晶表示装置に関するものである。

【背景技術】

【０００２】

近年では、液晶パネルを備えた液晶表示装置が携帯電話端末など搭載され、このような液晶表示装置には液晶パネルを動作させるための集積回路が搭載されている。

10

【０００３】

図７は、液晶表示装置に搭載された集積回路ごとの構成と製造方法を例示する図である。

【０００４】

本図に示すように、例えば、液晶パネルの信号線を駆動する信号線駆動回路を構成するアナログ出力回路等が信号線駆動用集積回路内に集積化される。

【０００５】

信号線駆動用集積回路は、高電圧及び負電圧を必要としないので、低コスト化のために低精細の設計ルールで製造する必要はなく、それよりも微細な設計ルールで製造される。この信号線駆動用集積回路は、外部からの信号を受信するＩ／Ｆ回路やタイミングコントローラを含むこともある。

20

【０００６】

一方、信号線駆動回路並びに液晶パネルの走査線を駆動する走査線駆動回路を動作させるための低電圧を生成する電源回路、走査線駆動回路のみに必要な高電圧を生成する電源回路が電源用集積回路内に集積化され、場合によって前述のＩ／Ｆ回路等がこちらに含まれる。なお、高電圧を生成する電源回路は、走査線駆動回路を動作させる負電圧をも生成するようになっている。

【０００７】

電源用集積回路内は高電圧及び負電圧が発生するので、電源用集積回路は高耐圧プロセスで製造する必要があり、しかも低コスト化のために低精細の設計ルールで製造される。

30

【０００８】

そして、これら信号線駆動用集積回路と電源用集積回路は外付けＩＣとして液晶パネルに、例えばＣＯＧ（Chip On Glass）実装される。

【０００９】

このような液晶表示装置において、低コスト化のために信号線駆動用集積回路と電源用集積回路を統合して１チップ化することがある。

【００１０】

図８は、信号線駆動用集積回路と電源用集積回路とが統合された信号線駆動用集積回路１５Ａを備えた液晶表示装置の構成図である。

40

【００１１】

液晶パネル１は、共にガラス製のアレイ基板と対向基板とが対向配置され、アレイ基板と対向基板との間隙に液晶層が形成された構成である。

【００１２】

液晶パネル１のアレイ基板上には、走査線と信号線とが交差するように配置され、各交差部毎に画素を備えた表示領域１１が設けられている。また、アレイ基板上には、走査線を駆動する走査線駆動回路１２と、表示すべき色（ＲＧＢ）に応じて信号線を適宜選択するＲＧＢ選択スイッチ回路１３とが直接形成されている。また、アレイ基板上には、高耐圧（例えば、耐圧が２０Ｖ）の製造プロセスで製造された信号線駆動用集積回路１５Ａが外付けＩＣとしてＣＯＧ実装される。

50

【0013】

信号線駆動用集積回路15Aには、液晶パネル1に接続されたFPC(flexible printed circuit: 図示せず)を介して、直流電圧VDD(+2.4V~+3.3V)、表示信号(映像信号(RGG信号)、同期信号及びクロック信号)及び設定信号が入力される。

【0014】

信号線駆動用集積回路15Aには、表示信号を受信する表示信号I/F回路1501、 γ 補正を行うための γ 補正回路1502、表示信号をシフトレジスタとラッチ回路で処理するシフトレジスタ/ラッチ回路1503、シフトレジスタ/ラッチ回路1503からの信号をRGB選択スイッチ回路13に供給するアナログ出力回路1504が集積化されている。

10

【0015】

また、信号線駆動用集積回路15Aには、設定信号を受信する設定信号I/F回路1505、設定信号のタイミングを調整するタイミングコントローラ1506、タイミングコントローラ1506からの信号のレベルをシフトさせて走査線駆動回路12へ供給するレベルシフタ1507が集積化されている。

【0016】

また、信号線駆動用集積回路15Aには、直流電圧VDDを、+5.5Vを越えない電圧、+12Vを越えない電圧及び-9Vを下回らない電圧にそれぞれ変換する直流電圧変換回路1508Aと、変換後の各電圧を、直流電圧AVDD(+5V)、直流電圧YGVDD、直流電圧YGVSS及び直流電圧XVSSにそれぞれ変換し且つ安定化する電圧安定化回路1509Aと、直流電圧AVDD(+5V)を直流のコモン電圧VCOM/VCSに降圧し且つ安定化するコモン電圧生成回路1510とが集積化されている。

20

【0017】

なお、従来の液晶表示装置に関する技術が下記の特許文献1に記載されている。

【特許文献1】特開2001-343945号公報

【発明の開示】

【発明が解決しようとする課題】

【0018】

上記したように、図8の液晶表示装置では、信号線駆動用集積回路と電源用集積回路と1チップに統合することにより低コスト化を図っているが、統合された信号線駆動用集積回路15Aには高電圧及び負電圧を生成する電源回路、つまり直流電圧変換回路1508A及び電圧安定化回路1509Aが含まれるので、信号線駆動用集積回路15Aは高耐圧プロセスで製造しなければならない。しかも、直流電圧変換回路1508A及び電圧安定化回路1509Aのような高耐圧を必要とする回路は全体の10数%程度であるので、そのためだけに信号線駆動用集積回路15Aを高耐圧プロセスで製造するのは合理的でなく、また液晶表示装置がコスト高となってしまう。

30

【0019】

図9は、製造プロセスと設計ルールとコストの関係を示すグラフである。本図に示すように、集積回路の設計ルールが同じならば、高耐圧プロセスで製造した集積回路の方がコスト高となる。集積回路を微細な設計ルールで製造した場合には一層のコスト高となる。また、低コスト且つ高耐圧とするには、低精細の設計ルールを用いなければならない、そのため、集積回路ひいては液晶表示装置が大型化しコスト高となってしまう。

40

【0020】

本発明は、上記の課題に鑑みてなされたものであり、その目的とするところは、小型化及び低コスト化を図った液晶表示装置を提供することにある。

【課題を解決するための手段】

【0021】

上記課題を解決するために、請求項1記載の液晶表示装置は、対向配置された2枚のガラス基板により液晶を挟持した液晶パネルを備えるとともに、交差するように配線された

50

複数の走査線及び複数の信号線の各交差部に画素を備えた表示領域を一方の前記ガラス基板に形成した液晶表示装置において、前記走査線を駆動する走査線駆動回路と、該走査線駆動回路に電圧を供給する電源回路とを前記表示領域が形成された前記ガラス基板上に直接形成し、前記信号線駆動回路に電圧を供給する電源回路を低耐圧の製造プロセスで集積化したＩＣチップを前記表示領域が形成された前記ガラス基板に実装したことを特徴とする。

【００２２】

この請求項１記載の液晶表示装置によれば、走査線駆動回路と、走査線駆動回路に電圧を供給する電源回路とをガラス基板上に直接形成し、信号線駆動回路に電圧を供給する電源回路を低耐圧の製造プロセスで集積化したＩＣチップをガラス基板に実装したので、液晶表示装置を小型化及び低コスト化することができる。

10

【００２３】

請求項２記載の液晶表示装置は、請求項１記載の液晶表示装置において、前記表示領域が形成された前記ガラス基板上に直接形成した前記電源回路は、前記ＩＣチップに集積化した電源回路から供給される電圧を前記走査線駆動回路に供給する電圧に変換する電圧変換回路を備えたことを特徴とする。

【００２４】

この請求項２記載の液晶表示装置によれば、ガラス基板上に直接形成した電源回路は、ＩＣチップに集積化した電源回路から供給される電圧を、走査線駆動回路に供給する電圧に変換する電圧変換回路を備えたので、小型化及び低コスト化が可能になることに加えて、走査線駆動回路に電圧を供給する電源回路を別途に設ける必要がなくなるという効果が得られる。

20

【００２５】

請求項３記載の液晶表示装置は、請求項１または２記載の液晶表示装置において、前記走査線駆動回路に供給する電圧を安定化させるキャパシタの電荷を前記ＩＣチップを経由しないで放電させる放電回路を備えたことを特徴とする。

【００２６】

この請求項３記載の液晶表示装置によれば、走査線駆動回路に供給する電圧を安定化させるキャパシタの電荷をＩＣチップを経由しないで放電させる放電回路を備えたので、小型化及び低コスト化が可能になることに加えて、ＩＣチップの破壊を防止することができる。

30

【００２７】

請求項４記載の液晶表示装置は、請求項１乃至３のいずれかに記載の液晶表示装置において、前記ＩＣチップに集積化した前記電源回路は、前記信号線駆動回路に供給する電圧の生成過程で生じる電圧を当該ＩＣチップの製造プロセスにより定まる動作最大電圧以下に抑制することを特徴とする。

【００２８】

この請求項４記載の液晶表示装置によれば、ＩＣチップに集積化した電源回路は、信号線駆動回路に供給する電圧の生成過程で生じる電圧を当該ＩＣチップの製造プロセスにより定まる動作最大電圧以下に抑制することによって小型化及び低コスト化を図ることができる。

40

【発明の効果】

【００２９】

本発明の液晶表示装置によれば、走査線駆動回路と、走査線駆動回路に電圧を供給する電源回路とをガラス基板上に直接形成し、信号線駆動回路に電圧を供給する電源回路を低耐圧の製造プロセスで集積化したＩＣチップをガラス基板に実装したので、液晶表示装置を小型化及び低コスト化することができる。

【発明を実施するための最良の形態】

【００３０】

以下、本発明の実施の形態を図面を参照して説明する。

50

【 0 0 3 1 】

図 1 は、本実施の形態に係る液晶表示装置の構成図である。

【 0 0 3 2 】

液晶パネル 1 は、共にガラス製のアレイ基板と対向基板とが対向配置され、アレイ基板と対向基板との間隙に液晶層が形成された構成である。液晶パネル 1 は、例えば a - S i (アモルファスシリコン) 形や p - S i (ポリシリコン) 形と称されるものである。

【 0 0 3 3 】

液晶パネル 1 を構成するアレイ基板には、例えば Y 本の走査線と X 本の信号線とが交差するように配置され、各交差部毎に画素を備えた表示領域 1 1 が設けられている。また、アレイ基板には、走査線を駆動する走査線駆動回路 1 2 と、表示すべき色 (R G B) に応じて信号線を適宜選択する R G B 選択スイッチ回路 1 3 と、走査線駆動回路 1 2 を動作させる高電圧及び負電圧を生成する電源回路 1 4 とが直接形成されている。また、アレイ基板には、信号線を駆動する信号線駆動回路を備え且つ低耐圧 (例えば、耐圧が 5 V) の製造プロセスで製造された信号線駆動用集積回路 1 5 (I C チップ) が外付け I C として、例えば C O G 実装されている。

10

【 0 0 3 4 】

液晶パネル 1 を構成する対向基板は、その表面に、アレイ基板における画素電極と対向するように対向電極が形成され、その背面側には、光源としてバックライト装置が配置される。

【 0 0 3 5 】

表示領域 1 1 では、カラー表示を可能にするために、R (赤)、G (緑)、B (青) の 3 種類の画素が規則的に配置される。各画素はスイッチ素子と画素電極を備える。スイッチ素子は、例えば M O S 構造の薄膜トランジスタ (T F T : Thin Film Transistor) とすることができ、その場合には制御端子であるゲート端子が走査線に接続され、電圧供給端子であるソース端子が信号線に接続され、ドレイン端子が画素電極に接続される。

20

【 0 0 3 6 】

信号線駆動用集積回路 1 5 には、液晶パネル 1 に接続された F P C (flexible printed circuit : 図示せず) を介して、直流電圧 V D D (+ 2 . 4 V ~ + 3 . 3 V) 、表示信号 (映像信号 (R G B 信号) 、同期信号及びクロック信号) 及び設定信号が入力される。

信号線駆動用集積回路 1 5 には、表示信号を受信する表示信号 I / F 回路 1 5 0 1 、 γ 補正を行うための γ 補正回路 1 5 0 2 、表示信号をシフトレジスタとラッチ回路で処理するシフトレジスタ / ラッチ回路 1 5 0 3 、シフトレジスタ / ラッチ回路 1 5 0 3 からの信号を R G B 選択スイッチ回路 1 3 に与えるアナログ出力回路 1 5 0 4 が集積化されている。これらの回路により信号線駆動回路が構成される。

30

【 0 0 3 7 】

また、信号線駆動用集積回路 1 5 には、設定信号を受信する設定信号 I / F 回路 1 5 0 5 、設定信号のタイミングを調整するタイミングコントローラ 1 5 0 6 、タイミングコントローラ 1 5 0 6 からの信号のレベルをシフトさせて走査線駆動回路 1 2 へ与えるレベルシフタ 1 5 0 7 が集積化されている。

【 0 0 3 8 】

電源回路 1 4 には、信号線駆動用集積回路 1 5 の電圧安定化回路 1 5 0 9 から直流電圧 A V D D (+ 5 V) が供給され、信号線駆動用集積回路 1 5 のコモン電圧生成回路 1 5 1 0 からコモン電圧 V C O M / V C S が供給される。

40

【 0 0 3 9 】

図 2 は、本実施の形態の液晶表示装置における電圧の変換過程を示す図である。

【 0 0 4 0 】

本図に示すように、直流電圧 V D D は直流電圧 A V D D と直流電圧 Y G V D D と直流電圧 X V S S に変換される。直流電圧 A V D D は直流のコモン電圧 V C O M / V C S に変換される。直流電圧 Y G V D D は直流電圧 Y G S S に変換される。

【 0 0 4 1 】

50

本図のような電圧変換のために、信号線駆動用集積回路 15 には、図 1 に示すように、直流電圧 VDD を、 $+5.5V$ を越えない電圧に変換する直流電圧変換回路 1508 と、変換後の電圧を直流電圧 $AVDD (+5V)$ に降圧し且つ安定化する電圧安定化回路 1509 と、直流電圧 $AVDD (+5V)$ を直流のコモン電圧 $VCOM/VCS$ に降圧し且つ安定化するコモン電圧生成回路 1510 とが集積化される。直流電圧 $AVDD (+5V)$ は、信号線駆動用集積回路 15 内の信号線駆動回路等と与えられ、これにより当該回路等が動作する。

【0042】

また、電源回路 14 は、直流電圧 $AVDD (+5V)$ を直流電圧 $YGVDD$ に昇圧する電圧変換回路（図示せず）と、直流電圧 $AVDD (+5V)$ を直流電圧 $XVSS$ に変換する電圧変換回路（図示せず）と、直流電圧 $YGVDD$ を直流電圧 $YGVSS$ に変換する電圧変換回路（図示せず）とを備える。変換後の各電圧は走査線駆動回路 12 に供給され、これにより、走査線駆動回路 12 が動作する。

10

【0043】

図 3 は、信号線駆動用集積回路 15 の構成と製造方法を示す図である。本図に示すように、走査線駆動回路のみに必要な高電圧（及び負電圧）を生成する電源回路 14 は液晶パネル 1 を構成するアレイ基板上に直接形成される。

【0044】

一方、液晶パネル 1 の信号線を駆動する信号線駆動回路を構成するアナログ出力回路（1504）、外部からの信号を受信する I/F 回路（1501, 1505）やタイミングコントローラ（1506）、並びに低電圧を生成する電源回路、つまり直流電圧変換回路 1508、電圧安定化回路 1509 及びコモン電圧生成回路 1510 が、信号線駆動用集積回路 15 内に集積化される。

20

【0045】

本図に示すように、本実施の形態では、電源回路 14 をアレイ基板上に直接形成したので、信号線駆動用集積回路 15 は、微細な設計ルールを積極的に採用することによって小型化することができる。

【0046】

図 4 (a) は、直流電圧 $YGVDD$ を安定化するキャパシタ C の電荷を信号線駆動用集積回路 15 を経由して放電させた場合の問題点を説明するための図であり、図 4 (b) は、その問題点の解決方法を説明するための図である。

30

【0047】

図 4 (a) に示すように、電源回路 14 に対し並列にスイッチ $SW1$ を設け、液晶表示装置を停止しようとするときにスイッチ $SW1$ を閉じることで、直流電圧 $YGVDD$ を安定化するキャパシタ C の電荷を信号線駆動用集積回路 15 を経由して放電させることができる。しかしながら、この放電の際には、信号線駆動用集積回路 15 に直流電圧 $YGVDD$ が印加されるので、信号線駆動用集積回路 15 を高耐圧プロセスで製造しなければならない。また、信号線駆動用集積回路 15 を低耐圧プロセスで製造すれば、この信号線駆動用集積回路 15 が破壊される可能性が生じる。

【0048】

40

図 4 (b) に示すように、キャパシタ C に対し並列にスイッチ $SW2$ を設け、液晶表示装置の停止の際にスイッチ $SW2$ を閉じることで、キャパシタ C の電荷を放電させることができる。しかも、この放電の際には、信号線駆動用集積回路 15 に直流電圧 $YGVDD$ が印加されないため信号線駆動用集積回路 15 を低耐圧プロセスで製造することができ、信号線駆動用集積回路 15 が破壊されることもない。

【0049】

なお、負の直流電圧 $XVSS$ 及び $YGVSS$ を安定化させるキャパシタについても並列にスイッチを設けて、負電圧が信号線駆動用集積回路 15 に印加されないようにすることができる。

【0050】

50

図5は、直流電圧VDDを信号線駆動用集積回路15内で単純に2倍または3倍に昇圧したときの問題点を示す図である。

【0051】

信号線駆動用集積回路15の動作最大電圧は、その製造プロセスによって定まるものであり、本実施の形態のように信号線駆動用集積回路15を低耐圧プロセスで製造したときには、例えば、動作最大電圧は+5.5Vである。このような信号線駆動用集積回路15において、本図に示すように直流電圧VDD(+2.4V~+3.3V)を単純に2倍または3倍に昇圧したときには、場合によっては、昇圧後の電圧が動作最大電圧を超えてしまうことになる。

【0052】

10

図6は、かかる問題点を解決した直流電圧変換回路1508と電圧安定化回路1509の動作を示す図である。

【0053】

まず、直流電圧変換回路1508は、直流電圧VDD(+2.4V~+3.3V)を昇圧していく。そして、+5.5Vに達したときに昇圧を停止することで電圧を+5.5Vから下降させる。そして、例えば、+5.2Vまで下降したときに昇圧を開始する。このような動作を繰り返すことにより、直流電圧VDD(+2.4V~+3.3V)を+5.5Vを越えない電圧に変換することができる。

【0054】

次に、電圧安定化回路1509は、変換後の電圧を直流電圧AVDD(+5V)に降圧し且つ安定化する。

20

【0055】

また、本図に示すように、直流電圧VDD(+2.4V~+3.3V)を、例えば2.5Vに降圧し且つ安定化し、この電圧を直流電圧AVDD(+5V)に昇圧するようにしてもよい。

【0056】

本実施の形態の液晶表示装置では、走査線駆動回路12から走査信号を各走査線に順次供給するとともに、アナログ出力回路1504から映像信号をRGB選択スイッチ回路13で適宜選択して信号線に供給すると、この走査信号が供給されたスイッチ素子がオンし、このスイッチ素子を介して映像信号が画素電極に供給される。このとき、画素電極と対向電極との間に電界が発生し、その電界によって液晶が駆動する。液晶では、映像信号の電圧値によって、バックライト装置からの光を透過する透過量が調整され、これによって、表示領域11に映像が表示される。

30

【0057】

以上説明したように、本実施の形態の液晶表示装置によれば、走査線を駆動する走査線駆動回路12と、該走査線駆動回路12に電圧を供給する電源回路14とをアレイ基板上に直接形成し、信号線駆動回路(アナログ出力回路1504など)に電圧を供給する電源回路(直流電圧変換回路1508及び電圧安定化回路1509)を低耐圧の製造プロセスで集積化した信号線駆動用集積回路15(ICチップ)をアレイ基板に実装したので、液晶表示装置を小型化及び低コスト化することができる。なお、ICチップの製造プロセスは、本実施の形態のように、耐圧が5Vの製造プロセスとすることが好ましい。

40

【0058】

また、電源回路14は、信号線駆動用集積回路15に集積化した電源回路から供給される電圧を、走査線駆動回路12に供給する電圧に変換する電圧変換回路を備えたので、小型化及び低コスト化が可能になることに加えて、走査線駆動回路12に電圧を供給する電源回路を別途に設ける必要がなくなるという効果が得られる。

【0059】

また、走査線駆動回路12に供給する電圧を安定化させるキャパシタの電荷を信号線駆動用集積回路15を経由しないで放電させる放電回路としてスイッチを備えたので、小型化及び低コスト化が可能になることに加えて、信号線駆動用集積回路15(ICチップ)

50

の破壊を防止することができる。

【 0 0 6 0 】

また、信号線駆動用集積回路 1 5 に集積化した電源回路は、信号線駆動回路に供給する電圧の生成過程で生じる電圧を信号線駆動用集積回路 1 5 の製造プロセスにより定まる動作最大電圧以下に抑制することによっても小型化及び低コスト化を図ることができる。

【図面の簡単な説明】

【 0 0 6 1 】

【図 1】本実施の形態に係る液晶表示装置の構成図である。

【図 2】本実施の形態の液晶表示装置における電圧の変換過程を示す図である。

【図 3】信号線駆動用集積回路 1 5 の構成と製造方法を示す図である。

10

【図 4】図 4 (a) は、直流電圧 Y G V D D を安定化するキャパシタ C の電荷を信号線駆動用集積回路 1 5 側へ放電させた場合の問題点を示す図であり、図 4 (b) は、その問題点の解決方法を示す図である。

【図 5】直流電圧 V D D を信号線駆動用集積回路 1 5 内で単純に 2 倍または 3 倍に昇圧したときの問題点を示す図である。

【図 6】図 5 で示した問題点を解決した直流電圧変換回路 1 5 0 8 と電圧安定化回路 1 5 0 9 の動作を示す図である。

【図 7】従来の液晶表示装置に搭載された集積回路ごとの構成と製造方法を例示する図である。

【図 8】信号線駆動用集積回路 1 5 A を備えた液晶表示装置の構成図である。

20

【図 9】製造プロセスと設計ルールとコストの関係を示すグラフである。

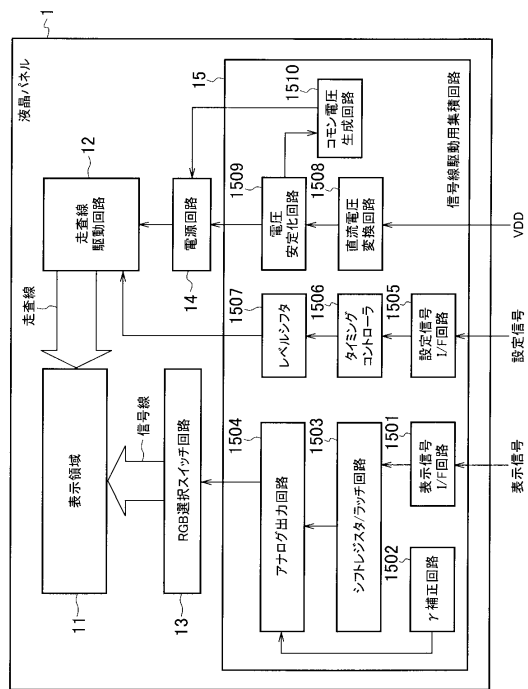
【符号の説明】

【 0 0 6 2 】

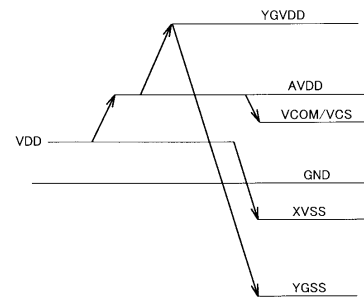
- 1 ... 液晶パネル
- 1 1 ... 表示領域
- 1 2 ... 走査線駆動回路
- 1 3 ... R G B 選択スイッチ回路
- 1 4 ... 直流電源回路
- 1 5 ... 集積回路
- 1 5 0 1 ... 表示信号 I / F 回路
- 1 5 0 2 ... γ 補正回路
- 1 5 0 3 ... シフトレジスタ / ラッチ回路
- 1 5 0 4 ... アナログ出力回路
- 1 5 0 5 ... 設定信号 I / F 回路
- 1 5 0 6 ... タイミングコントローラ
- 1 5 0 7 ... レベルシフタ
- 1 5 0 8 ... 直流電圧変換回路
- 1 5 0 9 ... 電圧安定化回路
- 1 5 1 0 ... コモン電圧生成回路

30

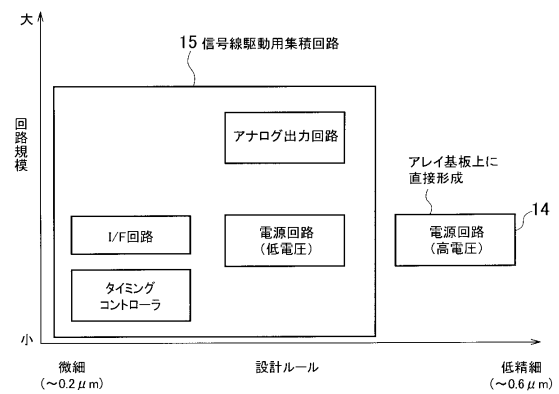
【図 1】



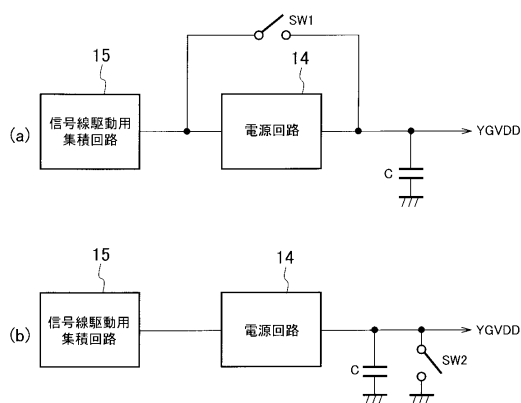
【図 2】



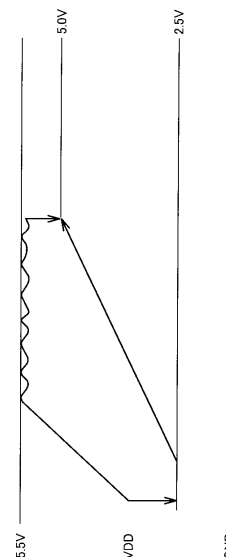
【図 3】



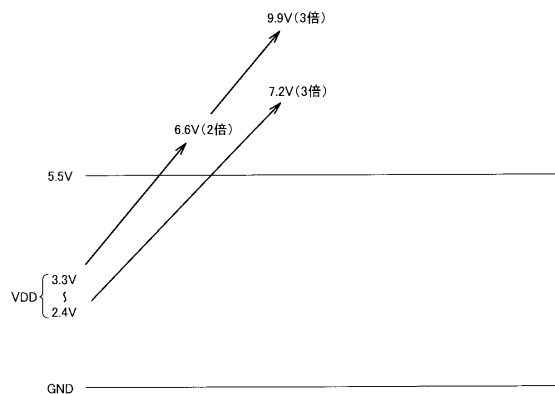
【図 4】



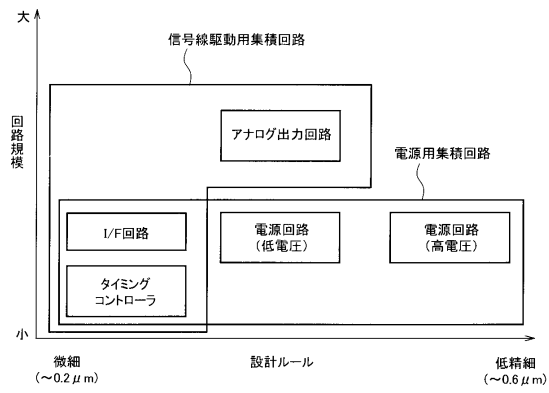
【図 6】



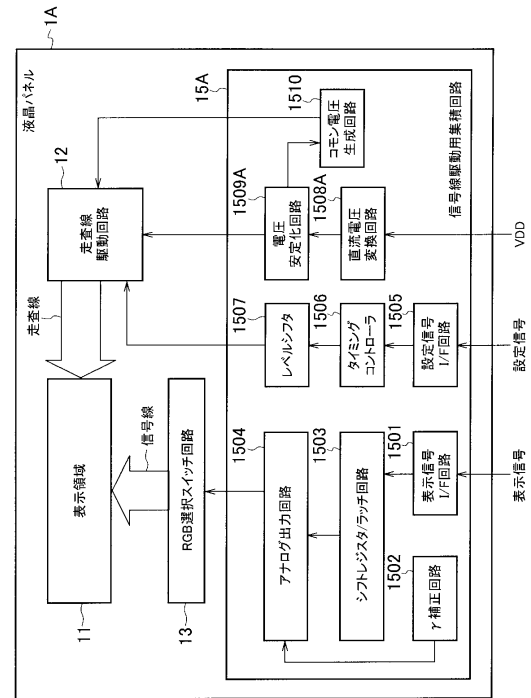
【図 5】



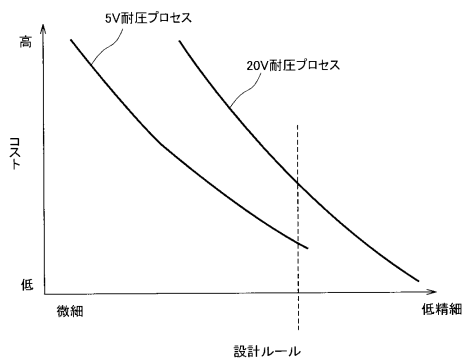
【図 7】



【図 8】



【図 9】



 フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 6 1 2 B

(74)代理人 100098327
弁理士 高松 俊雄
(72)発明者 永岡 一孝
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
(72)発明者 広田 真一
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
(72)発明者 重広 浩二
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
(72)発明者 鹿沼 利紀
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
(72)発明者 村田 浩義
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

審査官 福田 知喜

(56)参考文献 特開 2 0 0 2 - 3 6 6 0 7 6 (J P , A)
特開 2 0 0 1 - 1 0 0 1 7 7 (J P , A)
特開 2 0 0 3 - 3 1 6 3 2 8 (J P , A)
特開平 1 1 - 2 1 9 1 4 7 (J P , A)
特開 2 0 0 2 - 2 5 1 1 6 0 (J P , A)
特開 2 0 0 0 - 3 0 5 5 0 4 (J P , A)
特開平 0 8 - 2 0 1 7 6 3 (J P , A)
特開 2 0 0 3 - 1 0 7 5 2 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 4 5
G 0 2 F 1 / 1 3 3
G 0 9 F 9 / 0 0
G 0 9 F 9 / 3 5
H 0 1 L 2 9 / 7 8 6

专利名称(译)	液晶表示装置		
公开(公告)号	JP4490719B2	公开(公告)日	2010-06-30
申请号	JP2004110279	申请日	2004-04-02
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
当前申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	永岡一孝 広田真一 重広浩二 鹿沼利紀 村田浩義		
发明人	永岡 一孝 広田 真一 重広 浩二 鹿沼 利紀 村田 浩義		
IPC分类号	G02F1/1345 G02F1/133 G09F9/00 G09F9/35 H01L29/786 G09G3/36		
CPC分类号	G09G3/3674 G09G3/3696 G09G2300/0408 G09G2330/04		
FI分类号	G02F1/1345 G02F1/133.505 G09F9/00.347.Z G09F9/00.348.Z G09F9/35 H01L29/78.612.B		
F-TERM分类号	2H092/GA11 2H092/GA50 2H092/GA60 2H092/JA24 2H092/JB22 2H092/NA25 2H092/PA01 2H092/PA06 2H092/PA13 2H093/NC09 2H093/NC11 2H093/NC22 2H093/NC24 2H093/NC26 2H093/NC34 2H093/ND42 2H093/ND54 2H093/NE01 2H093/NE03 2H093/NE07 2H193/ZA04 2H193/ZP01 2H193/ZP03 5C094/AA15 5C094/AA44 5C094/BA43 5C094/CA19 5C094/DA20 5F110/AA04 5F110/BB02 5F110/DD02 5F110/GG02 5F110/GG13 5F110/GG15 5F110/NN72 5G435/AA17 5G435/AA18 5G435/BB12 5G435/CC09 5G435/EE37		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
审查员(译)	福田 知喜		
其他公开文献	JP2005292658A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种低成本小尺寸的液晶显示装置。解决方案：用于驱动扫描线的扫描线驱动电路12和用于向扫描线驱动电路12提供电压的电源电路14直接形成在阵列基板上，以及信号线驱动集成电路15（IC芯片），其中用于向信号线驱动电路（模拟输出电路1504等）提供电压的电源电路（DC电压转换电路1508和稳压电路1509）集成在低耐压生产过程中在阵列基板上，可以以低成本制造小尺寸的液晶显示装置。 ħ

