

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4242151号
(P4242151)

(45) 発行日 平成21年3月18日 (2009. 3. 18)

(24) 登録日 平成21年1月9日 (2009. 1. 9)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G02F 1/133 550

G09G 3/20 621B

G09G 3/20 623B

請求項の数 19 (全 13 頁)

(21) 出願番号 特願2002-547152 (P2002-547152)
 (86) (22) 出願日 平成13年11月29日 (2001. 11. 29)
 (65) 公表番号 特表2004-514956 (P2004-514956A)
 (43) 公表日 平成16年5月20日 (2004. 5. 20)
 (86) 国際出願番号 PCT/US2001/044745
 (87) 国際公開番号 W02002/045065
 (87) 国際公開日 平成14年6月6日 (2002. 6. 6)
 審査請求日 平成16年11月25日 (2004. 11. 25)
 (31) 優先権主張番号 60/250, 196
 (32) 優先日 平成12年11月30日 (2000. 11. 30)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 501263810
 トムソン ライセンシング
 Thomson Licensing
 フランス国, エフ-92100 ブロー
 ニュ ビヤンクール, ケ アルフォンス
 ル ガロ, 46番地
 46 Quai A. Le Gallo
 , F-92100 Boulogne-
 Billancourt, France
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100091214
 弁理士 大貫 進介
 (74) 代理人 100107766
 弁理士 伊東 忠重

最終頁に続く

(54) 【発明の名称】 ディスプレイドライバ、反射型液晶ディスプレイを駆動する方法、ディスプレイユニット及びビデオディスプレイ装置

(57) 【特許請求の範囲】

【請求項 1】

記憶素子と液晶セルとを有するディスプレイユニット向けのディスプレイドライバであって、

第1のストレージキャパシタと、該第1のストレージキャパシタと前記液晶セルの間に接続される第1の差動増幅器とを有する第1のディスプレイドライバ回路と、

第2のストレージキャパシタと、該第2のストレージキャパシタと前記液晶セルの間に接続される第2の差動増幅器とを有する第2のディスプレイドライバ回路と、

前記液晶セルに接続され、正のフレーム期間に前記第1のディスプレイドライバ回路に切換え、負のフレーム期間に前記第2のディスプレイドライバ回路に切換える、前記ディスプレイドライバの切換えを可能にする第1のスイッチング回路と、

前記液晶セルに接続され、少なくとも1つの供給電圧に接続され、少なくとも1つのアドレスラインにより制御される第2のスイッチング回路と、
 を備えるディスプレイドライバ。

【請求項 2】

前記第1の差動増幅器及び前記第2の差動増幅器は、前記第1のストレージキャパシタと前記液晶セルの間、及び前記第2のストレージキャパシタと前記液晶セルの間をそれぞれ遮断する、

請求項1記載のディスプレイドライバ。

【請求項 3】

10

20

前記第 1 のスイッチング回路は、第 1 のスイッチング電圧により駆動される第 1 のトランジスタと、第 2 のスイッチング電圧により駆動される第 2 のトランジスタとを備える、請求項 1 記載のディスプレイドライバ。

【請求項 4】

前記第 2 のスイッチング回路は、第 1 のアドレスラインにより駆動される第 1 のトランジスタと、第 2 のアドレスラインにより駆動される第 2 のトランジスタとを備える、請求項 1 記載のディスプレイドライバ。

【請求項 5】

前記第 1 の差動増幅器及び前記第 2 の差動増幅器のそれぞれは、N チャネルトランジスタのペアを備え、

10

前記 N チャネルトランジスタのペアのそれぞれのソースは互いに結合され、前記 N チャネルトランジスタのペアのうちの一方のトランジスタのドレインは、前記液晶セルの出力としての役割を果たす、

請求項 1 記載のディスプレイドライバ。

【請求項 6】

前記第 1 の差動増幅器及び前記第 2 の差動増幅器のそれぞれは、N チャネルトランジスタのペアと、電流源をゲートで制御して画素への所定の電圧を確保する別の N チャネルトランジスタによりゲートで制御される電流源とを有し、

前記 N チャネルトランジスタのペアのそれぞれのソースは互いに結合される、

請求項 1 記載のディスプレイドライバ。

20

【請求項 7】

液晶セル向けの複数の駆動回路を有する反射型液晶ディスプレイを駆動するための方法であって、

第 1 のトランジスタのペアを備える第 1 のスイッチング回路を使用して、前記複数のドライバ回路の間で切替えるステップと、

少なくとも 1 つの供給電圧に接続される第 2 のトランジスタのペアを備え、少なくとも 1 つのアドレスラインにより制御される第 2 のスイッチング回路を使用して、ディスプレイのブランキングを行うステップと、

を備える方法。

【請求項 8】

30

液晶セルからなるアレイを有するディスプレイユニットであって、

1 つのディスプレイドライバが 1 つの液晶セルに関連付けされており、1 つのドライバ回路が前記 1 つの液晶セルに関連付けされるドライバ回路を含むディスプレイドライバからなるアレイを備え、

前記ドライバ回路は、

メモリセルと、

前記液晶セル及び少なくとも 1 つの供給電圧源に接続され、供給電圧 V_{dd} が前記液晶セルに印加されたときを判定する第 1 のアドレスラインにより制御される第 1 のスイッチと、供給電圧 V_{ss} が前記液晶セルに印加されたときを判定する第 2 のアドレスラインにより制御される第 2 のスイッチとを備えるスイッチング回路と、

40

を含むディスプレイユニット。

【請求項 9】

前記スイッチング回路は、前記メモリセルに記憶されたデータを上書きすることなしに、前記ディスプレイドライバ回路がディスプレイのブランキングを行うことを可能にする、

請求項 8 記載のディスプレイユニット。

【請求項 10】

前記ディスプレイドライバからなるアレイは、マトリクス型スイッチドライバを備える、

請求項 8 記載のディスプレイユニット。

50

【請求項 1 1】

前記ドライバ回路は、第 1 のストレージキャパシタと該第 1 のストレージキャパシタと液晶セルの間に接続される第 1 の差動増幅器とを有する第 1 のディスプレイドライバ回路と、第 2 のストレージキャパシタと該第 2 のストレージキャパシタと前記液晶セルの間に接続される第 2 の差動増幅器とを有する第 2 のディスプレイドライバ回路と、正のフレーム期間に前記第 1 のディスプレイドライバ回路と、負のフレーム期間に前記第 2 のディスプレイドライバ回路との間で前記ディスプレイドライバの切換えを可能にする第 1 のスイッチング回路とを備える、

請求項 8 記載のディスプレイユニット。

【請求項 1 2】

前記第 1 のスイッチは第 1 のトランジスタを含み、前記第 2 のスイッチは第 2 のトランジスタを含む、

請求項 1 1 記載のディスプレイユニット。

【請求項 1 3】

行及び列に配置される液晶セルからなるアレイ向けのビデオディスプレイ装置であって、

前記液晶セルからなるアレイの行選択ラインに接続される行選択信号源と、

前記液晶セルからなるアレイの列ラインに接続され、画像情報を含む列信号の列信号源と、

第 1 の複数のスイッチのうちの 1 つのスイッチが、対応する列信号を前記第 1 の複数のスイッチに関連される液晶セルに接続して、前記液晶セルにおいて画像情報を含む電圧を生成するために、対応する行選択信号に応答する、第 1 の複数のスイッチと、

第 2 の複数のスイッチのうちの 1 つのスイッチが、前記液晶セルに接続される前記対応する列信号を遮断する信号経路を介して前記液晶セルの電圧を変化させるために、前記液晶セルに接続される出力を有する、第 2 の複数のスイッチと、
を備えるビデオディスプレイ装置。

【請求項 1 4】

前記第 2 の複数のスイッチのうちの一方のスイッチは、前記第 2 の複数のスイッチのうちの他方のスイッチのスイッチング状態と同じスイッチング状態に切り換わる、

請求項 1 3 記載のビデオディスプレイ装置。

【請求項 1 5】

前記第 2 の複数のスイッチは、前記液晶セルのそれぞれに同じ値の電圧を印加する、

請求項 1 3 記載のビデオディスプレイ装置。

【請求項 1 6】

前記第 2 の複数のスイッチは、前記液晶セルのそれぞれにおける明るさレベルを変化させる、

請求項 1 3 記載のビデオディスプレイ装置。

【請求項 1 7】

前記第 2 の複数のスイッチは、前記液晶セルのそれぞれにおける最大の明るさレベルを生成する、

請求項 1 3 記載のビデオディスプレイ装置。

【請求項 1 8】

前記第 2 の複数のスイッチは、前記液晶セルのそれぞれにおける同じ暗さレベルを変化させる、

請求項 1 3 記載のビデオディスプレイ装置。

【請求項 1 9】

前記液晶セルに接続される前記第 1 の複数のスイッチの前記 1 つのスイッチが、増幅器を介して前記液晶セルに接続されるキャパシタンスにおいて第 2 の電圧を発生するために前記キャパシタンスに接続される、キャパシタンスをさらに備える、

請求項 1 3 記載のビデオディスプレイ装置。

10

20

30

40

50

【発明の詳細な説明】

【0001】

[発明の分野]

本発明は、液晶ディスプレイ（LCD）又は反射型液晶ディスプレイ（LCOS）を利用したビデオシステムの分野に関し、特に、LCOS/LCD投影システムにおける輝度制御を改善するための駆動回路に関する。

【0002】

[発明の背景]

反射型液晶ディスプレイ（LCOS）は、シリコンウェハに形成された大型液晶であると考えられる。シリコンウェハは、小さなプレート電極からなるインクリメンタルアレイに分割される。液晶の小さなインクリメンタル領域は、それぞれ小さなプレート及び共通プレートにより発生される電界により影響される。

10

【0003】

それぞれのかかる小さなプレート及び対応する液晶領域は、イメージャ（imager）のセルとして共に言及される。それぞれのセルは、個々に制御可能な画素に対応している。共通プレート電極は、液晶の他の側に配置される。駆動電圧は、LCOSアレイのそれぞれの側のプレート電極に供給される。

【0004】

それぞれのセル、すなわち画素は、入力信号が変化し、同じ強度で発光されたままであり、したがって、サンプル/ホールドとしての役割を果たす（電圧が保持される限り、画素の明るさは減衰しない）。それぞれのセットの共通プレート電極及び可変プレート電極は、イメージャを形成する。1つのイメージャには、それぞれの色が典型的に設けられ、この場合、1つのイメージャには、赤、緑及び青が設けられる。

20

【0005】

所与の入力画像に応答して、それぞれのセルに関連付けされた電極での電圧が共通電極での電圧に関して正（ポジ画像）である通常フレームをはじめに送出し、次いで、それぞれのセルに関連付けされた電極での電圧が共通電極での電圧に関して負（ネガ画像）である反転フレームを送出することにより、LCOSディスプレイのイメージャをフレーム2重化信号で駆動して、30Hzのフリッカを回避することは典型的である。

【0006】

30

正の画像及び負の画像の生成は、それぞれの画素が正の電界で書込まれ、続いて負の電界で書込まれることを保証する。結果として生じる駆動電界は、直流成分がゼロであり、これは、残像、最終的には永続的な品質の低下を回避するために必要である。フレームレートが120ヘルツを超える範囲で、人間の目は、これら正の画像及び負の画像により生成される画素の明るさの平均値に応答することが確認されている。

【0007】

LCOSにおける現在の技術水準は、LCOSについて正の駆動及び負の駆動電界の間に正確にある、VITOとして示されるコモンモード電極電圧の調節を必要としている。下付き添字ITOは、材料である酸化スズインジウムを言及する。平均バランスは、残像として知られる現象を防止するのと同様に、フリッカを最小にするために必要である。

40

【0008】

現在の技術では、LCOS駆動セルは、従来のアクティブマトリクスLCDドライバに非常に似ている。このドライバは、文献において議論されている様々なアーチファクトのために、良好に機能しない。主な原因は、イオンの漏れ及び液晶材料のバルク抵抗による、寄生容量によるクロストーク、液晶セルにおける残留電圧、液晶の電圧減少である。

【0009】

主に、この原因は以下により解決される。1）セルのキャパシタンスを増加する（物理的な領域により制限される）。2）高抵抗性液晶材料に変更する（柔軟性及び応答時間を制限する）。3）フレーム走査レートを60Hz以上に増加する（高価、及び帯域幅につれて費用がかかる）。4）装置の温度を強く制御して、高電圧ホールドレート（VHR）を

50

維持する。全てのこれら損害は、液晶又はＬＣＯＳディスプレイにおける明るさを制御するための能力に関する影響を有している。

【００１０】

ディスプレイにおける明るさ制御を実現するための従来の方法は、デジタルデータをディスプレイに与える前に、該デジタルデータに関して数学的な加算機能を実行することからなる。この方法による問題点は、全ての輝度レンジが前処理において収容されなければならないために、色の深さが非常に影響を受け易いことである。さらに、典型的なアーキテクチャにおいてデータを破壊することなしに、ディスプレイを消すための方法は存在しない。

【００１１】

10

〔発明の概要〕

本発明の第１の態様では、液晶セルからなるアレイを有するディスプレイユニットは、ディスプレイドライバからなるアレイを備えている。所与の液晶セルに関連付けされている所与のディスプレイドライバは、所与の液晶セルのためのメモリセルと、ドライバ回路と少なくとも１つの供給電圧源とに接続されるスイッチング回路を含んでいる。スイッチング回路は、ディスプレイドライバからなるアレイへの供給電圧を全体的に制御し、所与の液晶セルについてのメモリセルからの電圧は、液晶セルに印加される。

【００１２】

本発明の第２の態様では、記憶素子と液晶セルとを有するディスプレイユニット向けのディスプレイドライバは、第１のストレージキャパシタンスと該第１のストレージキャパシタンスと液晶セルの間に接続される第１の増幅器とを有する第１のディスプレイドライバ回路と、第２のストレージキャパシタンスと該第２のストレージキャパシタンスと液晶セルの間に接続される第２の増幅器とを有する第２のディスプレイドライバ回路とを備えている。

20

【００１３】

また、ディスプレイドライバは、正のフレーム期間に第１のディスプレイドライバ回路に切換え、負のフレーム期間に第２のディスプレイドライバ回路に切換える、ディスプレイドライバの切換えを可能にする第１のスイッチング回路と、少なくとも１つの供給電圧に接続され、少なくとも１つのグローバルアドレスラインにより制御される第２のスイッチング回路とを備えていることが好ましい。

30

【００１４】

本発明の第３の態様では、行及び列からなるマトリクスに配列される複数の表示素子と、記憶素子及び液晶セルを含むディスプレイユニット向けのディスプレイドライバは、複数の電圧のうちの１つを行及び列からなる少なくとも１つのマトリクスの表示素子に切換え可能に出力するためのドライバを備えている。かかるドライバは、デコーダ及び複数のアナログスイッチを含んでおり、それぞれのアナログスイッチは、デコーダにより制御される。

【００１５】

ディスプレイドライバは、正のフレーム期間に第１のディスプレイドライバ回路に切換え、負のフレーム期間に第２のディスプレイドライバ回路に切換える、ディスプレイドライバを切換え可能な第１のスイッチング回路と、少なくとも１つの供給電圧に接続され、少なくとも１つのグローバルアドレスラインにより制御される第２のスイッチング回路とをさらに備えている。

40

【００１６】

本発明の第４の態様では、液晶セルのための複数の駆動回路を有する反射型液晶ディスプレイを駆動するための方法は、第１のトランジスタのペアを含む第１のスイッチング回路を使用して、複数のドライバ回路の間で切換えるステップと、少なくとも１つの供給電圧に接続される第２のトランジスタのペアを含む第２のスイッチング回路を使用して、ブランキング機能を制御するステップとを備えている。第２のスイッチング回路は、少なくとも１つのグローバルアドレスラインにより制御される。

50

【 0 0 1 7 】

本発明の第 5 の態様では、複数のドライバ回路を有するディスプレイを駆動するための方法は、複数のドライバ回路のそれぞれにおける差動増幅器を使用して、ストレージキャパシタと液晶セルの間に遮断を提供するステップと、第 1 のスイッチングメカニズムを使用して、液晶セルについての複数のドライバ回路の間で切換えるステップとを備えている。ディスプレイを駆動する方法は、第 2 のスイッチング回路を使用して機能を制御するステップをさらに備える。該機能は、輝度制御、デジタル/アナログコンバータについてのダイナミックレンジ制御、ディスプレイの全体的な高速ブランキングを含む機能のグループの中から選択される。

【 0 0 1 8 】

10

[発明の実施の形態]

本発明の構成によれば、2 つの全体的に制御されるトランジスタ 2 6 , 2 8 が加えられて、ドライバセル又は回路 1 0 を形成する。このようにすることにより、グローバルに制御されるトランジスタ 2 6 , 2 8 を介して、オン時間で制御することにより、全ての L C O S 又は液晶 (L C) セルに強制的な黒状態又は白状態を与える。

【 0 0 1 9 】

トランジスタ 2 6 又はトランジスタ 2 8 が導通しているとき、トランジスタ 2 2 , 2 4 は非導通状態でなければならない。これらの追加の装置 2 6 , 2 8 は、様々な機能を実行することができる。

【 0 0 2 0 】

20

第 1 に、トランジスタ 2 6 , 2 8 は、固定された全体の量の R M S 電圧、すなわちオフセットを液晶に印加する。このオフセットは、輝度機能に等価である。第 2 に、上側のトランジスタ 2 6 又は下側のトランジスタ 2 8 のオン時間を制御することにより、ストレージセル 1 4 又は 1 4 ' に記憶されているデータを上書きする必要なしに、全体の表示を白又は黒にすることが可能であり、ディスプレイの全体的な高速ブランキングが作用する。

【 0 0 2 1 】

データセルから上方に有効なアクティブ領域に R M S 電圧をレベルシフトするために輝度オフセットを使用することは、ビデオ情報を含む列データを対応するストレージセル 1 4 , 1 4 ' に提供するデジタル/アナログコンバータ (D A C) (図示せず) のダイナミックレンジを増加させる。

30

【 0 0 2 2 】

図 1 を参照して、回路 1 0 は、L C O S 及び L C D システムにおける輝度制御システムのレンジを改善し、ドライバ回路 1 1 をさらに組込む。図 2 は、マトリクススイッチ (F E T) の形式で、公知のドライバ回路 3 2 と共に回路 3 0 を説明している。

【 0 0 2 3 】

図 1 を参照して、ドライバ回路 1 1 は、破線ブロックにおいて示されている。回路 1 1 及び L C O S 又は液晶ディスプレイを駆動するための方法の基本的な利点は、2 つの個別の記憶素子 1 4 , 1 4 ' を使用して、液晶セルを駆動するためにスイッチされる回路を駆動する。これにより、高速スイッチング周波数が可能となり、液晶セルのフリッカレートを人間の目により検出可能な周波数をはるかに超えた周波数にすることができる。また、シリコン背面板の所与の動作電圧について、可能性のある R M S 電圧の増加を助けるために、コモン電極電圧 V I T 0 をスイッチングすることが可能となる。

40

【 0 0 2 4 】

上側のセルドライバは、トランジスタ 2 2 を含んでおり、「正」のフレーム期間に液晶を駆動するための電圧を含んでいる。下側のセルドライバは、トランジスタ 2 4 を含んでおり、「負」のフレーム期間で液晶を駆動するための電圧を含んでいる。これらは、液晶セルの正味の直流電圧を回避するために、V I T 0 とバランスされていなければならない。

【 0 0 2 5 】

V D D 及び V S S は、C M O S デバイスについての上側の動作電圧及び下側の動作電圧である。V N N は、トランジスタ 1 5 , 1 7 を通して流れる電流を規制して、増幅器 1 6 又は 1 6

50

’の電力浪費制御するために設定される。V 1 及び V 2 は、グローバルスイッチング電圧であり、どちらの増幅器 1 6 又は 1 6 ’ が液晶セルを駆動しているかを判定する。

【 0 0 2 6 】

本発明の構成は、破線ブロックの右に示される、2つのトランジスタ 2 6 , 2 8 を使用することが好ましく、固定された R M S 電圧を、ディスプレイにおける全ての液晶セルについて同一又は共通である液晶セルに印加するグローバルスイッチを使用する。このグローバルスイッチの作用は、装置について、3つの新しい有利な特徴を提供することである。

【 0 0 2 7 】

第 1 の利点は、輪郭における改善である。これは、典型的な伝達関数の使用できない部分がアナログ D A C レンジを使用することなしに排除することができるためである。この改善は、最大の輝度レベルの近くの所定の輝度レベルまで液晶を駆動させるか、例として暗さのレベルを高めるために、V 3 及び V 4 がオンである時間の量を操作することにより達成することができる。

10

【 0 0 2 8 】

第 2 の利点は、正味の輝度オフセット電圧であり、D A C におけるダイナミックレンジを消費することなしに、輝度制御をエミュレートすることができる。第 3 の利点は、基礎をなすビデオデータを変えることなしに、全体の表示を黒又は白にするためのメカニズムである。これは、L C D 及び L C O S ディスプレイの両者についてアナログ駆動に適用される。

【 0 0 2 9 】

20

破線において示される回路 1 1 では、差動増幅器 1 6 , 1 6 ’ は、記憶素子 1 4 , 1 4 ’ から液晶セルをそれぞれ有効に緩和する。この概念と共に、本発明の構成は、V D D 及び V S S のそれぞれに接続される追加のトランジスタ 2 6 , 2 8 のペアを追加しており、これらは、2つのグローバルアドレス指定ライン V 3 及び V 4 によりそれぞれ制御される。

【 0 0 3 0 】

トランジスタ 2 6 , 2 8 の構成におけるこれら 2 つの追加の制御スイッチは、輝度制御、ドライブ D A C のダイナミックレンジの改善、ディスプレイのブランキング（白又は黒のいずれか）を実現することを可能にする。輝度機能は、遮断のための増幅とは無関係に実現することができるが、改善されたダイナミックレンジ及びブランキングに関する他の機能は、差動増幅器により提供される遮断を必要とする。

30

【 0 0 3 1 】

電圧 V 3 及び V 4 は、V D D 及び V S S が液晶セルに印加される時間を制御する。電圧 V 1 は、メモリセル又はストレージキャパシタ 1 4 での電圧が液晶 2 0 に印加される時間を制御し、電圧 V 2 は、メモリセル又はストレージキャパシタ 1 4 ’ での電圧が液晶 2 0 に印加される時間を制御する。電圧 V 1 ~ V 4 までのうちの 1 つのみが所与の時間でアクティブとなるべきである。

【 0 0 3 2 】

V i t o が固定されるシステムでは、本発明は、V d d、V s s 及びそれぞれのストレージキャパシタにおける電圧が印加される時間量を制限することにより、液晶に印加されている最大 R M S 及び最小 R M S 電圧を制限する。したがって、図 1 に関して、液晶に印加される有効電圧は、4 回のインターバルと 4 つの電圧との積である。

40

【 0 0 3 3 】

T v 1 , T v 2 , T v 3 及び T v 4 は、それぞれのトランジスタ 2 2 , 2 4 , 2 6 及び 2 8 がスイッチオンされているときのそれぞれの時間インターバルであり、V 1 4 及び V 1 4 ’ がストレージキャパシタ 1 4 及びストレージキャパシタ 1 4 ’ におけるそれぞれの電圧である場合、液晶の有効電圧は以下のように計算される。

【 数 1 】

$$\begin{aligned}
 &T_{v3} \times (V_{dd} - V_{ito}) + \\
 &T_{v1} \times (V_{14} - V_{ito}) + \\
 &T_{v4} \times (V_{ss} - V_{ito}) + \\
 &T_{v2} \times (V_{14'} - V_{ito})
 \end{aligned}$$

10

ここで、R M S 電圧は、上記結果を $(T_{v1} + T_{v2} + T_{v3} + T_{v4})$ で割ることにより決定される。

【 0 0 3 4 】

また、本発明の構成は、図 2 の回路 3 0 において示されるような従来のマトリクススイッチ (F E T) ドライバ回路 3 2 と共に使用することができる。

本実施の形態で教示される本発明の構成は、 V_{ITO} が一定に保持されるか、 V_{ITO} が変化する制御システムにより使用することができる。

【 0 0 3 5 】

図 1 に示されるように、差動増幅器 1 6 は、上述した問題の幾つかを克服するために、内部ストレージキャパシタ又は記憶素子 1 4 と液晶セル 2 0 の間に加えられることが好ましい。言い換えれば、ドライブ増幅器は、ドライビングセルに加えられる。これは、ストレージキャパシタと液晶セルの間に遮断を加える。加えられた電流駆動機能は、画素の電圧が急速にその所望の電圧になることを保証する。

20

【 0 0 3 6 】

また、ストレージキャパシタからの非常に低い漏れ電流が可能とし (F E T は、非常に高い入力インピーダンスを有する)、液晶の電圧を連続的にリフレッシュすることを可能にし、これにより、セルに記憶される残余のボルタ電位と同様に、「減衰」の問題を取り除く。これは、セルにおける直流バランスを達成するための能力のなさに関連する「残像」の問題と同様に、フリッカの問題の両者を改善する。また、若干上昇した温度であっても、セルは良好に機能する。

30

【 0 0 3 7 】

この技術の問題点は、液晶セルを通して直流電流を増加させることである。これは、差動増幅器の下部で電流源をゲートで制御することにより、部分的に克服することができる。これは、装置における「画素選択」ビットを使用することができる。このように、電圧の周期的なりフレッシュを達成することができ、 $1/n$ 行に電力消費を低減することができる。ここで、 n 行は装置における行数である。

【 0 0 3 8 】

加熱が一様であるので、ある状況におけるこのゲート制御は、必要とされない場合がある。ドライバ 1 1 の C M O S での典型的な実現は、図 1 において示されており、更に詳細に説明される。構成要素は、概念的な表現であり、一般性をなくすることなしに、代替的な表現を使用することができる。

40

【 0 0 3 9 】

なお、回路 1 1 は、上側のドライバ回路及び下側のドライバ回路を説明しているが、これらドライバ回路のそれぞれは、追加的な指示 “ ’ ” による下側のドライバ回路について示される対応する構成要素と実質的に同じである。キーとなるポイントは、バッファ増幅器 1 6 又は 1 6 ’ であり、液晶セル、及び電力消費の低減を可能にするゲート制御される電流源に閉ループ補正電圧を印加する。

【 0 0 4 0 】

典型的に増幅器 1 6 , 1 6 ’ は、3つのトランジスタにより実現することができ、L C O S ディスプレイ装置における液晶の下に配置することができる。図 1 の構成では、増幅器

50

１６は、記憶素子１４から液晶セルを緩和する。図１は、液晶ディスプレイ向けの液晶セルドライバ１０を説明している。

【００４１】

液晶セルドライバは、複数のトランジスタ１２，１５，１７及び１８、ストレージキャパシタ１４のようなストレージキャパシタンス、及び複数のレジスタ１９，２１、並びに液晶キャパシタンス２０により表されている液晶セルを含んでいることが好ましい。

【００４２】

トランジスタ１５，１７及び１８のような３つのトランジスタは、差動増幅器の構成で増幅器１６を形成することが好ましい。差動増幅器１６は、それぞれが接続されるソースと、液晶セル２０への出力としての役割を果たすトランジスタ１８のドレインとを有するＮチャンネルトランジスタから構成されることが好ましい。

10

【００４３】

さらに、差動増幅器１６のそれぞれのソースは結合され、トランジスタ１８のような別のＮチャンネルトランジスタである電流源により駆動される。先に説明したように、差動増幅器１６は、ストレージキャパシタ１４と液晶セル２０の間に接続され、ストレージキャパシタ１４と液晶セル２０の間に遮断を提供する。

【００４４】

図示されるように、回路１０は、２つのグローバルに制御されるトランジスタ２６，２８をさらに備えており、これらは、他の機能の中でも先に説明されており、２つの追加のスイッチされるトランジスタ２６，２８のオン時間を制御することにより、全てのＬＣＯＳ又は液晶セルに対して強制的に黒状態又は白状態を可能にするものである。

20

【００４５】

図２を参照して、別の液晶セルドライバ３０は、図１の液晶セルドライバ１０と同様に示されている。この例では、マトリクススイッチの構成での公知の輝度制御回路３２は、図１に関して開示される回路１１を置き換える。また、液晶セルドライバ１０に関して、液晶セルドライバ３０は、２つの全体的に制御されたトランジスタ２６，２８及び図示されるような液晶キャパシタンス２０を備えることが好ましい。

【００４６】

図３を参照して、上述したようなディスプレイ装置１０又は３０を利用することができるディスプレイユニット５０が示されている。ディスプレイユニット５０は、行及び列からなるマトリクスで配置される複数の表示素子、及び記憶素子及び液晶セルを含んでいる。ドライバは、複数の電圧のうちの１つを、行及び列からなるマトリクスの少なくとも１つの表示素子に切換え可能に出力することが好ましい。

30

【００４７】

ディスプレイユニットは、従来のデコーダ５１と、該デコーダ５１により制御されるドライバを含んでいる。ドライバは、デコーダと半導体スイッチの間に接続されるストレージキャパシタ又は記憶素子１４、及びストレージキャパシタと液晶セルの間に接続される差動増幅器を含んでいる。これにより、差動増幅器は、ストレージキャパシタと液晶セルの間に遮断を提供する。このドライバは、デコーダと、該デコーダの出力により制御される複数のスイッチとを含んでいる。

40

【００４８】

図３に示されるように、ディスプレイユニット５０は、複数の行（スキヤニング）アドレスライン５６を有する行ドライブ回路と、複数の列（データ）アドレスライン５８を有する列ドライブ回路とを含むことができる。この行及び列からなるマトリクスは、基板５４に設けられており、別の基板５２との間に挟まれている。

【００４９】

図４を参照して、本発明によるディスプレイを駆動する方法４００を説明するフローチャートが示されている。複数のドライバ回路は、液晶セルを駆動するために使用される。

【００５０】

方法４００は、差動増幅器を使用して、ストレージキャパシタと液晶セルの間に遮断を提

50

供するステップ402、第1のスイッチング回路を使用して、液晶セルについての複数のドライバ回路の間で切換えるステップ404、及び第2のスイッチング回路を使用して、機能を制御するステップ406を備えていることが好ましい。ここでは、該機能は、輝度制御、DACのためのダイナミックレンジの制御、又はディスプレイの全体的な高速ブランキングを含む機能グループの中から選択される。

【0051】

方法400は、ステップ408において記載される代替的な機能、すなわち、ストレージキャパシタ又は記憶セルに記憶されるデータを上書きする必要なしに、白へのブランキング、又は黒へのブランキングするステップ、又は差動増幅器により提供される追加の電流を使用して、画素すなわちセルの急速な所望の電圧レベルを確保するステップ410をさらに備えている。

10

【0052】

さらに、方法400は、液晶セルの電圧を連続的にリフレッシュするステップ412、複数のドライバ回路のそれぞれにおける差動増幅器に提供される電流源をゲートで制御するステップ414、又は固定された全体的な量のRMS電圧を液晶ディスプレイに印加するステップ416を代替的に備えている場合がある。

【0053】

別の代替的な機能は、ステップ418に示されるような第2のスイッチング回路を使用して、第1のスイッチング回路の第1のトランジスタ及び第2のトランジスタのオン時間を制御することを含んでいる場合がある。これは、先に説明されたようにストレージセルに記憶されたデータを書込むことを必要とせずに、ブランキングの制御を可能にする。

20

【0054】

最後に、方法400は、RMS電圧をデータセルからアクティブ領域に移動することにより、ビデオを変調するために使用されるDACのダイナミックレンジを増加する代替的又はオプション的なステップ420を備えている場合がある。

【0055】

図5を参照して、本発明によるディスプレイを駆動する代替的な方法500を説明するフローチャートが示されている。この例では、本方法は、第1のトランジスタのペアを備える第1のスイッチング回路を使用して、複数のドライバ回路の間で切換えるステップ502、及び第2のスイッチング回路を使用して、ブランキング機能を制御するステップ504を備えていることが好ましい。第2のスイッチング回路は、少なくとも1つの供給電圧に接続される第2のトランジスタのペアを備えていることが好ましい。第2のスイッチング回路は、少なくとも1つのグローバルアドレスラインにより制御される。

30

【図面の簡単な説明】

【図1】 本発明による液晶セルドライバのブロック図である。

【図2】 本発明による別の液晶セルドライバのブロック図である。

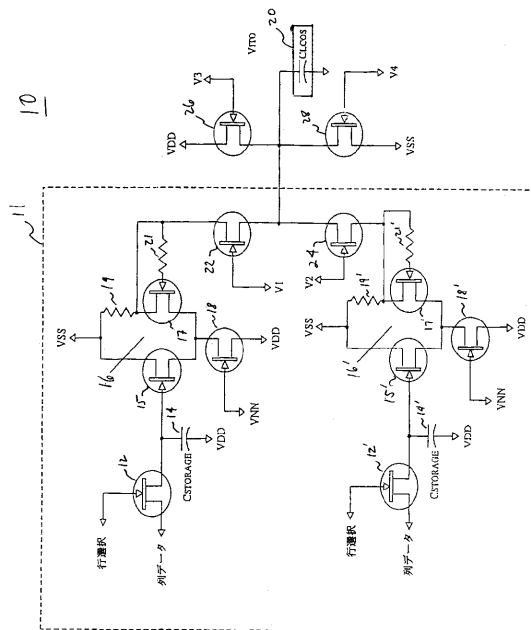
【図3】 本発明による液晶セルドライバを利用したディスプレイユニットのブロック図である。

【図4】 本発明によるディスプレイを駆動する方法を説明するフローチャートである。

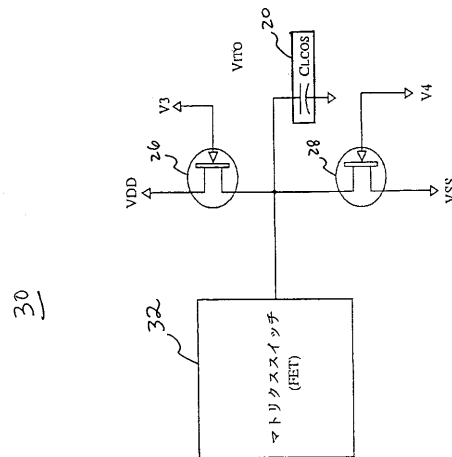
【図5】 本発明によるディスプレイを駆動する別な方法を説明するフローチャートである。

40

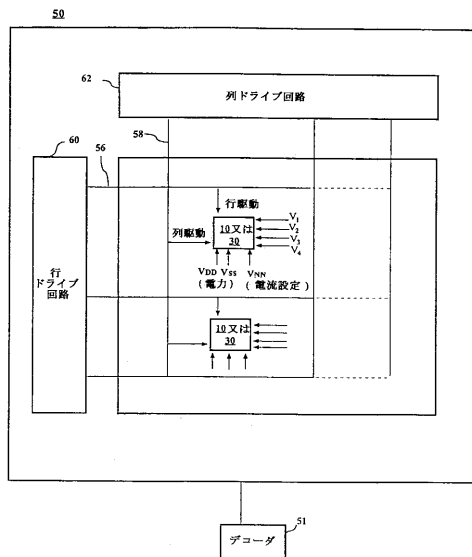
【図 1】



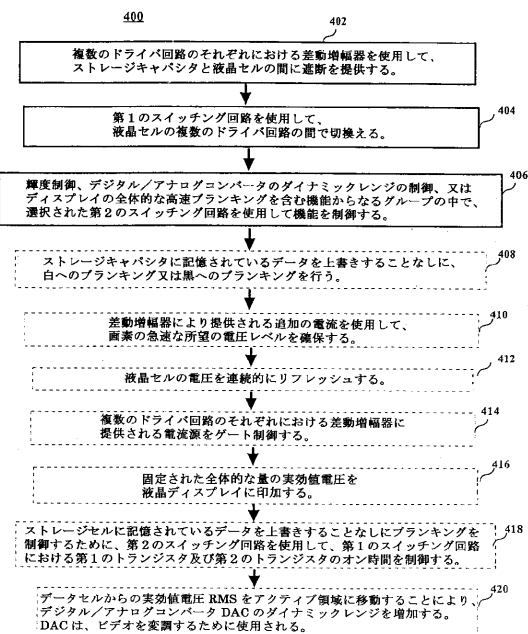
【図 2】



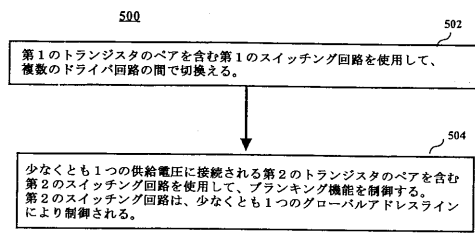
【図 3】



【図 4】



【図 5】



フロントページの続き

(72)発明者 オドネル, ユージーン マーフィー

アメリカ合衆国 インディアナ州 4 6 0 3 8 フィッシャーズ ティンバー・スプリングズ・ド
ライヴ 7 5 9 4

審査官 一宮 誠

(56)参考文献 特開平 1 1 - 3 2 6 9 4 6 (J P , A)

特開平 1 0 - 0 6 2 8 1 7 (J P , A)

特開平 1 1 - 3 1 1 7 7 1 (J P , A)

特開平 0 9 - 3 2 9 8 0 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G09G 3/00 - 3/38

G02F 1/133

专利名称(译)	显示驱动器，驱动反射型液晶显示器的方法，显示单元和视频显示装置		
公开(公告)号	JP4242151B2	公开(公告)日	2009-03-18
申请号	JP2002547152	申请日	2001-11-29
[标]申请(专利权)人(译)	汤姆森特许公司		
申请(专利权)人(译)	汤姆森许可兴业ANONYME		
当前申请(专利权)人(译)	汤姆森许可		
[标]发明人	オドネルユーージーンマーフィー		
发明人	オドネル,ユーージーン マーフィー		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3614 G09G3/3648 G09G3/3659 G09G2300/0809 G09G2300/0823 G09G2300/0842 G09G2300/0852		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.621.B G09G3/20.623.B		
代理人(译)	伊藤忠彦		
审查员(译)	一宮誠		
优先权	60/250196 2000-11-30 US		
其他公开文献	JP2004514956A		
外部链接	Espacenet		

摘要(译)

用于具有存储元件和液晶单元的显示单元的显示驱动器包括：第一显示驱动器电路，其具有第一存储电容器和耦合在第一存储电容器和液晶单元之间的第一差分放大器；以及第二显示驱动器电路，其具有第二存储电容器（14'）和第二差分放大器（16'）耦合在第二存储电容器和液晶单元之间。显示驱动器还包括第一开关机构与与电源电压耦合的第二开关机构，该第一开关机构使得在正帧期间的第一显示驱动器电路与在负帧期间的第二显示驱动器电路之间的显示驱动器能够进行切换。第二切换机制由至少一条全局地址线控制。

