

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3869777号
(P3869777)

(45) 発行日 平成19年1月17日(2007. 1. 17)

(24) 登録日 平成18年10月20日(2006. 10. 20)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)**G02F 1/133 (2006.01)****G09G 3/20 (2006.01)**

G09G 3/36

G02F 1/133 505

G09G 3/20 621A

G09G 3/20 621M

G09G 3/20 623G

請求項の数 2 (全 13 頁) 最終頁に続く

(21) 出願番号 特願2002-262636 (P2002-262636)
 (22) 出願日 平成14年9月9日(2002. 9. 9)
 (65) 公開番号 特開2004-101805 (P2004-101805A)
 (43) 公開日 平成16年4月2日(2004. 4. 2)
 審査請求日 平成16年4月23日(2004. 4. 23)

(73) 特許権者 302062931
 NECエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部1753番地
 (74) 代理人 100124914
 弁理士 徳丸 達雄
 (72) 発明者 内山 義規
 神奈川県川崎市中原区小杉町一丁目403
 番53 エヌイーシ
 ーマイクロシステム株式会社内

審査官 濱本 禎広

最終頁に続く

(54) 【発明の名称】 液晶表示装置およびその駆動方法

(57) 【特許請求の範囲】

【請求項1】

複数の走査線と複数のデータ線とがマトリクス状に配置され、画像データを受けて、前記画像データを表示パネルに表示する液晶表示装置において、

第1の信号基板と、前記第1の信号基板上に、前記表示パネルの中央部から前記表示パネルの左側に配置され、Hドライバの複数個からなる第1のHドライバ群と、前記表示パネルの中央部から前記表示パネルの右側に配置され、Hドライバの複数個からなる第2のHドライバ群とを備え、

前記Hドライバは、前記第1の信号基板上の配置位置を識別するための配置識別端子を具備し、

前記画像データのモードデータを、前記第1のHドライバ群の先頭のHドライバおよび前記第2のHドライバ群の先頭のHドライバに入力し、その後、前記第1のHドライバ群は、前段の前記Hドライバに、順次、前記モードデータをシリアルに転送し、前記第2のHドライバ群は、次段の前記Hドライバに、順次、前記モードデータをシリアルに転送し、等倍センタリング表示時には、前記モードデータおよび前記配置識別端子により、前記表示パネルの画面中央に対して表示する画素数が左右同じになるようにし、

前記画像データを保持するサンプリングパルスを発生させるシフトレジスタと、前記画像データを保持する表示レジスタと、前記モードデータを保持するモードレジスタとを備え、

前記シフトレジスタは、スタートパルスをその第2の入力に受け、カスケード出力が、そ

10

20

の第2の出力に接続されている複数個の第1のセクタと、その第1の入力が、前記第1のセクタの第1の出力と接続され、その第2の入力にクロックを受ける複数個のフリップフロップと、前記スタートパルスと、前記カスケード出力の間に配置されているスイッチとを具備する液晶表示装置。

【請求項2】

前記表示レジスタは、前記複数個のフリップフロップの出力を受ける複数個のラッチ回路で構成される請求項1に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、液晶表示装置およびその駆動方法に関し、特に、パソコンのモニタとして使用される液晶表示装置その駆動方法に関する。

【0002】

【従来の技術】

近年、携帯電話を初めとする情報電子機器が、世の中に広く用いられていることは、周知の事実である。また、情報電子機器が、その表示機器として、液晶表示装置を有していることもよく知られている。このような液晶表示装置を駆動するために、複数の表示駆動ICが用いられることも、周知である。

【0003】

20

さらに、複数の表示駆動ICを用いた液晶表示装置（以下、LCDパネルと略記する）は、大画面化・高解像度化が進み、パソコンのモニタとして使用する場合、異なる解像度の画像信号を表示する事が要求される。

【0004】

このようなLCDパネルは、例えば、特許文献1または特許文献2に開示されている。

【0005】

しかしながら、LCDパネルは構造上、装置毎に解像度（データ線、走査線）が固定されており、装置の解像度と異なる解像度の画像信号をそのまま表示すると、図9に示すような同じ画像の一部（例えば、図形ABC）が、繰り返し表示されたりする問題がある。

【0006】

30

この問題に対して、異なる解像度の画像信号を表示させる場合、画像信号を装置の解像度に合わせて拡大や縮小、または、画面の中央に等倍で表示（等倍センタリング表示）する処理を表示駆動IC以外で処理を行っている。

【0007】

すなわち、従来LCDパネルでは、メインCPUを時分割制御で上記処理を行わせていたが、LCDパネルの高解像度化による処理データの増大、及びセット自体の高機能化によりCPUへの負担が飛躍的に増大してしまう為、チップ数を増やすことなく処理の分散化を実現させる為に、該処理機能を表示駆動ICに持たすことが望まれるようになった。

【0008】

その内、複数の表示解像度の等倍センタリング表示を行う場合に、表示駆動ICで表示する画素数を可変する技術が、特許文献1に開示されている。

40

【0009】

通常、LCDパネルでは、同一の駆動出力数、つまり、表示できる画素や走査できるラインが、同一数の表示駆動ICを複数個並べて実装し、画像の表示を行っている。この構成で異なる解像度の表示する場合、表示画素の切り替えは1つの表示駆動ICの駆動出力数単位でしか行えない。そこで、上記従来例では、表示解像度を可変した時に表示と非表示の境目になる箇所、表示駆動ICを分けて配置できるように、駆動出力数の異なる表示駆動ICを複数用意している。

【0010】

そしてこれらの表示駆動ICを組み合わせて実装し、複数の解像度の等倍センタリング表

50

示を実現する。

【 0 0 1 1 】

【 特許文献 1 】

特開平 9 - 0 5 5 9 0 9 号公報 (段落番号 0 0 0 2 ~ 段落番号 0 0 7、図 2 5、図 2 6)

【 特許文献 2 】

特開平 1 0 - 2 6 0 6 5 7 号公報 (段落番号 0 0 0 7 ~ 段落番号 0 0 9、図 1 4)

【 0 0 1 2 】

【 発明が解決しようとする課題 】

しかしながら、上記従来例では駆動出力数が異なる表示駆動 IC を複数種類用意しなければならず、汎用性に欠けている。すなわち、上記技術を用いるためには、LCD パネルに実装された全ての表示駆動 IC に、解像度に対応した状態設定をしなければならない。しかも高解像度の LCD パネルになる程、実装する表示駆動 IC の数も増加し、サポートする下位の表示解像度 (低解像度) も増加する為、状態設定のデータ数は増加する。

10

【 0 0 1 3 】

一般的に、リフレッシュレートが同じ場合、解像度が下がるにつれ周波数が遅く (= クロックが少なく)、帰線期間中に、実装された表示駆動 IC 全部に制御モード設定を行うのは難しくなる。

【 0 0 1 4 】

これを解決する為には、表示する解像度に合わせて駆動するブロックを制御出来る回路構成にした表示駆動 IC を用いる事で簡易に構成できる。

20

【 0 0 1 5 】

本発明では、簡易な部品構成で製造でき、LCD パネルで等倍センタリング表示を行う場合に、問題となる表示駆動 IC の状態設定を速やかに行う回路を提供する事にある。

【 0 0 1 6 】

【 課題を解決するための手段 】

本発明の液晶表示装置は、複数の走査線と複数のデータ線とがマトリクス状に配置され、画像データを受けて、前記画像データを表示パネルに表示する液晶表示装置において、第 1 の信号基板と、前記第 1 の信号基板上に、前記表示パネルの中央部から前記表示パネルの左側に配置され、H ドライバの複数個からなる第 1 の H ドライバ群と、前記表示パネルの中央部から前記表示パネルの右側に配置され、H ドライバの複数個からなる第 2 の H ドライバ群とを備え、前記 H ドライバは、前記第 1 の信号基板上の配置位置を識別するための配置識別端子を具備し、前記画像データのモードデータを、前記第 1 の H ドライバ群の先頭の H ドライバおよび前記第 2 の H ドライバ群の先頭の H ドライバに入力し、その後、前記第 1 の H ドライバ群は、前段の前記 H ドライバに、順次、前記モードデータをシリアルに転送し、前記第 2 の H ドライバ群は、次段の前記 H ドライバに、順次、前記モードデータをシリアルに転送し、等倍センタリング表示時には、前記モードデータおよび前記配置識別端子により、前記表示パネルの画面中央に対して表示する画素数が左右同じになるようにした構成である。

30

【 0 0 1 7 】

また、本発明の液晶表示装置の前記画像データの前記モードデータは、前記等倍センタリング表示時の状態設定データを含む構成である。

40

【 0 0 1 8 】

さらにまた、本発明の液晶表示装置の前記等倍センタリング表示時の状態設定は、前記モードデータで決定される構成である。また、本発明の液晶表示装置の前記等倍センタリング表示時の状態設定は、前記配置識別端子の信号レベルで決定される構成である。

【 0 0 1 9 】

【 発明の実施の形態 】

本発明は、等倍センタリング表示時は、画面中央に対して表示する画素数は左右同じになるようにした。つまり、画面に対しての左右の配置 (実装) 状態を識別し、表示する画素数の情報は画面中央部から数えて、左右同じ箇所にある H ドライバは同じであるようにし

50

たものである。

【0020】

次に、本発明について、図面を参照して説明する。図1を参照すると、本発明の実施の形態のLCDパネル100のHドライバ104は、等倍センタリング表示の状態設定を、モードデータ204と配置識別端子208の信号レベルで決定する。

【0021】

また、図1に示す例では、第1の信号基板103上でLCDパネル101の中央部からモードデータ204を、本発明のHドライバの104-4及び、104-5に入力し、その後画面左側に配置されているHドライバ(配置端子208がHレベルの物)は、前段のHドライバ104に、画面右側に配置されているHドライバ(配置端子208がLレベルの物)は次段のHドライバ104に、順次モードデータ204をシリアルに転送している。

10

【0022】

この様に、本発明では、シリアルに1チップずつモードデータ204を転送する方法などよりも転送期間を削減するために、画面中央部からモードデータ204を左右同時に順次シリアル転送する事も特徴としている。

【0023】

次に、本発明について図面を参照して詳細に説明する。

【0024】

図1は、本発明の第1の実施の形態のLCDパネルの構成を概略的に示すブロック図である。

20

【0025】

本発明の第1の実施の形態のLCDパネル100は、液晶を挟んだガラス基板101と画面水平方向を駆動するHドライバ104と、それらを実装した第1の信号基板103、画面垂直方向を駆動(走査)するVドライバ106と、それらを実装した第2の信号基板105及び、前記Hドライバ104やVドライバ106の表示制御を行うタイミングコントローラ102とを備える。

【0026】

タイミングコントローラ102と第1の信号基板103の間には、第1の制御信号配線107が接続され、タイミングコントローラ102と第2の信号基板105の間には、第2の制御信号配線108が接続されている。第2の信号基板105上でのVドライバとの接続は、本発明とは関係なので説明を省略する。

30

【0027】

次に、第1の信号基板103の構成について説明する。図1に示す例では、第1の信号基板103上では8個のHドライバ104-1から104-8が実装されており、Hドライバ104-1から104-4の配置識別端子208は第1の信号基板103上のHレベルに接続されている識別用配線213に接続され、Hドライバ104-5から104-8の配置識別端子208はLレベルに接続されている識別用配線213に接続されている。

【0028】

各Hドライバ104-X(X:1~7の整数)の第2のモード入出力211-Xは、次段Hドライバ104-(X+1)の第1のモード入出力212-(X+1)と接続されている。但し、第1の信号基板103で両側に配置されているHドライバ104-1の第1のモード入出力212-1及び、Hドライバ104-8の第2のモード入出力211-8は接続先が無いので、オープンとなっている。

40

【0029】

また、第1の信号基板103の中央部からは、タイミングコントローラ102から送られて来たモードデータ204がHドライバ104-4の第2のモード入出力211-4及び、Hドライバ104-5の第1の入出力212-5間の配線に接続されている。

【0030】

次に、図2を参照して、第1の信号基板103上でのHドライバ間の接続やタイミングコントローラ102からの信号との接続構成例として、Hドライバ104-1と104-2

50

部分を説明する。

【0031】

タイミングコントローラ102から出力された表示データ203、クロック206およびイネーブル207の信号のそれぞれは、第1の制御信号配線107を介して、第1の信号基板103上で各Hドライバ104に入力されている。

【0032】

タイミングコントローラ102から出力されたスタートパルス205は、第1の制御信号配線107を介して、第1の信号基板103上でHドライバ104-1のスタートパルス端子210-1に接続されている。Hドライバ104-1のカスケード出力端子209-1は、次段のHドライバ104-2のスタートパルス端子210-2にシリアル接続され

10

【0033】

図示はしないが、各Hドライバのカスケード出力端子(209-X)は、次段のHドライバ104-(X+1)のスタートパルス端子210-(X+1)に接続されている。最終段のHドライバ104-8のカスケード出力端子209-8は接続先がないのでオープンとなっている。

【0034】

次に、Hドライバ104の表示データ203及び、モードデータ204を保持するブロック構成について、図3を参照して説明する。

【0035】

20

本ブロックは、表示データ203を保持するサンプリングパルスSPを発生させるシフトレジスタ202と表示データ203を保持する表示レジスタ307、モードデータを保持するモードレジスタ201を備える。

【0036】

まずシフトレジスタ202の構成について説明する。シフトレジスタ202は、n個のFF303と、n個の第1のセレクタ302で構成されており、スタートパルス205は、各第1のセレクタ302の第2の入力402に接続されている。カスケード出力は、各セレクタ302の第2の出力403に接続されている。またスタートパルス205と、カスケード出力305の間にはスイッチ306が配置されている。

【0037】

30

1番目の第1のセレクタ302-1の第1の入力401は、接地されており、1番目の第1のセレクタ302-1を除く、f番目(f:2~nの整数)の第1のセレクタ302の第1の入力401は、(f-1)番目のFF303の出力503に接続されている。

【0038】

各FF303-t(t:1~nの整数)の第1の入力501は、各第1のセレクタ302-tの第1の出力404と接続されている。また各FF303-tの第2の入力502はクロック206に接続されている。

【0039】

次に、表示レジスタ307の構成について説明する。表示レジスタ307は、n個のラッチ回路301で構成されており、各FF303-tの出力503が接続されている。

40

【0040】

次に、モードレジスタ201の構成について説明する。モードレジスタ201は、2個(本実施形態の場合)のFF303と2個の第2のセレクタ310で構成されている。まず、第2のセレクタの310-Aは、第1の端子601は、第1のモード入出力212に接続されており、第2の端子602は第2のモード入出力211に接続されている。一方、第2のセレクタの310-Bは、第1の端子601は、第2のモード入出力211に接続されており、第2の端子602は第1のモード入出力212に接続されている。

【0041】

FF303-Aの第1の入力501は、第2のセレクタ310-Aの第3の端子603に接続されている。また、FF303-Aの第2の入力502はクロック206とイネーブ

50

ル 2 0 7 の A N D 論理を取った C L 信号 3 0 8 が接続されている。 F F 3 0 3 - A の出力 5 0 3 は F F 3 0 3 - B の第 1 の入力 5 0 1 に接続されている。 F F 3 0 3 - B の第 2 の入力 5 0 2 は前記 C L 信号 3 0 8 の反転信号が接続されている。 F F 3 0 3 - B の出力 5 0 3 は第 2 のセクタ 3 1 0 - B の第 3 の端子 6 0 3 に接続されている。

【 0 0 4 2 】

図 4 に、第 1 のセクタ 3 0 2 の構成を示す。図 4 を参照すると、第 1 のセクタ 3 0 2 は、第 1 の入力 4 0 1 と第 2 の入力 4 0 2 及び、第 1 の出力 4 0 4 と第 2 の出力 4 0 3 を有している。選択スイッチは、第 1 の入力 4 0 1、第 2 の入力 4 0 2、G N D のいずれかを選択し、第 1 の出力 4 0 4 に接続する。また、スイッチ 4 0 5 は、第 1 の入力 4 0 1 と第 2 の出力 4 0 3 の間に配置されている。

10

【 0 0 4 3 】

図 5 に、F F 3 0 3 の構成を示す。F F 3 0 3 は第 1 の入力 5 0 1 と第 2 の入力及び出力 5 0 3 を有する。

【 0 0 4 4 】

図 6 に、第 2 のセクタ 3 1 0 の構成を示す。第 2 のセクタ 3 1 0 は、選択スイッチで第 1 の端子 6 0 1 か第 2 の端子 6 0 2 のどちらかを第 3 の端子 6 0 3 に接続する。

【 0 0 4 5 】

次に、本発明の動作について順を追って説明する。

【 0 0 4 6 】

本発明の実施の形態で、表示する解像度の状態が 4 つ (2 b i t) の場合を説明する。

20

【 0 0 4 7 】

図 1 に示す様に、本発明の第 1 の実施の形態の L C D パネル 1 0 0 のモードデータ 2 0 4 は、第 1 の信号基板 1 0 3 の中央部より、H ドライバ 1 0 4 - 4 の第 2 のモード入出力 2 1 1 - 4 と、1 0 4 - 5 の第 1 のモード入出力 2 1 2 - 5 に入力される。各 H ドライバ 1 0 4 の第 1 のモード入出力 2 1 2 及び、第 2 のモード入出力は、配置識別信号 2 0 8 のレベルによって入出力の属性が決定され、第 1 の信号基板 1 0 3 の左側にある H ドライバ 1 0 4 - 1 から 1 0 4 - 4 の配置識別端子 2 0 8 は H レベルに接続されており、第 2 のモード入出力 2 1 1 が入力属性となり、第 1 のモード入出力 2 1 2 が出力属性となる。また第 2 のセクタ 3 1 0 は第 1 の端子が選択される。

【 0 0 4 8 】

一方、第 1 の信号基板 1 0 3 の右側にある H ドライバ 1 0 4 - 5 から 1 0 4 - 8 の配置識別端子 2 0 8 は L レベルに接続されており、第 1 のモード入出力 2 1 2 が入力属性となり、第 2 のモード入出力 2 1 1 が出力属性となる。

30

【 0 0 4 9 】

また、第 2 のセクタ 3 1 0 は第 2 の端子が選択される本実施の形態のモードデータ 2 0 4 の転送タイミングは、図 7 に示すとおりである。

【 0 0 5 0 】

各 H ドライバ 1 0 4 の第 1 のモード入出力 2 1 2 及び、第 2 のモード入出力 2 1 1 は、それぞれ前後の H ドライバ間で接続されているので、上記のモードデータ 2 0 4 のシフトは、H ドライバ間でもシフトされる。よって、タイミングコントローラ 1 0 2 からクロック 2 0 6 の同期で出力されたモードデータ 2 0 4 は、H ドライバ 1 0 4 内では、クロック 2 0 6 とイネーブル 2 0 7 の A N D 論理をとった C L 信号 3 0 8 の変化タイミングで順次第 1 の信号基板 1 0 3 の左右両端の H ドライバ 1 0 4 のモードデータ 2 0 4 から第 1 の信号基板 1 0 3 の中央側に配置されている H ドライバ 1 0 4 のモードデータ 2 0 4 を転送していく形となる。

40

【 0 0 5 1 】

本実施の形態の場合、最初に H ドライバ 1 0 4 - 1 と 1 0 4 - 8 に設定する 2 b i t データ (M 4 [1 : 0]) が転送さる。2 番目には 1 0 4 - 2 と 1 0 4 - 7 に設定する 2 b i t データ (M 3 [1 : 0]) が転送される。

【 0 0 5 2 】

50

3番目には104-3と104-6に設定する2bitデータ(M2[1:0])が転送され、最後に104-4と104-5に設定する2bitデータ(M1[1:0])が転送され、イネーブル207が非アクティブであるLレベルになるタイミングで転送が終了する。

【0053】

本発明のHドライバ104はモードレジスタ201に保持されたデータと、配置識別端子208の信号レベルによって、第1のセクタ302とスイッチ306の状態が決定される。そして、表示データ204の保持方法には、次の4通りがある。

【0054】

まず、第1の保持方法は、Hドライバ104の表示ラッチ301の全てに表示データを保持する場合である。この場合、第1のセクタ302の状態は、まず、1段目のセクタ302-1では、第2の入力402が選択され、残る302-2から302-nは、第1の入力401が選択されている。そして、最終段の第1のセクタ302-nのスイッチ405はオンされ、カスケード出力305と接続される。また、本状態ではスイッチ306は常にオープンの状態である。

【0055】

本動作としては、まずスタートパルス205が入力されると第1のセクタ302-1を介して、FF303-1の第1の入力501へ信号が伝わり、クロック206の立ち上がりタイミングでFF303-1の出力503が変化する。FF303-1の出力503は、表示レジスタ307のラッチ回路301-1のサンプリングパルスSP1及び、次段第1のセクタ302-2への信号となる。ラッチ回路301-1は、サンプリングパルスSP1が入力されると、表示データ203を保持する。

【0056】

次のクロック206の立ち上がりエッジでは、FF303-2の出力503の出力503が変化してサンプリングパルスSP2が生成され、ラッチ回路301-2が表示データを保持する。以後、シフトレジスタ202によって順次サンプリングパルスSPが生成されて、サンプリングパルスSPが対応するラッチ回路301は表示データ203が保持していく。またn段目の第1のセクタ302-nは、スイッチ405がオンとなっており、(n-1)段目のFF303-(n-1)の出力503のSP(n-1)は、カスケード出力305に出力される。

【0057】

尚、上述した第1の保持方法は、従来の一般的なHドライバの表示保持動作と同等である。

【0058】

次に、第2の保持方法について説明する。第2の保持方法は、m(m:2~n)段目のラッチ回路(301-m)から表示データ203を保持する場合である。

【0059】

各第1のセクタ302の状態は、1段目から(m-1)段目では、GNDが選択されおり、m段目は第2の入力402が選択されている。(m+1)段目からn段目のセクタ302は、第1の入力401が選択されている。またn段目のセクタ(302-n)は、スイッチ405がオンされており、カスケード出力305と接続されている。

【0060】

本動作としては、スタートパルス205は、m段目のセクタ(302-m)を介して、m段目のFF(303-m)の出力503が変化する。FF(303-m)の出力503は、表示レジスタ307のラッチ回路(301-m)のサンプリングパルスSPm及び、次段第1のセクタ(302-(m+1))への信号となる。

【0061】

ラッチ回路301の動作及び、カスケード出力の動作は、第1の保持方法と同じなので、詳細な説明は省略する。

【0062】

10

20

30

40

50

次に、第3の保持方法について説明する。第3の保持方法は、j段目のラッチ回路(301 - j)まで表示データ203を保持する方法である。

【0063】

各第1のセクタ302の状態では、1段目の(302 - 1)は、第2の入力402が選択されており、2段目からj段目の第1のセクタ302は、第1の入力401が選択されている。(j + 1)段目からn段目の第1のセクタ302はGNDが選択されている。また、(j + 1)段目の第1のセクタ(302 - (j + 1))は、スイッチ405がオンされておりカスケード出力305と接続されている。

【0064】

但し、第3の保持方法に限っては、次段Hドライバ104に、カスケード信号を出力する必要が無いので、(j + 1)段目の第1のセクタ302のスイッチ405はオンにしないで良い。

【0065】

本動作としては、まず、スタートパルス205が入力されると、第1のセクタ(302 - 1)を介して、FF(303 - 1)の第1の入力501へ信号が伝わり、クロック206の立ち上がりタイミングでFF(303 - 1)の出力503が変化する。FF(303 - 1)の出力503は、表示レジスタ307のラッチ回路(301 - 1)のサンプリングパルスSP1及び、次段第1のセクタ(302 - 2)への信号となる。

【0066】

ラッチ回路301の動作及び、カスケード出力の動作は、第1の保持方法と同じなので、詳細な説明は省略する。

【0067】

j段目のサンプリングSPjが出力され、j段目のラッチ回路(301 - j)が表示データ204の保持を終了すると、(j + 1)段目以降のFF303は、信号がシフトしないので、サンプリングパルスSPは出力されず、j段目までのラッチ回路301にだけ表示データ203が保持される。

【0068】

次に、第4の保持方法について説明する。第4の保持方法は、表示データ204を一切保持しない場合である。

【0069】

各第1のセクタ302の状態は、全てGNDが選択されている。また、スイッチ306は常時オンしている。

【0070】

本動作としては、スタートパルス205が入力されると、スイッチ306を介してカスケード出力305に出力される。動作では、1つもサンプリングパルスSPが生成されないため、表示データ203の保持は一切行われない。

【0071】

次に、図1に示す本実施の形態の表示を行う場合の表示データ203の保持動作を、図8を参照して説明する。

【0072】

図8を参照すると、第1の信号基板103上のHドライバ(104 - 1)からHドライバ(104 - 8)には、先に説明した、モードデータ204の設定方法で設定が行われる。

【0073】

次に、タイミングコントローラ102からスタートパルス205が入力されると、1段目のHドライバ(104 - 1)の表示データ203の保持は、第4の保持方法なので、表示データ203の保持は行わず、スタートパルス205を直接カスケード出力305から出力する。

【0074】

この信号は、2段目のHドライバ(104 - 2)のスタートパルス205となる。2段目のHドライバ(104 - 2)の表示データ203の保持は、第2の保持方法なので、m段

10

20

30

40

50

目のラッチ回路 (3 0 1 - m) から、n 段目のラッチ回路 (3 0 1 - n) まで表示データを保持して、カスケード出力 3 0 5 から出力する。

【 0 0 7 5 】

この信号は、3 段目の H ドライバ (1 0 4 - 3) のスタートパルス 2 0 5 となる。3 段目の H ドライバ (1 0 4 - 3) から 6 段目の H ドライバ (1 0 4 - 6) までの表示データ 2 0 3 の保持は、第 1 の保持方法となり、表示レジスタ 3 0 7 に全て表示データ 2 0 3 を保持し、カスケード出力 3 0 5 から出力した信号は、次段 H ドライバ 1 0 4 のスタートパルス 2 0 5 となる。

【 0 0 7 6 】

7 段目の H ドライバ (1 0 4 - 7) は、第 3 の保持方法となり、j 段目のラッチ回路 (3 0 1 - j) まで表示データ 2 0 3 を保持する。この時、カスケード出力 3 0 5 は出力されない。

10

【 0 0 7 7 】

8 段目の H ドライバ (1 0 4 - 8) は、第 1 の動作であり表示データ 2 0 3 は一切保持しない。

【 0 0 7 8 】

この一連の動作によって、有効表示エリアの表示データ 2 0 3 だけの保持を行い、等倍センタリング表示を行うことができる。

【 0 0 7 9 】

次に、本発明の第 2 の実施の形態の液晶表示装置について説明する。

20

【 0 0 8 0 】

本発明の第 1 の実施の形態では、モードの転送をシリアル 1 b i t で転送を行う例を示した。しかし、今後、LCD パネルの解像度が更に高くなった時には、本発明の第 1 の実施の形態を用いても、データ転送時間が足りなくなる事もあり得る。そこで、本発明の第 2 の実施の形態の液晶表示装置は、本発明の第 1 の実施の形態のシリアル 1 b i t 転送していたデータ配線 (図 7 を参照) を、n b i t (n は任意の整数) のバス配線に置き換える事で、本発明の第 1 の実施の形態の n 倍のデータ量、または n 倍の速度で転送する事が出来る。

【 0 0 8 1 】

【 発明の効果 】

30

以上説明したように、本発明によれば、等倍センタリング表示時には、表示駆動 IC のモード設定を、画面中央から左右同時に行うことができ、異なる解像度の画像信号を表示できる。また、同一の表示駆動 IC を用いるので、汎用性が高く生産性を向上する事が出来る効果もある。

【 0 0 8 2 】

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 の実施の形態の液晶表示装置の構成を示すブロック図である。

【 図 2 】 本発明の第 1 の実施の形態の液晶表示装置の第 1 の信号基板上の H ドライバの接続図である。

【 図 3 】 本発明の第 1 の実施の形態の液晶表示装置の H ドライバの構成図である。

40

【 図 4 】 本発明の第 1 の実施の形態の液晶表示装置の選択スイッチのブロック図である。

【 図 5 】 本発明の第 1 の実施の形態の液晶表示装置の別の選択スイッチのブロック図である。

【 図 6 】 本発明の第 1 の実施の形態の液晶表示装置のさらに別の選択スイッチのブロック図である。

【 図 7 】 本発明の実施の形態の液晶表示装置のモードデータの転送タイミングチャートである。

【 図 8 】 本発明の実施の形態の液晶表示装置の H ドライバの動作タイミングチャートである。

【 図 9 】 従来の液晶表示装置の解像度と異なる解像度の画像信号を表示した例である。

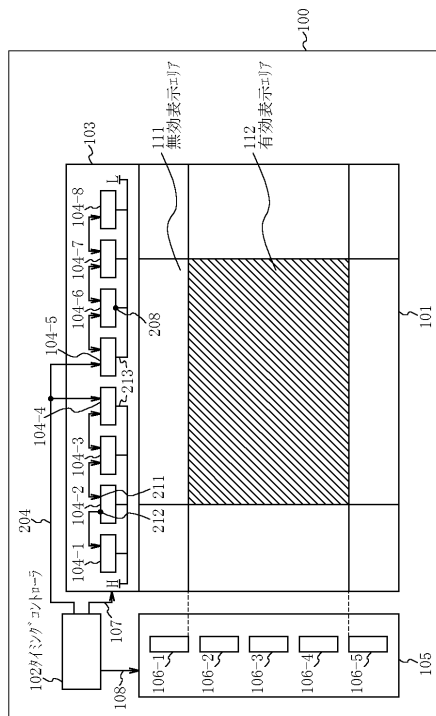
50

【符号の説明】

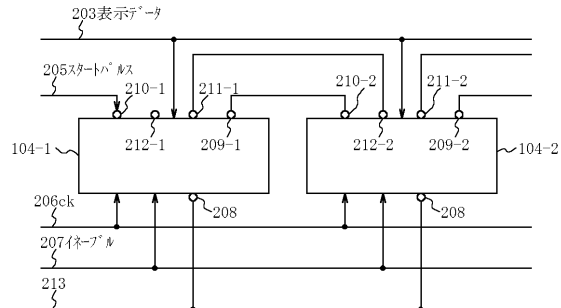
- 100 LCDパネル
 101 液晶を挟んだガラス基板
 102 タイミングコントローラ
 103 第1の信号基板
 104 画面水平方向を駆動するHドライバ
 105 第2の信号基板
 106 画面垂直方向を駆動(走査)するVドライバ
 107 第1の制御信号配線
 108 第2の制御信号配線
 201 モードデータを保持するモードレジスタ
 202 シフトレジスタ
 203 表示データ
 204 モードデータ
 208 配置識別端子
 213 識別用配線
 307 表示データ保持する表示レジスタ
 900 従来の液晶表示装置の表示画面

10

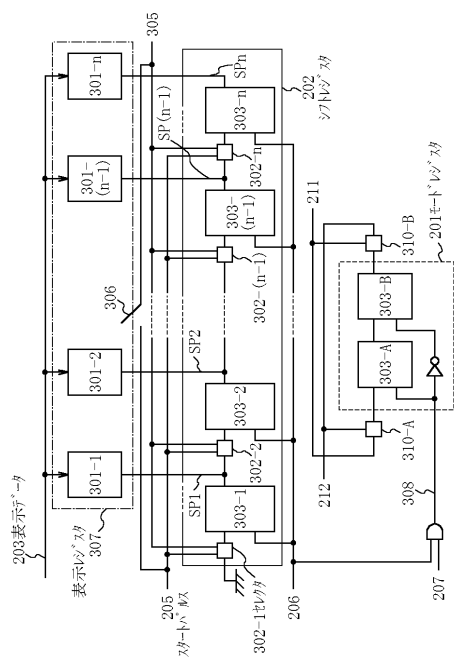
【図1】



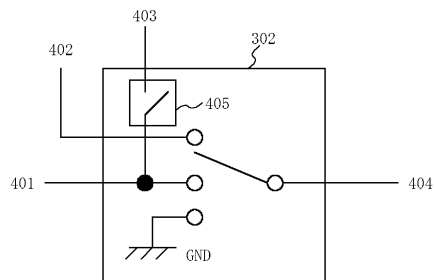
【図2】



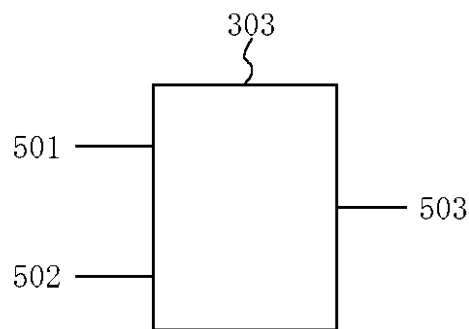
【図 3】



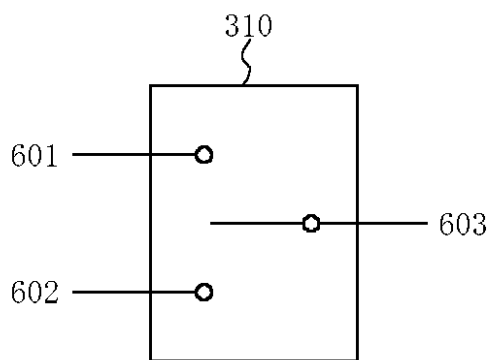
【図 4】



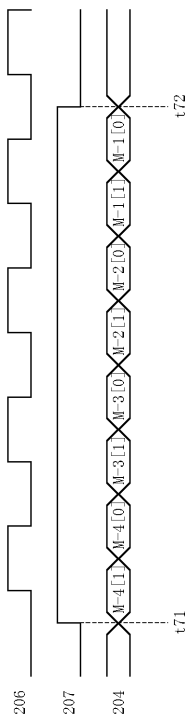
【図 5】



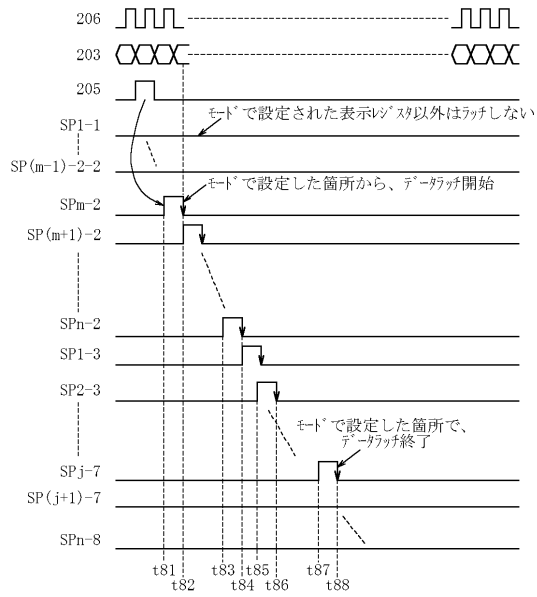
【図 6】



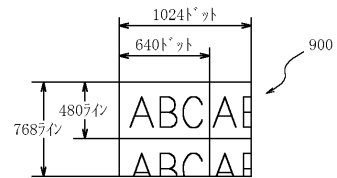
【図 7】



【図 8】



【図 9】



フロントページの続き

(51) Int.Cl.

F I

G 0 9 G	3/20	6 2 3 H
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 5 0 C
G 0 9 G	3/20	6 6 0 E
G 0 9 G	3/20	6 8 0 G

(56)参考文献 特開2001-188504(JP,A)

特開平10-282939(JP,A)

特開平07-175435(JP,A)

特開平06-149190(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

G02F 1/133

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP3869777B2	公开(公告)日	2007-01-17
申请号	JP2002262636	申请日	2002-09-09
[标]申请(专利权)人(译)	NEC微系统有限公司		
申请(专利权)人(译)	NEC微系统有限公司		
当前申请(专利权)人(译)	NEC电子公司		
[标]发明人	内山義規		
发明人	内山 義規		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.621.A G09G3/20.621.M G09G3/20.623.G G09G3/20.623.H G09G3/20.623.R G09G3/20.650.C G09G3/20.660.E G09G3/20.680.G		
F-TERM分类号	2H093/NA16 2H093/NC09 2H093/NC11 2H093/NC16 2H093/NC22 2H093/NC23 2H093/NC29 2H093/NC50 2H093/ND41 2H093/ND50 2H093/ND53 5C006/AA01 5C006/AA03 5C006/AF23 5C006/AF34 5C006/AF43 5C006/AF47 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF71 5C006/BC03 5C006/BC12 5C006/BC16 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BC24 5C006/BF03 5C006/BF04 5C006/BF14 5C006/BF24 5C006/BF26 5C006/EB04 5C006/EB05 5C006/FA08 5C006/FA16 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD21 5C080/DD22 5C080/DD27 5C080/DD28 5C080/EE01 5C080/EE17 5C080/EE22 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	塔萨·托库马		
其他公开文献	JP2004101805A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其中在相等放大率居中显示器上，左侧和右侧显示的像素数相对于屏幕中心相同。 解决方案：模式数据204从LCD面板101的中心部分输入到H驱动器（104-4）和（104-5），此后H驱动器（布置端子208是H）级别），布置在前级H驱动器104中的屏幕右侧的H驱动器104（布置端子208的L级）顺序地将模式数据204顺序地传送到下一级的H驱动器104。与逐个传输模式数据204的方法相比，可以减少传输周期。 点域1

【 図 1 】

