

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3583755号
(P3583755)

(45) 発行日 平成16年11月4日(2004.11.4)

(24) 登録日 平成16年8月6日(2004.8.6)

(51) Int.Cl.⁷

F I

GO2F 1/1343

GO2F 1/1343

GO2F 1/1368

GO2F 1/1368

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2001-382927 (P2001-382927)	(73) 特許権者	000005108
(22) 出願日	平成13年12月17日(2001.12.17)		株式会社日立製作所
(62) 分割の表示	特願平7-314966の分割		東京都千代田区神田駿河台四丁目6番地
原出願日	平成7年12月4日(1995.12.4)	(74) 代理人	100083552
(65) 公開番号	特開2002-303873 (P2002-303873A)		弁理士 秋田 収喜
(43) 公開日	平成14年10月18日(2002.10.18)	(72) 発明者	柳川 和彦
審査請求日	平成13年12月17日(2001.12.17)		千葉県茂原市早野3300番地 株式会社
			日立製作所 電子デバイス事業部内
		(72) 発明者	太田 益幸
			千葉県茂原市早野3300番地 株式会社
			日立製作所 電子デバイス事業部内
		(72) 発明者	小川 和宏
			千葉県茂原市早野3300番地 株式会社
			日立製作所 電子デバイス事業部内

最終頁に続く

(54) 【発明の名称】 アクティブマトリックス型液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、
走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過率を変化させるアクティブマトリックス型液晶表示装置において、
前記単位画素とこの単位画素と隣接する他の単位画素との間に画素領域の大きい側の辺の方向に延在し、かつ前記単位画素とこの単位画素と隣接する他の単位画素で共有される基準電極が配置されていることを特徴とするアクティブマトリックス型液晶表示装置。

10

【請求項2】

前記単位画素とこの単位画素と隣接する他の単位画素がカラー用表示の一画素を構成する3画素のうちの隣接する2画素であることを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項3】

前記単位画素とこの単位画素と隣接する他の単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項4】

20

前記表示用電極と前記基準電極は帯状の形状を有することを特徴とする請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 5】

前記単位画素は前記基準電極の延在方向での長さが前記基準電極に直交する方向の長さより長いことを特徴とする請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 6】

前記表示用電極は前記画素を 2 分割するように形成されていることを特徴とする請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 7】

前記基準電極は基準信号線を兼ねることを特徴とする請求項 1 記載のアクティブマトリックス型液晶表示装置。 10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はアクティブマトリックス型液晶表示装置に係り、特に、横電界方式と称されるアクティブマトリックス型液晶表示装置に関する。

【0002】

【従来の技術】

横電界方式と称されるアクティブマトリックス型液晶表示パネルは、液晶を介して互いに対向配置される透明基板のうち、その一方または両方の液晶側の単位画素に相当する領域面に、表示用電極と基準電極とが備えられ、この表示用電極と基準電極との間に透明基板面と平行に発生させる電界によって前記液晶を透過する光を変調させるように構成されたものである。 20

【0003】

このような液晶表示パネルは、その表示面に対して大きな角度視野から観察しても鮮明な映像を認識でき、いわゆる広角度視野に優れたものとして知られるに至った。

【0004】

なお、このような構成からなる液晶表示パネルとしては、たとえば特許出願公表平 5 - 505247 号公報、特公昭 63 - 21907 号公報および特開平 6 - 160878 号公報等の文献に詳述されている。 30

【0005】

【発明が解決しようとする課題】

そして、これら各文献には、そのいずれにおいても、並設された複数の走査信号線とこれら各走査信号線に交差して並設された複数の映像信号とで囲まれた各領域を画素領域とし、この画素領域の内部に前記表示用電極と基準電極を配置させる構成となっている。

【0006】

しかしながら、アクティブマトリックス型液晶表示装置は、前記表示用電極と基準電極との間の液晶層の挙動によって光透過率を制御するようにしていることからいわゆる開口率が十分に確保できないということが指摘されてきている。

【0007】

本発明は、このような事情に基づいてなされたものであり、その目的は、画素領域の開口率を向上させたアクティブマトリックス型液晶表示装置を提供することにある。 40

【0008】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0009】

手段 1 .

本発明は、たとえば、液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、 50

走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過率を変化させるアクティブマトリックス型液晶表示装置において、
前記単位画素とこの単位画素と隣接する他の単位画素との間に基準電極が配置されていることを特徴とするものである。

【 0 0 1 0 】

手段 2 .

本発明は、たとえば、手段 1 の構成を前提として、前記単位画素とこの単位画素と隣接する他の単位画素がカラー用表示の一画素を構成する 3 画素のうちの隣接する 2 画素である

10

【 0 0 1 1 】

手段 3 .

本発明は、たとえば、手段 1 の構成を前提として、前記単位画素とこの単位画素と隣接する他の単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とするものである。

【 0 0 1 2 】

手段 4 .

本発明は、たとえば、手段 1 の構成を前提として、前記表示用電極と前記基準電極は帯状の形状を有することを特徴とするものである。

20

【 0 0 1 3 】

手段 5 .

本発明は、たとえば、手段 1 の構成を前提として、前記単位画素は前記基準電極の延在方向での長さが前記基準電極に直交する方向の長さより長いことを特徴とするものである。

【 0 0 1 4 】

手段 6 .

本発明は、たとえば、手段 1 の構成を前提として、前記表示用電極は前記画素を 2 分割するように形成されていることを特徴とするものである。

【 0 0 1 5 】

手段 7 .

本発明は、たとえば、手段 1 の構成を前提として、前記基準電極は基準信号線を兼ねることを特徴とするものである。

30

【 0 0 1 6 】

手段 8 .

本発明は、たとえば、液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、
走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過率を変化させるアクティブマトリックス型液晶表示装置において、
互いに隣接する各単位画素で共有する基準電極を有することを特徴とするものである。

40

【 0 0 1 7 】

手段 9 .

本発明は、たとえば、手段 8 の構成を前提として、前記互いに隣接する各単位画素がカラー用表示の一画素を構成する 3 画素のうちの隣接する 2 画素であることを特徴とするものである。

【 0 0 1 8 】

手段 1 0 .

本発明は、たとえば、手段 8 の構成を前提として、前記互いに隣接する各単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とするものである。

50

【 0 0 1 9 】

手段 1 1 .

本発明は、たとえば、手段 8 の構成を前提として、前記表示用電極と前記基準電極は帯状の形状を有することを特徴とするものである。

【 0 0 2 0 】

手段 1 2 .

本発明は、たとえば、手段 8 の構成を前提として、前記単位画素は前記基準電極の延在方向での長さが前記基準電極に直交する方向の長さより長いことを特徴とするものである。

【 0 0 2 1 】

手段 1 3 .

本発明は、たとえば、手段 8 の構成を前提として、前記表示用電極は前記画素を 2 分割するように形成されていることを特徴とするものである。

【 0 0 2 2 】

手段 1 4 .

本発明は、たとえば、手段 8 の構成を前提として、前記基準電極は基準信号線を兼ねることを特徴とするものである。

【 0 0 2 3 】

【 発明の実施の形態 】

以下、本発明によるアクティブマトリックス型表示装置の各実施例について説明する。

【 0 0 2 4 】

実施例 1 .

図 9 は、横電界方式の液晶表示パネルとその周辺の回路とを示した概略図である。

【 0 0 2 5 】

同図において、液晶表示パネル 1 はその外圍器として透明基板 1 A と透明基板 1 B とを備え、それらの間に液晶層を介在させている。そして、いわゆる下側基板となる透明基板 1 A の液晶層の面には、図中 x 方向に延在しかつ y 方向に並設された走査信号線 2 および基準信号線 4 が形成されている。走査信号線 2 と基準信号線 4 は、ある走査信号線 2 に対し - y 方向に近接して配置された基準信号線 4、この基準信号線 2 に対し - y 方向に大きく離間して配置された走査信号線 2、この走査信号線 2 に対し - y 方向に近接して配置された基準信号線 4 というように、順次配置されている。また、これら信号線 2 および 4 と絶縁されて、映像信号線 3 が y 方向に延在しかつ x 方向に並設されて形成されている。

【 0 0 2 6 】

これら走査信号線 2 および基準信号線 4 と映像信号線 3 とで囲まれた矩形状の領域は画素領域となり、これら各画素領域がマトリックス状に配置されて表示部が構成されるようになっている。そして、各画素領域内にはそれぞれ表示用電極が形成され、該画素領域の周辺の一部には薄膜トランジスタ T F T および蓄積容量 C s t g が配置されている（これらはいずれも図示されていないが、後に詳述する）。

【 0 0 2 7 】

そして、液晶表示パネル 1 には、その外部回路として垂直走査回路 5 および映像信号駆動回路 6 が備えられ、該垂直走査回路 5 によって前記走査信号線 2 のそれぞれに順次走査信号（電圧）が供給され、そのタイミングに合わせて映像信号駆動回路 6 は映像信号線 3 に映像信号（電圧）を供給するようになっている。

【 0 0 2 8 】

なお、垂直走査回路 5 および映像信号駆動回路 6 は、液晶駆動電源回路 7 から電源が供給されているとともに、C P U 8 からの画像情報がコントローラ 9 によってそれぞれ表示データおよび制御信号に分けられて入力されるようになっている。ここで、表示データは、この実施例では画像メモリ 4 1 0 を介して入力されるようになっているが、この画像メモリ 4 1 0 の機能については後に詳述する。

【 0 0 2 9 】

また、前記基準信号線 4 に印加される電圧も液晶駆動電源回路 7 から供給されるようにな

10

20

30

40

50

っている。なお、本実施例では、基準信号線 4 に印加される電圧は、映像信号駆動回路 6 の耐圧を小さくする目的で交流電圧を用いている。

【0030】

図 1 は、前記液晶表示パネル 1 における一つの画素領域（図 9 中、点線で囲まれた部分に対応する）における詳細な構成を示した平面図である。

【0031】

また、同図において、I I - I I 線における断面図を図 2 に、I I I - I I I 線における断面図を図 3 に、I V - I V 線における断面図を図 4 に、それぞれ示している。

【0032】

まず、透明基板 1 A の液晶層側の面には、その x 方向に延在して走査信号線 2 がたとえば A 1 で形成されている。また、この走査信号線 2 と近接してその y 方向側に基準信号線 4 が x 方向に延在して形成されている。この基準信号線 4 もたとえば A 1 で形成されている。ここで、これら走査信号線 2 と基準信号線 4 と後述する映像信号線 3 とで囲まれた領域によって画素領域が形成されることは上述した通りである。ここで、この実施例では、該画素領域は、特に、隣接する映像信号線側の辺が走査信号線側の辺よりも小さくなって形成され、いわゆる横ストライプ型となっている。

【0033】

また、この画素領域において、前記基準信号線 4 は、それ自体を基準電極 1 4 とするとともに、さらに、もう一本の基準電極 1 4 が走査信号線 2 に隣接されて形成されている。これら各基準電極 1 4 は、後述する映像信号線 3 のうち一方の映像信号線 3（図中右側）に隣接して配置され、該基準電極 1 4 と同時に形成される導体層 1 4 A によって互いに電気的な接続が図れたものとなっている。

【0034】

これにより、各基準電極 1 4 は、走査信号線 2 と平行な方向に延在され、換言すれば、後述の映像信号線 3 と直交する方向に延在された帯状の形状をなすように構成されることになる。

【0035】

そして、この走査信号線 2 等が形成された透明基板 1 A の表面には、該走査信号線 2、基準信号線 4、および基準電極 1 4 をも被ったたとえばシリコン窒化膜からなる絶縁膜 1 1（図 2、3、4 参照）が形成されている。この絶縁膜 1 1 は、後述する映像信号線 3 に対する走査信号線 2 および基準信号線 4 の層間絶縁膜として、また、薄膜トランジスタ T F T の形成領域に対してはゲート酸化膜として、蓄積容量 C s t g の形成領域に対しては誘電体膜として機能するようになっている。

【0036】

そして、この絶縁膜 1 1 の表面には、まず、その薄膜トランジスタ T F T の形成領域において半導体層 1 2 が形成されている。この半導体層 1 2 は、たとえばアモルファス S i からなり、走査信号線 2 上において映像信号線 3（図中左側の映像信号線）に近接された部分に重畳して形成されている。これにより、走査信号線 2 の一部は薄膜トランジスタ T F T のゲート電極を兼ねた構成になっている。

【0037】

さらに、絶縁膜 1 1 の表面には、その y 方向に延在して隣接配置される映像信号線 3 が、たとえば C r と A 1 との順次積層体によって形成されている。この映像信号線 3 はその一部が延在されて前記半導体層 1 2 の表面の一部に形成されたドレイン電極 3 A が一体となって形成されている。

【0038】

さらに、画素領域における絶縁膜 1 1 の表面には表示用電極 1 5 が形成されている。この表示用電極 1 5 は該画素領域をたとえば 2 分割するように形成されている。すなわち、表示用電極 1 5 の一端は薄膜トランジスタ T F T のソース電極 1 5 A と一体に形成され、図中 + y 方向に延在された後に、+ x 方向に延在されている。これにより、表示用電極 1 5 は、走査信号線 2 と平行な方向に延在され、換言すれば、映像信号線 3 と直交する方向に

10

20

30

40

50

延在された帯状の形状をなすように構成されることになる。

【0039】

この場合、表示用電極15の先端部は、前記各基準電極14を互いに接続させる導電層14A上に沿って延在されたT字状の形状をなす部分を備え、この部分は誘電体膜としての前記絶縁膜11を備える蓄積容量Cstgを構成している。この蓄積容量Cstgは、それによってたとえば薄膜トランジスタTFTがオフした際に表示用電極15に映像情報を長く蓄積させるという効果を奏するようになっている。

【0040】

なお、前述した薄膜トランジスタTFTのドレイン電極3Aおよびソース電極15Aと半導体層11の界面にはリン(P)がドーピングされて高濃度層となっており、これにより前記各電極におけるオーミックコンタクトを図っている。この場合、半導体層11の表面の全域に前記高濃度層を形成した後、前記各電極を形成し、これら電極をマスクとして該電極形成領域以外の高濃度層をエッチングすることにより上記の構成とすることができる。

【0041】

そして、このように薄膜トランジスタTFT、映像信号線3、および蓄積容量Cstgが形成された絶縁膜11の上面には、該薄膜トランジスタTFT等を被って、たとえばシリコン窒化膜からなる保護膜16(図2、3、4参照)が形成され、この保護膜16の上面には配向膜17が形成されて、液晶表示パネル1のいわゆる下側基板を構成している。なお、この下側基板の液晶側と反対側の面には、偏光板18が配置されている。

【0042】

そして、いわゆる上側基板となる透明基板1Bの液晶側の部分には、図1の破線で示すように、遮光膜300が画素領域の周辺部を除く中央部のほとんどを開口させて形成されている。この遮光膜300は、薄膜トランジスタTFTへの外来光の照射を防止することによってその特性の劣化を防止するとともに、表示におけるコントラストの向上を図る目的で形成されている。この遮光膜300は、たとえば黑色顔料を分散した有機樹脂等によって構成されている。

【0043】

図2は、遮光膜300が形成された透明基板1Bの断面が示されており、該遮光膜300の前記開口部にはそれを被ってカラーフィルタ25が形成されている。そして、このカラーフィルタ25および前記遮光膜300を被って平坦膜27が形成され、この平坦膜27の液晶層側の面には配向膜28が形成されている。

【0044】

ここで、前記カラーフィルタ25は、図5に示すように、映像信号線3の延長線に沿って隣接される3個の画素領域に、それぞれ図中上からたとえば赤色(R)フィルタ、緑色(G)フィルタ、青色(B)フィルタが配置されるように形成され、これにより前記3個の画素領域においてカラー表示用の一画素領域を構成するようになっている。

【0045】

また、このように形成された上側基板の液晶層側とは反対側の面には、偏光板29が配置されている。

【0046】

なお、図2では、基準電極14および表示用電極15との間に電圧が印加されることによって電界Eは液晶層LC内を、透明基板1A、1Bの各面と平行に発生していることを示している。上述したように、横電界方式と称される所以である。

【0047】

ここで、透明基板1A側に形成された配向膜17と偏光板18、透明基板1B側に形成された配向膜28と偏光板29との関係を図6を用いて説明する。

【0048】

表示電極15と基準電極14の間に印加される電界の方向207に対して、配向膜17および28のラビング方向208の角度 ϕ_{LC} は、いずれも75度となっている。また、一方の偏光板18の偏光透過軸方向209の角度 ϕ_P は、 ϕ_{LC} と等しくなっている。また

10

20

30

40

50

、もう一方の偏光板 29 の偏光透過軸方向は、方向 09 と直交している。また、液晶層 LC としては、誘電率異方性 $\Delta \epsilon$ が正で、その値が $7.3 (1 \text{ kHz})$ 、屈折率異方性 Δn が $0.073 (589 \text{ nm}, 20^\circ)$ のネマチック液晶の組成物を用いている。

【0049】

このような構成とすることにより、液晶層 LC 内に透明基板 1A と平行な電界を発生せしめることにより、該液晶層 LC を透過する光を変調させることができる。特に、電界無印加時に黒表示、電界印加時に白表示となるいわゆるノーマリブラックモードとすることができる。

【0050】

なお、上述した構成において、カラー表示用の一画素を構成する 3 個の各画素は、従来と異なり、映像信号線 3 の延在方向に沿って隣接されたものを担当させている。一方、図 9 に示すコントローラ 9 からの表示データは、従来は、たとえば 60 Hz に相当する周波数で、R、G、B の各画素信号が隣接する各映像信号線に並列に送られてくるようになって

10

【0051】

このため、この実施例では、図 9 に示すように、画像メモリ 410 を特に設け、この画像メモリ 410 に CPU 8 からの R、G、B の画素信号を一旦格納し、それぞれの信号をコントローラ 9 によって一つの映像信号線 3 に順次供給するように構成している。

【0052】

図 7 は、この際の駆動のタイミングを示す図である。同図において、 V_d は一つの映像信号線 3 に供給される画素信号、 V_{g_1} 、 V_{g_2} 、 V_{g_3} はそれぞれカラー表示用の一画素を構成する 3 個の各画素に供給するゲート信号、 V_r 、 V_g 、 V_b はそれぞれ R、G、B の各画素に供給される画素信号を示している。

20

【0053】

また、このように画像メモリ 410 を備えることに限定されることはなく、CPU 8 とコントローラ 9 との間にインターフェースを設け、このインターフェースによって CPU 8 からの画素信号を上述したように変化するようにしてもよいことはいうまでもない。

【0054】

以上説明した実施例による液晶表示パネルによれば、それぞれの単位画素領域を、隣接する映像信号線 3 側の辺において走査信号線 2 側のそれよりも小さく構成したものとなっている。すなわち、従来の縦ストライプ構造に対して横ストライプ構造としたものである。

30

【0055】

このため、横方向に延在される単位画素領域において、映像信号線 3 からの電界が回り込む領域は、該単位画素領域の両脇部となるが、画素領域の全体からみれば極めて小さな領域となり、いわゆる縦スミアを従来よりも大幅に抑制できるようになる。

【0056】

また、表示用電極 15 および基準電極 14 をそれぞれ映像信号線 3 と直交する方向に延在された帯状の形状とすることによって、映像信号線 3 からの電界が該表示用電極 15 あるいは基準電極 14 へ終端する際のその電界の回り込みは、実際の表示に関与する表示用電極 15 と基準電極 14 との間の電界と直角方向となることから、該電界の回り込みは実際の表示に悪影響を及ぼさなくなる。

40

【0057】

なお、図 8 は、このように画素領域における映像信号線 3 の表示用電極 15 あるいは基準電極 14 へ終端する際のその電界の回り込み E_1 、 E_2 (同図 (a)) を、従来による画素領域における映像信号線 3 の表示用電極 15 あるいは基準電極 14 へ終端する際のその電界の回り込み E_1 、 E_2 (同図 (b)) と比較した図である。

【0058】

上述した実施例では、画素領域のそれぞれにおいて、その隣接する映像信号線側の辺が走査信号線側の辺よりも小さくなっているとともに、表示用電極および基準電極はそれぞれ映像信号線と直交する方向に延在された帯状の形状をなす構成としたものである。

50

【0059】

しかし、隣接する映像信号線側の辺を走査信号線側の辺よりも小さくするのみで、表示用電極および基準電極をそれぞれ映像信号線と平行する方向に延在させてもよいことはいうまでもない。

【0060】

また、表示用電極および基準電極をそれぞれ映像信号線と直交する方向に延在された帯状の形状とするのみで、その画素領域をその隣接する映像信号線側の辺を走査信号線側の辺よりも大きくするようにしてもよいことはいうまでもない。

【0061】

いずれにおいても、従来よりも縦スミアの発生を抑制できる効果を奏するからである。

10

【0062】

また、カラー表示のものに限定されることはなく、白黒表示のものにも適用できることはいうまでもない。

【0063】

実施例2.

図10は、本発明によるアクティブマトリックス型表示パネルの他の実施例を示す平面図である。

【0064】

同図において、映像信号線3の延在方向に沿って配置される各画素領域は、図中上方からたとえばR、G、B、R、...の各色を担当していることは実施例1と同様の構成をとっている。しかし、カラー用表示の一画素を構成する3画素のうち、隣接する2画素が一つの走査信号線を共有するとともに、前記隣接する2画素は異なる映像信号線3からの映像信号によって表示がなされる構成となっているところが異なっている。

20

【0065】

すなわち、上記R、G、B、R、G、B、R、G、...の配列において、順番に2個ずつの各画素(R、G)、(B、R)、(G、B)、(R、G)、...のそれぞれの間に走査信号線2が配置されるとともに、前記各画素のうち上段の画素には図中左側に位置する映像信号線3からの映像信号によって、また下段の画素には図中右側に位置する映像信号線3からの映像信号によって表示がなされるようになっている。

【0066】

このように構成された表示パネルは、走査信号線2の本数を減少させることができるので、その分、画素領域の面積の増大にともなう開口率を向上させることができるようになる。

30

【0067】

この場合、図9に示すCPU8からの各画素データのうち、2ライン分の画素データを画像メモリ410に格納した後、縦ストライプ配置の単位選択時間の2/3の時間毎に、前記の2画素単位で走査信号線2を選択し、順次映像信号線3に画素データを印加することで、駆動を行うことができる。

【0068】

すなわち、図10に示すように、映像信号線3の延在方向に配置される画素を、順次、 R_1 、 G_1 、 B_1 、 R_2 、 G_2 、 B_2 、 R_3 、...とした場合、 R_1 と G_1 との間の走査信号線 2_1 、 B_1 と R_2 との間の走査信号線 2_2 、および G_2 と B_2 との間の走査信号線 2_3 には、順次、それぞれ走査信号 Vg_1 、 Vg_2 、 Vg_3 が印加される。この印加による走査信号線2の選択は、縦ストライプ配置の1ラインの選択に時間に相当する単位走査時間の2/3時間毎となる。

40

【0069】

この際、隣接する二つの映像信号線 3_1 、 3_2 からは、それぞれ映像信号 Vd_1 、 Vd_2 が供給されるようになっている。これら各映像信号 Vd_1 、 Vd_2 は前記走査信号 Vg_1 、 Vg_2 、 Vg_3 に同期し単位走査時間の2/3の時間毎に印加されるようになっている。この結果、 R_1 、 G_1 、 B_1 、 R_2 、 G_2 、 B_2 の各画素の電位の波形は同図に示すよ

50

うになる。

【 0 0 7 0 】

このことから、横ストライプ配置の構成であっても、縦ストライプ配置で 2 ラインを書き込む間に、それに相当する画素分だけ書き込むことができることがわかる。

【 0 0 7 1 】

したがって、本実施例では、縦ストライプ配置の構造と比較した場合、走査信号の周波数を 1 . 5 倍にとどめることができ、薄膜トランジスタ T F T の書き込み特性の向上を図ることができる。

【 0 0 7 2 】

実施例 3 .

10

図 1 2 は、本発明によるアクティブマトリックス型液晶表示パネルの他の実施例を示す平面図である。また、同図の X I I I - X I I I 線における断面図を図 1 3 に示している。

【 0 0 7 3 】

図 1 2 において、映像信号線 3 の延在方向に沿って配置される各画素領域は、図中上方からたとえば R、G、B、R、... の各色を担当していることは実施例 1 と同様の構成をとっている。しかし、カラー用表示の一画素を構成する 3 画素のうち、隣接する 2 画素が一つの走査信号線を共有し、残りの一画素が一つの走査信号線を占有するとともに、各画素はそれぞれ異なる映像信号線 3 からの映像信号によって表示がなされる構成となっているところが異なっている。

【 0 0 7 4 】

20

そして、この場合、共有する走査信号線および占有する走査信号線は、たとえば表示領域以外の他の領域で互いに接続され、同一の走査信号が供給されるようになっている。

【 0 0 7 5 】

各画素に映像信号を供給する映像信号線 3 は、図中左側に一本、右側に二本あてがわれているが、このうち二本の映像信号線 3 のうち、外側に位置する映像信号線 3 は内側に位置する映像信号線 3 と、層間絶縁膜 1 1 を介して担当する画素の薄膜トランジスタ T F T のドレイン電極 3 A と接続されている。

【 0 0 7 6 】

このように構成した、液晶表示パネルは、縦ストライプ配置のものと同様の駆動方法で表示がなされるようになる。このため、上述した画像メモリ 4 1 0 あるいはインターフェース等を全く必要とすることなく表示できるという効果を奏する。

30

【 0 0 7 7 】

【発明の効果】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、開口率の向上が図れる。

【図面の簡単な説明】

【図 1】本発明による液晶表示装置の一実施例を示す画素領域の平面図である。

【図 2】図 1 の I I - I I 線における断面図である。

【図 3】図 1 の I I I - I I I 線における断面図である。

【図 4】図 1 の V I - V I 線における断面図である。

40

【図 5】本発明による液晶表示装置の一実施例を示すカラーフィルタの配置図である。

【図 6】本発明による液晶表示装置に使用される配向膜および偏光板の関係を示す説明図である。

【図 7】本発明による液晶表示装置の駆動方法の一実施例を示すタイミング図である。

【図 8】本発明による液晶表示装置の効果を示す説明図である。

【図 9】本発明による液晶表示装置とその周辺回路の一実施例を示した概略図である。

【図 1 0】本発明による液晶表示装置の他の実施例を示す画素領域の平面図である。

【図 1 1】図 1 0 に示した液晶表示装置の駆動方法の一実施例を示すタイミング図である。

。

【図 1 2】本発明による液晶表示装置の他の実施例を示す画素領域の平面図である。

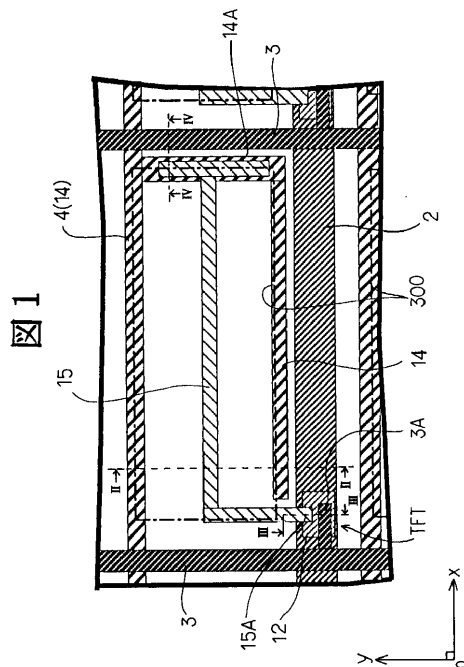
50

【図 13】図 12 の X I I I - X I I I 線における断面図である。

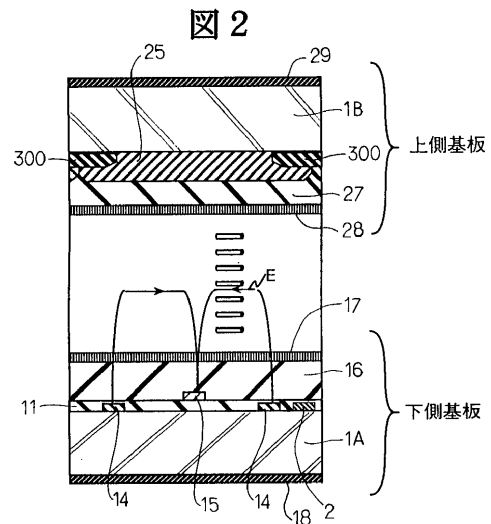
【符号の説明】

2 ... 走査信号線、3 ... 映像信号線、4 ... 基準信号線、14 ... 基準電極、15 ... 表示用電極、TFT ... 薄膜トランジスタ、C s t g ... 蓄積容量。

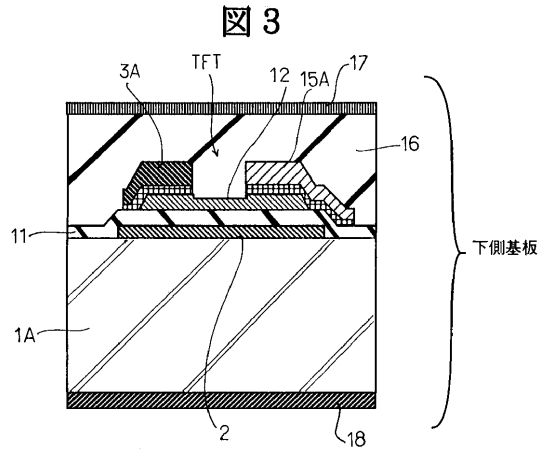
【図 1】



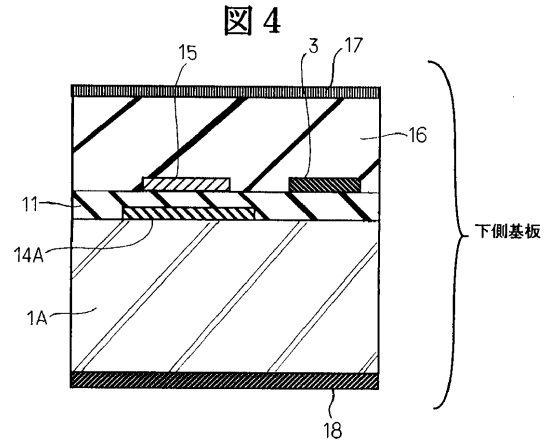
【図 2】



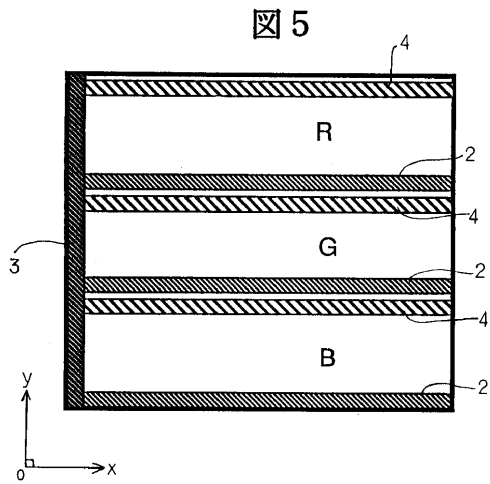
【 図 3 】



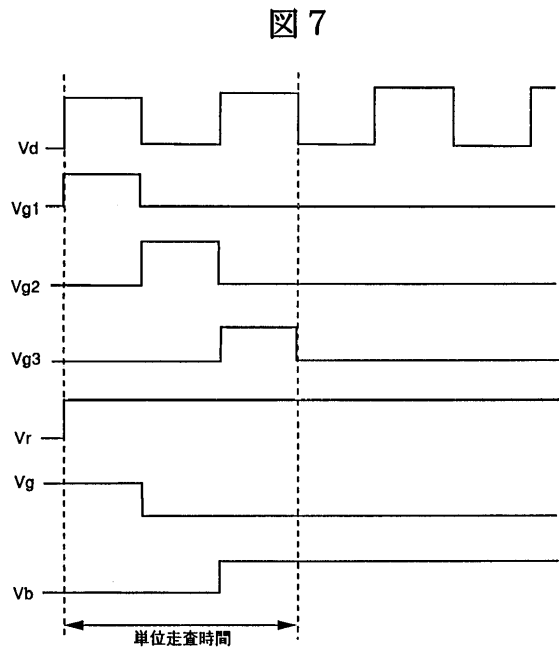
【 図 4 】



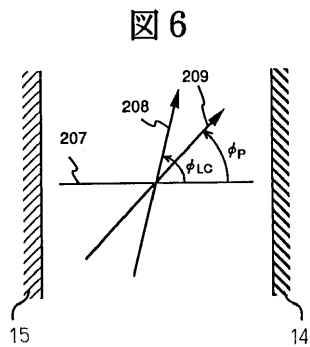
【 図 5 】



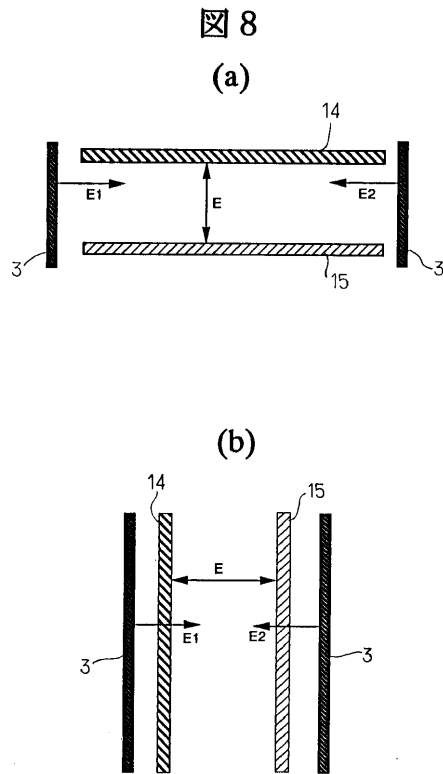
【 図 7 】



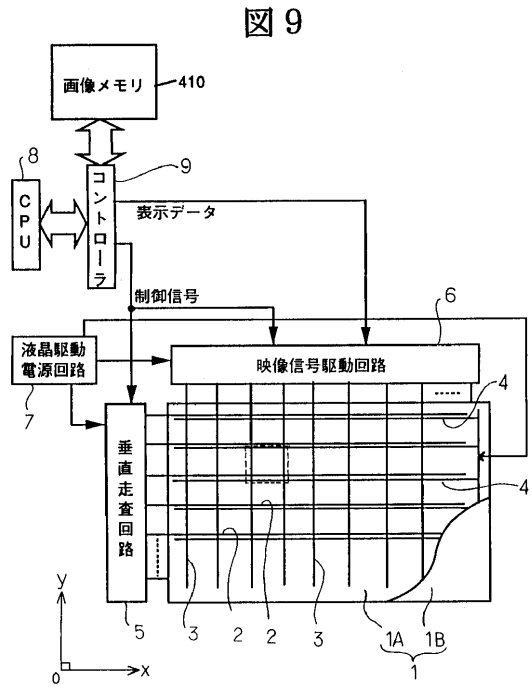
【 図 6 】



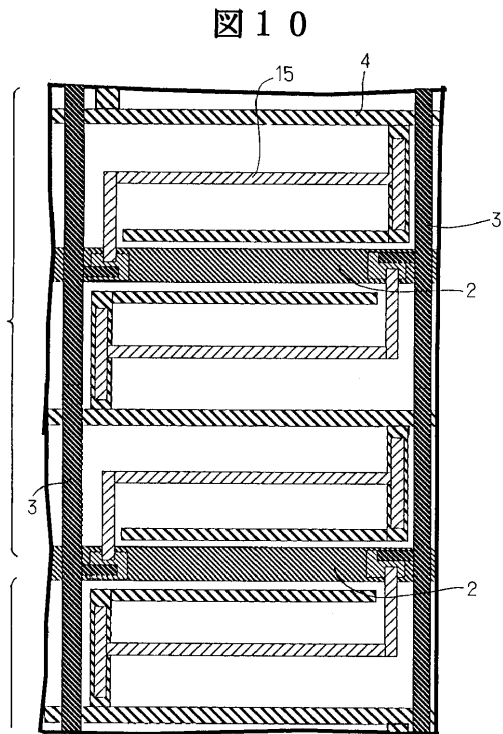
【 図 8 】



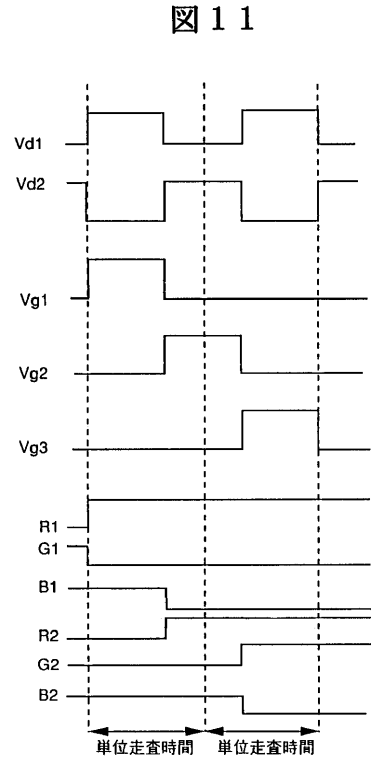
【 図 9 】



【 図 1 0 】

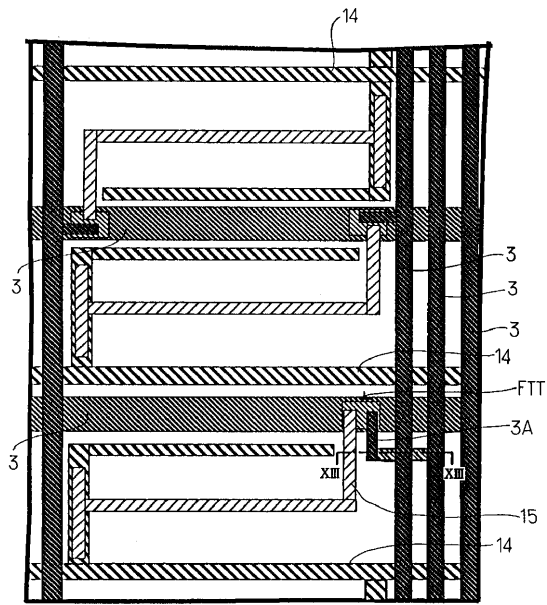


【 図 1 1 】



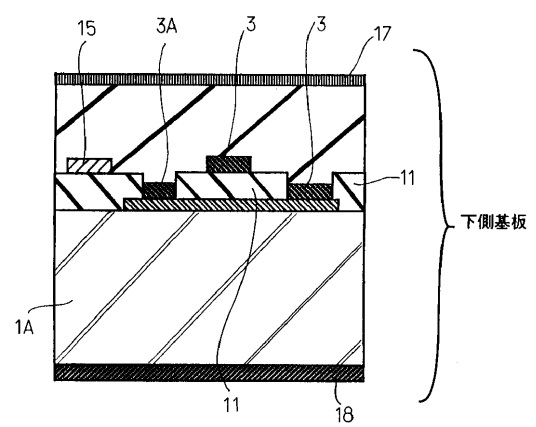
【図 1 2】

図 1 2



【図 1 3】

図 1 3



フロントページの続き

(72)発明者 芦沢 啓一郎

千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所 電子デバイス事業部内

(72)発明者 星野 稔

千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所 電子デバイス事業部内

審査官 井口 猶二

(56)参考文献 特開平 0 9 - 1 5 9 9 9 6 (J P , A)

特開平 0 7 - 2 3 9 4 8 0 (J P , A)

特開昭 5 6 - 0 9 1 2 7 7 (J P , A)

(58)調査した分野(Int.Cl.⁷, D B 名)

G02F 1/1343

G02F 1/1368

专利名称(译)	有源矩阵型液晶显示装置		
公开(公告)号	JP3583755B2	公开(公告)日	2004-11-04
申请号	JP2001382927	申请日	2001-12-17
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	柳川和彦 太田益幸 小川和宏 芦沢啓一郎 星野稔		
发明人	柳川 和彦 太田 益幸 小川 和宏 芦沢 啓一郎 星野 稔		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA32 2H092/GA61 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB05 2H092/JB13 2H092/JB51 2H092/JB57 2H092/JB58 2H092/JB61 2H092/MA18 2H092/NA07 2H092/PA06 2H092/PA08 2H192/AA24 2H192/AA43 2H192/AA44 2H192/AA45 2H192/BB02 2H192/BC01 2H192/CB05 2H192/CC04 2H192/CC22 2H192/CC64 2H192/CC72 2H192/DA32 2H192/DA74 2H192/EA26 2H192/EA43 2H192/GD61 2H192/JA33		
其他公开文献	JP2002303873A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提高开放率。解决方案：在有源矩阵型液晶显示装置中，该液晶显示装置具有通过液晶层彼此面对的透明基板，该液晶层设置有用于显示的电极和参考电极，该区域对应于侧面的单位像素。液晶层通过具有与显示电极之间产生的透明基板表面平行的分量的电场改变液晶层的透光率，所述显示电极通过开关元件提供来自视频信号线的视频信号以接通过从扫描信号线提供的扫描信号和用参考电压施加的参考电极，参考电极放置在单位像素和与该单位像素相邻的另一单位像素之间。

【 図 1 】

