

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-301001

(P2009-301001A)

(43) 公開日 平成21年12月24日(2009.12.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 611E	2H193
G02F 1/133 (2006.01)	G09G 3/20 621B	5C006
	G09G 3/20 621K	5C080
	G09G 3/20 612U	
審査請求 有 請求項の数 10 O L (全 24 頁) 最終頁に続く		

(21) 出願番号	特願2008-317063 (P2008-317063)	(71) 出願人	501426046
(22) 出願日	平成20年12月12日 (2008.12.12)		エルジー ディスプレイ カンパニー リ
(31) 優先権主張番号	10-2008-0055419		ミテッド
(32) 優先日	平成20年6月12日 (2008.6.12)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
(33) 優先権主張国	韓国 (KR)		イドードン 20
		(74) 代理人	100110423
			弁理士 曾我 道治
		(74) 代理人	100084010
			弁理士 古川 秀利
		(74) 代理人	100094695
			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一
		最終頁に続く	

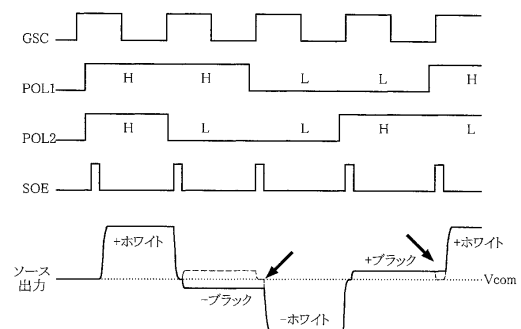
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】本発明は、データ駆動回路の発熱及び消費電力を減らすようにした液晶表示装置及びその駆動方法を提供する。

【解決手段】交差配置された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネル10と、極性制御信号を発生するとともに、あらかじめ決められた脆弱パターンのデータが入力されたか否かを判断して、脆弱パターンのデータが入力されたときに、脆弱パターンのデータが表示される次のフレーム期間で、極性制御信号の位相をシフトさせるタイミングコントローラ11と、極性制御信号に応答してデータ電圧の極性を反転させてデータラインに供給するデータ駆動回路12と、ゲートパルスでゲートラインに順次供給するゲート駆動回路13とを備える。

【選択図】 図14



【特許請求の範囲】

【請求項 1】

交差配列された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネルと、

極性制御信号を発生するとともに、あらかじめ決められた脆弱パターンのデータが入力されたか否かを判断して、前記脆弱パターンのデータが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせるタイミングコントローラと、

前記極性制御信号に応答してデータ電圧の極性を反転させて前記データラインに供給するデータ駆動回路と、

ゲートパルスを前記ゲートラインに順次供給するゲート駆動回路と、
を備えることを特徴とする液晶表示装置。

【請求項 2】

前記タイミングコントローラは、

入力デジタルビデオデータの最上位ビットに基づいて前記入力デジタルビデオデータそれぞれの階調を判断し、その階調に基づいて前記脆弱パターンのデータを検出するための各ラインの代表階調を判断し、前記脆弱パターンのデータが入力されたときに、以前のフレーム期間と次のフレーム期間との間のブランク期間内で選択信号を発生するデータ分析部と、

第 1 極性制御信号と、前記第 1 極性制御信号と異なる位相の第 2 極性制御信号とを発生し、前記選択信号に応答して前記第 1 及び第 2 極性制御信号のいずれか一つを選択する位相制御部と、

を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 2 極性制御信号の論理反転周期は、前記第 1 極性制御信号の論理反転周期と同一であることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

交差配列された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネルと、

極性制御信号を発生するとともに、あらかじめ決められた脆弱パターンのデータ及び直流化残像が現れるデータが入力されたか否かを判断し、前記脆弱パターンのデータ及び前記直流化残像が現れるデータのいずれか一つが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせてドット反転制御信号を活性化するタイミングコントローラと、

前記極性制御信号に応答してデータ電圧の極性を反転させ、前記ドット反転制御信号に
応答して前記データ電圧の水平極性反転周期を拡張させて前記データラインに供給するデータ駆動回路と、

ゲートパルスを前記ゲートラインに順次供給するゲート駆動回路と、
を備えることを特徴とする液晶表示装置。

【請求項 5】

前記タイミングコントローラは、

前記直流化残像が現れるデータが入力されたときに、前記極性制御信号の位相を 1 フレーム期間周期でシフトさせるとともに、前記ドット反転制御信号を 1 フレーム期間周期で反転させることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

交差配列された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネルを有する液晶表示装置の駆動方法において、

極性制御信号を発生する段階と、

あらかじめ決められた脆弱パターンのデータが入力されたか否かを判断して、前記脆弱パターンのデータが入力されたときに、前記脆弱パターンのデータが表示される次のフレ

10

20

30

40

50

ーム期間で、前記極性制御信号の位相をシフトさせる段階と、

前記極性制御信号でデータ駆動回路を制御して、データ電圧の極性を反転させて前記データラインに供給する段階と、

ゲート駆動回路を制御してゲートパルスを前記ゲートラインに順次供給する段階と、を含むことを特徴とする液晶表示装置の駆動方法。

【請求項 7】

前記極性制御信号の位相をシフトさせる段階は、

入力デジタルビデオデータの最上位ビットに基づいて前記入力デジタルビデオデータそれぞれの階調を判断し、その階調に基づいて前記脆弱パターンのデータを検出するための各ラインの代表階調を判断し、前記脆弱パターンのデータが入力されたときに、以前のフ

10

レーム期間と次のフレーム期間との間のブランク期間内で選択信号を発生する段階と、

第 1 極性制御信号と、前記第 1 極性制御信号と異なる位相の第 2 極性制御信号とを発生する段階と、

前記選択信号に応答して前記第 1 及び第 2 極性制御信号のいずれか一つを選択する段階と、

を含むことを特徴とする請求項 6 に記載の液晶表示装置の駆動方法。

【請求項 8】

前記第 2 極性制御信号の論理反転周期は、前記第 1 極性制御信号の論理反転周期と同一であることを特徴とする請求項 7 に記載の液晶表示装置の駆動方法。

【請求項 9】

20

交差配列された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネルを有する液晶表示装置の駆動方法において、

極性制御信号を発生する段階と、

あらかじめ決められた脆弱パターンのデータ及び直流化残像が現れるデータが入力されたか否かを判断し、前記脆弱パターンのデータ及び前記直流化残像が現れるデータのいずれか一つが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせてドット反転制御信号を活性化する段階と、

前記極性制御信号と前記ドット反転制御信号とでデータ駆動回路を制御して、データ電圧の極性を反転させ、前記データ電圧の水平極性反転周期を拡張させて前記データラインに供給する段階と、

30

ゲート駆動回路を制御してゲートパルスを前記ゲートラインに順次供給する段階と、

を含むことを特徴とする液晶表示装置の駆動方法。

【請求項 10】

前記直流化残像が現れるデータが入力されたときに、前記極性制御信号の位相を 1 フレーム期間周期でシフトさせるとともに、前記ドット反転制御信号を 1 フレーム期間周期で反転させる段階をさらに含むことを特徴とする請求項 9 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、液晶表示装置に関し、特にデータ駆動回路の発熱及び消費電力を減らすようにした液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、ビデオ信号にしたがって液晶セルの光透過率を調節して画像を表示する。アクティブマトリックス (Active Matrix) タイプの液晶表示装置は、図 1 のように、液晶セル (Clc) ごとに形成された薄膜トランジスタ (Thin Film Transistor: TFT) を利用して液晶セルに供給されるデータ電圧をスイッチングしてデータを能動的に制御するので、動画像の表示品質を高めることができる。図 1 において、図面符号「Cst」は、液晶セル (Clc) に充電されたデータ電圧

50

を維持するためのストレージキャパシター (Storage Capacitor)、「D1」はデータ電圧を供給するデータライン、そして「G1」はスキャン電圧を供給するゲートラインをそれぞれ意味する。

【0003】

このような液晶表示装置は、直流オフセット成分を減少させて液晶の劣化を減らすために、隣り合う液晶セルにそれぞれ逆極性のデータ電圧が供給され、フレーム期間単位で供給されるデータ電圧の極性が反転するインバージョン方式 (Inversion) で駆動されている。ところで、データ電圧の極性が変わるときに、データラインに供給されるデータ電圧のスイング幅が大きくなってデータ駆動回路で多くの電流が発生し、データ駆動回路の発熱温度が高くなって消費電力が急増する問題点がある。

10

【0004】

データラインに供給されるデータ電圧のスイング幅を減らしてデータ駆動回路の発熱温度及び消費電力を減らすために、データ駆動回路にチャージシェア回路 (Charge Share Circuit) やプリチャージ回路 (Precharging Circuit) を採用しているが、その効果は満足する水準に到達していない。

【発明の開示】

【発明が解決しようとする課題】

【0005】

図2は、従来のチャージシェア回路を利用したデータ電圧の制御を示す波形図である。

【0006】

20

図2を参照すれば、データ駆動回路の出力を制御するためのソース出力イネーブル信号 (Source Output Enable: SOE) のパルス周期は、1水平期間である。データ駆動回路は、ソース出力イネーブル信号 (SOE) のハイ論理期間、すなわちパルス幅期間の間チャージシェア電圧 (Charge share voltage) をデータラインに供給し、ソース出力イネーブル信号 (SOE) のロー論理期間の間、正極性または負極性のデータ電圧をデータラインに供給する。このようなデータ駆動回路は、ドライブ集積回路の種類にしたがって、データ電圧の極性にかかわらず1水平期間ごとにまたは2水平期間ごとに、ソース出力イネーブル信号 (SOE) のパルスに同期してチャージシェア電圧をデータラインに供給する。図2で、ゲートシフトクロック信号 (Gate Shift Clock: GSC) は、ゲート駆動回路のシフト動作を制御するためのクロック信号である。極性制御信号 (POL) は、データ駆動回路から出力されるデータ電圧の極性を制御するための制御信号である。

30

【0007】

このようなチャージシェア制御は、正極性データ電圧から負極性データ電圧まで、またはその逆にデータ電圧が供給される場合よりも、データ駆動回路の電流の発生が小さくなる。しかしながら、チャージシェア電圧の前後におけるデータ電圧のスイング幅が大きいので、データ駆動回路の電流量は、依然として高い。特に、データ電圧の極性が変わってデータの極性がブラック階調からホワイト階調が変わるときに、データ駆動回路の電流が急増する。

【0008】

40

インバージョン方式でデータ電圧の極性が反転されるとき、正極性データ電圧の液晶セルに対する充電電圧の絶対量と、負極性データ電圧の液晶セルに対する充電電圧の絶対量とが異なるので、表示品質が低下する。

【0009】

図3を参照してこのことを詳しく説明する。まず、図3のように液晶セルが正極性データ電圧 (+Vp) で充電された後、その正極性データ電圧 (+Vp) と同一な階調を表現するために、負極性データ電圧 (-Vp) で充電されると仮定する。液晶セルは、正極性データ電圧を充電した後、TFTの寄生容量などにより ΔV_p だけ絶対値の低い電圧 ($V_p (+)$) を維持する。そして液晶セルは、負極性データ電圧を充電した後、TFTの寄生容量などにより ΔV_p だけ絶対値の高い電圧 ($V_p (-)$) を維持する。したがって、

50

ノーマリーブラックモード (Normally Black Mode) の液晶表示装置の液晶セルは、正極性データ電圧が充電されたときよりも、それと同一な階調を表現するための負極性データ電圧が充電されたときに、さらに高い光透過率で光を透過させる。ノーマリーブラックモードにおいて、液晶セルの光透過率は、その液晶セルに充電される電圧が高いほど高くなる。また、ノーマリーホワイトモード (Normally White Mode) の液晶表示装置の液晶セルは、正極性データ電圧が充電されたときよりも、それと同一な階調を表現するための負極性データ電圧が充電されたときに、さらに低い光透過率で光を透過させる。ノーマリーホワイトモードにおいて、液晶セルの光透過率は、その液晶セルに充電される電圧が高いほど低くなる。

【0010】

液晶表示装置の表示品質は、液晶セルに充電されるデータ電圧の極性パターンとデータの階調との相関関係にしたがって、特定のデータパターンで低下する。以下、液晶表示装置の表示品質を低下させるこのデータパターンを、脆弱パターン (Weakness Pattern) と定義する。表示品質の低下要因としては、表示画面で緑色藻 (greenish) が現れる現象と周期的に画面の輝度変動するフリッカーとが代表的である。

【0011】

図4及び図5は、表示画面で緑色藻が現れやすい脆弱パターンの代表的な例である。

【0012】

図4を参照すれば、表示画面で緑色藻が現れる脆弱パターンの一つの例は、奇数列 (Odd column) のピクセルに供給されるデータの階調がホワイト階調であり、偶数列 (Even column) のピクセルに供給されるデータの階調がブラック階調であるデータパターンである。このような脆弱パターンが入力されるとき、液晶表示装置が垂直2ドット及び水平1ドットインバージョン方式 (V2H1) で駆動されていれば、その液晶表示装置の表示画面で緑色藻が現れる。垂直2ドット及び水平1ドットインバージョン方式 (V2H1) では、1フレーム期間内で垂直2ドット (または2液晶セル) 単位で液晶セルに充電されるデータ電圧の極性が反転され、水平1ドット (または1液晶セル) 単位で液晶セルに充電されるデータ電圧の極性が反転される。

【0013】

図4において、第1、第2、第5、第6ライン (L1、L2、L5、L6) の赤色 (R)、緑色 (G) 及び青色 (B) のデータの中で、輝度に一番大きな影響を与える緑色データ (G) の全てのデータ電圧が負極性データ電圧なので、そのラインで緑色藻が現れる。このような緑色藻現象は、緑色データの極性がある一極性 (負極性または正極性) に偏向されるからである。

【0014】

図5を参照すれば、表示画面で緑色藻が現れる脆弱パターンの他の例は、奇数列のサブピクセルに供給されるデータの階調がホワイト階調であり、偶数列のサブピクセルに供給されるデータの階調がブラック階調であるデータパターンである。このような脆弱パターンが入力されるとき、液晶表示装置が垂直2ドット及び水平1ドットインバージョン方式 (V2H1) で駆動されていれば、その液晶表示装置の表示画面で緑色藻が現れる。

【0015】

図6は、表示画面でフリッカー現象が現れやすい脆弱パターンの一つの例である。

【0016】

図6を参照すれば、表示画面でフリッカー現象が現れる脆弱パターンの一つの例は、水平及び垂直方向それぞれにおいてデータ電圧の階調が1サブピクセル単位で交互にホワイト階調とブラック階調とになるサブピクセル単位のモザイクパターンである。このような脆弱パターンが入力されるとき、液晶表示装置が垂直1ドット及び水平1ドットインバージョン方式 (V1H1) で駆動されていれば、その液晶装置の表示画面でフリッカーが発生する。垂直1ドット及び水平1ドットインバージョン方式 (V1H1) では、垂直及び水平方向それぞれで隣り合う液晶セルに充電されるデータ電圧の極性は反転される。この場合に、1フレーム期間内でホワイト階調のデータ電圧は全て正極性データ電圧であり、

10

20

30

40

50

その次のフレームでホワイト階調のデータ電圧は全て正極性データ電圧である。したがって、1フレーム期間単位で表示画面の輝度が変更される。

【0017】

また、液晶表示装置の液晶セルに供給されるデータ電圧の極性が長期間ある一極性にかたよれば、画面が変わってもそれ以前画像が見える現象、すなわち残像が現れやすい。このような残像を、液晶セルに同一極性の電圧が繰り返し充電されることから、「直流化残像(DC Image sticking)」と定義する。残像の一例は、液晶表示装置にインターレース(Interlace)方式のデータ電圧が供給される場合に発生する。インターレース方式のデータ(以下、「インターレースデータ」と称する)電圧は、奇数フレーム期間の間、奇数ラインの液晶セルに充電される奇数ラインのデータ電圧のみを含む。そして、インターレースデータ電圧は、偶数フレーム期間の間、偶数ラインの液晶セルに充電される偶数ラインのデータ電圧のみを含む。

10

【0018】

図7は、インターレースデータの一つの例を示す。図7のようなデータ電圧が供給される液晶セルは、奇数ラインに配置された液晶セルの内のいずれか一つであると仮定する。

【0019】

図7を参照すれば、液晶セルには、奇数フレーム期間の間正極性電圧が供給され、偶数フレーム期間の間負極性電圧が供給される。インターレース方式で、奇数ラインに配置された液晶セルに、奇数フレーム期間の間だけ高い正極性データ電圧が供給される。これにより、4個のフレーム期間の間、ボックス内の波形のように正極性データ電圧が負極性データ電圧に比べて優勢になって直流化残像が現れる。

20

【0020】

図8は、インターレースデータによって現れる直流化残像の実験結果を示す図である。図8の左図のような源図(Original image)を、インターレース方式で液晶表示パネルに一定時間の間供給すれば、同一極性のデータ電圧が液晶セルに繰り返し充電される。その結果、左図のような源図後に、液晶表示パネルのすべての液晶セルに中間階調、例えば127階調のデータ電圧を供給すれば、右図のように源図のパターンがかすかに見える直流化残像が現れる。

【0021】

直流化残像の他の例として、同一の図を一定の速度で移動またはスクロール(scroll)させれば、スクロールされる絵の大きさとスクロール速度(移動速度)との相関関係にしたがって、液晶セルに同一極性の電圧が繰り返し蓄積されて直流化残像が現れる。このような実例は、図9に示される。図9は、斜線パターンと文字パターンとを一定の速度で移動させるときに現れる直流化残像の実験結果を示す図である。

30

【0022】

本発明の目的は、前記従来技術の問題点を解決するためになされたもので、データ駆動回路の発熱及び消費電力を減らすようにした液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0023】

本発明に係る液晶表示装置は、交差配列された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネルと、極性制御信号を発生するとともに、あらかじめ決められた脆弱パターンのデータが入力されたか否かを判断して、前記脆弱パターンのデータが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせるタイミングコントローラと、前記極性制御信号に応答してデータ電圧の極性を反転させて前記データラインに供給するデータ駆動回路と、ゲートパルスの前記ゲートラインに順次供給するゲート駆動回路とを備える。

40

【0024】

前記タイミングコントローラは、入力デジタルビデオデータの最上位ビットに基づいて

50

前記入力デジタルビデオデータそれぞれの階調を判断し、その階調に基づいて前記脆弱パターンのデータを検出するための各ラインの代表階調を判断し、前記脆弱パターンのデータが入力されたときに、以前のフレーム期間と次のフレーム期間との間のブランク期間内で選択信号を発生するデータ分析部と、第1極性制御信号と、前記第1極性制御信号と異なる位相の第2極性制御信号とを発生し、前記選択信号に応答して前記第1及び第2極性制御信号のいずれか一つを選択する位相制御部とを備える。

【0025】

前記第2極性制御信号の論理反転周期は、前記第1極性制御信号の論理反転周期と同一である。

【0026】

本発明に係る他の液晶表示装置は、交差配列された複数のデータライン及び複数のゲートラインと、マトリックス形態に配置された液晶セルとを含む液晶表示パネルと、極性制御信号を発生するとともに、あらかじめ決められた脆弱パターンのデータ及び直流化残像が現れるデータが入力されたか否かを判断し、前記脆弱パターンのデータ及び前記直流化残像が現れるデータのいずれか一つが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせてドット反転制御信号を活性化するタイミングコントローラと、前記極性制御信号に応答してデータ電圧の極性を反転させ、前記ドット反転制御信号に応答して前記データ電圧の水平極性反転周期を拡張させて前記データラインに供給するデータ駆動回路と、ゲートパルスの前記ゲートラインに順次供給するゲート駆動回路とを備える。

【0027】

前記タイミングコントローラは、前記直流化残像が現れるデータが入力されたときに、前記極性制御信号の位相を1フレーム期間周期でシフトさせるとともに、前記ドット反転制御信号を1フレーム期間周期で反転させる。

【0028】

本発明に係る液晶表示装置の駆動方法は、極性制御信号を発生する段階と、あらかじめ決められた脆弱パターンのデータが入力されたか否かを判断して、前記脆弱パターンのデータが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせる段階と、前記極性制御信号でデータ駆動回路を制御して、データ電圧の極性を反転させて前記データラインに供給する段階と、ゲート駆動回路を制御してゲートパルスの前記ゲートラインに順次供給する段階を含んでいる。

【0029】

本発明に係る他の液晶表示装置の駆動方法は、極性制御信号を発生する段階と、あらかじめ決められた脆弱パターンのデータ及び直流化残像が現れるデータが入力されたか否かを判断し、前記脆弱パターンのデータ及び前記直流化残像が現れるデータのいずれか一つが入力されたときに、前記脆弱パターンのデータが表示される次のフレーム期間で、前記極性制御信号の位相をシフトさせてドット反転制御信号を活性化する段階と、前記極性制御信号と前記ドット反転制御信号とでデータ駆動回路を制御して、データ電圧の極性を反転させ、前記データ電圧の水平極性反転周期を拡張させて前記データラインに供給する段階と、ゲート駆動回路を制御してゲートパルスの前記ゲートラインに順次供給する段階を含んでいる。

【発明の効果】

【0030】

本発明に係る液晶表示装置及びその駆動方法によれば、データを分析して極性制御信号の位相をシフトさせることにより、データ電圧がブラック階調からホワイト階調に変わる時のデータ駆動回路の消費電力と発熱量を減らすことだけではなく、緑色藻やフリッカーを予防して表示品質を高めることができる。

さらに、本発明に係る液晶表示装置及びその駆動方法は、極性制御信号の位相を周期的にシフトさせ、直流化残像が現れるデータが入力されたときに、水平ドット反転信号を反転させることにより、直流化残像を予防して表示品質をさらに高めることができる。

【発明を実施するための最良の形態】

【0031】

以下、図10～図24を参照して本発明の望ましい実施の形態に対して説明する。

【0032】

実施の形態1.

図10を参照すれば、本発明の実施の形態1に係る液晶表示装置は、液晶表示パネル10、タイミングコントローラ11、データ駆動回路12、及びゲート駆動回路13を備える。

【0033】

液晶表示パネル10は、二枚のガラス基板と、その間に注入された液晶分子とからなる。この液晶表示パネル10の下部ガラス基板には、データライン(D1～Dm)とゲートライン(G1～Gn)とが交差配置される。データライン(D1～Dm)とゲートライン(G1～Gn)との交差構造にしたがって、液晶表示パネル10には、マトリックス形態でm×n個の液晶セル(C1c)が配置される。

【0034】

液晶表示パネル10の下部ガラス基板には、データライン(D1～Dm)、ゲートライン(G1～Gn)、データラインとゲートラインとの交差箇所に形成されるTFT、TFTに接続された液晶セル(C1c)の画素電極1、及びストレージキャパシタ(Cst)などが形成される。液晶表示パネル10の上部ガラス基板には、ブラックマトリックス、カラーフィルタ及び共通電極2が形成される。共通電極2は、TN(Twisted Nematic)モードやVA(Vertical Alignment)モードのような垂直電界駆動方式では、上部ガラス基板上に形成され、IPS(In Plane Switching)モードやFFS(Fringe Field Switching)モードのような水平電界駆動方式では、画素電極1のように下部ガラス基板上に形成される。

【0035】

液晶表示パネル10の上部ガラス基板及び下部ガラス基板の外側には、光軸が互いに直交する偏光板がそれぞれ附着され、液晶と接する内面には、液晶のプレチルト角を設定するための配向膜が形成される。

【0036】

タイミングコントローラ11は、垂直／水平同期信号(Vsync、Hsync)、データイネーブル信号(Data Enable:DE)、ドットクロック信号(CLK)などのタイミング信号を受信して、データ駆動回路12及びゲート駆動回路13の動作タイミングを制御するための制御信号を発生する。タイミングコントローラ11は、1水平期間ごとに発生されるデータイネーブル信号(DE)をカウントして、水平期間と垂直期間(またはフレーム期間)とを判断することができる。したがって、垂直／水平同期信号(Vsync、Hsync)は、タイミングコントローラ11に入力されないこともある。

【0037】

タイミングコントローラ11で発生される制御信号は、ゲート駆動回路13の動作タイミングを制御するためのゲートタイミング制御信号と、データ駆動回路12の動作タイミングを制御するためのデータタイミング制御信号とを含んでいる。

【0038】

ゲートタイミング制御信号は、ゲートスタートパルス信号(Gate Start Pulse:GSP)、ゲートシフトクロック信号(Gate Shift Clock:GSC)、ゲート出力イネーブル信号(Gate Output Enable:GOE)などを含む。ゲートスタートパルス信号(GSP)は、一画面が表示される1垂直期間においてスキャンが始まる開始水平ラインを指示する。ゲートシフトクロック信号(GSC)は、ゲート駆動回路13内のシフトレジスタに入力されて、ゲートスタートパルス信号(GSP)を順次シフトさせるためのタイミング制御信号として1水平期間ごとに出

力される。ゲート出力イネーブル信号（GOE）は、ゲート駆動回路13の出力を制御する。

【0039】

データタイミング制御信号は、ソーススタートパルス信号（Source Start Pulse：SSP）、ソースサンプリングクロック信号（Source Sampling Clock：SSC）、ソース出力イネーブル信号（Source Output Enable：SOE）、極性制御信号（Polarity：POL）を含む。ソーススタートパルス信号（SSP）は、データが表示される1水平ラインにおける開始画素を指示する。ソースサンプリングクロック信号（SSC）は、ライジング（Rising）またはフォールリング（Falling）エッジに基づいて、データ駆動回路12内でデータのラッチ動作を指示する。ソース出力イネーブル信号（SOE）は、データ駆動回路12の出力を制御する。極性制御信号（Polarity：POL）は、液晶表示パネル10の液晶セル（Clc）に供給されるデータ電圧の極性を指示する。

10

【0040】

また、タイミングコントローラ11は、データを分析して脆弱パターンや直流化残像が現れるデータを検出し、その脆弱パターンや直流化残像が現れるデータが入力されたときに、極性制御信号（POL）の位相をシフトして、データ駆動回路12の消費電力及び発熱量を減らすとともに表示品質を向上させる。

【0041】

データ駆動回路12は、タイミングコントローラ11の制御の下でデジタルビデオデータ（RGB）をラッチして、そのデジタルビデオデータ（RGB）を極性制御信号（POL）に応答してアナログ正極性／負極性ガンマ補償電圧に変換する。データ駆動回路12は、そのガンマ補償電圧をデータ電圧としてデータライン（D1～Dm）に供給する。また、データ駆動回路12は、2水平期間ごとにソース出力イネーブル信号（SOE）のパルスに同期して、チャージシェア電圧をデータライン（D1～Dm）に供給する。チャージシェア電圧は、正極性データ電圧が供給されるデータラインと負極性データ電圧が供給されるデータラインとをショート（short）させたときに発生される平均電圧である。また、チャージシェア電圧は、共通電圧（Vcom）により発生されてもよい。共通電圧（Vcom）は、前述したように、画素電極1と対向する共通電極2に供給される共通電圧（Vcom）と等電位の電圧であり、正極性データ電圧と負極性データ電圧との間の中間電圧である。

20

30

【0042】

ゲート駆動回路13は、シフトレジスタ、シフトレジスタの出力信号を液晶セルのTFT駆動に相応しいスイング幅に変換するためのレベルシフター、及びレベルシフターとゲートライン（G1～Gn）との間に接続された出力バッファをそれぞれ含む複数のゲートドライブ集積回路で構成され、おおよそ1水平期間のパルス幅を持つスキャンパルスを順次出力する。

【0043】

図11は、図10に示されたタイミングコントローラ11でデータを分析して、その分析結果にしたがって極性制御信号の位相をシフトさせる回路を示す。

40

【0044】

図11を参照すれば、タイミングコントローラ11は、データ分析部110、及び位相制御部111を備える。

【0045】

データ分析部110は、デジタルビデオデータ（RGB）、データイネーブル信号（DE）及びドットクロック信号（CLK）を受信する。データイネーブル信号（DE）は、1水平期間の間、1ラインに充電されるデータ電圧の有効データ区間を指示して、1水平期間ごとに発生される。ドットクロック信号（CLK）は、データイネーブル信号（DE）の各データをサンプリングするクロック信号である。データ分析部110は、データイネーブル信号（DE）をカウントして、現在入力されるデジタルビデオデータ（RGB）

50

のラインを判断し、ドットクロック信号（CLK）でデジタルビデオデータ（RGB）をサンプリングする。

そして、データ分析部110は、デジタルビデオデータ（RGB）それぞれの階調を判断し、1ラインに含まれたデジタルビデオデータ（RGB）の代表階調を判断して、これに基づいて脆弱パターンを判定する。

データ分析部110は、入力データの分析結果に基づいて、脆弱パターンが入力されたとき、その脆弱パターンのデータが表示される次のフレーム期間の前のブランク期間内で、選択信号（SEL）の論理を反転させる。

【0046】

位相制御部111は、データ分析部110の制御の下で、脆弱パターンではないデータが入力されれば、第1極性制御信号（POL1）を出力して、脆弱パターンのデータが入力されたときに、第2極性制御信号（POL2）を発生する。

【0047】

位相制御部111は、極性制御信号発生部112とマルチプレクサー113とを備える。

極性制御信号発生部112は、データイネーブル信号（DE）をカウントして、2水平期間ごとに論理が反転される第1極性制御信号（POL1）を発生するとともに、第1極性制御信号（POL1）に比べて1水平期間程度の位相差を有する第2極性制御信号（POL2）を発生する。この極性制御信号発生部112は、リセット信号（RST）信号にしたがって毎フレームごとにリセットされて、第1及び第2極性制御信号（POL1、POL2）を初期化させる。第2極性制御信号（POL2）は、第1極性制御信号（POL1）の位相と異なる位相を有している。そして、第2極性制御信号（POL2）の論理反転周期は、第1極性制御信号（POL1）の論理反転周期と同一で、2水平期間である。第1極性制御信号（POL1）は、奇数フレーム期間の間、 i （ i は自然数）番目の水平期間でハイ論理（H）、 $i+1$ 番目の水平期間でハイ論理（H）、 $i+2$ 番目の水平期間でロー論理（L）、 $i+3$ 番目の水平期間でロー論理（L）という順番で論理が反転されてこれを繰り返す。そして、第1極性制御信号（POL1）は、偶数フレーム期間の間、 i 番目の水平期間でロー論理（L）、 $i+1$ 番目の水平期間でロー論理（L）、 $i+2$ 番目の水平期間でハイ論理（H）、 $i+3$ 番目の水平期間でハイ論理（H）という順番で論理が反転されてこれを繰り返す。第2極性制御信号（POL2）は、奇数フレーム期間の間、 i 番目の水平期間でハイ論理（H）、 $i+1$ 番目の水平期間でロー論理（L）、 $i+2$ 番目の水平期間でロー論理（L）、 $i+3$ 番目の水平期間でハイ論理（H）という順番で論理が反転されてこれを繰り返す。そして、第2極性制御信号（POL2）は、偶数フレーム期間の間、 i 番目の水平期間でロー論理（L）、 $i+1$ 番目の水平期間でハイ論理（H）、 $i+2$ 番目の水平期間でハイ論理（H）、 $i+3$ 番目の水平期間でロー論理（L）という順番で論理が反転されてこれを繰り返す。

【0048】

マルチプレクサー113は、データ分析部110から入力される選択信号（SEL）に応答して、第1極性制御信号（POL1）及び第2極性制御信号（POL2）の何れか一つを選択する。このマルチプレクサー113は、脆弱パターンが入力されないときには、第1極性制御信号（POL1）をデータ駆動回路12に供給し、選択信号（SEL）に応答して脆弱パターンが入力されたときには、第2極性制御信号（POL2）を選択してデータ駆動回路12に供給する。

【0049】

図12は、5個のラインに配置された液晶セルに供給されるデータの階調を示す一つの例であり、図13は、デジタルビデオデータの階調を示す。

【0050】

データ分析部110は、各ラインに含まれたデータそれぞれの階調を判断して代表階調を判断する。例えば、1ラインのデータが1366個のデータであり、そのうち50%以上のデータ、すなわち683個以上のデータがホワイト階調（W）である場合、データ分

10

20

30

40

50

析部 110 は、図 12 のようにそのライン (L1、L3) の代表階調をホワイト階調 (W) と判断する。1 ラインのデータの 50% 以上のデータがグレー階調 (G) である場合、データ分析部 110 は、そのライン (L5) の代表階調をグレー階調 (G) と判断する。また、1 ラインのデータの 50% 以上のデータがブラック階調 (B) である場合、データ分析部 110 は、そのライン (L2、L4) の代表階調をブラック階調 (B) と判断する。ここで、代表階調の判断基準である 50% は、例えば 33%、45%、49%、55%、65% 等、液晶パネルの駆動特性に応じて変更することができる。

【0051】

データの階調は、図 13 のように、デジタルビデオデータの最上位 2 ビット (MSB) だけで判断される。一つのデータが 8 bits データである場合、192～255 階調の範囲に属した上位階調の最上位ビット (MSB) は「11」で、64～191 階調範囲に属した中位階調の最上位ビット (MSB) は「10」または「01」であり、0～63 階調の範囲に属した下位階調の最上位ビット (MSB) は「00」である。したがって、データ分析部 110 は、デジタルビデオデータ (RGB) の最上位 2 ビットが「11」であるとデータの階調をホワイト階調 (W) と判断し、デジタルビデオデータ (RGB) の最上位 2 ビットが「10」または「01」であるとデータの階調をグレー階調 (G) で判断する。そしてデータ分析部 110 はデジタルビデオデータ (RGB) の最上位 2 ビットが「00」であるとデータの階調をブラック階調 (B) と判断する。

【0052】

データ分析部 110 は、隣り合うラインのいずれか一つの代表階調がホワイト階調 (W) であり、他のラインの代表階調がブラック階調 (B) であり、さらにそのようなラインがあらかじめ決まったライン数以上 (例えば、40 ライン以上) でかつ総ライン数以下である場合に、このようなデータを含むフレームデータを脆弱パターンのデータと判定する。

【0053】

図 14 は、脆弱パターンのデータが入力されたときに、極性制御信号の位相を変更する例を示す波形図である。

【0054】

タイミングコントローラ 11 は、脆弱パターンが入力されるフレームで、第 1 極性制御信号 (POL1) から第 2 極性制御信号 (POL2) に極性制御信号 (POL) の位相を変更する。

【0055】

データ駆動回路 12 は、脆弱パターンが入力されたときに、図 14 のように、第 2 極性制御信号 (POL2) に応答して、チャージシェア電圧、正極性のホワイト階調データ電圧、チャージシェア電圧、負極性のブラック階調データ電圧、負極性のホワイト階調データ電圧、チャージシェア電圧、チャージシェア電圧、正極性のブラック階調電圧及び負極性のホワイト階調電圧の順に、データラインに電圧を供給する。

【0056】

既存のチャージシェアリング駆動は、データとデータとの間で無条件にチャージシェアリングを実施する。この場合には、データライン (D1～Dm) に供給されるすべてのデータ電圧が共通電圧 (Vcom) となり、共通電圧がチャージシェアリング電圧から上昇するので、データライン (D1～Dm) に供給されるデータ電圧のスイング幅が大きくなって、データ電圧のライジングエッジ回数が多くなる。したがって、データ駆動回路 12 の発熱量が多くなって、消費電力が高くなる。

【0057】

これに比べて、本発明の実施の形態 1 では、脆弱パターンが入力されたときに、極性制御信号 (POL) の位相のみが異なるように制御される。そのため、データの階調がホワイト階調からブラック階調に変わるとき及びデータ電圧の極性が反転されるときにだけチャージシェアリングが実施され、ブラック階調電圧から極性が反転されたホワイト階調電圧にデータ電圧が変わるときには、図 14 の矢印で示すように、チャージシェアリングが

実施されない。したがって、本発明の実施の形態 1 では、データラインに供給されるデータ電圧のスイング幅を減らすとともに、ライジングエッジ回数を減らすことができ、脆弱パターンが入力されたときのデータ駆動回路 12 の消費電力及び発熱量を減らすことができる。

【0058】

タイミングコントローラ 11 は、図 15 のように、データイネーブル信号 (DE) に含まれた 1 ラインのデータを、データイネーブル信号の間のブランク期間の間に分析して、そのラインの代表階調を判断する。そして、タイミングコントローラ 11 は、上記のような過程を繰り返して脆弱パターンを判断し、その脆弱パターンのデータがデータラインに供給される次のフレーム期間の前のブランク期間内で、極性制御信号 (POL) の位相を第 2 極性制御信号 (POL2) の位相に変更する。

10

【0059】

実施の形態 2.

図 16 は、本発明の実施の形態 2 に係る液晶表示装置を示す。

【0060】

図 16 を参照すれば、本発明の実施の形態 2 に係る液晶表示装置は、液晶表示パネル 20、タイミングコントローラ 21、データ駆動回路 22、及びゲート駆動回路 23 を備える。

【0061】

液晶表示パネル 20 及びゲート駆動回路 23 は、前述の実施の形態 1 と実質的に同一なので、それに対する詳細な説明を略する。

20

【0062】

タイミングコントローラ 21 は、垂直／水平同期信号 (Vsync、Hsync)、データイネーブル信号 (Data Enable)、クロック信号 (CLK) などのタイミング信号を受信して、データタイミング制御信号とゲートタイミング制御信号とを発生し、デジタルビデオデータ (RGB) をデータ駆動回路 22 に供給する。ゲートタイミング制御信号は、前述の実施の形態 1 と実質的に同一である。データタイミング制御信号は、ソーススタートパルス信号 (SSP)、ソースシフトクロック信号 (SSC)、ソース出力イネーブル信号 (SOE)、極性制御信号 (POL) を含み、また、データ駆動回路から出力されるデータ電圧の水平方向極性反転周期を制御するためのドット反転制御信号 (DINV) をさらに含む。

30

【0063】

タイミングコントローラ 21 は、前述のような方法で入力デジタルビデオデータ (RGB) を分析して、入力データから脆弱パターンのデータや直流化残像が現れるデータを検出する。ここで、脆弱パターンには、図 4～図 6 のように、ホワイト階調のデータとブラック階調のデータとが水平方向に交互に配置されるデータパターンを含む。そして、タイミングコントローラ 21 は、脆弱パターンが入力されるときに、極性制御信号 (POL) の位相をシフトさせるとともに、ドット反転制御信号 (DINV) を反転させる。

【0064】

データ駆動回路 22 は、タイミングコントローラ 21 の制御の下でデジタルビデオデータ (RGB) をラッチして、そのデジタルビデオデータ (RGB) を極性制御信号 (POL) に応答してアナログ正極性／負極性ガンマ補償電圧に変換する。データ駆動回路 12 は、そのガンマ補償電圧をデータ電圧としてデータライン (D1～Dm) に供給する。また、データ駆動回路 12 は、2 水平期間ごとにソース出力イネーブル信号 (SOE) のパルスに同期して、チャージシェア電圧をデータライン (D1～Dm) に供給する。このデータ駆動回路 22 は、ドット反転制御信号 (DINV) がハイ論理であるときに、データ電圧の極性を水平 2 ドットインバージョン方式、すなわち水平方向に隣り合う 2 個のドット (または液晶セル) 周期で反転させる。一方、データ駆動回路 22 は、ドット反転制御信号 (DINV) がロー論理であるときに、データ電圧の極性を水平方向に 1 ドット周期で反転させる。

40

50

【0065】

図17を参照すれば、タイミングコントローラ21は、データ分析部210、位相制御部211、及び水平極性周期制御部214を備える。

【0066】

データ分析部210は、デジタルビデオデータ(RGB)、データイネーブル信号(DE)及びドットクロック信号(CLK)を受信する。データ分析部210は、データイネーブル信号(DE)をカウントして、現在入力されるデジタルビデオデータ(RGB)のラインを判断し、ドットクロック信号(CLK)でデジタルビデオデータ(RGB)をサンプリングする。

【0067】

そして、データ分析部210は、デジタルビデオデータ(RGB)それぞれの階調を判断し、1ラインに含まれたデジタルビデオデータ(RGB)の代表階調を判断して、これに基づいて脆弱パターンを判定する。データ分析部210は、入力データの分析結果に基づいて、脆弱パターンが入力されたとき、その脆弱パターンのデータが表示される次のフレーム期間の前のブラंक期間内で、選択信号(SEL)の論理を反転させる。また、データ分析部210は、水平極性周期制御部224から入力される映像判断結果に応答して、図7のようなインターレースデータや図9のようなスクロールデータなどの直流化残像が現れるデータが入力されたとき、そのデータが表示される次のフレーム期間の前のブラंक期間内で、選択信号(SEL)の論理を反転させて、その選択信号(SEL)の論理を周期的に、例えば1フレーム期間周期で反転させる。

【0068】

位相制御部211は、データ分析部210の制御の下で脆弱パターンではないデータが入力されれば、図14のような第1極性制御信号(POL1)を出力する。位相制御部221は、脆弱パターンのデータが入力されたときに、図14のような第2極性制御信号(POL2)を出力して、極性制御信号(POL)の位相をシフトさせる。また、位相制御部221は、直流化残像が現れるデータが入力されたときに、図14のような第2極性制御信号(POL2)を出力して極性制御信号(POL)の位相をシフトさせた後、選択信号(SEL)に応答して、周期的に、例えば1フレーム期間周期で第1極性制御信号(POL1)と第2極性制御信号(POL2)とを交互に出力して、図24のように極性制御信号(POL)の位相をシフトさせる。

【0069】

位相制御部211は、極性制御信号発生部212とマルチプレクサー213を備える。極性制御信号発生部212は、データイネーブル信号(DE)をカウントして、2水平期間ごとに論理が反転される第1極性制御信号(POL1)を発生することともに、第1極性制御信号(POL1)に比べて1水平期間程度の位相差を有する第2極性制御信号(POL2)を発生する。マルチプレクサー213は、データ分析部210から入力される選択信号(SEL)に応答して、第1極性制御信号(POL1)及び第2極性制御信号(POL2)の何れか一つを選択する。このマルチプレクサー213は、脆弱パターンが入力されないときには、第1極性制御信号(POL1)をデータ駆動回路22に供給し、選択信号(SEL)に応答して脆弱パターンが入力されたときには、第2極性制御信号(POL2)を選択してデータ駆動回路22に供給する。また、マルチプレクサー213は、直流化残像が現れるデータが入力されたとき、第2極性制御信号(POL2)を選択してデータ駆動回路22に供給した後、周期的に反転される選択信号(SEL)にしたがって、第1及び第2極性制御信号(POL1、POL2)を交互に出力する。

【0070】

水平極性周期制御部214は、デジタルビデオデータ(RGB)を受信してデータを分析し、図7のようなインターレースデータや図9のようなスクロールデータなどの直流化残像が現れるデータが入力されるかを判断する。直流化残像が現れるデータが入力されれば、そのデータが表示される次のフレーム期間の前のブラंक期間内で、ドット反転制御信号(DINV)がハイ論理に反転され、そのドット反転制御信号(DINV)が周期的

に、例えば、図 24 のように 1 フレーム期間周期で反転される。また、水平極性周期制御部 214 は、位相制御部 211 からの選択信号 (SEL) に応答して、脆弱パターンのデータが入力されたときに、そのデータが表示される次のフレーム期間の前のブランク期間内で、ドット反転制御信号 (DINV) をハイ論理に反転させる。

【0071】

ドット反転制御信号 (DINV) は、データ駆動回路 22 から出力されるデータ電圧の水平方向、すなわちライン方向の極性反転周期を、1 ドットから 2 ドットに拡張する。そして、水平極性周期制御部 214 は、直流化残像が現れるデータが入力されたときに、位相制御部 211 を制御するための選択信号 (SEL) の論理が反転されるようにデータ分析部 210 を制御する。

10

【0072】

図 18 は、データ駆動回路 22 を詳しく示す。

【0073】

図 18 を参照すれば、データ駆動回路 22 は、それぞれ k (k は m より小さな定数) 個のデータラインを駆動する複数の集積回路 (Integrated Circuit: IC) を含む。集積回路それぞれは、シフトレジスタ 221、データレジスタ 222、第 1 ラッチ 223、第 2 ラッチ 224、デジタル／アナログ変換器 (以下、「DAC」と称する) 225、出力回路 226、及びチャージシェア回路 227 を含む。

【0074】

シフトレジスタ 221 は、タイミングコントローラ 21 からのソーススタートパルス信号 (SSP) を、ソースサンプリングクロック (SSC) にしたがってシフトさせてサンプリング信号を発生する。また、シフトレジスタ 221 は、ソーススタートパルス信号 (SSP) をシフトさせて、次の段集積回路のシフトレジスタ 221 にキャリア信号 (CAR) を伝達する。データレジスタ 222 は、タイミングコントローラ 21 からのデジタルビデオデータ (RGB) を一時貯蔵して、貯蔵されたデータ (RGB) を第 1 ラッチ 223 に供給する。

20

第 1 ラッチ 223 は、シフトレジスタ 221 から順次入力されるサンプリング信号に応答して、データレジスタ 222 からのデジタルビデオデータ (RGB) をサンプリングし、そのデータ (RGB) をラッチするとともに、そのデータを同時に出力する。第 2 ラッチ 224 は、第 1 ラッチ 223 から入力されるデータをラッチした後、ソース出力イネーブル信号 (SOE) のロー論理期間の間、他の集積回路の第 2 ラッチ 224 と共に、ラッチされたデジタルビデオデータを出力する。

30

【0075】

DAC 225 は、図 19 のような回路で構成される。この DAC 225 は、極性制御信号 (POL) 及びドット反転制御信号 (DINV) に応答して、第 2 ラッチ 224 からのデジタルビデオデータを正極性ガンマ補償電圧 (GH) または負極性ガンマ補償電圧 (GL) に変換し、アナログ正極性／負極性データ電圧に変換する。極性制御信号 (POL) は、垂直方向で隣り合う液晶セルの極性を決め、ドット反転制御信号 (DINV) は、水平方向で隣り合う液晶セルの極性を決める。したがって、垂直ドットインバージョン周期は、極性制御信号 (POL) の反転周期によって決まり、水平ドットインバージョン周期は、ドット反転制御信号 (DINV) によって決まる。

40

【0076】

出力回路 226 は、バッファを含み、データライン ($D1 \sim Dk$) に供給されるアナログデータ電圧の信号減衰を最小化する。

【0077】

チャージシェア回路 227 は、2 水平期間を周期としてソース出力イネーブル信号 (SOE) のハイ論理期間に同期して、チャージシェア電圧や共通電圧 (Vcom) をデータライン ($D1 \sim Dk$) に供給する。

【0078】

図 19 は、DAC 225 を詳しく示す回路図である。

50

【0079】

図19を参照すれば、本発明の実施の形態2に係るDAC225は、正極性ガンマ補償電圧（GH）が供給されるPデコーダー（PDEC）231、負極性ガンマ補償電圧（GL）が供給されるNデコーダー（NDEC）232、極性制御信号（POL）及びドット反転制御信号（DINV）に応答して、Pデコーダー231の出力及びNデコーダー232の出力を選択するマルチプレクサー233a～233dを備える。

【0080】

また、DAC225は、ドット反転制御信号（DINV）に応答して、マルチプレクサー233c、233dの制御端子に供給される選択制御信号の論理を反転させる水平出力反転回路234をさらに備える。

10

【0081】

Pデコーダー231は、第2ラッチ224から入力されるデジタルビデオデータをデコードして、そのデータの階調値にあたる正極性ガンマ補償電圧を出力する。Nデコーダー232は、第2ラッチ224から入力されるデジタルビデオデータをデコードして、そのデータの階調値にあたる負極性ガンマ補償電圧を出力する。

【0082】

マルチプレクサー233a～233dは、極性制御信号（POL）にしたがって直接制御される第4i+1（iは正の定数）及び第4i+2マルチプレクサー233a、233bと、水平出力反転回路234の出力にしたがって制御される第4i+3及び第4i+4マルチプレクサー233c、233dとを備える。

20

【0083】

第4i+1マルチプレクサー233aは、自身の非反転制御端子に入力される極性制御信号（POL）に応答して、正極性ガンマ補償電圧と負極性ガンマ補償電圧とを交互に選択して出力する。第4i+2マルチプレクサー233bは、自身の反転制御端子に入力される極性制御信号（POL）に応答して、正極性ガンマ補償電圧と負極性ガンマ補償電圧とを交互に選択して出力する。

第4i+3マルチプレクサー233cは、自身の非反転制御端子に入力される水平出力反転回路234の出力に応答して、正極性ガンマ補償電圧と負極性ガンマ補償電圧とを交互に選択して出力する。第4i+4マルチプレクサー233dは、自身の反転制御端子に入力される水平出力反転回路234の出力に応答して、正極性ガンマ補償電圧と負極性ガンマ補償電圧とを交互に選択して出力する。

30

【0084】

水平出力反転回路234は、スイッチ素子S1、S2、及びインバーター235を備える。水平出力反転回路234は、ドット反転制御信号（DINV）に応答して、第4i+3マルチプレクサー233c及び第4i+4マルチプレクサー233dの制御端子に供給される選択制御信号の論理値を制御する。インバーター235は、第2スイッチ素子S2の出力端子と、第4i+3または第4i+4マルチプレクサー233c、233dの反転／非反転制御端子とに接続される。ドット反転制御信号（DINV）がハイ論理のとき、第2スイッチ素子S2はターンオンされ、第1スイッチ素子S1はターンオフされる。このとき、第4i+3マルチプレクサー233cの非反転制御端子には、反転された極性制御信号（POL）が入力される。また、第4i+4マルチプレクサー233dの反転制御端子には、反転された極性制御信号（POL）が入力される。ドット反転制御信号（DINV）がロー論理のとき、第1スイッチ素子S1はターンオンされ、第2スイッチ素子S2はターンオフされる。このとき、第4i+3マルチプレクサー233cの非反転制御端子には、極性制御信号（POL）がそのまま入力される。また、第4i+4マルチプレクサー233dの反転制御端子には、極性制御信号（POL）がそのまま入力される。

40

【0085】

極性制御信号（POL）が垂直2ドット周期、すなわち2水平期間周期で反転され、かつドット反転制御信号（DINV）がロー論理（L）のとき、データラインに供給されるデータ電圧の奇数ラインの水平極性は、図20の左側図面のように、N番目フレーム期間

50

で「＋－＋－」に、 $N+1$ 番目フレーム期間で「－＋－＋」に変わる。したがって、ドット反転制御信号（ $DIN V$ ）がロー論理（ L ）のとき、液晶表示装置は、垂直 2 ドット及び水平 1 ドットインバージョン方式（ $V2H1$ ）で駆動される。

【0086】

脆弱パターンや直流化残像が現れるデータが入力されたとき、極性制御信号（ POL ）の位相は、1 水平期間程シフトされ、これと同時に、ドット反転制御信号（ $DIN V$ ）がロー論理に反転される。位相がシフトされた極性制御信号（ POL ）が入力されると、データ駆動回路 22 の消費電力及び発熱量が低減される。また、データ駆動回路 22 は、活性化されたドット反転制御信号（ $DIN V$ ）に応答して、データ電圧の水平極性反転周期を拡張し、脆弱パターンや直流化残像が現れるデータが入力されたときの表示品質の低下を最小化する。

10

【0087】

位相がシフトされた極性制御信号（ POL ）が垂直 2 ドット周期、すなわち 2 水平期間周期で反転され、かつドット反転制御信号（ $DIN V$ ）がハイ論理（ H ）のとき、データライン（ $D1 \sim Dm$ ）に供給されるデータ電圧の奇数ラインの水平極性は、図 20 の右側図面のように、 N 番目フレーム期間で「＋－－＋」に、 $N+1$ 番目フレーム期間で「－＋＋－」に変わる。したがって、ドット反転制御信号（ $DIN V$ ）がハイ論理（ H ）のとき、液晶表示装置は、垂直 2 ドット及び水平 2 ドットインバージョン方式（ $V2H2$ ）で駆動される。

【0088】

20

図 20 から分かるように、本発明の実施の形態 2 に係る液晶表示装置は、図 4～6 のように、ホワイト階調のデータとブラック階調のデータとが規則的に配置される脆弱パターンのデータが入力されるとき、または、図 7 及び図 9 のように直流化残像が現れるデータが入力されるときにだけ、極性制御信号（ POL ）の位相をシフトさせてドット反転制御信号（ $DIN V$ ）を活性化させる。したがって、本発明の実施の形態 2 に係る液晶表示装置は、脆弱パターンのデータ以外のデータパターンが入力されたときは、画質が高い水平 1 ドットインバージョン方式で駆動される一方、脆弱パターンのデータが入力されたときは、これを検出して脆弱パターンで緑色藻現象やフリッカーを予防することができる水平 2 ドットインバージョン方式で駆動される。

【0089】

30

一方、水平 2 ドットインバージョン方式は、水平 N （ N は 2 以上の定数）ドットインバージョン方式でも可能である。また、垂直 2 ドットインバージョン方式は、垂直 N （ N は 2 以上の定数）ドットインバージョン方式でも可能である。

【0090】

図 21 及び図 22 は、脆弱パターンのデータが入力されたときの画質改善効果を示す図である。

【0091】

本発明の実施の形態 2 に係る液晶表示装置及びその駆動方法は、図 4 または図 5 のような脆弱パターンのデータが入力されたときに、極性制御信号（ POL ）の位相をシフトしてデータ駆動回路 22 の消費電力及び発熱量を低減するのみならず、ドット反転制御信号（ $DIN V$ ）を活性化させ、データ電圧の水平極性反転周期を拡張して緑色藻等を予防して表示品質を高める。図 21 及び図 22 のように、本発明の液晶表示装置では、脆弱パターンのデータでも緑色データ電圧の極性がいずれか一つに偏重されないで、緑色藻現象が現れない。

40

【0092】

また、本発明の実施の形態 2 に係る液晶表示装置及びその駆動方法は、直流化残像が現れるデータが入力されるときに、極性制御信号（ POL ）の位相をシフトさせるとともに、ドット反転制御信号（ $DIN V$ ）を周期的に、例えば図 24 のように 1 フレーム周期で反転させることにより、直流化残像を予防することができる。詳細に説明すると、本発明の実施の形態 2 に係る液晶表示装置及びその駆動方法は、極性制御信号（ POL ）の位相を

50

シフトさせてドット反転制御信号（D I N V）を活性化させ、液晶セルを2フレーム期間で互いに異なるデータ電圧を充電する第1液晶セル群と第2液晶セル群とに分けて液晶セルを駆動する。例えば、2フレーム期間内で、第1液晶セル群が30Hzのデータ電圧周波数で駆動され、第2液晶セル群が60Hzのデータ電圧周波数で駆動される。また、2フレーム期間内で、第1液晶セル群が60Hzのデータ電圧周波数で駆動され、第2液晶セル群が30Hzのデータ電圧周波数で駆動されてもよい。

【0093】

本発明の実施の形態2に係る液晶表示装置の駆動方法は、第1液晶セル群に2フレーム期間周期で極性が反転されるデータ電圧を供給することにより直流化残像を予防し、第1液晶セル群に1フレーム期間周期で極性が反転されるデータ電圧を供給することによりフリッカー現象を予防する。第1液晶セル群による直流化残像の予防効果を、図23を参照して以下に説明する。

10

【0094】

図23を参照すれば、第1液晶セル群に含まれる任意の液晶セルに、奇数フレーム期間の間、高いデータ電圧が供給され、偶数フレーム期間の間、相対的に低いデータ電圧が供給されて、そのデータ電圧の極性が2フレーム期間周期で変わる。このとき、第1及び第2フレーム期間の間、第1液晶セル群に供給される正極性データ電圧と、第3及び第4フレーム期間の間、第1液晶セル群に供給される負極性データ電圧とが中和されて、第1液晶セル群に偏向された極性の電圧が蓄積されない。したがって、本発明の実施の形態2に係る液晶表示装置及びその駆動方法によれば、直流化残像が現れない。

20

【0095】

第1液晶セル群は、直流化残像を予防することができるが、同一極性のデータ電圧が2フレーム期間周期で液晶セルに供給されるので、フリッカーが現れる。第2液晶セル群には、肉眼でフリッカーがほとんど感じられない1フレーム期間周期で極性が反転されるデータ電圧が印加されて、第1液晶セル群によるフリッカー現象を低減することができる。これは、人間の肉眼は変化に敏感でないために、駆動周波数が互いに異なる第1液晶セル群と第2液晶セル群とが共存する液晶表示装置を見れば、駆動周波数が高い第2液晶セル群の駆動周波数を全体画面の駆動周波数とを感じるからである。

【0096】

図24は、直流化残像が現れるデータが入力されたときに、液晶表示パネルに供給されるデータ電圧の極性変化を示す図である。

30

【0097】

図24を参照すれば、タイミングコントローラ21は、直流化残像が現れるデータが入力されたときに、1フレーム期間周期で極性制御信号（P O L）の位相をシフトさせるとともに、ドット反転制御信号（D I N V）を1フレーム期間周期で反転させる。

【0098】

第 $4i+1$ （ i は自然数）フレーム期間の間、第1液晶セル群は、第 $4i+1$ 及び第 $4i+3$ 水平ライン（L1、L3、L5、L7）において、第 $4i+3$ 及び第 $4i+4$ 垂直ライン（C3、C4、C7、C8）に配置された液晶セルを含み、第 $4i+2$ 及び第 $4i+4$ 水平ライン（L2、L4、L6）において、第 $4i+1$ 及び第 $4i+2$ 垂直ライン（C1、C2、C5、C6）に配置された液晶セルを含む。第2液晶セル群は、垂直及び水平方向で、第1液晶セル群を間に置いて配置される。第2液晶セル群は、第 $4i+1$ 及び第 $4i+3$ 水平ライン（L1、L3、L5、L7）において、第 $4i+1$ 及び第 $4i+2$ 垂直ライン（C1、C2、C5、C6）に配置された液晶セルを含み、第 $4i+2$ 及び第 $4i+4$ 水平ライン（L2、L4、L6）において、第 $4i+3$ 及び第 $4i+4$ 垂直ライン（C3、C4、C7、C8）に配置された液晶セルを含む。第1及び第2液晶セル群それぞれは、水平方向で隣り合う 2×1 液晶セル単位で配置される。

40

このような 2×1 液晶セル内で隣り合う液晶セルに充電されるデータ電圧の極性は、互いに相反する。第1液晶セル群の液晶セルと、それと隣り合う第2液晶セル群の液晶セルとは、互いに異なる極性のデータ電圧を充電する。そのため、第 $4i+1$ フレーム期間で

50

発生される極性制御信号（POL）は、2 水平期間周期で反転され、第 1 極性制御信号（POL 1）に対して 1 水平期間程度の位相差を持つ。第 4 $i + 1$ フレーム期間の前のブラंक期間内で、極性制御信号（POL）は、2 水平期間単位で極性が反転され、その以前フレーム期間に比べて 1 水平期間程度の位相差が発生する。また、第 4 $i + 1$ フレーム期間の前のブラंक期間内で、ドット反転制御信号（DINV）は、ハイ論理で活性化される。

【0099】

第 4 $i + 2$ フレーム期間の間、第 1 液晶セル群は、第 4 $i + 1$ 及び第 4 $i + 3$ 水平ライン（L 1、L 3、L 5、L 7）において、第 4 $i + 1$ 及び第 4 $i + 2$ 垂直ライン（C 1、C 2、C 5、C 6）に配置された液晶セルを含み、第 4 $i + 2$ 及び第 4 $i + 4$ 水平ライン（L 2、L 4、L 6）において、第 4 $i + 3$ 及び第 4 $i + 4$ 垂直ライン（C 3、C 4、C 7、C 8）に配置された液晶セルを含む。第 2 液晶セル群は、垂直及び水平方向で、第 1 液晶セル群を間に置いて配置される。第 2 液晶セル群は、第 4 $i + 1$ 及び第 4 $i + 3$ 水平ライン（L 1、L 3、L 5、L 7）において、第 4 $i + 3$ 及び第 4 $i + 4$ 垂直ライン（C 3、C 4、C 7、C 8）に配置された液晶セルを含み、第 4 $i + 2$ 及び第 4 $i + 4$ 水平ライン（L 2、L 4、L 6）において、第 4 $i + 1$ 及び第 4 $i + 2$ 垂直ライン（C 1、C 2、C 5、C 6）に配置された液晶セルを含む。第 1 及び第 2 液晶セル群それぞれは、垂直及び水平方向で隣り合う 2×1 液晶セル単位で配置される。このような 2×1 液晶セル内で隣り合う液晶セルの極性は、互いに相反する。第 1 液晶セル群の液晶セルと、それと隣り合う第 2 液晶セル群の液晶セルとは、互いに異なる極性のデータ電圧を充電する。第 4 $i + 2$ フレーム期間で第 1 及び第 2 液晶セル群の液晶セルそれぞれに供給されるデータ電圧の極性は、第 4 $i + 1$ フレーム期間で発生されるデータ電圧の極性と互いに相反する。第 4 $i + 2$ フレーム期間の前のブラंक期間内で、極性制御信号（POL）は、2 水平期間単位で極性が反転され、第 4 $i + 1$ フレーム期間に比べて 1 水平期間程度の位相差が発生する。また、第 4 $i + 2$ フレーム期間の前のブラंक期間内で、ドット反転制御信号（DINV）は、ロー論理に反転される。

【0100】

第 4 $i + 3$ フレーム期間の間、第 1 液晶セル群は、第 4 $i + 1$ 及び第 4 $i + 3$ 水平ライン（L 1、L 3、L 5、L 7）において、第 4 $i + 3$ 及び第 4 $i + 4$ 垂直ライン（C 3、C 4、C 7、C 8）に配置された液晶セルを含み、第 4 $i + 2$ 及び第 4 $i + 4$ 水平ライン（L 2、L 4、L 6）において、第 4 $i + 1$ 及び第 4 $i + 2$ 垂直ライン（C 1、C 2、C 5、C 6）に配置された液晶セルを含む。第 2 液晶セル群は、垂直及び水平方向で、第 1 液晶セル群を間に置いて配置される。第 2 液晶セル群は、第 4 $i + 1$ 及び第 4 $i + 3$ 水平ライン（L 1、L 3、L 5、L 7）において、第 4 $i + 1$ 及び第 4 $i + 2$ 垂直ライン（C 1、C 2、C 5、C 6）に配置された液晶セルを含み、第 4 $i + 2$ 及び第 4 $i + 4$ 水平ライン（L 2、L 4、L 6）において、第 4 $i + 3$ 及び第 4 $i + 4$ 垂直ライン（C 3、C 4、C 7、C 8）に配置された液晶セルを含む。第 1 及び第 2 液晶セル群それぞれは、垂直及び水平方向で隣り合う 2×1 液晶セル単位で配置される。このような 2×1 液晶セル内で隣り合う液晶セルの極性は、互いに相反する。第 1 液晶セル群の液晶セルと、それと隣り合う第 2 液晶セル群の液晶セルとは、互いに異なる極性のデータ電圧を充電する。第 4 $i + 3$ フレーム期間で第 1 及び第 2 液晶セル群の液晶セルそれぞれに供給されるデータ電圧の極性は、第 4 $i + 2$ フレーム期間で発生されるデータ電圧の極性と互いに相反する。第 4 $i + 3$ フレーム期間の前のブラंक期間内で、極性制御信号（POL）は、2 水平期間単位で極性が反転され、第 4 $i + 2$ フレーム期間に比べて 1 水平期間程度の位相差が発生する。また、第 4 $i + 3$ フレーム期間の前のブラंक期間内で、ドット反転制御信号（DINV）は、ハイ論理に反転される。

【0101】

第 4 $i + 4$ フレーム期間の間、第 1 液晶セル群は、第 4 $i + 1$ 及び第 4 $i + 3$ 水平ライン（L 1、L 3、L 5、L 7）において、第 4 $i + 1$ 及び第 4 $i + 2$ 垂直ライン（C 1、C 2、C 5、C 6）に配置された液晶セルを含み、第 4 $i + 2$ 及び第 4 $i + 4$ 水平ライン

(L 2、L 4、L 6)において、第4 i + 3及び第4 i + 4垂直ライン(C 3、C 4、C 7、C 8)に配置された液晶セルを含む。

第2液晶セル群は、垂直及び水平方向で、第1液晶セル群を間に置いて配置される。第2液晶セル群は、第4 i + 1及び第4 i + 3水平ライン(L 1、L 3、L 5、L 7)において、第4 i + 3及び第4 i + 4垂直ライン(C 3、C 4、C 7、C 8)に配置された液晶セルを含み、第4 i + 2及び第4 i + 4水平ライン(L 2、L 4、L 6)において、第4 i + 1及び第4 i + 2垂直ライン(C 1、C 2、C 5、C 6)に配置された液晶セルを含む。第1及び第2液晶セル群それぞれは、水平方向で隣り合う2×1液晶セル単位で配置される。このような2×1液晶セル内で隣り合う液晶セルの極性は、互いに相反する。そして、第1液晶セル群の液晶セルと、それと隣り合う第2液晶セル群の液晶セルとは、互いに異なる極性のデータ電圧を充電する。第4 i + 4フレーム期間の前のブランク期間内で、極性制御信号(POL)は、2水平期間単位で極性が反転され、第4 i + 3フレーム期間に比べて1水平期間程度の位相差が発生する。また、第4 i + 4フレーム期間の前のブランク期間内で、ドット反転制御信号(DINV)は、ハイ論理に反転される。

【0102】

本発明の実施の形態2に係る液晶表示装置及びその駆動方法によれば、データを分析して極性制御信号の位相をシフトさせることにより、データ電圧がブラック階調からホワイト階調に変わるときのデータ駆動回路の消費電力と発熱量を減らすことだけではなく、緑色藻やフリッカーを予防して表示品質を高めることができる。

さらに、本発明の実施の形態2に係る液晶表示装置及びその駆動方法によれば、極性制御信号の位相を周期的にシフトさせ、直流化残像が現れるデータが入力されたときに、水平ドット反転信号を反転させることにより、直流化残像を予防して表示品質をさらに高めることができる。

【図面の簡単な説明】

【0103】

【図1】液晶表示装置の液晶セルを示す等価回路図である。

【図2】従来のチャージシェア制御を示す波形図である。

【図3】正極性データ電圧と負極性データ電圧とによる液晶セルの充電量を示す波形図である。

【図4】液晶表示装置の表示画面で緑色藻が現れやすい脆弱パターンの例を示す波形図である。

【図5】液晶表示装置の表示画面で緑色藻が現れやすい脆弱パターンの例を示す波形図である。

【図6】液晶表示装置の表示画面でフリッカー現象が現れやすい脆弱パターンの一つの例を示す図である。

【図7】インターレースデータの一つの例を示す波形図である。

【図8】インターレースデータによる直流化残像の実験結果を示す図である。

【図9】スクロールデータによる直流化残像の実験結果を示す図である。

【図10】本発明の実施の形態1に係る液晶表示装置を示すブロック図である。

【図11】図10に示されたタイミングコントローラでデータを分析して、その分析結果にしたがって極性制御信号の位相をシフトさせる回路を示すブロック図である。

【図12】図11に示されたデータ分析部の階調分析例を説明するための図である。

【図13】図11に示されたデータ分析部の階調分析例を説明するための図である。

【図14】脆弱パターンのデータが表示される次のフレームにおいて極性制御信号の位相が第2極性制御信号の位相に変わるときの、データラインに供給されるデータ電圧と極性制御信号の位相とを示す波形図である。

【図15】水平期間の間のブランク期間とフレーム期間の間のブランク期間とを示すタイミング信号の波形図である。

【図16】本発明の実施の形態2に係る液晶表示装置を示すブロック図である。

【図17】図16に示されたタイミングコントローラによるデータ分析、極性制御信号の

10

20

30

40

50

シフト回路、及びデータ電圧の水平極性反転周期制御回路を示すブロック図である。

【図 1 8】図 1 6 に示されたデータ駆動回路を詳しく示す回路図である。

【図 1 9】図 1 8 に示された D A C を詳しく示す回路図である。

【図 2 0】脆弱パターンまたは直流化残像が現れるデータが入力されるとき、液晶表示パネルに供給されるデータ電圧の極性変化を示す図である。

【図 2 1】図 4 のような脆弱パターンのデータを表示するときの画質改善効果を示す図である。

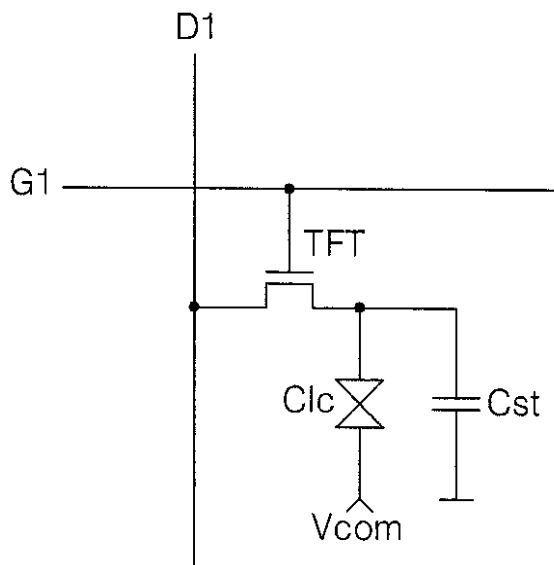
【図 2 2】図 5 のような脆弱パターンのデータを表示するときの画質改善効果を示す図である。

【図 2 3】本発明の実施の形態 2 に係る液晶表示装置において、第 1 液晶セル群による直流化残像防止効果を示す波形図である。

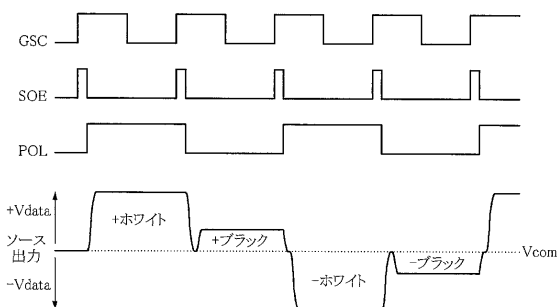
【図 2 4】本発明の実施の形態 2 に係る液晶表示装置に供給されるデータ電圧の極性変化を示す図である。

10

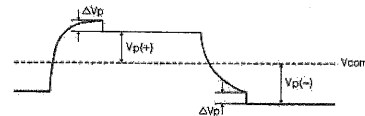
【図 1】



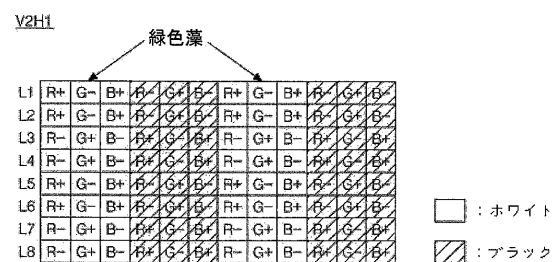
【図 2】



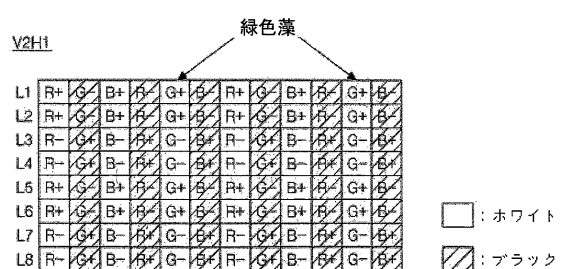
【図 3】



【図 4】

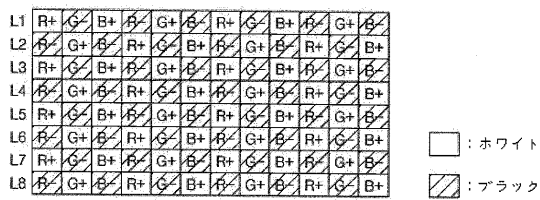


【図 5】

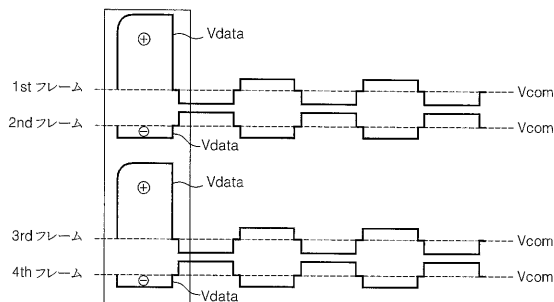


【図 6】

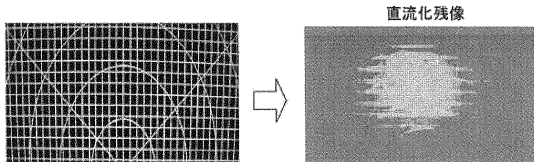
V1H1



【図 7】



【図 8】



【図 12】

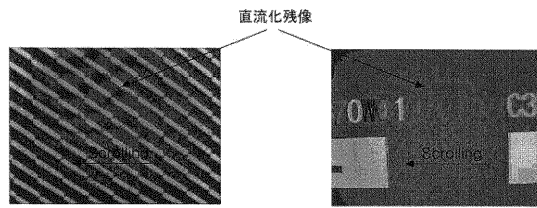
L1	W	W	W	W	G	...	G	W	W	W	W	W
L2	B	B	B	B	W	...	B	B	G	G	B	B
L3	G	G	G	B	B	...	W	W	W	W	G	G
L4	B	B	B	B	B	...	B	B	G	B	B	B
L5	G	G	G	G	B	...	G	G	G	G	W	G

判断結果

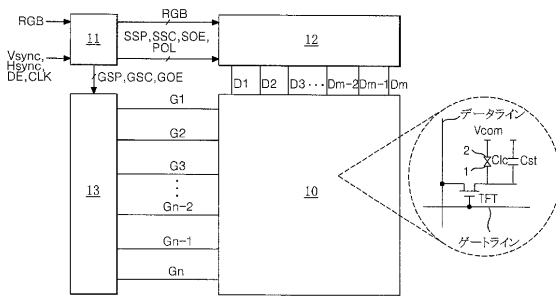
【図 13】

	MSB	b7	b6	b5	b4	b3	b2	b1	b0	LSB
W	1	1	1	1	1	1	1	1	1	(255)
	1	1	1	1	1	1	1	1	0	(254)
										⋮
	1	1	0	0	0	0	0	0	1	(93)
	1	1	0	0	0	0	0	0	0	(92)
										⋮
G	1	0	1	1	1	1	1	1	1	(191)
	1	0	1	1	1	1	1	1	0	(190)
										⋮
	0	1	0	0	0	0	0	0	1	(65)
	0	1	0	0	0	0	0	0	0	(64)
										⋮
B	0	0	1	1	1	1	1	1	1	(63)
	0	0	1	1	1	1	1	1	0	(62)
										⋮
	0	0	0	0	0	0	0	0	1	(1)
	0	0	0	0	0	0	0	0	0	(0)

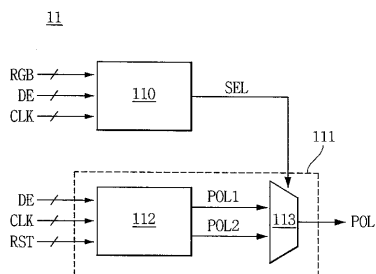
【図 9】



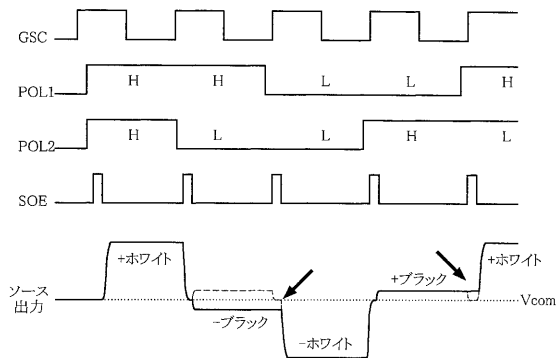
【図 10】



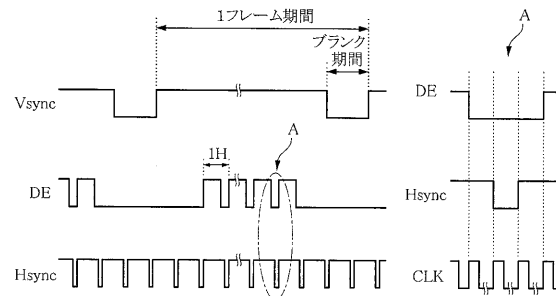
【図 11】



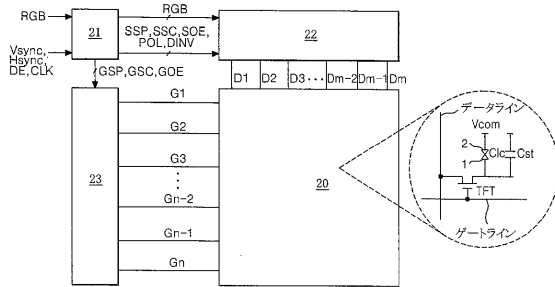
【図 14】



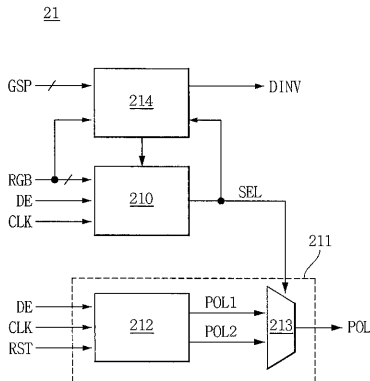
【図 15】



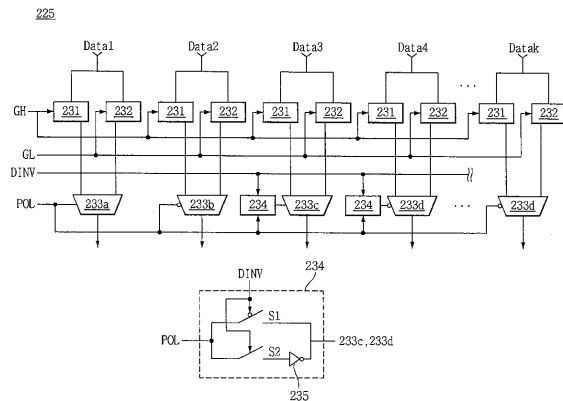
【図 16】



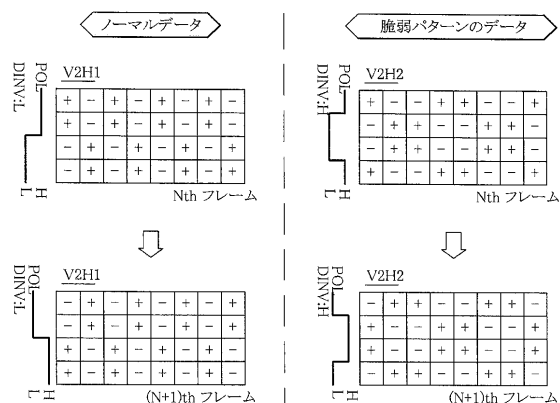
【図 17】



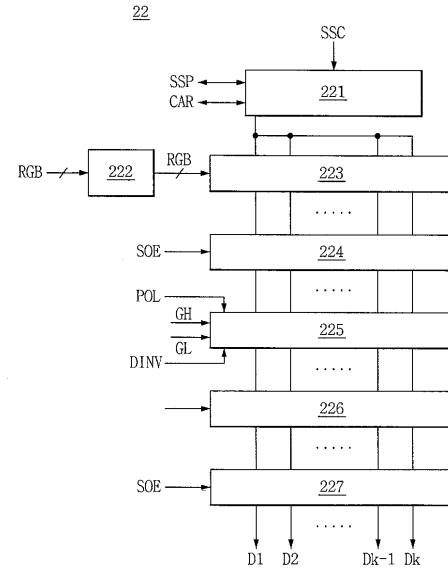
【図 19】



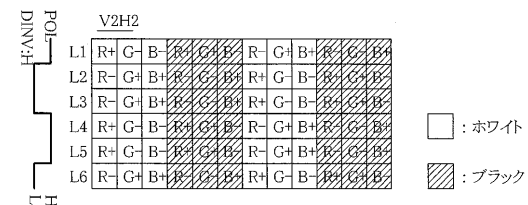
【図 20】



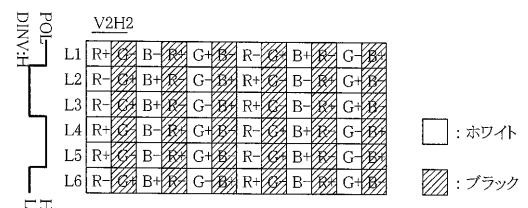
【図 18】



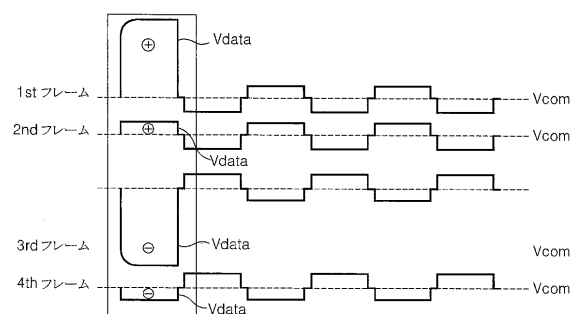
【図 21】



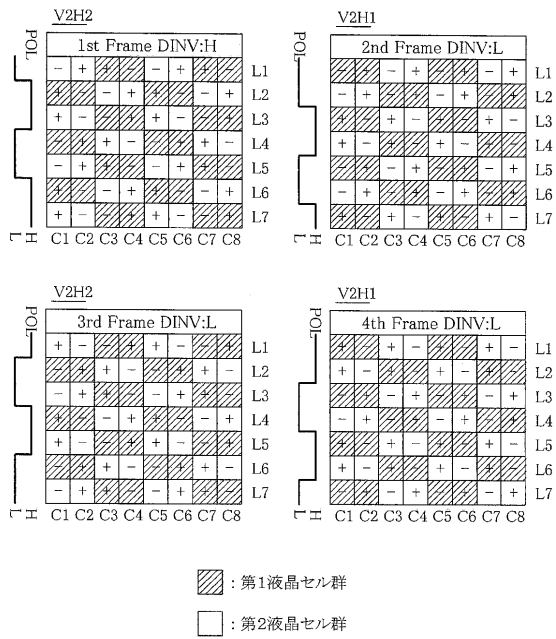
【図 22】



【図 23】



【図 24】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
G 0 9 G 3/20 6 2 3 C
G 0 2 F 1/133 5 5 0

(72)発明者 ジンソン・キム
大韓民国、キョンプク、クミーシ、ソンジョンードン、プルジオ・キャッスル・アパートメント
1 2 0 - 2 0 3

(72)発明者 ソヨク・チャン
大韓民国、テグ、プクーグ、トンチョンードン、ヨンナムセカンドタウン 1 0 3 - 9 0 2

Fターム(参考) 2H093 NA16 NA33 NA43 NA80 NC13 NC16 NC28 ND10 ND39
2H193 ZC15 ZE31
5C006 AA01 AA16 AA22 AC21 AC26 AC28 AC29 AF42 AF43 AF44
AF45 AF46 AF51 AF53 AF61 AF73 AF83 BB16 BC03 BC06
BC11 BF01 BF03 BF04 BF24 FA04 FA23 FA25 FA34 FA47
5C080 AA10 BB05 CC03 DD05 DD06 DD26 EE29 EE30 FF11 FF12
GG08 JJ01 JJ02 JJ03 JJ04

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2009301001A	公开(公告)日	2009-12-24
申请号	JP2008317063	申请日	2008-12-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ジンソンキム ソヨクチャン		
发明人	ジンソン・キム ソヨク・チャン		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G09G3/3648 G09G3/3688 G09G2310/0248 G09G2310/027 G09G2320/0219 G09G2320/0233 G09G2320/0613 G09G2330/021 G09G2330/023 G09G2360/16		
FI分类号	G09G3/36 G09G3/20.611.E G09G3/20.621.B G09G3/20.621.K G09G3/20.612.U G09G3/20.623.C G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA43 2H093/NA80 2H093/NC13 2H093/NC16 2H093/NC28 2H093/ND10 2H093/ND39 2H193/ZC15 2H193/ZE31 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC26 5C006/AC28 5C006/AC29 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF73 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BF01 5C006/BF03 5C006/BF04 5C006/BF24 5C006/FA04 5C006/FA23 5C006/FA25 5C006/FA34 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD06 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF11 5C080/FF12 5C080/GG08 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZA07 2H193/ZB03 2H193/ZB16 2H193/ZC13 2H193/ZC14 2H193/ZC20 2H193/ZC24 2H193/ZC26 2H193/ZD01 2H193/ZD02 2H193/ZD12 2H193/ZD13 2H193/ZD23 2H193/ZE03 2H193/ZE06 2H193/ZE10 2H193/ZF11 2H193/ZF21 2H193/ZF23 2H193/ZF31 2H193/ZF34 2H193/ZF35 2H193/ZF36 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16		
代理人(译)	英年古河 Kajinami秩序 上田俊一		
优先权	1020080055419 2008-06-12 KR		
其他公开文献	JP4988692B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种用于减少数据驱动电路的发热和功耗的液晶显示装置及其驱动方法。 解决方案：液晶显示面板10，其包括以交叉方式布置的多条数据线和多条栅极线以及以矩阵形式布置的液晶单元，极性控制信号和预定的弱图案。 并且定时控制器11在输入弱图案数据时在显示弱图案数据的下一帧周期中改变极性控制信号的相位。 数据驱动电路12和选通驱动电路13，该数据驱动电路12响应于极性控制信号而反转数据电压的极性，并向数据线提供极性，并且栅极驱动电路13将选通脉冲顺序地提供给选通线。 [选择图]图14

