

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-9170

(P2008-9170A)

(43) 公開日 平成20年1月17日(2008.1.17)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H089
G02F 1/133 (2006.01)	G02F 1/133 520	2H093
G02F 1/1347 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G02F 1/1347	5C080
	G09G 3/20 611A	
審査請求 未請求 請求項の数 6 O L (全 10 頁) 最終頁に続く		

(21) 出願番号 特願2006-180162 (P2006-180162)

(22) 出願日 平成18年6月29日 (2006.6.29)

(71) 出願人 302020207

東芝松下ディスプレイテクノロジー株式会
社

東京都港区港南4-1-8

(74) 代理人 100083806

弁理士 三好 秀和

(74) 代理人 100100712

弁理士 岩▲崎▼ 幸邦

(74) 代理人 100100929

弁理士 川又 澄雄

(74) 代理人 100108707

弁理士 中村 友之

(74) 代理人 100095500

弁理士 伊藤 正和

最終頁に続く

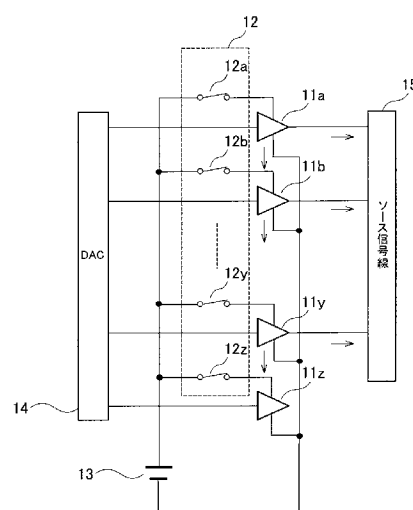
(54) 【発明の名称】 液晶表示装置および液晶表示装置の駆動方法

(57) 【要約】

【課題】 液晶表示装置の駆動回路における不要な電力消費を抑える。

【解決手段】 信号線を駆動するアナログ信号をバッファリングするためのオペアンプ11a, 11b, …, 11y, 11z 各々の電源端子に、スイッチ12a, 12b, …, 12y, 12zを接続する。これにより、任意のオペアンプだけを駆動することができるので、使用されていないオペアンプ11zに無駄な電力が供給されることがなくなり、低消費電力化を図ることができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

互いに交差するように配置された複数の走査線と複数の信号線と、前記走査線と前記信号線との交差点に配置されたスイッチング素子と、前記走査線および前記信号線を駆動する駆動回路と、を有する液晶表示装置であって、

前記駆動回路は、

同じ機能を有する複数の部品と、

当該部品に供給される電力を個別に制御する電力制御手段と、

を有することを特徴とする液晶表示装置。

【請求項 2】

10

前記電力制御手段は、前記部品のそれぞれの電力供給線に接続されたスイッチであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記部品は前記走査線を駆動するためのオペアンプであることを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

前記部品は表示すべき画像データの画素情報を記憶するための記憶素子であることを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 5】

走査線と信号線が配置されたメイン液晶パネルとサブ液晶パネルを備え、

20

前記メイン液晶パネルと前記サブ液晶パネルの前記信号線は共通の駆動回路により駆動されていることを特徴とする請求項 1 乃至 4 のいずれかに記載の液晶表示装置。

【請求項 6】

互いに交差するように配置された複数の走査線と複数の信号線と、前記走査線と前記信号線との交差点に配置されたスイッチング素子と、前記走査線および前記信号線を駆動する駆動回路と、を有する液晶表示装置の駆動方法であって、

前記駆動回路により、

当該駆動回路が備える同じ機能を有する複数の部品のうち、使用されていない前記部品については、電力供給を停止するステップ
を有することを特徴とする液晶表示装置の駆動方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置を低消費電力化する技術に関する。

【背景技術】

【0002】

アクティブマトリクス駆動の液晶表示装置は、残像が少なく、反応速度が速いという特徴から情報端末などで広く使われている。アクティブマトリクス駆動の液晶表示装置は、2 枚の基板に液晶を封じ込んだ構造をしており、基板に信号線と走査線を縦横に張り巡らせ、信号線と走査線との交点の各々に薄膜トランジスタなどのアクティブ素子を配置して 1 つの画素を構成している。信号線駆動回路により各信号線に画素の階調に対応したアナログ入力信号が供給され、走査線駆動回路により走査線が選択されて、交点に配置されたアクティブ素子がオンになることにより、アナログ入力信号が書き込まれる。

40

【0003】

図 7 は、従来の液晶表示装置における信号線駆動回路の構成の一部を示す概略図である。同図に示す信号駆動回路は、画素の階調を表すデジタル信号を D A C (Digital Analog Converter) 7 4 でアナログ信号に変換し、アナログ信号のそれぞれをオペアンプ 7 1 a , 7 1 b , . . . , 7 1 y , 7 1 z でバッファリングして、液晶パネルに配置された信号線に入力するものである。

【0004】

50

一方、携帯電話などの携帯情報端末の分野では、軽量・薄型・低消費電力の液晶表示装置が望まれている。特に、低消費電力化は、携帯情報端末にとって重要な研究課題の1つである。なお、接続されたディスプレイを判別してカラーパレットRAMおよびデジタル・アナログ変換回路をディスエーブルすることにより低消費電力化を図る技術として特許文献1に記載のものが知られている。

【特許文献1】特許第2557606号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、図7に示す従来の液晶表示装置における信号線駆動回路では、すべてのオペアンプ71a, 71b, ..., 71y, 71zをスイッチ72により一括で駆動していることにより、液晶パネルの信号線に接続されておらず実際に使用されていないオペアンプ71zにも電源が供給されていた。

【0006】

また、LCD (Liquid Crystal Display: 液晶ディスプレイ) に表示する画像データを保持するためにドライバーICに内蔵されたSRAM (Static Random Access Memory) についても、図8に示すように、各SRAMブロック81a, 81b, ..., 81zの電源がスイッチ82により一括で操作されているので、図6に示すように、LCD表示のために必要なSRAMブロックが、搭載されたSRAMブロックの一部だけの場合であっても、使用されていない未使用領域62のSRAMブロックにも電力が供給されていた。

【0007】

本発明は、上記に鑑みてなされたものであり、その課題とするところは、不要な電力消費を削減した低消費電力の液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

第1の本発明に係る液晶表示装置は、互いに交差するように配置された複数の走査線と複数の信号線と、走査線と信号線との交差点に配置されたスイッチング素子と、走査線および信号線を駆動する駆動回路と、を有する液晶表示装置であって、駆動回路は、同じ機能を有する複数の部品と、当該部品に供給される電力を個別に制御する電力制御手段と、を有することを特徴とする。

【0009】

本発明にあつては、液晶表示装置の駆動回路に備わった同じ機能を有する複数の部品に供給される電力を個別に制御する電力制御手段を有することにより、使用されていない部品には電力を供給しないようにすることができるので、不要な電力消費を削減することを可能とする。

【0010】

上記液晶表示装置において、電力制御手段は、部品のそれぞれの電力供給線に接続されたスイッチであることを特徴とする。

【0011】

本発明にあつては、同じ機能を有する複数の部品のそれぞれの電力供給線にスイッチを配置することにより、部品それぞれについて、電力供給を行うか否かを制御することができるので、使用されていない部品には電力を供給しないようにして、不要な電力消費を削減することを可能とする。

【0012】

上記液晶表示装置において、部品は走査線を駆動するためのオペアンプであることを特徴とする。

【0013】

本発明にあつては、走査線に接続されたオペアンプのうち、実際に使用されない走査線に接続されているオペアンプを駆動しないことにより、不要な電力消費を削減すること

10

20

30

40

50

を可能とする。

【0014】

上記液晶表示装置において、部品は表示すべき画像データの画素情報を記憶するための記憶素子であることを特徴とする。

【0015】

本発明にあっては、画像データの画素情報を記憶する記憶素子のうち、実際に使用されていない記憶素子には電力を供給しないように制御することにより、不要な電力消費を削減することを可能とする。

【0016】

上記液晶表示装置において、走査線と信号線が配置されたメイン液晶パネルとサブ液晶パネルを備え、メイン液晶パネルとサブ液晶パネルの信号線は共通の駆動回路により駆動されていることを特徴とする。 10

【0017】

本発明にあっては、メイン液晶パネルとサブ液晶パネルのどちらか片方のみ表示を行う場合に、その表示のためには使用されない部品の電力供給を制御することにより、不要な電力消費を削減することを可能とする。

【0018】

第2の本発明に係る液晶表示装置の駆動方法は、互いに交差するように配置された複数の走査線と複数の信号線と、走査線と信号線との交差点に配置されたスイッチング素子と、走査線および信号線を駆動する駆動回路と、を有する液晶表示装置の駆動方法であって、駆動回路により、当該駆動回路が備える同じ機能を有する複数の部品のうち、使用されていない部品については、電力供給を停止するステップを有することを特徴とする。 20

【発明の効果】

【0019】

本発明によれば、不要な電力消費を削減した低消費電力の液晶表示装置を提供することができる。

【発明を実施するための最良の形態】

【0020】

図1は、一実施の形態における液晶表示装置の信号線駆動回路の構成の一部を示す概略図である。同図に示す信号線駆動回路は、画素の階調を表すデジタル信号をDAC14でアナログ信号に変換し、アナログ信号のそれぞれをオペアンプ11a, 11b, ..., 11y, 11zでバッファリングして、液晶パネルに配置された信号線のそれぞれに入力するものである。オペアンプ11a, 11b, ..., 11y, 11zの各々の電源端子には、電源13からの電力供給を制御するスイッチ12a, 12b, ..., 12y, 12zが接続されており、各スイッチ12a, 12b, ..., 12y, 12zは、スイッチ制御部12により制御されている。このように、オペアンプ11a, 11b, ..., 11y, 11zの各々の電源端子にスイッチ12a, 12b, ..., 12y, 12zを接続することにより、任意のオペアンプだけを駆動することができるようになる。 30

【0021】

具体的には、図1に示すオペアンプ11zの出力端子は液晶パネルの信号線に接続されておらず、使用されていないので、スイッチ制御部12により、オペアンプ11zに接続されているスイッチ12zはオフとされる。これにより、オペアンプ11zに無駄な電力が供給されることがなくなるので、低消費電力化を図ることができる。 40

【0022】

図2は、一実施の形態における別の液晶表示装置の構成を示す概略図である。同図に示す液晶表示装置は、メイン液晶パネル21とサブ液晶パネル22の2つの液晶パネルを有しており、それぞれの液晶パネルの信号線23, 24は、共通のソースドライバー（信号線駆動回路）20により駆動されている。

【0023】

ソースドライバー20は、複数のオペアンプ25と、オペアンプ25各々の電源端子 50

に接続されたスイッチ（図示せず）を有している。符号 25a, 25d で示す部分に配置されたオペアンプの出力端子は、信号線 23 に接続されていないことから、これらのオペアンプを駆動する必要はないので、接続されたスイッチはオフとされて、電力が供給されない。符号 25b で示す部分に配置されたオペアンプの出力端子は、メイン液晶パネル 21 の信号線 23 に接続され、さらに、サブ液晶パネル 22 の信号線 24 にもつながっている。符号 25c で示す部分に配置されたオペアンプの出力端子は、メイン液晶パネル 21 の信号線 23 に接続されているが、サブ液晶パネル 22 には接続されていない。したがって、メイン液晶パネル 21 を駆動する場合には、符号 25b, 25c で示す部分に配置されたオペアンプに接続されたスイッチはオンとなり電力を供給する。一方、サブ液晶パネル 22 のみを駆動する場合には、符号 25c で示す部分に配置されたオペアンプは使用されない

10

【0024】

このように、使用されていないオペアンプ 25 の電源端子に接続されているスイッチを制御することにより、オペアンプ 25 に無駄な電力が供給されることがなくなるので、低消費電力化を図ることができる。

【0025】

図 3 は、一実施の形態における液晶表示装置の駆動回路に内蔵される S R A M 回路の構成を示す概略図である。同図に示す S R A M 回路は、複数の S R A M ブロック 31a, 31b, …, 31z と、S R A M ブロック 31a, 31b, …, 31z の各々の電源線に接続されたスイッチ 32a, 32b, …, 32z と、スイッチ 32a, 32b, …, 32z を制御するスイッチ制御部 32 と、S R A M ブロック 31a, 31b, …, 31z の各々に電力を供給するための電源 33 とを有する。

20

【0026】

図 4 は、S R A M ブロックの内部構成を示す概略図である。同図に示すように、S R A M ブロックは、画素情報を記憶する最小単位の S R A M セル 41 を複数個組み合わせて構成され、アドレス線 42 により S R A M セル 41 を指定し、データ線 43 により S R A M セル 41 に記憶された情報を取り出す。S R A M ブロックは、例えば、液晶パネルの所定の矩形領域に対応する画素情報を記憶するものである。

【0027】

図 5 (a) は L C D 表示画面を示し、(b) はそのときの S R A M の使用状況を示す図である。同図のように、L C D 表示画面の一部を非表示領域 52 として何も表示しない場合には、その非表示領域 52 に対応する未使用領域 54 の S R A M ブロック 31z は使用されない

30

【0028】

ので、その未使用領域 54 の S R A M ブロック 31z の電源線に接続されているスイッチ 32z をオフにすることにより、未使用領域 54 の S R A M ブロック 31z には、電力が供給されなくなるので、低消費電力化を図ることができる。

40

【0029】

また、メイン液晶パネルとサブ液晶パネルの 2 つの液晶パネルを備えた液晶表示装置の場合、どちらかの液晶パネルが非表示のときは、非表示の液晶パネルに対応する S R A M ブロックは未使用となるので、その S R A M ブロックに接続されているスイッチをオフにすることにより、低消費電力化を図ることができる。

【0030】

したがって、本実施の形態によれば、信号線を駆動するアナログ信号をバッファリン

50

グするためのオペアンプ 1 1 a , 1 1 b , . . . , 1 1 y , 1 1 z 各々の電源端子に、スイッチ 1 2 a , 1 2 b , . . . , 1 2 y , 1 2 z を接続することにより、任意のオペアンプだけを駆動することができるので、使用されていないオペアンプ 1 1 z に無駄な電力が供給されることがなくなり、低消費電力化を図ることができる。

【 0 0 3 1 】

本実施の形態によれば、液晶パネルに表示する画像のデータを記憶するための S R A M ブロック 3 1 a , 3 1 b , . . . , 3 1 z の各々の電源線にスイッチ 3 2 a , 3 2 b , . . . , 3 2 z を接続することにより、S R A M ブロックの駆動を個別に制御することができるので、未使用の S R A M ブロック 3 1 z に無駄な電力が供給されることがなくなり、低消費電力化を図ることができる。

10

【図面の簡単な説明】

【 0 0 3 2 】

【図 1】一実施の形態における液晶表示装置の信号線駆動回路の構成を示す概略図である。

【図 2】一実施の形態における別の液晶表示装置の構成を示す概略図である。

【図 3】一実施の形態におけるさらに別の液晶表示装置の駆動回路に内蔵される S R A M 回路の構成を示す概略図である。

【図 4】図 3 に示す S R A M ブロックの内部の構成を示す概略図である。

【図 5】L C D 表示画面と S R A M の使用状況を示す図であり、(a) は L C D 表示画面を示す図であり、(b) はそのとき S R A M の使用状況を示す図である。

20

【図 6】別の L C D 表示画面と S R A M 使用状況を示す図であり、(a) は L C D 表示画面を示す図であり、(b) は S R A M の使用状況を示す図である。

【図 7】従来の液晶表示装置の信号線駆動回路の構成を示す概略図である。

【図 8】従来の液晶表示装置の駆動回路に内蔵される S R A M 回路の構成を示す概略図である。

【符号の説明】

【 0 0 3 3 】

1 1 a , 1 1 b , 1 1 y , 1 1 z ... オペアンプ

1 2 ... スイッチ制御部

1 2 a , 1 2 b , 1 2 y , 1 2 z ... スイッチ

30

1 3 ... 電源

1 4 ... D A C

2 0 ... ソースドライバー

2 1 ... メイン液晶パネル

2 2 ... サブ液晶パネル

2 3 , 2 4 ... 信号線

2 5 ... オペアンプ

3 1 a , 3 1 b , 3 1 z ... S R A M ブロック

3 2 ... スイッチ制御部

3 2 a , 3 2 b , 3 2 z ... スイッチ

40

3 3 ... 電源

4 1 ... S R A M セル

4 2 ... アドレス線

4 3 ... データ線

5 1 , 6 0 ... 表示領域

5 2 ... 非表示領域

5 3 , 6 1 ... 使用領域

5 4 , 6 2 ... 未使用領域

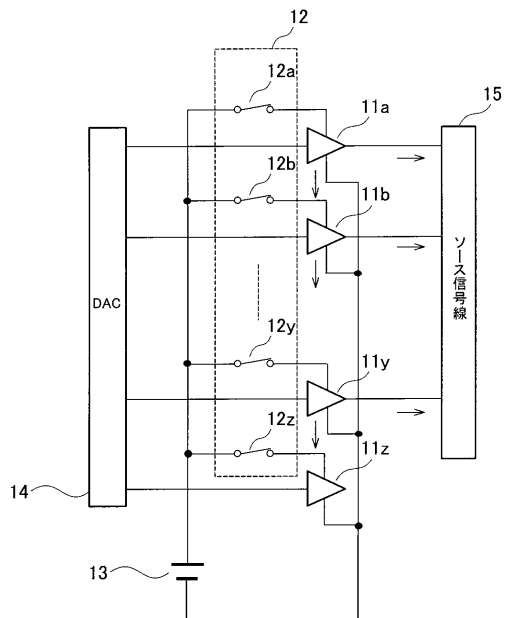
7 1 a , 7 1 b , 7 1 y , 7 1 z ... オペアンプ

7 2 ... スイッチ

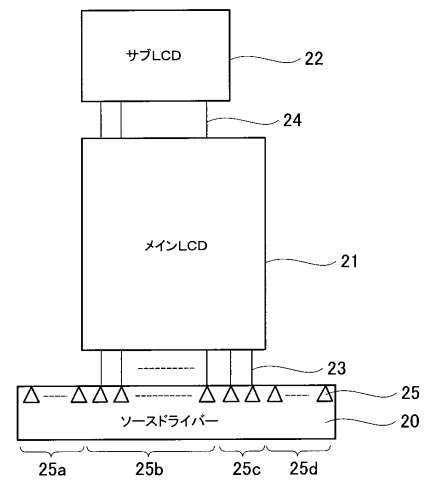
50

- 7 3 ... 電源
- 7 4 ... D A C
- 8 1 a , 8 1 b , 8 1 z ... S R A M ブロック
- 8 2 ... スイッチ
- 8 3 ... 電源

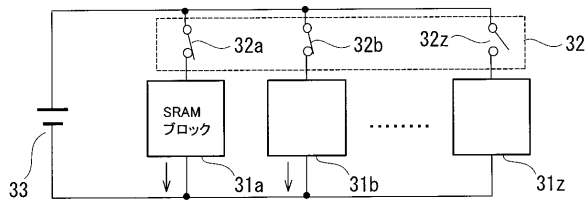
【 図 1 】



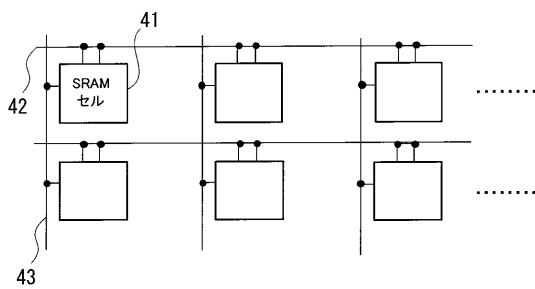
【 図 2 】



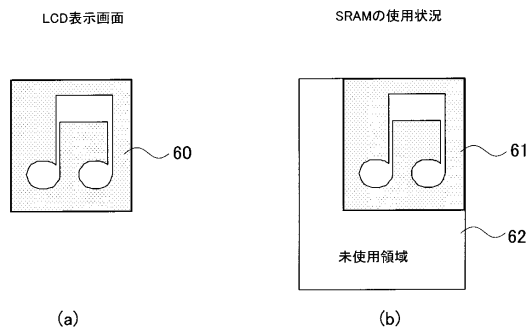
【図 3】



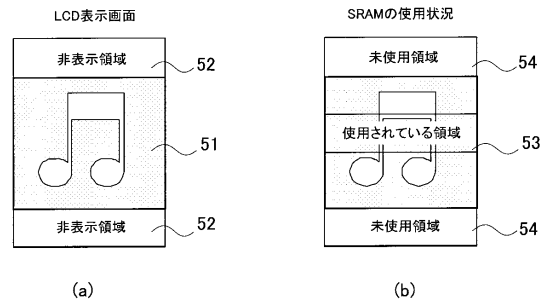
【図 4】



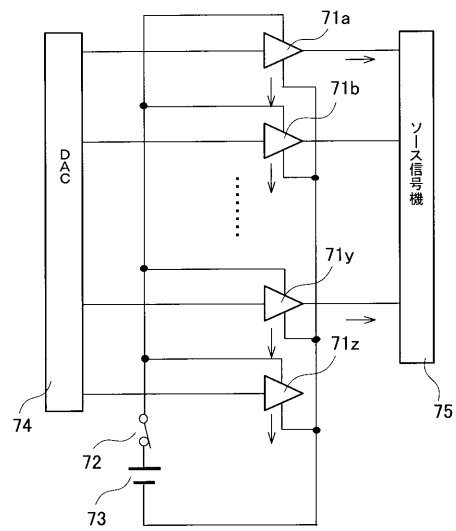
【図 6】



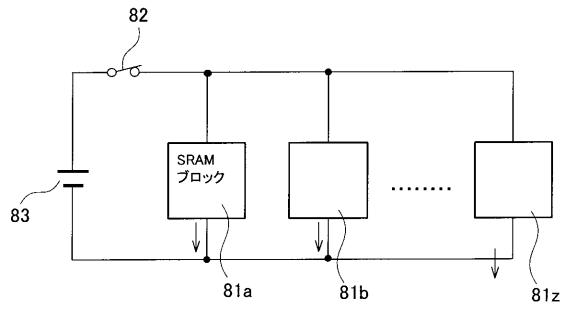
【図 5】



【図 7】



【 図 8 】



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 2 B
	G 0 9 G 3/20	6 8 0 D
	G 0 9 G 3/20	6 1 2 G

(74)代理人 100101247
弁理士 高橋 俊一

(74)代理人 100098327
弁理士 高松 俊雄

(72)発明者 重廣 浩二
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 篠嶋 沙耶華
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H089 HA21 HA33 QA16 TA08 TA09
2H093 NA16 NC03 NC21 NC29 NC49 ND39 NG01
5C006 AF01 AF41 AF68 AF69 BC03 BC12 BF02 BF25 FA47
5C080 AA10 BB05 DD26 FF01 FF11 GG12 JJ01 JJ02 KK07

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP2008009170A	公开(公告)日	2008-01-17
申请号	JP2006180162	申请日	2006-06-29
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	重廣浩二 篠嶋沙耶華		
发明人	重廣 浩二 篠嶋 沙耶華		
IPC分类号	G09G3/36 G02F1/133 G02F1/1347 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3611 G09G2310/027 G09G2330/02 G09G2330/021 G09G2360/18		
FI分类号	G09G3/36 G02F1/133.520 G02F1/133.550 G02F1/1347 G09G3/20.611.A G09G3/20.622.B G09G3/20.680.D G09G3/20.612.G		
F-TERM分类号	2H089/HA21 2H089/HA33 2H089/QA16 2H089/TA08 2H089/TA09 2H093/NA16 2H093/NC03 2H093/NC21 2H093/NC29 2H093/NC49 2H093/ND39 2H093/NG01 5C006/AF01 5C006/AF41 5C006/AF68 5C006/AF69 5C006/BC03 5C006/BC12 5C006/BF02 5C006/BF25 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF01 5C080/FF11 5C080/GG12 5C080/JJ01 5C080/JJ02 5C080/KK07 2H193/ZF03		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
外部链接	Espacenet		

摘要(译)

本发明的目的是抑制液晶显示装置的驱动电路中的不必要的功耗。解决方案：开关12a, 12b, 12y, 12z连接到运算放大器11a, 11b, ... 11y, 11z的电源端子，用于缓冲用于驱动信号线的模拟信号。结果，由于只能驱动任意运算放大器，所以不向未使用的运算放大器11z提供不必要的功率，并且可以降低功耗。点域1

