

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-221174

(P2006-221174A)

(43) 公開日 平成18年8月24日(2006.8.24)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 18 O L (全 19 頁)

(21) 出願番号 特願2006-29600 (P2006-29600)
 (22) 出願日 平成18年2月7日(2006.2.7)
 (31) 優先権主張番号 10-2005-0011488
 (32) 優先日 平成17年2月7日(2005.2.7)
 (33) 優先権主張国 韓国 (KR)
 (31) 優先権主張番号 10-2005-0100702
 (32) 優先日 平成17年10月25日(2005.10.25)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国443-742京畿道水原市靈通
 区梅灘洞416
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子
 (72) 発明者 申 愛
 大韓民国京畿道水原市靈通区靈通洞ファン
 ゴルマウル1団地アパート130棟602
 号

最終頁に続く

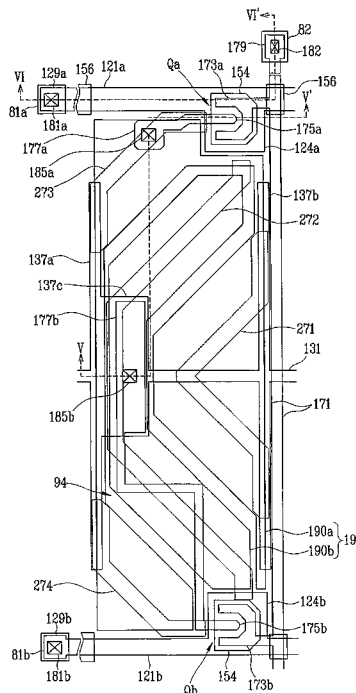
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】フリッカー、残像、及び染みなどのない液晶表示装置を提供する。

【解決手段】表示装置は、行列状に配列されていて、各々第1及び第2副画素電極を有する複数の画素電極と、第1副画素電極と接続されている複数の第1スイッチング素子と、第1スイッチング素子と接続されている複数のゲート線と、第1スイッチング素子と接続され、画素電極の間を通過し、データ電圧を伝達する複数のデータ線と、画素電極とその両側に位置したデータ線の上に配置されていて、第1副画素電極と重畳する第1及び第2維持電極とを有する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

行列状に配列されていて、各々第 1 及び第 2 副画素電極を有する複数の画素電極と、前記第 1 副画素電極と接続されている複数の第 1 スイッチング素子と、前記第 1 スイッチング素子と接続されている複数のゲート線と、前記第 1 スイッチング素子と接続され、前記画素電極の間を通過し、データ電圧を伝達する複数のデータ線と、前記画素電極とその両側に位置した前記データ線の間配置されていて、前記第 1 副画素電極と重畳する第 1 及び第 2 維持電極と、を有する液晶表示装置。

10

【請求項 2】

前記第 1 副画素電極は前記第 1 及び第 2 維持電極上に位置する第 1 及び第 2 境界線を有する、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 副画素電極は前記第 2 副画素電極を囲む、請求項 1 に記載の液晶表示装置。

【請求項 4】

前記第 2 副画素電極と重畳し、前記第 1 副画素電極とは重畳しない第 3 維持電極をさらに有する、請求項 1 に記載の液晶表示装置。

【請求項 5】

前記第 2 副画素電極と接続されており、前記第 3 維持電極と重畳する導電体をさらに有する、請求項 4 に記載の液晶表示装置。

20

【請求項 6】

前記導電体は、前記第 3 維持電極上に位置し、互いに対向する一対の境界線を有する、請求項 5 に記載の液晶表示装置。

【請求項 7】

前記第 2 副画素電極、前記ゲート線及び前記データ線に接続されている第 2 スイッチング素子をさらに有し、

各画素の第 1 及び第 2 副画素電極に印加されるデータ電圧の大きさは互いに異なり、1 つの映像情報から得られる、請求項 1 に記載の液晶表示装置。

【請求項 8】

前記第 2 副画素電極は、所定の階調に対して前記第 1 副画素電極より高いデータ電圧の印加を受ける、請求項 7 に記載の液晶表示装置。

30

【請求項 9】

前記第 2 副画素電極に対するデータ電圧の印加終点は、前記第 1 副画素電極に対するデータ電圧の印加終点より遅い、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記第 1 副画素電極の面積は前記第 2 副画素電極の面積より大きい、請求項 8 に記載の液晶表示装置。

【請求項 11】

前記第 2 副画素電極と重畳し、前記第 1 副画素電極とは重畳しない第 3 維持電極をさらに有する、請求項 8 に記載の液晶表示装置。

40

【請求項 12】

前記第 2 スイッチング素子は、前記ゲート線と接続されているゲート電極、前記データ線と接続されているソース電極及び前記第 2 副画素電極と接続されているドレイン電極を有し、

前記ドレイン電極は、前記第 3 維持電極と重畳し、前記第 3 維持電極との距離が前記第 2 副画素電極より近い拡張部を有する、請求項 11 に記載の液晶表示装置。

【請求項 13】

前記ドレイン電極の拡張部は、前記第 3 維持電極上に位置し、互いに対向する一対の境界線を有する、請求項 12 に記載の液晶表示装置。

50

【請求項 1 4】

前記第 1 副画素電極と前記第 2 副画素電極は容量性結合されている、請求項 1 に記載の液晶表示装置。

【請求項 1 5】

前記第 1 スイッチング素子は、前記ゲート線と接続されているゲート電極、前記データ線と接続されているソース電極及び前記第 1 副画素電極と接続されているドレイン電極を有し、

前記ドレイン電極は前記第 2 副画素電極と重畳する結合電極を有する、請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記容量性結合によって前記第 2 副画素電極に誘導される電圧は、所定電圧に対して前記第 1 副画素電極の電圧より低い、請求項 1 4 に記載の液晶表示装置。

【請求項 1 7】

前記第 2 副画素電極の面積は前記第 1 副画素電極の面積より大きい、請求項 1 6 に記載の液晶表示装置。

【請求項 1 8】

前記第 1 及び第 2 副画素電極は自身と接続されたゲート線と重畳しない、請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、現在、最も広く使用されている平板表示装置のうちの 1 つであって、画素電極と共通電極など電界生成電極が形成されている 2 枚の表示板と、その間に挿入されている液晶層からなり、電界生成電極に電圧を印加して液晶層に電界を生成し、これを通じて液晶層の液晶分子の配向を決定して入射光の偏光を制御することによって、映像を表示する。

【0003】

その中でも、電界が印加されない状態で液晶分子の長軸を上下表示板に対して垂直をなすように配列した垂直配向モード液晶表示装置は、コントラスト比が大きく広い基準視野角実現が容易であるため、脚光を浴びている。ここで、基準視野角とは、コントラスト比が 1 : 10 の視野角または階調間輝度反転限界角度を意味する。

垂直配向モード液晶表示装置において、広視野角を実現するための手段としては、電界生成電極に切開部を形成する方法と、電界生成電極上に突起を形成する方法などがある。切開部と突起によって液晶分子が傾斜する方向を決定することができるので、これらを用いて液晶分子の傾斜方向をいろいろな方向に分散させることにより基準視野角を広くすることができる。

【0004】

しかし、垂直配向方式の液晶表示装置は前面視認性に比べて側面視認性が劣るという問題点がある。例えば、切開部を備える PVA (patterned vertically aligned) 方式の液晶表示装置の場合には、側面に行くほど映像が明るくなって、激しい場合には高い階調の間の輝度差がなくなり映像が歪んで見える場合も発生する。

【0005】

このような問題点を改善するために、1 つの画素を 2 つの副画素に分割し、2 つの副画素を容量性結合させた後、一方の副画素には直接電圧を印加し、他方の副画素には容量性結合による電圧下降を生じさせて、2 つの副画素の電圧を異にすることにより透過率を異ならせる方法が提示された。

10

20

30

40

50

一方、画素電極とデータ線の間には寄生容量が生成されて、縦縞の染みやスティッチ不良など多様な不良が現れる。特に、ノーマリーブラック方式の液晶表示装置の場合には、ノーマリーホワイト方式の液晶表示装置に比べてこのような不良がさらに目立つようになる。

【0006】

これを改善するために、データ線と画素電極の間に維持電極を設ける方法が提示された。

【発明の開示】

【発明が解決しようとする課題】

【0007】

ところが、このような維持電極を、前述した左右に分離された2つの副画素を有する液晶表示装置に適用する場合、整列偏差により2つの副画素の保持容量が一定でなく変わることがある。これによって、キックバック電圧と充電率に差が出て、そのためフリッカー、残像、染みなどが生じ得る。

そこで、本発明が目的とする技術的課題は、このような問題点を解決することである。

【課題を解決するための手段】

【0008】

本発明の1つの特徴による表示装置は、行列状に配列されていて、各々第1及び第2副画素電極を有する複数の画素電極と、前記第1副画素電極と接続されている複数の第1スイッチング素子と、前記第1スイッチング素子と接続されている複数のゲート線と、前記第1スイッチング素子と接続され、前記画素電極の間を通過し、データ電圧を伝達する複数のデータ線と、前記画素電極とその両側に位置した前記データ線の間配置されていて、前記第1副画素電極と重畳する第1及び第2維持電極とを有する。

【0009】

前記第1副画素電極は、前記第1及び第2維持電極上に位置する第1及び第2境界線を有するように構成できる。

前記第1副画素電極は、前記第2副画素電極を囲むように構成できる。

前記液晶表示装置は、前記第2副画素電極と重畳し、前記第1副画素電極とは重畳しない第3維持電極をさらに有するように構成できる。

【0010】

前記液晶表示装置は、前記第2副画素電極と接続されており、前記第3維持電極との距離が前記第2副画素電極より近く、前記第3維持電極と重畳する導電体をさらに有するように構成できる。

前記導電体は、前記第3維持電極上に位置して互いに対向する一对の境界線を有するように構成できる。

【0011】

本発明の一実施形態によれば、前記第2副画素電極、前記ゲート線及び前記データ線に接続されている第2スイッチング素子をさらに有するように構成でき、この時、各画素の第1及び第2副画素電極に印加されるデータ電圧の大きさは互いに異なり、1つの映像情報から得られるように構成できる。前記第2副画素電極は、所定の電圧に対して前記第1副画素電極より高いデータ電圧の印加を受けることができ、前記第1副画素電極の面積は前記第2副画素電極の面積より大きく構成できる。前記第2副画素電極に対するデータ電圧の印加終点は、前記第1副画素電極に対するデータ電圧の印加終点より遅くなるように構成できる。

【0012】

前記液晶表示装置は、前記第2副画素電極と重畳し、前記第1副画素電極とは重畳しない第3維持電極をさらに有するように構成できる。

前記第2スイッチング素子は、前記ゲート線と接続されているゲート電極、前記データ線と接続されているソース電極及び前記第2副画素電極と接続されているドレイン電極を有し、前記ドレイン電極は、前記第3維持電極と重畳し、前記第3維持電極との距離が前

10

20

30

40

50

記第 2 副画素電極より近い拡張部を有するように構成できる。前記ドレイン電極の拡張部は、前記第 3 維持電極上に位置して互いに対向する一对の境界線を有するように構成できる。

【0013】

本発明の他の実施形態によれば、前記第 1 副画素電極と前記第 2 副画素電極とは容量性結合されるように構成できる。前記第 1 スイッチング素子は、前記ゲート線と接続されているゲート電極、前記データ線と接続されているソース電極及び前記第 1 副画素電極と接続されているドレイン電極を有し、前記ドレイン電極は、前記第 2 副画素電極と重畳する結合電極を有するように構成できる。前記容量性結合によって前記第 2 副画素電極に誘導される電圧は、所定の電圧に対して前記第 1 副画素電極の電圧より低くなるように構成でき、この時、前記第 2 副画素電極の面積は前記第 1 副画素電極の面積より大きくなるように構成できる。

10

【0014】

前記第 1 及び第 2 副画素電極は自身と接続されたゲート線と重畳しなくてもよい。

【発明の効果】

【0015】

本発明によれば、1つの副画素を両側の維持電極と重畳させ、他の副画素電極をその内部に形成することによって、各副画素の保持容量を一定に維持することができる。

【発明を実施するための最良の形態】

【0016】

添付図面を参照して、本発明の実施形態について、本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な異なる形態に実現でき、ここに説明する実施形態に限定されない。

20

図面において、複数の層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似した部分については同一の図面符号を付した。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合だけでなく、その中間に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時は、中間に他の部分がないことを意味する。

【0017】

図 1 は本発明の一実施形態による液晶表示装置のブロック図であり、図 2 は本発明の一実施形態による液晶表示装置の 1 つの画素に対する等価回路図であり、図 3 は本発明の一実施形態による液晶表示装置の 1 つの副画素に対する等価回路図である。

30

図 1 に示すように、本発明の一実施形態による液晶表示装置は、液晶表示板組立体 300、これに接続された一对のゲート駆動部 400a、400b 及びデータ駆動部 500、データ駆動部 500 に接続された階調電圧生成部 800、並びにこれらを制御する信号制御部 600 を有する。

【0018】

液晶表示板組立体 300 は、等価回路的には、複数の表示信号線と、これに接続されてほぼ行列状に配列された複数の画素 PX を有する。反面、図 3 に示した構造を参考にすれば、液晶表示板組立体 300 は、互いに対向する下部及び上部表示板 100、200 と、その間に入っている液晶層 3 を有する。

40

表示信号線は下部表示板 100 に設けられており、ゲート信号（“走査信号”とも言う）を伝達する複数のゲート線 $G_{1a} - G_{nb}$ と、データ信号を伝達するデータ線 $D_1 - D_m$ を有する。ゲート線 $G_{1a} - G_{nb}$ は、ほぼ行方向に延在して、互いにほぼ平行であり、データ線 $D_1 - D_m$ は、ほぼ列方向に延在して、互いにほぼ平行である。

【0019】

図 2 には、表示信号線と画素の等価回路が示されているが、図面符号 GLa、GLb で示したゲート線と、図面符号 DL で示したデータ線以外にも、表示信号線はゲート線 $G_{1a} - G_{nb}$ とほぼ並んで延在した維持電極線 SL を有する。

図 2 を参考にすれば、各画素 PX は一对の副画素 PXa、PXb を有し、各副画素 PXa

50

、 PXb は、該当ゲート線 GLa 、 GLb 及びデータ線 DL に接続されているスイッチング素子 Qa 、 Qb と、これに接続された液晶キャパシタ(liquid crystal capacitor) C_{LCa} 、 C_{LCb} と、スイッチング素子 Qa 、 Qb 及び維持電極線 SL に接続されているストレージキャパシタ(storage capacitor) C_{STa} 、 C_{STb} とを有する。ストレージキャパシタ C_{STa} 、 C_{STb} は必要に応じて省略することができるが、この場合には維持電極線 SL も必要ない。

【0020】

図3に示すように、各副画素 PXa 、 PXb のスイッチング素子 Q は、下部表示板100に設けられた薄膜トランジスタなどとなり、ゲート線 GL に接続されている制御端子と、データ線 DL に接続されている入力端子と、液晶キャパシタ C_{LC} 及びストレージキャパシタ C_{ST} に接続されている出力端子とを有する三端子素子である。

10

液晶キャパシタ C_{LC} は、下部表示板100の副画素電極 PE と上部表示板200の共通電極 CE を2つの端子とし、2つの電極 PE 、 CE の間の液晶層3は誘電体として機能する。副画素電極 PE はスイッチング素子 Q に接続され、共通電極 CE は上部表示板200の全面に形成されており、共通電圧 V_{com} の印加を受ける。

【0021】

液晶キャパシタ C_{LC} の補助的な役割を果たすストレージキャパシタ C_{ST} は、下部表示板100に設けられた維持電極線 SL と画素電極 PE が絶縁体を介在して重畳してなり、維持電極線 SL には共通電圧 V_{com} などの決められた電圧が印加される。しかし、ストレージキャパシタ C_{ST} は、副画素電極 PE が絶縁体を媒介としてすぐ上の前段ゲート線と重畳して構成することができる。

20

【0022】

一方、色表示を実現するためには各画素が原色(primary color)のうちの1つを固有に表示したり(空間分割)、各画素が時間によって交互に三原色を表示するように(時間分割)し、これら三原色の空間的、時間的合計によって所望の色相を表示するように構成できる。原色の例としては、赤色、緑色及び青色がある。図3は、空間分割の一例であって、各画素が上部表示板200の領域に原色のうちの1つの色のカラーフィルタ CF を備えている様子を示す。図3とは異なって、カラーフィルタ CF は下部表示板100の副画素電極 PE 上または下に形成することもできる。

【0023】

図1に示すように、ゲート駆動部400a、400bは、ゲート線 G_{1a} - G_{nb} に接続されて、外部からのゲートオン電圧 V_{on} とゲートオフ電圧 V_{off} の組み合わせからなるゲート信号をゲート線 G_{1a} - G_{nb} に印加する。図1には、一对のゲート駆動部400a、400bが各々液晶表示板組立体300の左右に位置し、奇数番目及び偶数番目ゲート線 G_{1a} - G_{nb} に各々接続されている。しかし、場合によってはゲート駆動部を1つだけ設けた構成とすることもできる。

30

【0024】

階調電圧生成部800は、画素の透過率と関わる2つの階調電圧集合(または、基準階調電圧集合)を生成する。2つの階調電圧集合は、1つの画素を構成する2つの副画素に独立的に提供されるものであって、各階調電圧集合は、共通電圧 V_{com} に対して正の値を有するものと、負の値を有するものを含む。しかし、2つの(基準)階調電圧集合の代わりに、1つの(基準)階調電圧集合のみを生成することもできる。

40

【0025】

データ駆動部500は、液晶表示板組立体300のデータ線 D_1 - D_m に接続され、階調電圧生成部800からの2つの階調電圧集合のうちの1つを選択し、選択された階調電圧集合に属する1つの階調電圧をデータ電圧として画素に印加する。しかし、階調電圧生成部800が全階調に対する電圧を全て提供せず、基準階調電圧のみを提供する場合、データ駆動部500は、基準階調電圧を分圧して全体階調に対する階調電圧を生成し、この中でデータ電圧を選択するように構成できる。

【0026】

50

ゲート駆動部 400 a、400 b またはデータ駆動部 500 は、複数の駆動集積回路チップの形態で液晶表示板組立体 300 上に直接装着することができ、可撓性印刷回路膜（図示せず）上に装着されて、TCP (tape carrier package) の形態で液晶表示板組立体 300 に付着される構成とすることもできる。これとは異なって、ゲート駆動部 400 a、400 b またはデータ駆動部 500 を、表示信号線 $G_{1a} - G_{nb}$ 、 $D_1 - D_m$ と薄膜トランジスタスイッチング素子 Q などと共に液晶表示板組立体 300 に集積することもできる。

【0027】

信号制御部 600 は、ゲート駆動部 400 a、400 b 及びデータ駆動部 500 などの動作を制御する。

10

以下、前述した液晶表示板組立体の例について、図 4 ~ 図 6 を参照して詳細に説明する。

図 4 は本発明の一実施形態による液晶表示板組立体の配置図であり、図 5 及び図 6 は各々図 4 の液晶表示板組立体を V-V' 線及び VI-VI' 線に沿って切断した断面図である。

【0028】

図 4 ~ 図 6 に示すように、本実施形態による液晶表示板組立体 300 は、下部表示板 100、これと対向している上部表示板 200 及びこれらの中に入っている液晶層 3 を有する。

まず、下部表示板 100 について詳細に説明する。

透明なガラスなどからなる絶縁基板 110 上に、複数対の第 1 及び第 2 ゲート線 121 a、121 b と、複数の維持電極線 131 が形成されている。

20

【0029】

ゲート線 121 a、121 b は、主に横方向に延在して、物理的、電氣的に互いに分離されており、ゲート信号を伝達する。第 1 及び第 2 ゲート線 121 a、121 b は、各々上側及び下側に配置されており、下上に突出した複数の第 1 及び第 2 ゲート電極 124 a、124 b を有する。ゲート線 121 a、121 b は、また、他の層または外部駆動回路との接続のために面積が広く、左側または右側に配置されている端部 129 を有する。

【0030】

維持電極線 131 は、主に横方向に延在して、第 1 ゲート線 121 a からの距離が第 2 ゲート線 121 b からの距離とほとんど同一である。各維持電極線 131 は、複数対の第 1 及び第 2 線状維持電極 137 a、137 b と、第 1 線状維持電極 137 a に隣接した板状維持電極 137 c とを有する。維持電極 137 a - 137 b は、維持電極線 131 を中心に下上に延在している。しかし、維持電極 137 a、137 b、137 c を始めとする維持電極線 131 の形状及び配置はいろいろな形態に変更することができる。

30

【0031】

ゲート線 121 と維持電極線 131 は、アルミニウム (Al) とアルミニウム合金などアルミニウム系金属、銀 (Ag) と銀合金など銀系金属、銅 (Cu) と銅合金など銅系金属、モリブデン (Mo) とモリブデン合金などモリブデン系金属、クロム (Cr)、チタニウム (Ti)、タンタル (Ta) などからなることが好ましい。しかし、ゲート線 121 と維持電極線 131 は、物理的性質が異なる 2 つの導電膜（図示せず）を含む多重膜構造とすることができる。このうちの 1 つの導電膜は、ゲート線 121 と維持電極線 131 の信号遅延や電圧降下を低減できるように、低い比抵抗の金属、例えば、アルミニウム系金属、銀系金属、銅系金属などで形成する。これとは異なって、他の導電膜は、異なる物質、特に ITO (indium tin oxide) 及び IZO (indium zinc oxide) との接触特性に優れた物質、例えば、モリブデン系金属、クロム、チタニウム、タンタルなどで形成する。このような組み合わせの良い例としては、クロム下部膜とアルミニウム上部膜、及びアルミニウム下部膜とモリブデン上部膜がある。しかし、ゲート線 121 と維持電極線 131 は、その他にも多様な金属と導電体で作ることができる。

40

【0032】

50

また、ゲート線 121 と維持電極線 131 の側面は、基板 110 の表面に対して傾斜しており、その傾斜角は約 30° ~ 80° である。

ゲート線 121a、121b 及び維持電極線 131 上には、窒化ケイ素 (SiNx) などからなるゲート絶縁膜 140 が形成されている。

前記ゲート絶縁膜 140 上には、水素化非晶質シリコン (hydrogenated amorphous silicon) または多結晶シリコンなどからなる複数の島型半導体 154、156 が形成されている。島型半導体 154 は第 1 及び第 2 ゲート電極 124a、124b 上に位置し、島型半導体 156 はゲート電極 121 付近のゲート線 121a、121b 部分上に位置する。

【0033】

半導体 154、156 上にはシリサイド (silicide) または n 型不純物が高濃度にドーピングされている n+水素化非晶質シリコンなどの物質で作られた複数の島型抵抗性接触部材 (ohmic contact) 163、165、166 が形成されている。

半導体 154、156 と抵抗性接触部材 163、165、166 の側面もまた基板 110 の表面に対して傾斜しており、その傾斜角は 30° ~ 80° である。

【0034】

抵抗接触部材 163、165 及びゲート絶縁膜 140 上には、各々複数のデータ線 171 と複数対の第 1 及び第 2 ドレイン電極 175a、175b が形成されている。

データ線 171 は、主に縦方向に延在してゲート線 121 及び維持電極線 131 と交差し、データ電圧を伝達する。各データ線 171 の左右には第 2 及び第 1 維持電極 137b、137a が位置し、データ線 171 はこれらと重畳せず離れている。各データ線 171 は、第 1 及び第 2 ドレイン電極 175a、175b に向かって各々延在した複数の第 1 及び第 2 ソース電極 173a、173b を有し、他の層または外部装置との接続のために幅が拡張されている端部 179 を有する。

【0035】

第 1 ドレイン電極 175a は、半導体 154 の上に位置する棒状端部から出発して、ほぼ横方向に短く延在し、その端部に面積が広い拡張部 177a を有する。第 2 ドレイン電極 175b は、半導体 154 上に位置した棒状端部から出発して、板状維持電極 137c と重畳する面積が広い拡張部 177b を有する。第 2 ドレイン電極 175b の拡張部 177b は、全体が板状維持電極 137c 上に位置し、特に拡張部 177b の左右辺が板状維持電極 137c の左右辺と一定の距離を置いていることが好ましい。

【0036】

各ソース電極 173a、173b は、ドレイン電極 175a、175b の棒状端部を囲むように曲がっている。第 1 / 第 2 ゲート電極 124a / 124b、第 1 / 第 2 ソース電極 173a / 173b 及び第 1 / 第 2 ドレイン電極 175a / 175b は、半導体 154 と共に第 1 / 第 2 薄膜トランジスタ (TFET) Qa / Qb をなし、薄膜トランジスタ Qa / Qb のチャンネルは、第 1 / 第 2 ソース電極 173a / 173b と第 1 / 第 2 ドレイン電極 175a / 175b の間の半導体 154 に形成される。

【0037】

データ線 171 とドレイン電極 175a、175b は、クロム、モリブデン系金属、タantal及びチタニウムなど耐火性金属からなることが好ましく、耐火性金属などの下部膜 (図示せず) とその上に位置した低抵抗物質の上部膜 (図示せず) からなる多層膜構造を有することができる。多層膜構造の例としては、前述したクロム下部膜とアルミニウム上部膜、またはアルミニウム下部膜とモリブデン上部膜の二重膜以外にも、モリブデン膜 - アルミニウム膜 - モリブデン膜の三重膜がある。

【0038】

データ線 171 及びドレイン電極 175a、175b もゲート線 121 及び維持電極線 131 と同様に、その側面が基板 110 の表面に対して約 30° ~ 80° の角度で傾斜している。

10

20

30

40

50

抵抗性接触部材 163、165、166 は、その下部の半導体 154、156 と、その上部のデータ線 171 及びドレイン電極 175a、175b の間にだけ存在し、接触抵抗を低くする役割を果たす。島型半導体 156 及び抵抗性接触部材 166 は、ゲート線 121a、121b とデータ線 171 とが重畳する部分に位置し、表面のプロファイルをスムーズにすることによってデータ線 171 の断線を防止する。

【0039】

データ線 171 及びドレイン電極 175a、175b と半導体 154、156 の露出された部分の上には保護膜 180 が形成されている。保護膜 180 は、窒化ケイ素または酸化ケイ素からなる無機物、平坦化特性に優れて感光性を有する有機物、またはプラズマ化学気相蒸着 (plasma enhanced chemical vapor deposition、PECVD) によって形成される a-Si:C:O、a-Si:O:F などの低誘電率絶縁物質などからなる。しかし、保護膜 180 は、有機膜の優れた特性を生かしながらも半導体 154 の露出された部分を保護するために、下部無機膜と上部有機膜の二重膜構造を有する構成とすることができる。

10

【0040】

保護膜 180 には、データ線 171 の端部 179 及びドレイン電極 175a、175b の拡張部 177a、177b を各々露出する複数の接触孔 182、185a、185b が形成されており、保護膜 180 及びゲート絶縁膜 140 には、ゲート線 121a、121b の端部 129a、129b を露出する複数の接触孔 181a、181b が形成されている。

20

【0041】

保護膜 180 上には、第 1 及び第 2 副画素電極 190a、190b を各々有する複数の画素電極 190 と、複数の接触補助部材 81a、81b、82 が形成されている。画素電極 190 及び接触補助部材 81、82 は、ITO または IZO などの透明導電体またはアルミニウムなどの反射性導電体からなる。

第 1 / 第 2 副画素電極 190a / 190b は、接触孔 185a / 185b を通じて第 1 / 第 2 ドレイン電極 175a / 175b と物理的・電氣的に接続され、第 1 / 第 2 ドレイン電極 175a / 175b からデータ電圧の印加を受ける。

【0042】

データ電圧が印加された副画素電極 190a、190b は、共通電極 270 と共に電場を生成することによって、2つの電極 190、270 の間の液晶層 3 の液晶分子の配列を決定する。

30

また、前述したように、各副画素電極 190a、190b と共通電極 270 は、液晶キャパシタ C_{LCa} 、 C_{LCb} をなして薄膜トランジスタ Qa 、 Qb がターンオフした後にも印加された電圧を維持する。電圧維持能力を強化するために、液晶キャパシタ C_{LCa} 、 C_{LCb} と並列に接続されたストレージキャパシタ C_{STa} 、 C_{STb} は、第 1 及び第 2 副画素電極 190a、190b 及びこれに接続されているドレイン電極 175a、175b と線状維持電極 137a、137b、137c の重畳などにより構成される。

【0043】

図 4 に示すように、第 1 副画素電極 190a は第 1 及び第 2 線状維持電極 137a、137b と重畳し、第 2 副画素電極 190b は板状維持電極 137c 及び第 2 ドレイン電極 175b と重畳する。特に、第 1 副画素電極 190a の左側及び右側辺は各々第 1 及び第 2 線状維持電極 137a、137b 上に位置する。これによって、第 1 副画素電極 190a の位置が維持電極 137a、137b に対して左右に偏差が生じても、第 1 副画素電極 190a と維持電極 137a、137b がなす保持容量が一定である。また、前述したように、第 2 ドレイン電極 175b の拡張部 177b の左右辺が、板状維持電極 137c の左右辺と一定の距離を置いていることが好ましい。これによって、第 2 ドレイン電極 175b の位置が維持電極 137c に対して左右に偏差が生じても、第 2 ドレイン電極 175b と維持電極 137c がなす保持容量が一定である。勿論、ここに第 2 副画素電極 190b と維持電極 137c がなす保持容量が加えられなければならないが、第 2 ドレイン電極

40

50

175bと維持電極175cがなす保持容量が、第2副画素電極190bと維持電極137cがなす保持容量よりはるかに大きいため、第2副画素電極190bにかかる全体保持容量をほぼ一定に維持することができる。

【0044】

1つの画素電極190を構成する一对の第1及び第2副画素電極190a、190bは、間隙94を間に置いて互いに噛み合っており、第1副画素電極190aが第2副画素電極190bをほとんど囲んでいる。

第1副画素電極190aの外側境界は、ほぼ四角形であり、中央に位置した回転した等辺台形の中央部、ほぼ直角三角形または直角台形を有する一对の縁部、及びこれらを接続する複数の線状接続部及び延長部を有する。第1副画素電極190aの延長部は、中央部から第2線状維持電極137bに沿って下側に延在している。第2副画素電極190bは、中央に位置し、縦方向に長い直線部とその両端に接続されている一对の斜線部を有する。

10

【0045】

第1及び第2副画素電極190a、190bは、維持電極線131に対してほぼ反転対称(*inversion symmetry*)をなす。第1副画素電極190aの面積は第2副画素電極190bの面積より大きいことが好ましく、特に第1副画素電極190aの面積が第2副画素電極190bの面積に比べて1.5倍以上であることが視認性確保のためにさらに好ましい。

【0046】

第1ゲート線121aは画素電極190の上側に位置し、第2ゲート線121bは画素電極190の下側に位置し、画素電極190は第1及び第2ゲート線121a、121bと離れていて重畳しない。

20

このような第1及び第2副画素電極190a、190bの形状は変更することができる。

【0047】

接触補助部材81a、81b、82は、接触孔181a、181b、182を通じてゲート線121a、121bの端部129a、129b及びデータ線171の端部179と各々接続される。接触補助部材81a、81b、82は、ゲート線121a、121bの端部129a、129b及びデータ線171の各端部179と外部装置との接着性を補完し、これらを保護する。

30

【0048】

図1に示したゲート駆動部400a、400bまたはデータ駆動部500が組立体300上に集積される場合には、ゲート線121a、121bまたはデータ線171を延長してこれらと直接接続することができ、この場合には、接触補助部材81a、81b、82を、ゲート線121a、121bまたはデータ線171とこれら駆動部400a、400b、500を接続するのに用いることができる。

【0049】

画素電極190及び保護膜180上には、液晶層を配向することができる配向膜11が塗布されている。

40

次に、上部表示板200について説明する。

透明なガラスなどからなる絶縁基板210上に光漏れを防止するためのブラックマトリックスという遮光部材220が形成されている。遮光部材220は、画素電極190と対向し、画素電極190とほとんど同一の形状を有する複数の開口部を有している。これとは異なって、遮光部材220は、データ線171に対応する部分と薄膜トランジスタに対応する部分に構成することができる。しかし、遮光部材220は、画素電極190と薄膜トランジスタQa、Qb付近での光漏れを遮断するために多様な形状に構成することができる。

【0050】

基板210上には、また、複数のカラーフィルタ230が形成されている。カラーフィ

50

ルタ 230 は遮光部材 220 で囲まれた領域内にほとんど位置し、画素電極 190 に沿って縦方向に長く延在するように構成できる。カラーフィルタ 230 は、赤色、緑色及び青色などの原色のうちの 1 つを表示するように構成できる。

カラーフィルタ 230 及び遮光部材 220 の上には、カラーフィルタ 230 が露出されることを防止し、平坦面を提供するための蓋膜 250 が形成されている。

【0051】

蓋膜 250 の上には ITO、IZO などの透明な導電体などからなる共通電極 270 が形成されている。

共通電極 270 は複数の切開部 271 - 274 集合を有する。

1 つの切開部集合 271 - 274 は、1 つの画素電極 190 と対向し、一对の中央切開部 271、272 と上部及び下部切開部 273、274 を有する。中央切開部 271 と上部及び下部切開部 273、274 は第 1 副画素電極 190 a と重畳し、中央切開部 272 は第 2 副画素電極 190 b と重畳する。切開部 271 - 274 各々は、副画素電極 190 a、190 b の斜辺とほぼ平行に副画素電極 190 a、190 b を横切っており、そのため各切開部集合 271 - 274 は少なくとも 1 つの斜線部を有する。1 つの切開部集合 271 - 274 は維持電極線 131 に対してほぼ反転対称である。

【0052】

中央切開部 271 は、ほぼ画素電極 190 の中心から斜めに画素電極 190 の右側辺に向かって延在した一对の斜線部、及び斜線部の各端から出発して画素電極 190 の右側辺に沿って右側辺と重畳しながら延在し、斜線部と鈍角をなす一对の縦部を有する。

中央切開部 272 は、ほぼ画素電極 190 の左側辺中央から下上に延在して維持電極 137 c と重畳する縦部、縦部の両端から出発して斜めに画素電極 190 の右側辺に向かって延在した一对の斜線部、及び斜線部の各端から出発して第 2 副画素電極 190 b の右側辺に沿って右側辺と重畳しながら延在し、斜線部と鈍角をなす縦部を有する。

【0053】

切開部 271 - 274 の数は設計要素によって変わることができ、遮光部材 220 が切開部 271 - 274 と重畳することで切開部 271 - 274 付近の光漏れを遮断することができる。

共通電極 270 上には液晶分子を配向する配向膜 21 が塗布されている。

表示板 100、200 の外側面には直交偏光板 12、22 が備えられており、2 つの偏光板 12、22 の透過軸は直交し、このうちの 1 つの透過軸（または吸収軸）は横方向と並んでいる。反射型液晶表示装置の場合には、2 つの偏光板 12、22 のうちの 1 つが省略できる。

【0054】

液晶層 3 は負の誘電率異方性を有し、液晶分子は、電界がない場合にその長軸が 2 つの表示板 100、200 の表面に対して実質的に垂直をなすように配向されている。

共通電極 270 に共通電圧を印加し、画素電極 190 にデータ電圧を印加すれば、表示板 100、200 の表面にほぼ垂直である電界が生成される。電極 190、270 の切開部 94、271 - 274（便宜上、図面符号 94 も切開部とする）は、このような電界を歪曲して切開部 94、271 - 274 の辺に対して垂直である水平成分を生成する。そのため電界は表示板 100、200 の表面に垂直である方向に対して傾いた方向を示す。液晶分子は電界に応答して、その長軸が電界の方向に垂直をなすように方向を変えようとするが、この時、切開部 94、271 - 274 及び画素電極 190 の辺付近の電界は、液晶分子の長軸方向と並んでおらず一定の角度をなすので、液晶分子の長軸方向と電界がなす平面上で移動距離が短い方向に液晶分子が回転する。したがって、1 つの切開部集合 94、271 - 274 と画素電極 190 の辺は、画素電極 190 上に位置した液晶層 3 部分を液晶分子の傾く方向が異なる複数のドメインに分け、これによって基準視野角が拡大される。

【0055】

少なくとも 1 つの切開部 271 - 274 は、突起や陥没部に代替することができ、切開

部 9 4、2 7 1 - 2 7 4 の形状及び配置は変更することができる。

次に、このような液晶表示装置の表示動作について詳細に説明する。

信号制御部 6 0 0 は、外部のグラフィック制御器（図示せず）から入力映像信号 R、G、B 及びその表示を制御する入力制御信号、例えば、垂直同期信号 V s y n c、水平同期信号 H s y n c、メインクロック M C L K、データネーブル信号 D E などの提供を受ける。信号制御部 6 0 0 の入力映像信号 R、G、B と入力制御信号に基づいて映像信号 R、G、B を液晶表示板組立体 3 0 0 の動作条件に合うように適切に処理し、ゲート制御信号 C O N T 1 及びデータ制御信号 C O N T 2 など生成した後、ゲート制御信号 C O N T 1 をゲート駆動部 4 0 0 a、4 0 0 b に送出し、データ制御信号 C O N T 2 と処理した映像信号 D A T をデータ駆動部 5 0 0 に送出する。

10

【 0 0 5 6 】

ゲート制御信号 C O N T 1 は、走査開始を指示する走査開始信号 S T V と、ゲートオン電圧 V o n の出力時間を制御する少なくとも 1 つのクロック信号を含む。ゲート制御信号 C O N T 1 は、また、ゲートオン電圧 V o n の持続時間を限定する出力インーブル信号 O E を含むことができる。

データ制御信号 C O N T 2 は、一束の画素 P X に対するデータの伝送を知らせる水平同期開始信号 S T H、データ線 D₁ - D_m に該当データ電圧の印加を指示するロード信号 L O A D、及びデータクロック信号 H C L K を含む。データ制御信号 C O N T 2 は、また、共通電圧 V c o m に対するデータ電圧の極性（以下、“共通電圧に対するデータ電圧の極性”を略して“データ電圧の極性”という）を反転させる反転信号 R V S を含むことができる。

20

【 0 0 5 7 】

信号制御部 6 0 0 からのデータ制御信号 C O N T 2 によって、データ駆動部 5 0 0 は、一束の副画素 P X に対する映像データ D A T を受信し、階調電圧生成部 8 0 0 からの 2 つの階調電圧集合のうちの 1 つの集合を選択し、選択した階調電圧集合のうちの各映像データ D A T に対応する階調電圧を選択することによって、映像データ D A T を該当データ電圧に変換した後、これを該当データ線 D₁ - D_m に印加する。

【 0 0 5 8 】

これとは異なって、データ駆動部 5 0 0 ではなく、別途設けられた外部の選択回路で 2 つの階調電圧集合のうちのいずれか 1 つを選択してデータ駆動部 5 0 0 に伝達したり、階調電圧生成部 8 0 0 は値が変化する基準電圧を提供し、データ駆動部 5 0 0 はこれを分圧して自ら階調電圧を生成することもできる。

30

ゲート駆動部 4 0 0 a、4 0 0 b は、信号制御部 6 0 0 からのゲート制御信号 C O N T 1 によって、ゲートオン電圧 V o n をゲート線 G_{1a} - G_{nb} に印加して、このゲート線 G_{1a} - G_{nb} に接続されたスイッチング素子 Q a、Q b を導通させる。これによって、データ線 D₁ - D_m に印加されたデータ電圧が、導通したスイッチング素子 Q a、Q b を介して該当副画素 P X a、P X b に印加される。

【 0 0 5 9 】

副画素 P X a、P X b に印加されたデータ電圧と共通電圧 V c o m の差は、液晶キャパシタ C_{Lc a}、C_{Lc b} の充電電圧、つまり、画素電圧として現れる。液晶分子は、画素電圧の大きさに応じてその配列を異にし、そのため液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は表示板 1 0 0、2 0 0 に付着された偏光板 1 2、2 2 によって光の透過率変化として現れる。

40

【 0 0 6 0 】

前述した 2 つの階調電圧集合は、図 7 に示したように、互いに異なるガンマ曲線 T a、T b を示し、これらが 1 つの画素 P X の 2 つの副画素 P X a、P X b に印加されるので、1 つの画素 P X のガンマ曲線は、これらを合成した曲線 T となる。2 つの階調電圧集合を決定する際には、合成ガンマ曲線 T が正面での基準ガンマ曲線に近くなるようにし、例えば、正面での合成ガンマ曲線 T は、最も適するように決められた正面での基準ガンマ曲線と一致するようにし、側面での合成ガンマ曲線 T は正面での基準ガンマ曲線と最も近くな

50

るようにする。例えば、下方向に位置したガンマ曲線を低階調でさらに低くすれば、さらに視認性を向上することができる。

【0061】

但し、充電を容易にするために、第1副画素電極190aに印加される電圧が第2副画素電極190bに印加される電圧より低くなるように選択し、2つのゲート線121a、121bにゲートオン電圧を印加する時間をある程度重畳することで、不足した充電時間を増やすことができる。

1水平周期(または“1H”)[水平同期信号Hsync及びデータイネーブル信号DEの一周期]を単位として、データ駆動部500とゲート駆動部400a、400bは同一の動作を繰り返す。このような方式で、1フレーム期間中、全ゲート線 G_{1a} - G_{nb} に対して、順にゲートオン電圧Vonを印加して全画素にデータ電圧を印加する。1フレームが終了すれば、次のフレームが開始し、各画素に印加されるデータ電圧の極性が直前フレームでの極性と逆になるように、データ駆動部500に印加される反転信号RVSの状態が制御される(フレーム反転)。この時、1フレーム期間内であっても反転信号RVSの特性に応じて、1つのデータ線を介して流れるデータ電圧の極性が変わったり(例:行反転、ドット反転)、隣接データ線を介して同時に流れるデータ電圧の極性も互いに異なるように構成できる(例:列反転、ドット反転)。

【0062】

図8及び図9を参照して、本発明の他の実施形態による液晶表示装置について説明する。

図8は本発明の他の実施形態による液晶表示装置の配置図であり、図9は図8に示した液晶表示装置の等価回路図である。

図8及び図9に示すように、本実施形態による液晶表示装置において、各画素PXは一对の副画素PXa、PXbとこれらと間に接続されている結合キャパシタCcpを有する。副画素PXaは、スイッチング素子Q、液晶キャパシタ C_{LCa} 及びストレージキャパシタ C_{STa} を有し、副画素PXbは、液晶キャパシタ C_{LCb} のみを有する。

【0063】

図8を参考にすれば、本実施形態による液晶表示装置も、下部表示板、これと対向している上部表示板、及びこれらと入っている液晶層(図示せず)を有する。

本実施形態による表示板の層状構造は、図4~図6に示した表示板とほとんど同一なので、別途に図示しない。

薄膜トランジスタ表示板について説明すると、ゲート電極124を含む複数のゲート線121、及び線状維持電極133a、133bを含む複数の維持電極線131が基板110上に形成されており、その上にゲート絶縁膜140、複数の半導体154、複数の島型抵抗性接触部材(図示せず)が順に形成されている。ソース電極173を有する複数のデータ線171と複数のドレイン電極175が抵抗性接触部材上に形成されており、保護膜180がその上に形成されている。保護膜180には複数の接触孔185が形成されている。保護膜180上には副画素電極190a、190bを含む複数の画素電極190が形成されており、その上に配向膜11が塗布されている。

【0064】

共通電極表示板について説明すると、遮光部材(図示せず)、複数のカラーフィルタ(図示せず)、蓋膜(図示せず)、複数の切開部275-277を有する共通電極(図示せず)、及び配向膜(図示せず)が絶縁基板(図示せず)上に形成されている。

しかし、図8及び図9に示したように、本実施形態による液晶表示装置には、ゲート線121と薄膜トランジスタQが1つだけ設けられており、第1副画素電極190aだけが薄膜トランジスタQを通じてゲート線121及びデータ線171に接続されており、第2副画素電極190bは薄膜トランジスタのドレイン電極175と重畳して結合キャパシタCcpを構成している。第2副画素電極190bは第1副画素電極190aとの容量性結合によって誘導される電圧を有し、この電圧は第1副画素電極190aの電圧より低い。

【0065】

10

20

30

40

50

より詳しくは、画素電極 190 の下側にゲート線 121 が位置し、ゲート線 121 には上下に突出したゲート電極 124 が形成されている。ゲート電極 124 上には半導体 154 と抵抗性接触部材が位置し、その上には U 字状のソース電極 173 とドレイン電極 175 の一端部が位置する。ドレイン電極 175 は、上に延在して幅が拡張され、第 1 副画素電極 190 a の下に位置した拡張部 177 を有し、拡張部 177 から第 2 副画素電極 190 b の下に結合電極 176 が延在している。

【0066】

図 4 に示した液晶表示装置とは異なって、第 1 副画素電極 190 a は台形中央部を有せず、その領域を第 2 副画素電極 190 b が占めてほぼ台形をなす。その代わりに、第 1 副画素電極 190 a は、第 2 副画素電極 190 b の台形下辺とほぼ平行である線状接続部を有している。そのため第 2 副画素電極 190 b の面積が第 1 副画素電極 190 a の面積より大きく、約 1.5 倍程度であることが視認性改善のために好ましい。

10

【0067】

第 2 副画素電極 190 b は、第 1 副画素電極 190 a で完全に囲まれており、その右側辺から左側辺に向かって横方向に延在した線状切開部 91 を有している。

共通電極が有している切開部 275 - 277 集合各々は、1つの中央切開部 275 と上部及び下部切開部 276、277 を有する。中央切開部 275 はほぼ画素電極 190 の左側辺中央から斜めに画素電極 190 の右側辺に向かって延在した一对の斜線部、及び斜線部の各端から出発して画素電極 190 の右側辺に沿って右側辺と重畳しながら延在し、斜線部と鈍角をなす一对の縦部を有する。中央切開部 275 は 2つの斜線部が合う地点では左側に多少突出している。

20

【0068】

維持電極線 131 は、画素電極 190 の下辺と上辺に完全に重畳する一对の幹部を有し、維持電極 133 a、133 b は 2つの幹部に全て接続されている。第 1 副画素電極 190 a は 2つの維持電極 133 a、133 b と全て重畳し、特に第 1 副画素電極 190 a の左側辺及び右側辺が各々維持電極 133 a、133 b 上に位置している。第 2 副画素電極 190 b は維持電極線 131 と重畳しない。

【0069】

半導体 154 は、ソース電極 173 及びドレイン電極 175 が合うゲート電極 124 の境界線を覆って、この部分でソース電極 173 及びドレイン電極 175 が断線しないようにする。

30

前述したように、このような実施形態において、低い電圧が印加される副画素電極の大きさが、高い電圧が印加される副画素電極の大きさ以上であることが視認性改善のために好ましい。

【0070】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されるわけではなく、添付した特許請求の範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0071】

40

【図 1】本発明の一実施形態による液晶表示装置のブロック図である。

【図 2】本発明の一実施形態による液晶表示装置の 1つの画素に対する等価回路図である。

【図 3】本発明の一実施形態による液晶表示装置の 1つの副画素に対する等価回路図である。

【図 4】本発明の一実施形態による液晶表示装置の配置図である。

【図 5】図 4 の液晶表示板組立体を V-V' 線に沿って切断した断面図である。

【図 6】図 4 の液晶表示板組立体を VI-VI' 線に沿って切断した断面図である。

【図 7】本発明の一実施形態による液晶表示装置のガンマ曲線である。

【図 8】本発明の他の実施形態による液晶表示装置の配置図である。

50

【図9】図8に示した液晶表示装置の等価回路図である。

【符号の説明】

【0072】

3 液晶層

11 配向膜

100、200 表示板

110 基板

121、121a、121b ゲート線

124、124a、124b ゲート電極

131 維持電極線

133a、133b、137a、137b、137c 維持電極

140 ゲート絶縁膜

154、156 半導体

163、165、166 抵抗性接触部材

171 データ線

173、173a、173b ソース電極

175、175a、175b ドレイン電極

180 保護膜

181a、181b、182、185a、185b 接触孔

190 画素電極

190a、190b 副画素電極

220 遮光部材

230 カラーフィルタ

250 蓋膜

94、271、272、273、274、275、276、277 切開部

300 液晶表示板組立体

400a、400b ゲート駆動部

500 データ駆動部

600 信号制御部

800 階調電圧生成部

PX 画素

PXa、PXb 副画素

Ccp 結合キャパシタ

Vsync 垂直同期信号

Hsync 水平同期信号

MCLK メインクロック

DE データイネーブル信号

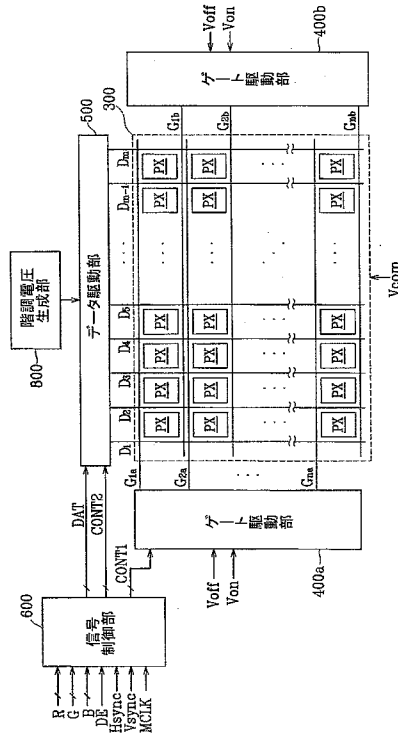
Qa、Qb 薄膜トランジスタ

10

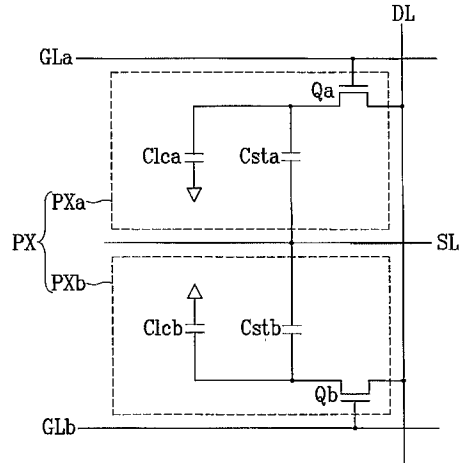
20

30

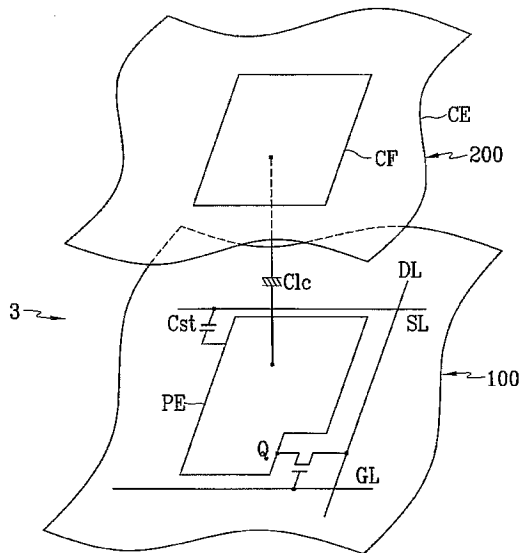
【図1】



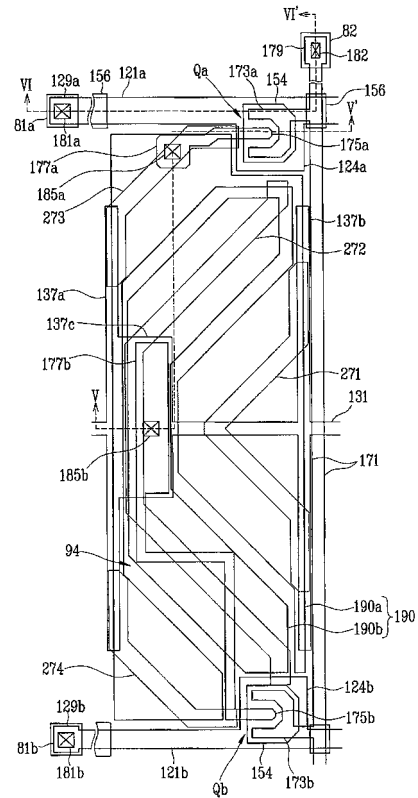
【図2】



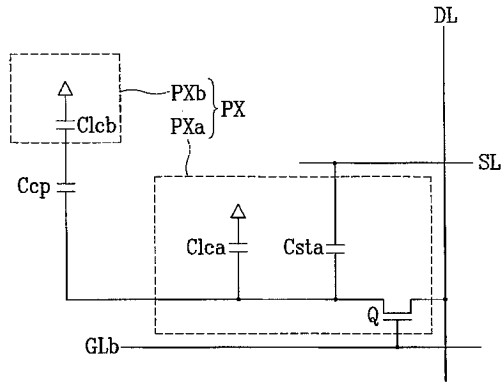
【図3】



【図4】



【 図 9 】



フロントページの続き

(72)発明者 金 東 奎

大韓民国京畿道龍仁市豊徳川洞サンソン5次アパート523棟1305号

Fターム(参考) 2H092 GA17 JA24 JB05 JB06 JB32 NA01 PA06 QA09

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006221174A	公开(公告)日	2006-08-24
申请号	JP2006029600	申请日	2006-02-07
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	申愛 金東奎		
发明人	申愛 金東奎		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G09G3/3607 G02F1/136213 G02F2001/134345 G09G3/3655 G09G2310/021 G09G2310/0248 G09G2320/028 G09G2320/0673		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA17 2H092/JA24 2H092/JB05 2H092/JB06 2H092/JB32 2H092/NA01 2H092/PA06 2H092/QA09 2H092/JB46 2H192/AA24 2H192/BA13 2H192/BA25 2H192/BC23 2H192/BC24 2H192/BC31 2H192/BC72 2H192/CB05 2H192/CB14 2H192/CB42 2H192/CB45 2H192/CC02 2H192/CC12 2H192/CC32 2H192/CC42 2H192/CC52 2H192/CC72 2H192/DA12 2H192/DA15 2H192/DA42 2H192/EA22 2H192/EA43 2H192/FB02 2H192/GA41 2H192/GD14 2H192/JA13		
优先权	1020050011488 2005-02-07 KR 1020050100702 2005-10-25 KR		
其他公开文献	JP5143362B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供没有闪烁，残像，污点等的液晶显示器。解决方案：显示器具有以矩阵形状排列的多个像素电极，每个像素电极具有第一和第二子像素电极，多个第一开关元件连接到相应的第一子像素电极，多个栅极线连接到第一开关元件，连接到第一开关元件的多条数据线，在像素电极之间通过并传输数据电压，以及设置在像素电极和位于其两侧的数据线之间并叠加在第一子像素上的第一和第二保持电极电极。Z

