

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-171342

(P2006-171342A)

(43) 公開日 平成18年6月29日(2006.6.29)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/133 (2006.01)	G02F 1/133 5O5	2H093
G09G 3/20 (2006.01)	G02F 1/133 55O	5C006
G09G 3/36 (2006.01)	G09G 3/20 622N	5C058
H04N 5/66 (2006.01)	G09G 3/20 632C	5C080
審査請求 未請求 請求項の数 5 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2004-363467 (P2004-363467)
 (22) 出願日 平成16年12月15日 (2004.12.15)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 100091096
 弁理士 平木 祐輔
 (72) 発明者 石川 直幸
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72) 発明者 武田 司郎
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72) 発明者 小島 加津雄
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内

最終頁に続く

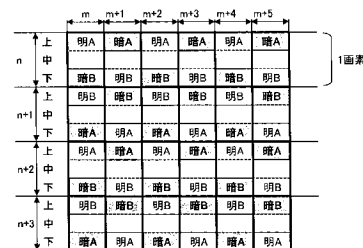
(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】 PAL方式等対応の解像度が低く画素面積が大きい液晶表示装置であって、画質が向上され画素欠陥が目立たないような液晶表示装置を提供する。

【解決手段】 液晶表示装置の各画素を2分割あるいは3分割し、分割されたそれぞれの副画素は液晶層にそれぞれ異なる電圧を印加することができる電極からなる。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有する複数の画素を備えた液晶表示装置であって、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる複数の副画素を有していることを特徴とする液晶表示装置。

【請求項 2】

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる 3 つの副画素を有しており、該 3 つの副画素のうち 1 つの副画素と他の 2 つの副画素とがそれぞれ異なる電極に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。 10

【請求項 3】

PAL 方式の放送信号を受信し表示することを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

PAL 方式の放送信号として受信される 576 本の走査線を有するインターレース方式の映像信号を受信し、該 576 本の走査線を有するインターレース方式の映像信号を 540 本の走査線を有するプログレッシブ方式の映像信号に変換する映像信号変換部と、

540 本の画素列を有するマトリックス型の表示パネルとを備え、

前記プログレッシブ方式の映像信号を前記表示パネルに表示することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の液晶表示装置。 20

【請求項 5】

ハイビジョン方式の放送信号として受信される 1080 本の走査線を有するインターレース方式の映像信号を受信し、該 1080 本の走査線を有するインターレース方式の映像信号を 540 本の走査線を有するプログレッシブ方式の映像信号に変換する映像信号変換部と、

540 本の画素列を有するマトリックス型の表示パネルとを備え、

前記プログレッシブ方式の映像信号を前記表示パネルに表示することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】 30

【技術分野】

【0001】

本発明は、マルチ画素方式の液晶表示装置に関し、特に、PAL 方式の放送を受信し表示するマルチ画素方式の液晶表示装置に関するものである。

【背景技術】

【0002】

液晶表示装置は、高精細、薄型、軽量および低消費電力等の優れた特長を有する平面表示装置であり、近年、表示性能の向上、生産能力の向上および他の表示装置に対する価格競争力の向上に伴い、市場規模が急速に拡大している。

【0003】 40

従来一般的であったツイステッド・ネマティック・モード（TN モード）の液晶表示装置は、正の誘電率異方性を持つ液晶分子の長軸を基板表面に対して略平行に配向させ、且つ、液晶分子の長軸が液晶層の厚さ方向に沿って上下の基板間で略 90 度捻れるように配向処理が施されている。この液晶層に電圧を印加すると、液晶分子が電界に平行に立ち上がり、捻れ配向（ツイスト配向）が解消される。TN モードの液晶表示装置は、電圧による液晶分子の配向変化に伴う旋光性の変化を利用することによって、透過光量を制御するのである。

【0004】

TN モードの液晶表示装置は、生産マージンが広く生産性に優れている。一方、表示性能とりわけ視野角特性の点で問題があった。具体的には、TN モードの液晶表示装置の表 50

示面を斜め方向から観測すると、表示のコントラスト比が著しく低下し、正面からの観測で黒から白までの複数の階調が明瞭に観測される画像を斜め方向から観測すると階調間の輝度差が著しく不明瞭となる点が問題であった。さらに、表示の階調特性が反転し、正面からの観測でより暗い部分が斜め方向からの観測ではより明るく観測される現象（いわゆる、階調反転現象）も問題であった。

【0005】

近年、これらTNモードの液晶表示装置における視野角特性を改善した液晶表示装置として、特許文献1に記載のインプレイン・スイッチング・モード（IPSモード）、特許文献2に記載のマルチドメイン・パーティカル・アラインド・モード（MVAモード）、特許文献3に記載の軸対称配向モード（ASMモード）および、特許文献4に記載の液晶表示装置等が開発された。

10

【0006】

これらの新規なモード（広視野角モード）の液晶表示装置はいずれも視野角特性に関する上記の具体的な問題点を解決している。すなわち、表示面を斜め方向から観測した場合に表示コントラスト比が著しく低下したり、表示階調が反転したりするなどの問題は起こらない。

【0007】

【特許文献1】特公昭63-21907号公報。

【特許文献2】特開平11-242225号公報。

【特許文献3】特開平10-186330号公報。

20

【特許文献4】特開2002-55343号公報。

【特許文献5】特開2004-62146号公報。

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、上記した従来の液晶表示装置はパソコンのXGA等の表示解像度に対応して設計されたものである。

【0009】

同様の技術を、PAL方式やSECAM方式の放送を受信し表示する液晶表示装置に適用しようとする、PAL方式の放送信号は、走査線数が576本のインターレース方式を標準仕様としており、これをパソコンのXGA解像度の液晶表示装置に表示しようすると、走査線数が違うため、走査線間の演算を伴うスケーリングをする必要が出てくるが、走査線間演算を行うスケーリングをすると、解像度が落ちるという問題が生じる。

30

【0010】

このため、PAL/SECAMの走査線数に最適化した表示パネルを使った表示装置が考えられるが、そのような表示装置においては、以下のような問題が生じる。

【0011】

第1には、これ対応した液晶表示装置は、XGA方式対応のものに比べて解像度が低く、画素面積が大きくなってしまふ。解像度が低く、画素面積が大きい液晶表示装置において視野角広く取ろうとすると、画素が粒状に見えてしまったり、ぼやけて見えたりしてしまふ。

40

【0012】

第2には、解像度が低く、画素面積が大きい液晶表示装置では、画素欠陥が目立ちやすくなるため、液晶表示装置の製造工程において歩留まりが低下してしまふ。

【0013】

特に近年は、液晶表示装置の大型化が進んでいるため、上記したような問題がますます深刻化することが予想される。

【0014】

本発明は、このような実情に鑑みてなされたものであり、PAL方式等対応の解像度が低く画素面積が大きい液晶表示装置であって、画質が向上され画素欠陥が目立たないよう

50

な液晶表示装置を提供しようとするものである。

【課題を解決するための手段】

【0015】

上記解決課題に鑑みて鋭意研究の結果、本発明者は、液晶表示装置の各画素を2分割あるいは3分割することに想到した。

【0016】

すなわち、本発明は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有する複数の画素を備えた液晶表示装置であって、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる複数の副画素を有していることを特徴とする液晶表示装置を提供するものである。

10

【0017】

本発明の液晶表示装置において、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる3つの副画素を有しており、該3つの副画素のうち1つの副画素と他の2つの副画素とがそれぞれ異なる電極に接続されていることを特徴とする。

【0018】

本発明の液晶表示装置は、特に、PAL方式の放送信号を受信し表示することを特徴とする。PAL方式の放送信号に対応するために、以下のような技術的特徴をさらに備えている。

【0019】

上記の液晶表示装置において、PAL方式の放送信号として受信される576本の走査線を有するインターレース方式の映像信号を受信し、該576本の走査線を有するインターレース方式の映像信号を540本の走査線を有するプログレッシブ方式の映像信号に変換する映像信号変換部と、540本の画素列を有するマトリックス型の表示パネルとをさらに備え、前記プログレッシブ方式の映像信号を前記表示パネルに表示することを特徴とする。

20

【0020】

上記の液晶表示装置において、ハイビジョン方式の放送信号として受信される1080本の走査線を有するインターレース方式の映像信号を受信し、該1080本の走査線を有するインターレース方式の映像信号を540本の走査線を有するプログレッシブ方式の映像信号に変換する映像信号変換部と、540本の画素列を有するマトリックス型の表示パネルとをさらに備え、前記プログレッシブ方式の映像信号を前記表示パネルに表示することを特徴とする。

30

【発明の効果】

【0021】

以上、説明したように、本発明の液晶表示装置によれば、PAL方式等対応の解像度が低く画素面積が大きい液晶表示装置であって、画質が向上され画素欠陥が目立たないような液晶表示装置が提供される。

【発明を実施するための最良の形態】

【0022】

以下、添付図面を参照しながら、本発明の液晶表示装置を実施するための最良の形態を詳細に説明する。図1～図12は、本発明の実施の形態を例示する図であり、これらの図において、同一の符号を付した部分は同一物を表わし、基本的な構成及び動作は同様であるものとする。

40

【0023】

図1は、本実施形態の液晶表示装置の電氣的な構成を模式的に示す図である。図1において、液晶表示装置200が有する画素10は、副画素10a、10bに分割されており、副画素10a、10bは、それぞれTFT16a、TFT16b、および補助容量(CS)22a、22bが接続されている。TFT16aおよびTFT16bのゲート電極は走査線12に接続され、ソース電極は共通の(同一の)信号線14に接続されている。補

50

助容量 22a、22b は、それぞれ補助容量配線（CS バス・ライン）24a および補助容量配線 24b に接続されている。補助容量 22a および 22b は、それぞれ副画素電極 18a および 18b に電氣的に接続された補助容量電極と、補助容量配線 24a および 24b に電氣的に接続された補助容量対向電極と、これらの間に設けられた絶縁層（不図示）によって形成されている。補助容量 22a および 22b の補助容量対向電極は互いに独立しており、それぞれ補助容量配線 24a および 24b から互いに異なる補助容量対向電圧が供給され得る構造を有している。

【0024】

次に、液晶表示装置 200 の 2 つの副画素 10a および 10b の液晶層に互いに異なる実効電圧を印加することが出来る原理について図を用いて説明する。図 2 は、液晶表示装置 200 の 1 画素分の等価回路を模式的に示す図である。電氣的な等価回路において、それぞれの副画素 10a および 10b の液晶層を液晶層 13a および 13b として表している。また、副画素電極 18a および 18b と、液晶層 13a および 13b と、対向電極 17（副画素 10a および 10b に対して共通）によって形成される液晶容量を C_{1ca} 、 C_{1cb} とする。液晶容量 C_{1ca} および C_{1cb} の静電容量値は同一の値 $CLC(V)$ とする。 $CLC(V)$ の値は、副画素 10a、10b の液晶層に印加される実効電圧（V）に依存する。また、各副画素 10a および 10b の液晶容量にそれぞれ独立に接続されている補助容量 22a および 22b を C_{csa} 、 C_{csb} とし、これの静電容量値は同一の値 CCS とする。

【0025】

副画素 10a の液晶容量 C_{1ca} と補助容量 C_{csa} の一方の電極は副画素 10a を駆動するために設けた TFT 16a のドレイン電極に接続されており、液晶容量 C_{1ca} の他方の電極は対向電極に接続され、補助容量 C_{csa} の他方の電極は補助容量配線 24a に接続されている。副画素 10b の液晶容量 C_{1cb} と補助容量 C_{csb} の一方の電極は副画素 10b を駆動するために設けた TFT 16b のドレイン電極に接続されており、液晶容量 C_{1cb} の他方の電極は対向電極に接続されており、補助容量 C_{csb} の他方の電極は補助容量配線 24b に接続されている。TFT 16a および TFT 16b のゲート電極はいずれも走査線 12 に接続されており、ソース電極はいずれも信号線 14 に接続されている。

【0026】

図 3（a）～（f）は、本実施形態の液晶表示装置 200 を駆動する際の各電圧のタイミングを模式的に示す図である。図 3（a）は、信号線 14 の電圧波形 V_s 、図 3（b）は補助容量配線 24a の電圧波形 V_{csa} 、図 3（c）は補助容量配線 24b の電圧波形 V_{csb} 、図 3（d）は走査線 12 の電圧波形 V_g 、図 3（e）は副画素 10a の画素電極 18a の電圧波形 V_{1ca} 、図 3（f）は、副画素 10b の画素電極 18b の電圧波形 V_{1cb} をそれぞれ示している。また、図中の破線は、対向電極 17 の電圧波形 $COMMON(V_{com})$ を示している。

【0027】

以下、図 3（a）～（f）を用いて図 2 の等価回路の動作を説明する。

時刻 T_1 のとき V_g の電圧が V_{gL} から V_{gH} に変化することにより、TFT 16a と TFT 16b が同時に導通状態（オン状態）となり、副画素 10a、10b の副画素電極 18a、18b に信号線 14 の電圧 V_s が伝達され、副画素 10a、10b に充電される。同様にそれぞれの副画素の補助容量 C_{sa} 、 C_{sb} にも信号線からの充電がなされる。

【0028】

次に、時刻 T_2 のとき走査線 12 の電圧 V_g が V_{gH} から V_{gL} に変化することにより、TFT 16a と TFT 16b が同時に非導通状態（OFF 状態）となり、副画素 10a、10b、補助容量 C_{sa} 、 C_{sb} はすべて信号線 14 と電氣的に絶縁される。なお、この直後 TFT 16a、TFT 16b の有する寄生容量等の影響による引き込み現象のために、それぞれの副画素電極の電圧 V_{1ca} 、 V_{1cb} は概ね同一の電圧 V_d だけ低下し、 $V_{1ca} = V_s - V_d$

10

20

30

40

50

$$V_{lc b} = V_s - V_d$$

となる。また、このとき、それぞれの補助容量配線の電圧 $V_{cs a}$ 、 $V_{cs b}$ は

$$V_{cs a} = V_{com} - V_{ad}$$

$$V_{cs b} = V_{com} + V_{ad}$$

である。

【0029】

時刻 T 3 で、補助容量 C_{sa} に接続された補助容量配線 24 a の電圧 $V_{cs a}$ が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ に変化し、補助容量 C_{sb} に接続された補助容量配線 24 b の電圧 $V_{cs b}$ が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ に 2 倍の V_{ad} だけ変化する。補助容量配線 24 a および 24 b のこの電圧変化に伴い、それぞれの副画素電極の電圧 $V_{lc a}$ 、 $V_{lc b}$ は

$$V_{lc a} = V_s - V_d + 2 \times K \times V_{ad}$$

$$V_{lc b} = V_s - V_d - 2 \times K \times V_{ad}$$

へ変化する。但し、 $K = C_{CS} / (C_{LC}(V) + C_{CS})$ である。

【0030】

時刻 T 4 では、 $V_{cs a}$ が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ へ、 $V_{cs b}$ が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ へ、2 倍の V_{ad} だけ変化し、 $V_{lc a}$ 、 $V_{lc b}$ もまた、

$$V_{lc a} = V_s - V_d + 2 \times K \times V_{ad}$$

$$V_{lc b} = V_s - V_d - 2 \times K \times V_{ad}$$

から、

$$V_{lc a} = V_s - V_d$$

$$V_{lc b} = V_s - V_d$$

へ変化する。

時刻 T 5 では、 $V_{cs a}$ が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ へ、 $V_{cs b}$ が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ へ、2 倍の V_{ad} だけ変化し、 $V_{lc a}$ 、 $V_{lc b}$ もまた、

$$V_{lc a} = V_s - V_d$$

$$V_{lc b} = V_s - V_d$$

から、

$$V_{lc a} = V_s - V_d + 2 \times K \times V_{ad}$$

$$V_{lc b} = V_s - V_d - 2 \times K \times V_{ad}$$

へ変化する。

$V_{cs a}$ 、 $V_{cs b}$ 、 $V_{lc a}$ 、 $V_{lc b}$ は、水平書き込み時間 1 H の整数倍の間隔ごとに上記 T 4、T 5 における変化を交互に繰り返す。上記 T 4、T 5 の繰り返し間隔を 1 H の 1 倍とするか、2 倍とするか、3 倍とするかあるいはそれ以上とするかは液晶表示装置の駆動方法（極性反転方法等）や表示状態（ちらつき、表示のざらつき感等）を鑑みて適宜設定すればよい。この繰り返しは次に画素 10 が書き換えられるとき、すなわち T 1 に等価な時間になるまで継続される。従って、それぞれの副画素電極の電圧 $V_{lc a}$ 、 $V_{lc b}$ の実効的な値は、

$$V_{lc a} = V_s - V_d + K \times V_{ad}$$

$$V_{lc b} = V_s - V_d - K \times V_{ad}$$

となる。

【0031】

よって、副画素 10 a、10 b の液晶層 13 a および 13 b に印加される実効電圧 V_1 、 V_2 は、

$$V_1 = V_{lc a} - V_{com}$$

$$V_2 = V_{lc b} - V_{com}$$

すなわち、

$$V_1 = V_s - V_d + K \times V_{ad} - V_{com}$$

$$V_2 = V_s - V_d - K \times V_{ad} - V_{com}$$

となる。

従って、副画素 10a および 10b のそれぞれの液晶層 13a および 13b に印加される実効電圧の差 ΔV_{12} ($= V_1 - V_2$) は、 $\Delta V_{12} = 2 \times K \times V_{ad}$ (但し、 $K = C C S / (C L C (V) + C C S)$) となり、互いに異なる電圧を印加することができる。

【0032】

本実施形態の図 1 から図 3 における V_1 と V_2 の関係を模式的に図 4 に示す。図 4 からわかるように、本実施形態の液晶表示装置 200 では、 V_1 の値が小さいほど ΔV_{12} の値が大きい、先に説明した電圧条件 C に類似した条件である。なお、 ΔV_{12} の値が V_1 あるいは V_2 に依存して変化するのは、液晶容量の静電容量値 $C L C (V)$ が電圧依存性を持っているためである。 10

【0033】

図 5 は、本実施形態の液晶表示装置 200 の γ 特性を示す図である。図 5 には比較のために副画素 10a と 10b に同一の電圧を印加した場合の γ 特性も示してある。図 5 より、本実施形態の液晶表示装置においても γ 特性の改善がなされていることがわかる。ここでは、本実施形態によると、ノーマリブラックモードの液晶表示装置、特に、MVA モードの液晶表示装置の γ 特性を改善できることを示したが、本発明はこれに限られず、IPS モードの液晶表示装置に適用することもできる。

【0034】

次に、本実施形態の液晶表示装置において、それぞれの画素がある中間調表示状態において互いに異なる輝度を呈する少なくとも 2 つの副画素を有する液晶表示装置の表示における「ちらつき」を抑制することが可能な画素配列 (副画素の配列) または駆動方法の好ましい形態を説明する。ここでは、上述した本発明の第 1 の局面による実施形態による画素分割構造を有する液晶表示装置を例に本実施形態の液晶表示装置の構成と動作を説明するが、画素配列によって得られる効果は画素分割の仕方に限られず、他の画素分割構造を有する液晶表示装置に適用することもできる。 20

【0035】

まず、液晶表示装置における「ちらつき」の問題を説明する。

典型的な液晶表示装置では、信頼性の問題の観点から画素の液晶層に印加される電圧が交流電圧となるように設定してある (「交流駆動法」といわれることがある。)。すなわち、画素電極と対向電極との電位の大小関係が一定時間毎に反転し、液晶層に印加される電界の向き (電気力線の向き) が一定時間毎に反転するように設定されている。対向電極と画素電極とを異なる基板に設けた典型的な液晶表示装置では、液晶層に印加される電界の向きは光源側から観測者側、観測者側から光源側へと反転する。 30

【0036】

液晶層に印加される電界の向きの反転の周期は、典型的にはフレーム期間 (例えば 16.667 ms) の 2 倍 (例えば 33.333 ms) である。すなわち、液晶表示装置では表示する 1 枚の画像 (フレーム画像) 毎に液晶層に印加される電界の向きが反転していることになる。従って、静止画を表示する場合、各々の電界の向きで電界強度 (印加電圧) を正確に一致してなければ、すなわち、電界の向きが変わるたびにごとに電界強度が変化すれば、電界強度の変化に伴って画素の輝度が変化してしまい、表示がちらつくといった問題が発生する。 40

【0037】

このちらつきを防止するためには、各々の電界の向きの電界強度 (印加電圧) を正確に一致させる必要がある。しかしながら、工業的に生産される液晶表示装置においては、各々の電界の向きについて電界強度を正確に一致させることは困難であるため、表示領域内に互いに異なる電界の向きを有する画素を隣接して配置することにより、画素の輝度が空間的に平均される効果を利用することによって、ちらつきを低減している。この方法は、一般的には、「ドット反転」あるいは「ライン反転」と呼ばれている。なお、これらの「反転駆動」には、反転する画素周期が 1 画素単位での市松模様状の反転 (1 行毎および 1 50

列毎の極性反転)のもの(1ドット反転)、あるいは1ライン状の反転(1行毎の反転)のもの(1ライン反転)だけでなく、2行毎および1列毎の極性反転(2行1列ドット反転)等様々な形態があり、必要に応じて適宜設定される。

【0038】

上述したように、高品位の表示を実現するためには、(1)液晶層に印加される電界の向きが一定時間毎に、例えばフレーム期間毎に反転する交流駆動とすること、(2)各々の電界の向きにおいて液晶層に印加される電圧(あるいは液晶容量に充電される電荷量)、および補助容量に充電される電荷量をできるだけ一致させること、(3)垂直走査期間(例えばフレーム期間)において、液晶層に印加される電界の向き(「電圧の極性」ということもある。)の異なる画素を隣接して配置する、という3つの条件を満足することが好ましい。なお、「垂直走査期間」とは、ある走査線が選択され、次にその走査線が選択されるまでの期間と定義することにする。1垂直走査期間は、ノンインターレース駆動においては1フレーム期間であり、インターレース駆動においては1フィールド期間に対応する。また、各垂直走査期間内において、ある走査線を選択する時刻と、その次の走査線を選択する時刻との差(期間)を1水平走査期間(1H)という。

10

【0039】

上述した本実施形態による液晶表示装置は、1つの画素を少なくとも2つの副画素に分割し、且つそれら副画素の輝度(透過率)を積極的に異ならせることによって、視野角特性に優れた表示を実現している。本発明者が検討した結果、1つの画素を異なる輝度を呈する複数の副画素に分割した場合、上記3つの条件に加えて、副画素の配置に関する第4の条件を満足することが好ましい。具体的には、積極的に輝度を異ならせた副画素の輝度順位(輝度の大小関係の順位)を可能な限りランダムに配置することが好ましい。表示上最も好ましいのは、輝度順位の等しい副画素が互いに列方向、および行方向に隣接しない配置である。言い換えれば、表示上最も好ましいのは、輝度順位の等しい副画素を市松状に配置することである。

20

【0040】

以下に、上述した本実施形態の液晶表示装置に適した駆動方法および画素配列ならびに副画素配列について説明する。図6および図7を参照しながら、本実施形態の液晶表示装置の駆動方法の一例を以下に説明する。

【0041】

以下の説明では、図6に示すように、複数の行($1 \sim r_p$)および複数の列($1 \sim c_q$)を有するマトリクス状(r_p, c_q)に配列され、それぞれの画素 $P(p, q)$ (ただし、 $1 \leq p \leq r_p, 1 \leq q \leq c_q$)が2つの副画素 $SPa(p, q)$ および $SPb(p, q)$ を有する例を説明する。図6は、本実施形態の液晶表示装置の信号線 $S-C1, S-C2, S-C3, S-C4 \dots S-Cc_q$ 、走査線 $G-L1, G-L2, G-L3, \dots G-Lr_p$ および補助容量配線 $CS-A$ および $CS-B$ と、各画素 $P(p, q)$ および各画素を構成する副画素 $SPa(p, q)$ および $SPb(p, q)$ の相対的な配置の一部分(8行6列)を模式的に示す模式図である。

30

【0042】

図6に示したように、1つの画素 $P(p, q)$ は画素の中央付近を水平に貫く走査線 $G-Lp$ の上下に副画素 $SPa(p, q)$ および $SPb(p, q)$ を有している。すなわち、副画素 $SPa(p, q)$ および $SPb(p, q)$ は各画素において列方向に配列されている。それぞれの副画素 $SPa(p, q)$ および $SPb(p, q)$ の補助容量電極の一方(不図示)は、隣接の補助容量配線 $CS-A$ または $CS-B$ に接続されている。また、各画素 $P(p, q)$ に表示画像に応じた信号電圧を供給する信号線 $S-Cq$ は図面上で各画素の間に垂直に(列方向に)延びるように設けられており、各信号線の右隣の副画素(画素)が各々有するTFE素子(不図示)に信号電圧を供給する構成となっている。図6に示した構成は、一本の補助容量配線、または一本の走査線を2つの副画素で共有する構成であり、画素の開口率を高くできる利点を有している。

40

【0043】

50

図 6 に示した構成を有する液晶表示装置を駆動するための各種電圧（信号）の波形を図 7（a）～（j）に示す。図 6 の構成を有する液晶表示装置を図 7（a）～（j）の電圧波形を有する電圧で駆動することによって、上記 4 つの条件を満足することができる。

【0044】

次に、本実施形態の液晶表示装置において、上記 4 つの条件が満足されていることを説明する。以下の説明では、説明の簡略化のために、全ての画素がある中間調を表示している状態を示している。

【0045】

図 7（a）は信号線 S-C1、S-C3、S-C5・・・（奇数番目の信号線の群を S-O と呼ぶこともある）に供給される表示信号電圧波形（ソース信号電圧波形）、図 7（b）は信号線 S-C2、S-C4、S-C6・・・（偶数番目の信号線の群を S-E と呼ぶこともある）に供給される表示信号電圧波形、図 7（c）は補助容量配線 CS-A に供給される補助容量対向電圧波形、図 7（d）は CS-B に供給される補助容量対向電圧波形、図 7（e）は走査線 G-L1 に供給される走査電圧波形、図 7（f）は走査線 G-L2 に供給される走査電圧波形、図 7（g）は走査線 G-L3 に供給される走査電圧波形、図 7（h）は走査線 G-L4 に供給される走査電圧波形、図 7（i）は走査線 G-L5 に供給される走査電圧波形、図 7（j）は走査線 G-L6 に供給される走査電圧波形をそれぞれ示す。ある走査線の電圧がローレベル（Vg L）からハイレベル（Vg H）に切替わる時刻から、その次の走査線の電圧が Vg L から Vg H に切替わる時刻までの期間が 1 水平走査期間（1 H）である。また、各走査線の電圧がハイレベル（Vg H）になっている期間を選択期間 PS と呼ぶこともある。

【0046】

ここでは、全ての画素が、ある中間調表示をしている場合を示しているので、図 7（a）および（b）に示した表示信号電圧は全て一定振幅の振動波形となっている。また、表示信号電圧の振動の周期は 2 水平走査期間（2 H）としている。表示信号電圧が振動しているのは、また信号線 S-O（S-C1、S-C3・・・）の電圧波形と、信号線 S-E（S-C2、S-C4・・・）の電圧波形の位相が互いに 180 度異なっているのは、上記 3 つの目条件を満足するためである。一般に、TFT 駆動では信号線の電圧が TFT 素子を介して画素電極に伝達される際には走査電圧波形の変化の影響を受けて変化する現象（引き込み現象と呼ばれることもある）が発生する。ここで、対向電圧の設定はこの引き込み現象を考慮して、信号線の電圧波形が画素電極に伝達された後の電圧波形の略中心値となるように設定してあり、図 7（a）、（b）において画素電極の電圧波形が対向電圧よりも高い電圧に対応する信号電圧には記号＋を、画素電極の電圧波形が対向電圧よりも低い電圧に対応する信号電圧には記号－を付記してある。この＋、－の記号は、液晶層に印加される電界の向きに対応しており、＋と－では各々液晶層に印加されている電界の向きが反転している。

【0047】

前述の図 1 から図 4 を参照しながら説明したように、ある走査線の走査電圧が Vg h のときこの走査線に接続されている TFT がオン状態となり、この TFT に接続されている副画素に、対応する表示信号電圧が供給される。ついで、走査線の電圧が Vg l となった後に補助容量対向電圧が変化し、且つ、この補助容量対向電圧の変化量（変化方向、変化量の符号を含む）が 2 つの副画素に対して互いに異なっているので、副画素に印加される実効的な電圧が変化する。

【0048】

図 7（c）および（d）に示したように、ここでは、補助容量配線 CS-A および CS-B の補助容量対向電圧の振動の振幅および周期がともに、同一の値例えば、Vad の 2 倍（図 3 参照）および 1 H であり、且つ CS-A、CS-B のいずれか一方の振動波形の位相を 180 度ずらすと他方の振動波形と一致する。すなわち、位相が 0.5 H だけずれている。各副画素電極の平均的な電圧は、対応する走査線の電圧が Vg h から Vg l に変化した後、対応する補助容量配線の最初の電圧変化が増加の場合には、対応する走査線の

電圧が V_{gh} の時の対応する信号線の表示信号電圧よりも増加し、対応する補助容量配線の最初の電圧変化が低下の場合には、対応する走査線の電圧が V_{gh} の時の対応する信号線の表示信号電圧よりも低下する。

【0049】

その結果、図7(a)および(b)において表示信号電圧に付した記号が+の時には、補助容量配線の上記電圧変化が増加方向の場合、液晶層に印加される実効的な電圧は、上記電圧変化が減少方向の場合よりも高くなる。他方、図7(a)および(b)において表示信号電圧に付した記号が-の時には補助容量配線の上記電圧変化が増加方向の場合の液晶層に印加される実効的な電圧は、上記電圧変化が減少方向の場合よりも低くなる。

【0050】

図6には、ある垂直走査期間（ここではフレーム期間）における各画素 $P(p, q)$ と副画素 $SPa(p, q)$ および $SPb(p, q)$ の状態を示している。各副画素に対応する走査線に対称に記してある次の3つの記号により、それぞれの副画素の状態を示している。

【0051】

第1番目の記号HまたはLは、副画素の実効的な印加電圧の大小関係を示しており、記号Hは実効印加電圧が高いことを示しており、記号Lは実効印加電圧が低いことを示している。第2番目の記号+または-は、対向電極と副画素電極の電圧の大小関係、すなわち各副画素の液晶層に印加された電界の向きを示しており、記号+は対向電極の電圧よりも副画素電極の電圧が高いことを示し、記号-は対向電極の電圧よりも副画素電極の電圧が低いことを示している。第3番目の記号AまたはBはそれぞれ対応する補助容量配線がCS-AまたはCS-Bであることを示している。

【0052】

例えば、画素 $P(1, 1)$ の副画素 $SPa(1, 1)$ および $SPb(1, 1)$ の状態をみる。図7(a)および(e)からわかるように、 $GL-1$ が選択される期間 (V_{gH} である期間PS) の表示信号電圧は、「+」である。また、 $GL-1$ の走査電圧が V_{gH} から V_{gL} に変化したときの、それぞれの副画素に対応する補助容量配線の電圧は、図7(c)および(d)に矢印（左から1番目の矢印）で示した位置の状態にある。従って、 $GL-1$ の走査電圧が V_{gH} から V_{gL} に変化した後の、 $SPa(1, 1)$ の補助容量対向電圧の最初の電圧変化は、図7(c)からわかるように、増加（これを「U」として示している。）である。一方、 $GL-1$ の走査電圧が V_{gH} から V_{gL} に変化した後の、 $SPb(1, 1)$ の補助容量対向電圧の最初の電圧変化は、図7(d)からわかるように、減少（これを「D」として示している。）である。従って、 $SPa(1, 1)$ の実効電圧は増加し、 $SPb(1, 1)$ の実効電圧は減少する。ゆえに、 $SPa(1, 1)$ の実効的な印加電圧は $SPb(1, 1)$ のそれよりも大きくなり、 $SPa(1, 1)$ に記号Hが $SPb(1, 1)$ に記号Lが付記されることとなる。

【0053】

図7(b)によれば $P(1, 2)$ の $SPa(1, 2)$ および $SPb(1, 2)$ では、 $GL-1$ が選択される期間の表示信号電圧は、「-」である。また、 $GL-1$ の走査電圧が V_{gH} から V_{gL} に変化したときの、それぞれの副画素に対応する補助容量配線の電圧は、図7(c)および(d)に矢印（左から1番目の矢印）で示した位置の状態にある。従って、 $GL-1$ の走査電圧が V_{gH} から V_{gL} に変化した後の、 $SPa(1, 2)$ の補助容量対向電圧の最初の電圧変化は、図7(c)からわかるように、増加（「U」）である。一方、 $GL-1$ の走査電圧が V_{gH} から V_{gL} に変化した後の、 $SPb(1, 2)$ の補助容量対向電圧の最初の電圧変化は、図7(d)からわかるように、減少（「D」）である。従って、 $SPa(1, 2)$ の実効電圧は減少し、 $SPb(1, 2)$ の実効電圧は増加する。ゆえに、 $SPa(1, 2)$ の実効的な印加電圧は $SPb(1, 2)$ のそれよりも小さくなり、 $SPa(1, 2)$ に記号Lが $SPb(1, 2)$ に記号Hが付記されることとなる。

【0054】

10

20

30

40

50

さらに、図 7 (a) によれば P (2、1) の S P a (2、1) および S P b (2、1) では、G L - 2 が選択される期間の表示信号電圧は、「-」である。また、G L - 2 の走査電圧が V g H から V g L に変化したときの、それぞれの副画素に対応する補助容量配線の電圧は、図 7 (c) および (d) に矢印 (左から 2 番目の矢印) で示した位置の状態にある。従って、G L - 1 の走査電圧が V g H から V g L に変化した後の、S P a (2、1) の補助容量対向電圧の最初の電圧変化は、図 7 (d) からわかるように、減少 (「D」) である。一方、G L - 2 の走査電圧が V g H から V g L に変化した後の、S P b (2、1) の補助容量対向電圧の最初の電圧変化は、図 7 (c) からわかるように、増加 (「U」) である。従って、S P a (2、1) の実効電圧は増加し、S P b (2、1) の実効電圧は減少する。ゆえに、S P a (2、1) の実効的な印加電圧は S P b (2、1) のそれよりも大きくなり、S P a (2、1) に記号 H が S P b (1、2) に記号 L が付記されることとなる。このようにして、図 6 に示す各副画素状態が得られることがわかる。

10

【0055】

本実施形態の液晶表示装置は、第 1 の条件を満足するように駆動することができる。

図 6 および図 7 は、あるフレーム期間内の状態を示しているため、これらの図から第 1 の条件を満足するか否かを評価することは出来ないが、例えば、図 7 に示したフレームの次のフレームで各信号線 (S - O (図 7 (a)) あるいは S - E (図 7 (b))) の電圧波形の位相をそれぞれ 180 度ずらすことにより、液晶層に印加される電界の向きがフレーム期間毎に反転する交流駆動とすることができる。

20

【0056】

さらに、本実施形態の液晶表示装置では、それぞれの画素における各副画素の実効印加電圧大小の関係の、言い換えると、副画素の輝度の大きさの順位の表示画面内での配置 (図 6 における記号「H」と「L」の位置関係) がフレーム毎に変化しないようにするために、信号線の電圧波形の位相をずらすのに伴って、補助容量配線 C S - A および C S - B の電圧波形の位相も 180 度ずらす。このようにすると、図 6 に示した次のフレームでは、図 6 における記号「+」と記号「-」とを入れ替えた状態が実現される (例えば、(+、H) ⇔ (-、H)、(+、L) ⇔ (-、L))。このように、上述した第 1 の条件を満足することができる。

【0057】

次に、第 2 の条件を満足するか否か、すなわち、各々の電界の向きにおいて各副画素の液晶層 (および各副画素に対応する補助容量) に充電される電荷量が一致するか否かを検討する。ここで、本実施形態の液晶表示装置においては、各画素が液晶層への実効印加電圧の異なる副画素を有しているが、表示のチラツキといった表示品位に支配的な影響を与えるのは輝度順位の高い副画素、即ち図 6 において記号「H」を付記した副画素であるため、特に 記号「H」を付記した副画素に対して第 2 の条件が課せられることになる。

30

【0058】

第 2 の条件に関して、図 7 に示した各電圧波形を参照しながら説明する。

副画素の液晶容量および補助容量が充電されるのは、対応する走査線の電圧が V g h の期間 (選択期間 P S) である。また、液晶容量に充電される電荷量は選択期間における信号線の表示信号電圧と対向電圧 (図 7 中不図示) との電圧差に依存し、補助容量に充電される電荷量は選択期間における信号線の表示信号電圧と補助容量配線の電圧 (補助容量対向電圧) との電圧差に依存する。

40

【0059】

図 7 (a) および (b) に示したように、各選択期間における信号線の表示信号電圧は、図中に + または - の記号を付した 2 種類の電圧が存在するが、いずれの場合も、選択期間内においては電圧変化が無い。なお、対向電圧については図示していないが、ここでは全ての副画素に対して同一の電圧で、且つ時間的に電圧変化しない直流電圧とした。

【0060】

補助容量配線は C S - A と C S - B の 2 種類が存在する。C S - A の電圧波形は、いずれの走査線の選択期間においても同一波形である。同様に C S - B の電圧波形もまたいず

50

れの走査線の選択期間においても同一波形である。すなわち、いずれの走査線の選択期間においても、補助容量配線の電圧の直流成分（DCレベル）値が同一の値となる。従って、各信号線の表示信号電圧、対向電極の電圧、および各補助容量配線の電圧の直流成分（DCレベル）を適宜設定することにより第2の条件を満足することができる。

【0061】

次に、第3の条件を満足するか否か、すなわち、各フレーム期間において極性の異なる画素が隣接して配置されているか否かを検証する。ただし、本実施形態の液晶表示装置においては、各画素が液晶層への実効印加電圧の異なる副画素を有しているので、画素について第3の条件が課せられるのに加え、実効印加電圧の等しい副画素同士に対しても第3の条件が課せられる。とりわけ、上記第2の条件の場合同様、輝度順位の高い副画素、即ち図6において記号「H」を付した副画素に対して第3の条件を満たすことが重要となる。

10

【0062】

図6に示したように、各画素の極性（電界の向き）を示す記号「+」および「-」は行方向（水平方向）には、例えば（+、-）、（+、-）、（+、-）と2画素（2列）周期で反転しており、列方向（垂直方向に）にも、例えば、（+、-）、（+、-）、（+、-）、（+、-）と2画素（2行）周期で反転している。すなわち、画素単位でみるとドット反転と呼ばれる状態を呈しており、第3の条件を満足している。

【0063】

次に、輝度順位の高い副画素、即ち図6において記号「H」を付した副画素について確認する。

20

【0064】

図6に示したように、行方向には、例えば第1行のSPaを見ると、+H、+H、+Hと極性反転は見られないが、列方向には、例えば第1列を見ると、（+H、-H）、（+H、-H）、（+H、-H）、（+H、-H）と2画素（2行）周期で極性反転している。すなわち、とりわけ重要な輝度順位の高い副画素単位でみるとライン反転と呼ばれる状態を呈しており、第3の条件を満たしている。記号Lの副画素も同様の規則性をもって配置されており、第3の条件を満足している。

【0065】

次に、第4の条件について検討する。第4の条件は、積極的に輝度を異ならせた副画素の中で輝度順位が同じ副画素ができるだけ互いに隣接しないように配置することである。

30

【0066】

本実施形態において積極的に輝度を異ならせた副画素、すなわち液晶層に印加される実効印加電圧を積極的に異ならせた副画素は、図6において記号HまたはLで示されている。

【0067】

図6において、行方向に2つ列方向に2つ合計4個の副画素単位（例えば、SPa（1、1）、SPb（1、1）、SPa（1、2）、SPb（1、2））を見ると、行方向にH、L、改行してL、Hと配置された副画素郡が全面に敷き詰められた配置となっている。すなわち、図6に示した配置では、HおよびLの記号が副画素単位で市松模様状に配置された構造となっており、第4の条件を満たしていることがわかる。

40

【0068】

この配置を画素単位についてみると、各画素における副画素の輝度の大きさの順位と、副画素の列方向の配列における位置との対応関係は、任意の行の画素においては行方向に所定の周期で変化（ここでは1画素ごとに反転）し、任意の列の画素においては一定である。すなわち、任意の行の画素P（p、q）において最高輝度を呈する副画素（ここでは「H」で示される副画素）は、qが奇数の画素ではSPa（p、q）であり且つqが偶数の画素ではSPb（p、q）である。もちろん、逆に、qが奇数の画素ではSPb（p、q）であり且つqが偶数の画素ではSPa（p、q）であってもよい。一方、任意の列の画素P（p、q）において最高輝度を呈する副画素は、pが奇数が偶数かに関わらず同一

50

列では同一の副画素 $SPa(p, q)$ もしくは $SPb(p, q)$ である。ここで、 $SPa(p, q)$ もしくは $SPb(p, q)$ をとるとしたのは、たとえば奇数列では p の値が偶数か奇数かにかかわらず $SPa(p, q)$ であり、偶数列では p の値が偶数か奇数かにかかわらず $SPb(p, q)$ であるからである。

【0069】

このように、図6および図7を参照しながら説明した本実施形態の液晶表示装置は、上述した4つの条件を全て満足するので、高品位の表示を実現することができる。

【0070】

尚、上記では、液晶表示装置の1画素を2つの副画素に分割する実施形態について説明したが、本発明の液晶表示装置は、1画素を3つ以上の副画素に分割したものとして実施することもできる。以下、図8及び図9を参照しながら、本発明の液晶表示装置において、1画素を3つの副画素に分割する場合の例を説明する。 10

【0071】

図8は、1画素を3つの副画素に分割してなる液晶表示装置における画素配列を模式的に示す図である。図8において、各画素は上段、中段、下段の副画素に分割されており、それぞれが $CS-A$ 又は $CS-B$ に接続されて個別に制御されるようになっている。尚、各副画素の明暗の配列については、この図に示すものに限定されるわけではなく、任意の配列を採用することができる。

【0072】

図9は、図8に示す液晶表示装置の画素構造に対応した電氣的な等価回路を示す図である。図9において、1画素に含まれる3つの副画素のうち、1つ又は2つの副画素がそれぞれ $CS-A$ 又は $CS-B$ に接続されている。その他の詳細な構成は図2に示す回路と同様である。 20

【実施例】

【0073】

上記した本発明の液晶表示装置を PAL 方式の対応の液晶表示装置において実施する例を以下に示す。本実施例は、 PAL 方式の映像ソースを表示可能なマトリックス型表示装置に関するものである。

【0074】

図10は、本実施例による PAL 方式の映像ソース用の液晶映像表示装置の構成の主要部を示す図である。この映像表示装置は、複数の映像ソースからの映像信号を切り替えて入力する入力切換部101と、アナログ信号をデジタル信号に変換する AD コンバータ102と、映像信号変換用メモリ103と、スケーリング、 IP 変換等の映像信号変換処理を行う映像信号変換部104と、画質強調補正処理を行う画質強調補正部105と、オンスクリーン信号を制御する OSD 制御部106と、オンスクリーン信号を混合する OSD 混合部107と、 γ 補正を行う γ 補正部108と、液晶パネルを制御する液晶コントローラ109と、液晶パネル200と、ゲートドライバ201と、ソースドライバ202とを有する。 30

【0075】

以下に、本例の映像信号変換部104における映像信号変換処理を説明する。 40

図11を参照して PAL 方式の標準 (SD) 映像信号の映像信号変換処理を説明する。図11Aは、走査線数が576本のインターレース方式の映像信号、即ち、576i映像信号を模式的に表示したものである。図11Bは、16:9型の欧州規格の表示パネル(960ドット×540ドット)の画素列を模式的に表示したものであり、これを、以下、単に、ワイドユーロパネルと称する。

【0076】

先ず、図11Aの576i映像信号を、図11Cに示す、走査線が576本のプログレッシブ信号に変換する。こうして生成された信号を、以下、単に、576p信号と称する。ここで、インターレース信号はプログレッシブ信号に変化しているが走査線の数に変化していない。従って、スケーリングは不要である。 50

【0077】

次に、図11Cの576p信号を、図11Dに示す、走査線が540本のプログレッシブ信号に変換する。こうして生成された信号を、以下、単に、540p信号と称する。ここで、走査線が576本から540本に減少しているのは、6.25%のオーバスキャン分カットを行ったためであり、スケーリングは不要である。540p信号の走査線は、540本であるから、540行の画素列を有するワイドユーロパネルに表示することができる。尚、576i映像信号は4:3型であるから、それを16:9型のワイドユーロパネルに表示するには、水平方向のスケーリングが必要である。

【0078】

図12を参照してハイビジョン(HD)映像信号の映像信号変換を説明する。図12Aは、走査線数が1080本のインターレース方式の映像信号、即ち、1080i映像信号を模式的に表示したものである。図12Bは、図11Bに示した、16:9型の欧州規格のワイドユーロパネル(960ドット×540ドット)の画素列を模式的に表示したものである。

【0079】

先ず、図12Aの1080i映像信号を、図12Cに示す、走査線が540本のプログレッシブ信号、即ち、540p信号に変換する。ここで、走査線が1080本から540本に減少しているのは、片フィールドの信号をそのまま利用しているためである。540p信号の走査線は、540本であるから、540行の画素列を有するワイドユーロパネルに表示することができる。尚、1080i映像信号は16:9型であるから、それを16:9型のワイドユーロパネルに表示するには、水平方向のスケーリングは不要である。

【0080】

以上説明した本実施例のマトリックス型表示装置の映像信号変換部104では、PAL方式の標準(SD)映像信号をワイドユーロパネルに表示する場合、図11Aの576i映像信号を図11Cの576p信号にIP変換し、それを、図11Dの540p信号に変換するだけである。即ち、オーバスキャンと水平方向のスケーリングを行うが、垂直方向のスケーリングは行わない。ハイビジョン(HD)映像信号をワイドユーロパネルに表示する場合、図12Aの1080i映像信号を図12Cの540p信号に変換するだけである。即ち、片フィールドの信号をそのまま使うだけで、オーバスキャンと水平方向のスケーリングは行わない。従って、本例では、映像信号変換用メモリ103の容量を小さくすることができる。

【0081】

以上、本発明の液晶表示装置について、具体的な実施の形態を示して説明したが、本発明はこれらに限定されるものではない。当業者であれば、本発明の要旨を逸脱しない範囲内において、上記各実施形態又は他の実施形態にかかる発明の構成及び機能に様々な変更・改良を加えることが可能である。

【図面の簡単な説明】

【0082】

【図1】本発明の液晶表示装置の一実施形態における画素構成例を模式的に示した図である。

【図2】図1に示す液晶表示装置の画素構造に対応した電氣的な等価回路を示す図である。

【図3】(a)～(f)は、図1に示す液晶表示装置の駆動に用いられる各種の電圧波形を示す図である。

【図4】図1に示す液晶表示装置における副画素間の液晶層への印加電圧の関係を示す図である。

【図5】図1に示す液晶表示装置のγ特性を示す図であり、(a)右60度視角でのγ特性、(b)は、右上60度視角のγ特性を示す。

【図6】図1に示す液晶表示装置の画素配列を模式的に示す図である。

【図7】(a)～(j)は、図6に示した構成を有する液晶表示装置を駆動するための各

10

20

30

40

50

種電圧（信号）の波形を示す図である。

【図 8】 1 画素を 3 つの副画素に分割してなる液晶表示装置における画素配列を模式的に示す図である。

【図 9】 図 8 に示す液晶表示装置の画素構造に対応した電氣的な等価回路を示す図である。

【図 10】 本発明の実施例として、PAL 方式の映像ソース用の液晶映像表示装置の構成の主要部を示す図である。

【図 11】 本発明の実施例として、PAL 方式の標準（SD）映像信号の映像信号変換処理の方法を示す図である。

【図 12】 本発明の実施例として、ハイビジョン（HD）映像信号の映像信号変換処理の方法を示す図である。 10

【符号の説明】

【0083】

10 画素

10a、10b 副画素

12 走査線

14a、14b 信号線

16a、16b TFT

18a、18b 副画素電極

100 液晶表示装置

101 入力切換部

102 ADコンバータ

103 映像信号変換用メモリ

104 映像信号変換部

105 画質強調補正部

106 OSD制御部

107 OSD混合部

108 γ 補正部

109 液晶コントローラ

200 表示パネル

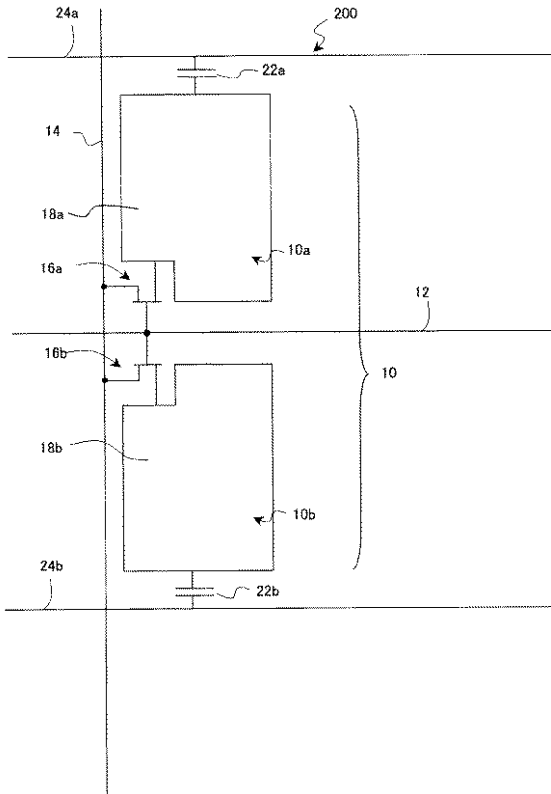
201 ゲートドライバ

202 ソースドライバ

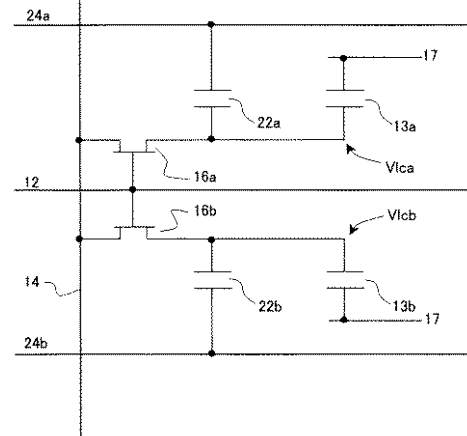
20

30

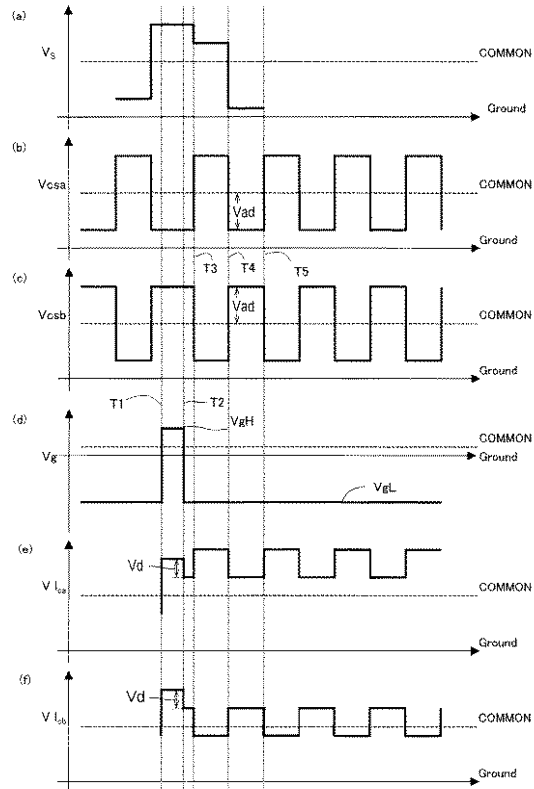
【図 1】



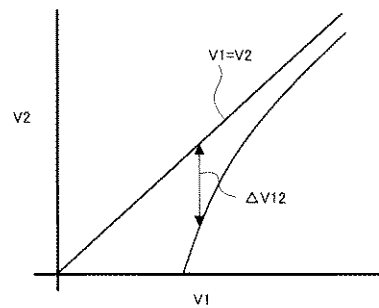
【図 2】



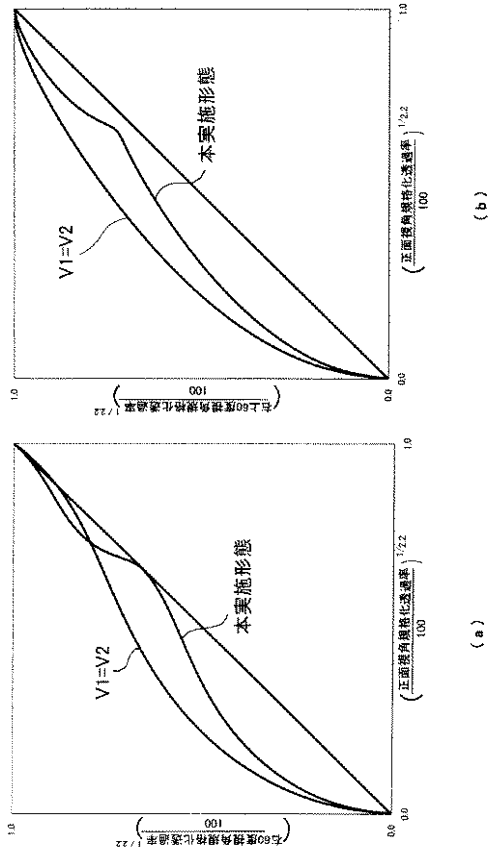
【図 3】



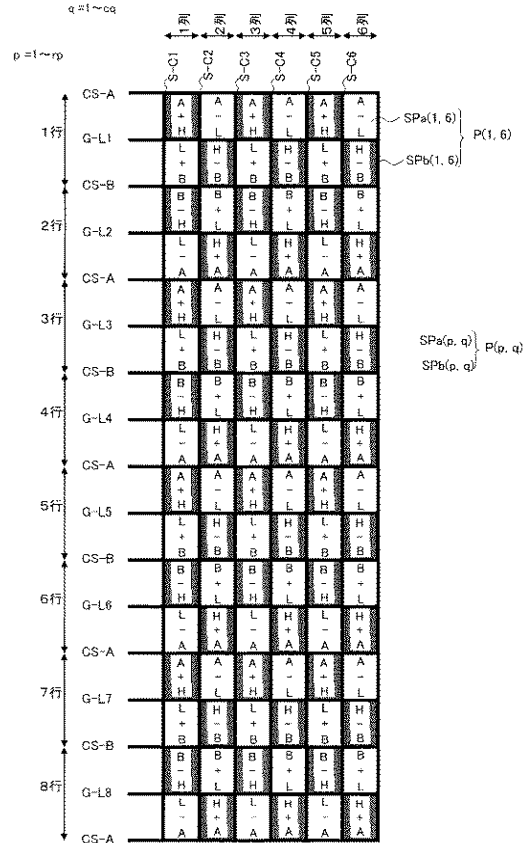
【図 4】



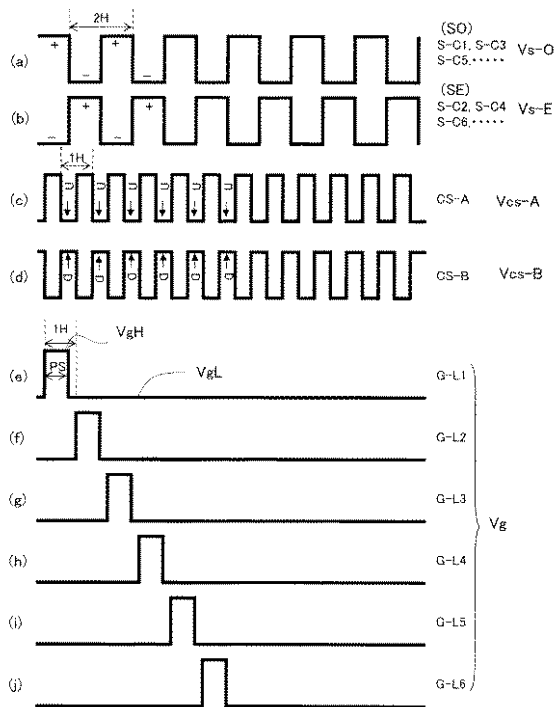
【図 5】



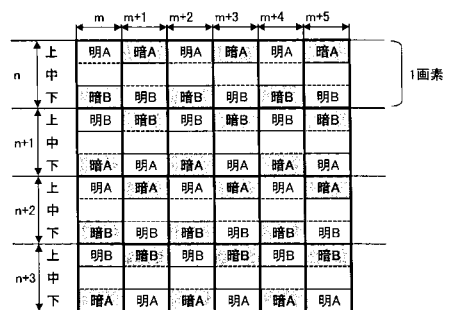
【図 6】



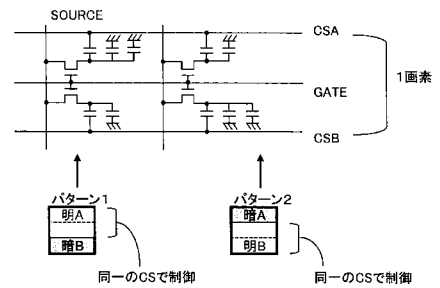
【図 7】



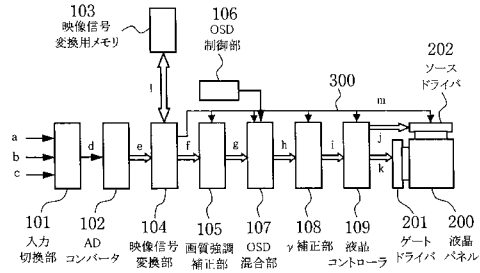
【図 8】



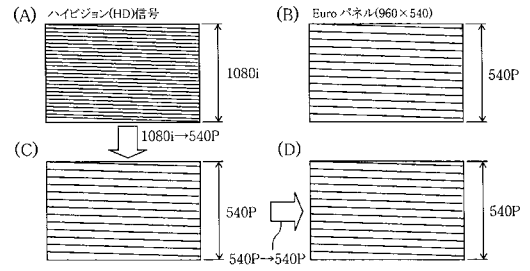
【図 9】



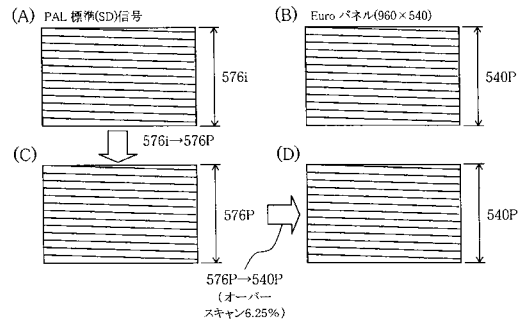
【図 10】



【図 12】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 5 0 C
G 0 9 G	3/20	6 5 0 D
G 0 9 G	3/20	6 5 0 E
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 8 0 H
G 0 9 G	3/36	
H 0 4 N	5/66	1 0 2 B

Fターム(参考) 2H092 GA13 JA24 JB02 JB05 JB46 JB68 NA01 NA25 PA06
 2H093 NA16 NA33 NA43 NA45 NC13 NC24 NC34 ND01 ND10 NE03
 NH18
 5C006 AA01 AA16 AB01 AC11 AC24 AC25 AC27 AC28 AC29 AC30
 AF03 AF04 AF22 AF23 AF27 AF42 AF43 AF46 AF47 AF71
 BB16 BC02 BC06 BC11 BC16 BC22 BF02 FA08 FA16 FA23
 FA37 FA44 FA54 FA56 GA02
 5C058 AA06 BA13 BA25 BB04 BB17 BB19
 5C080 AA10 BB05 DD06 DD07 EE21 EE26 EE29 FF11 GG08 GG12
 JJ01 JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006171342A	公开(公告)日	2006-06-29
申请号	JP2004363467	申请日	2004-12-15
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	石川直幸 武田司郎 小島加津雄		
发明人	石川 直幸 武田 司郎 小島 加津雄		
IPC分类号	G02F1/1343 G02F1/133 G09G3/20 G09G3/36 H04N5/66		
FI分类号	G02F1/1343 G02F1/133.505 G02F1/133.550 G09G3/20.622.N G09G3/20.632.C G09G3/20.650.C G09G3/20.650.D G09G3/20.650.E G09G3/20.680.G G09G3/20.680.H G09G3/36 H04N5/66.102.B		
F-TERM分类号	2H092/GA13 2H092/JA24 2H092/JB02 2H092/JB05 2H092/JB46 2H092/JB68 2H092/NA01 2H092/NA25 2H092/PA06 2H093/NA16 2H093/NA33 2H093/NA43 2H093/NA45 2H093/NC13 2H093/NC24 2H093/NC34 2H093/ND01 2H093/ND10 2H093/NE03 2H093/NH18 5C006/AA01 5C006/AA16 5C006/AB01 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AC29 5C006/AC30 5C006/AF03 5C006/AF04 5C006/AF22 5C006/AF23 5C006/AF27 5C006/AF42 5C006/AF43 5C006/AF46 5C006/AF47 5C006/AF71 5C006/BB16 5C006/BC02 5C006/BC06 5C006/BC11 5C006/BC16 5C006/BC22 5C006/BF02 5C006/FA08 5C006/FA16 5C006/FA23 5C006/FA37 5C006/FA44 5C006/FA54 5C006/FA56 5C006/GA02 5C058/AA06 5C058/BA13 5C058/BA25 5C058/BB04 5C058/BB17 5C058/BB19 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD07 5C080/EE21 5C080/EE26 5C080/EE29 5C080/FF11 5C080/GG08 5C080/GG12 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 2H093/NC35 2H093/NC40 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZB14 2H193/ZC13 2H193/ZC15 2H193/ZC25 2H193/ZC26 2H193/ZC36 2H193/ZD23 2H193/ZD24 2H193/ZD37 2H193/ZF13 2H193/ZP03		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，该液晶显示装置具有低分辨率且与PAL系统等兼容的大像素面积，其中，图像质量提高并且像素缺陷不明显。液晶显示装置的每个像素被划分为两个或三个，并且每个划分的子像素由能够向液晶层施加不同电压的电极组成。[选择图]图8

