

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-154715

(P2006-154715A)

(43) 公開日 平成18年6月15日(2006.6.15)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 612L	5C080
	G09G 3/20 621K	
	G09G 3/20 622Q	
審査請求 未請求 請求項の数 25 O L (全 18 頁) 最終頁に続く		

(21) 出願番号	特願2005-88631 (P2005-88631)	(71) 出願人	503447036
(22) 出願日	平成17年3月25日 (2005.3.25)		サムスン エレクトロニクス カンパニー
(31) 優先権主張番号	10-2004-0097440		リミテッド
(32) 優先日	平成16年11月25日 (2004.11.25)		大韓民国キョンギード, スウォンシ, ヨ
(33) 優先権主張国	韓国 (KR)		ントンーク, マエタンードン 416
		(74) 代理人	100072349
			弁理士 八田 幹雄
		(74) 代理人	100110995
			弁理士 奈良 泰男
		(74) 代理人	100114649
			弁理士 宇谷 勝幸
		(74) 代理人	100129126
			弁理士 藤田 健
		(74) 代理人	100130971
			弁理士 都祭 正則
		最終頁に続く	

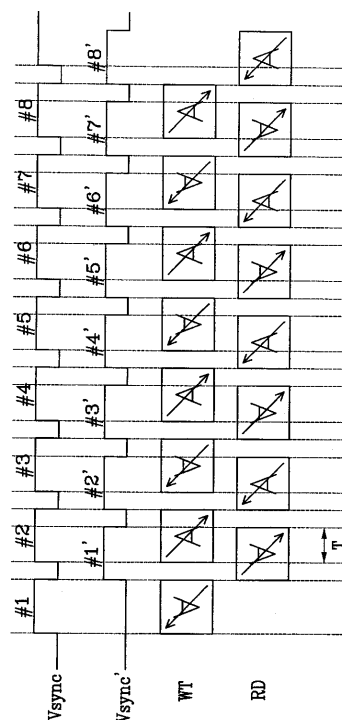
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】 回路構成が簡単でありながら画像の割れることなく原画像を表示することができる液晶表示装置及びその駆動方法を提供する。

【解決手段】 ゲート線及びデータ線に接続される複数の画素を含む表示板部と、表示板部に集積されるゲート駆動部と、所定の制御信号及び同期信号に基づいて書き込み及び読み取り動作を行うメモリとを含み、表示板部の動作モードは一般モードと回転モードとを含み、表示板部が回転モードで動作する時、メモリの書き込み動作の回数は読み取り動作の回数より少なく、最後に入力されたデータが最初に出力される。このような方式で、ゲート駆動部が表示板部に集積され、表示板部を回転させた時にも、画像を、回転前の画像と同じ向きで表示することができる。

【選択図】 図12



【特許請求の範囲】

【請求項 1】

ゲート線及びデータ線に接続された複数の画素を含む表示板部と、
外部のMPUから入力される画像データ及び入力制御信号に基づいて複数の出力制御信号を出力する信号制御部と、
ゲート信号を生成して前記ゲート線に印加するゲート駆動部と、
所定の制御信号及び所定の同期信号に基づいて画像データの書き込み動作及び読み取り動作を行うメモリと
を含み、

前記表示板部の動作モードは、前記表示板部が回転されていない状態での表示動作モードである一般モードと、前記表示板部が回転された状態での表示動作モードである回転モードとを含み、

前記表示板部が前記回転モードで動作する時、前記メモリの前記書き込み動作の回数は前記読み取り動作の回数より少なく、前記メモリへ書き込まれた画像データは、書き込まれた順と逆の順で出力される、
液晶表示装置。

【請求項 2】

前記読み取り動作は毎フレームごとに行われ、前記書き込み動作の回数は前記読み取り動作の回数の 1 / 4 倍であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記所定の制御信号及び所定の同期信号は前記MPUから印加されることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記所定の同期信号は垂直同期信号 (V_{sync})、または前記垂直同期信号と同期する信号であることを特徴とする請求項 1 ないし 3 の何れかに記載の液晶表示装置。

【請求項 5】

前記ゲート駆動部は前記表示板部に集積されていることを特徴とする請求項 1 ないし 4 の何れかに記載の液晶表示装置。

【請求項 6】

前記表示板部に装着された駆動回路チップをさらに含むことを特徴とする請求項 1 ないし 5 の何れかに記載の液晶表示装置。

【請求項 7】

前記ゲート駆動部は、前記信号制御部からの走査開始信号に基づいて前記ゲート信号を生成し、

前記ゲート信号は、前記駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査される、
ことを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記駆動回路チップは前記信号制御部及び前記メモリを含むことを特徴とする請求項 6 または 7 に記載の液晶表示装置。

【請求項 9】

ゲート線及びデータ線に接続された複数の画素を含む表示板部と、
外部のMPUから入力される画像データ及び入力制御信号に基づいて複数の出力制御信号を出力する信号制御部と、
ゲート信号を生成して前記ゲート線に印加するゲート駆動部と、
所定の制御信号及び所定の同期信号に基づいて画像データの書き込み動作及び読み取り動作を行うメモリと
を含み、

前記表示板部の動作モードは、前記表示板部が回転されていない状態での表示動作モードである一般モードと、前記表示板部が回転された状態での表示動作モードである回転モ

10

20

30

40

50

ードとを含み、

前記表示板部が前記回転モードで動作する時、前記メモリの前記書き込み動作の回数と前記読み取り動作の回数とは同じであり、前記メモリへ書き込まれた画像データは、書き込まれた順と逆の順で出力される、

液晶表示装置。

【請求項 10】

前記同期信号は第 1 垂直同期信号及び第 2 垂直同期信号を含み、

前記書き込み動作は前記第 1 垂直同期信号に同期して行われ、前記読み取り動作は前記第 2 垂直同期信号に同期して行われる、

ことを特徴とする請求項 9 に記載の液晶表示装置。

10

【請求項 11】

前記第 2 垂直同期信号は前記第 1 垂直同期信号が 1 フレーム程度遅延した信号であることを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 12】

前記所定の制御信号は前記 MPU から印加されることを特徴とする請求項 9 ないし 11 の何れかに記載の液晶表示装置。

【請求項 13】

前記ゲート駆動部は前記表示板部に集積されていることを特徴とする請求項 9 ないし 12 の何れかに記載の液晶表示装置。

【請求項 14】

前記表示板部に装着されている駆動回路チップをさらに含むことを特徴とする請求項 9 ないし 13 の何れかに記載の液晶表示装置。

20

【請求項 15】

前記ゲート駆動部は前記信号制御部からの走査開始信号に基づいて前記ゲート信号を生成し、

前記ゲート信号は前記駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査される、

ことを特徴とする請求項 14 に記載の液晶表示装置。

【請求項 16】

前記駆動回路チップは前記信号制御部及び前記メモリを含むことを特徴とする請求項 14 または 15 に記載の液晶表示装置。

30

【請求項 17】

ゲート線及びデータ線に接続された複数の画素を含む表示板部と、

所定の制御信号及び所定の同期信号に基づいて書き込み動作及び読み取り動作を行うメモリとを含む液晶表示装置の駆動方法であって、

前記表示板部の動作モードは、前記表示板部が回転されていない状態での表示動作モードである一般モードと、前記表示板部が回転された状態での表示動作モードである回転モードとを含み、

前記表示板部が前記回転モードで動作する時、所定の時間間隔で前記メモリに画像データを書き込む段階と、

40

前記所定の時間間隔より短い間隔で、前記メモリへ書き込まれた前記画像データを書き込まれた順と逆の順で読み取る段階と、

を含む液晶表示装置の駆動方法。

【請求項 18】

前記液晶表示装置は、ゲート信号を生成して前記ゲート線に印加するゲート駆動部をさらに含み、

前記ゲート駆動部は前記表示板部に集積されている、

ことを特徴とする請求項 17 に記載の液晶表示装置の駆動方法。

【請求項 19】

前記表示板部に装着された駆動回路チップをさらに含むことを特徴とする請求項 17 ま

50

たは 18 に記載の液晶表示装置の駆動方法。

【請求項 20】

前記ゲート信号は前記駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査されることを特徴とする請求項 18 または 19 に記載の液晶表示装置の駆動方法。

【請求項 21】

ゲート線及びデータ線に接続された複数の画素を含む表示板部と、
所定の制御信号と所定の同期信号に基づいて書き込み動作及び読み取り動作を行うメモリを含む液晶表示装置の駆動方法であって、

前記表示板部の動作モードは、前記表示板部が回転されていない状態での表示動作モードである一般モードと、前記表示板部が回転された状態での表示動作モードである回転モードとを含み、

前記表示板部が前記回転モードで動作する時、前記同期信号のうちの第 1 同期信号に同期して前記メモリに画像データを書き込む段階と、

前記同期信号のうちの第 2 同期信号に同期して、前記メモリへ書き込まれた前記画像データを書き込まれた順と逆の順で読み取る段階と

を含む液晶表示装置の駆動方法。

【請求項 22】

前記第 2 同期信号は前記第 1 同期信号と比べて 1 フレーム分程度遅延した信号であることを特徴とする請求項 21 に記載の液晶表示装置の駆動方法。

【請求項 23】

前記液晶表示装置はゲート信号を生成して前記ゲート線に印加するゲート駆動部をさらに含み、

前記ゲート駆動部は前記表示板部に集積されている、

ことを特徴とする請求項 21 または 22 に記載の液晶表示装置の駆動方法。

【請求項 24】

前記表示板部に装着された駆動回路チップをさらに含むことを特徴とする請求項 21 ないし 23 の何れかに記載の液晶表示装置の駆動方法。

【請求項 25】

前記ゲート信号は、前記駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査されることを特徴とする請求項 24 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置及びその駆動方法に関し、特に表示板部を回転させて画面を表示することができる液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

一般的な液晶表示装置 (LCD) は、画素電極及び共通電極が具備された二つの表示板と、その間に入っている誘電率異方性を有する液晶層を含む。画素電極は行列形態に配列されており、薄膜トランジスタ (TFT) などのスイッチング素子に接続されて、一行ずつ順次にデータ電圧が印加される。共通電極は表示板の全面にかけて形成され、共通電圧が印加される。画素電極と共通電極とその間の液晶層とは、回路的に見ると液晶蓄電器を構成し、液晶蓄電器は、これに接続されたスイッチング素子と共に画素を構成する基本単位となる。

【0003】

このような液晶表示装置では、二つの電極に電圧を印加して液晶層に電界を形成し、この電界の強さを調節して液晶層を通過する光の透過率を調節することによって、所望の画像を得る。この時、液晶層に一方向の電界が長く印加されることによって発生する劣化現

象を防止するために、フレーム別、行別、またはドット別に共通電圧に対するデータ電圧の極性を反転させたり、共通電圧とデータ電圧を全て反転させる。

【0004】

液晶表示装置の中で、特に携帯電話などに用いられる中型や小型の表示装置として、外部と内部とに各々表示板部を備えた、いわゆるデュアル表示装置が開発されている。

このようなデュアル表示装置は、内部に装着される主表示板部、外部に装着される副表示板部、外部からの入力信号を伝達する配線が具備された駆動用のフレキシブルプリント基板（フレキシブルプリント回路フィルム）（FPC）、主表示板部と副表示板部とを接続する補助FPC、及びこれらを制御するための集積チップ（integrated chip）を含む。

【0005】

このような液晶表示装置は、スイッチング素子を含む画素と表示信号線とが具備された表示板と、表示信号線のうちのゲート線にゲートオン電圧とゲートオフ電圧とを出力して画素のスイッチング素子をターンオン／オフさせるゲート駆動部と、表示信号線のうちのデータ線にデータ電圧を出力してターンオンされたスイッチング素子を通じて画素に印加するデータ駆動部とを含み、集積チップは、主表示板部と副表示板部とのゲート駆動部とデータ駆動部とを制御するための制御信号及び駆動信号を生成するものであり、主に、主表示板部にCOG（chip on glass）形態で装着されている。

【0006】

ゲート駆動部は、複数のステージを含むシフトレジスタであって、第1ステージへ外部から走査開始信号が印加された後に、後続のステージにキャリア信号を印加して順次にゲート信号を生成する。

【0007】

このようなゲート駆動部は、集積回路であるチップ形態になっている場合と、画素のスイッチング素子と同一の工程で形成されて表示板部に集積されている場合がある。

最近では携帯電話の表示板部を回転させて画像を表示する技術が活発に開発されている。表示板部を回転させた時に（以下、「回転モード」という）、画像データ処理を行わなければ使用者に対して画像が逆さまに表示されるが、画像データ処理を行うことにより、回転しても回転前と同じ向きの画像（以下、「原画像」という）を見ることができるようになるものである。

【0008】

このような装置において、ゲート駆動部が表示部の一側に集積されている場合には、回転モードで原画像（向きが逆になっていない画像）を表示するために、他側にも同じゲート駆動部を別個に構成しなければならない。このような構成は、解像度が高まる場合に、配線間の間隔が狭くなり且つ回路構成が複雑になるため、実現するのが困難であるという問題点がある。

【0009】

また、回転モードで秒当たり60フレームでリアルタイムで画像を表示する場合には、画像データをメモリに書き込む方向と読み取る方向が継続して衝突し、表示される画像が壊れる現象（画像が適正に表示されない現象）が発生する。

【発明の開示】

【発明が解決しようとする課題】

【0010】

本発明が目的とする技術的課題は、このような従来技術の問題点を解決するためのものであって、回路構成が簡単でありながら画像が壊れることなく原画像を表示することができる液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0011】

このような技術的課題を解決するための本発明の一実施例による液晶表示装置は、ゲート線及びデータ線に接続されている複数の画素を含む表示板部と、外部のMPU（モバイルプロセッシングユニットまたはマイクロプロセッサユニット）から入力される画像データ

10

20

30

40

50

及び入力制御信号に基づいて複数の出力制御信号を出力する信号制御部と、ゲート信号を生成してゲート線に印加するゲート駆動部と、所定の制御信号及び同期信号に基づいて書き込み及び読み取り動作を行うメモリとを含み、表示板部の動作モードは一般モードと回転モードとを含み、表示板部が回転モードで動作する時、メモリの書き込み動作の回数は、読み取り動作の回数より少なく、最後に入力されたデータが最初に出力される。この時、読み取り動作は毎フレームごとに行われ、書き込み動作の回数は読み取り動作の回数の1/4倍である。

【0012】

また、所定の制御信号及び所定の同期信号はMPUから印加され、所定の同期信号は垂直同期信号(V_{sync})であるか、あるいはこれと同期する信号である。

10

ゲート駆動部は表示板部に集積されるのが好ましい。

【0013】

また、液晶表示装置は、表示板部に装着される駆動回路チップをさらに含み、ゲート駆動部は、信号制御部からの走査開始信号に基づいてゲート信号を生成し、ゲート信号は、駆動回路チップから遠い所から近い所に順次に走査される。即ち、駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと、順次に走査(出力)される。

【0014】

この構成において、駆動回路チップは信号制御部及びメモリを含む。

本発明の他の実施例による液晶表示装置は、ゲート線及びデータ線に接続されている複数の画素を含む表示板部と、外部のMPUから入力される画像データ及び入力制御信号に基づいて複数の出力制御信号を出力する信号制御部と、ゲート信号を生成してゲート線に印加するゲート駆動部と、所定の制御信号及び同期信号によって書き込み及び読み取り動作を行うメモリとを含み、表示板部の動作モードは一般モードと回転モードとを含み、表示板部が回転モードで動作する時、メモリの書き込み動作の回数と読み取り動作の回数とは同じであり、最後に入力されたデータが最初に出力される。即ち、メモリへ書き込まれたデータは、書き込まれた順と逆の順で読み出される。

20

【0015】

この構成において、同期信号は第1及び第2垂直同期信号を含み、書き込み動作は第1垂直同期信号に同期して行われ、読み取り動作は前記第2垂直同期信号に同期して行われるのが好ましく、第2垂直同期信号は第1垂直同期信号が1フレームほど遅延した信号であるのが好ましい。

30

【0016】

また、所定の制御信号はMPUから印加される。

さらに、ゲート駆動部は表示板部に集積されるのが好ましい。

液晶表示装置は、表示板部に装着される駆動回路チップをさらに含む。

【0017】

ゲート駆動部は、信号制御部からの走査開始信号に基づいてゲート信号を生成し、ゲート信号は、駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査されるのが好ましい。

【0018】

40

この構成において、駆動回路チップは信号制御部及びメモリを含む。

一方、本発明の一実施例に基づいた、ゲート線及びデータ線に接続されている複数の画素を含む表示板部と、所定の制御信号及び同期信号によって書き込み及び読み取り動作を行うメモリとを含み、表示板部の動作モードが一般モードと回転モードとを含む液晶表示装置の駆動方法は、表示板部が回転モードで動作する時、所定の時間間隔でメモリにデータを書き込む段階と、所定の時間間隔より短い間隔で最後に入力されたデータを最初に出力する、データを読み取る段階(即ち、所定の時間間隔より短い間隔で、メモリへ書き込まれたデータを書き込まれた順と逆の順で読み出す段階)とを含む。

【0019】

この構成において、液晶表示装置はゲート信号を生成してゲート線に印加するゲート駆

50

動部をさらに含み、ゲート駆動部は表示板部に集積されているのが好ましい。

また、表示板部に装着されている駆動回路チップをさらに含み、ゲート信号は駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査されるのが好ましい。

【0020】

本発明の他の実施例によると、ゲート線及びデータ線に接続されている複数の画素を含む表示板部と、所定の制御信号と同期信号とによって書き込み及び読み取り動作を行うメモリとを含み、表示板部の動作モードが一般モードと回転モードとを含む液晶表示装置の駆動方法は、表示板部が回転モードで動作する時、同期信号のうち第1同期信号に同期してメモリにデータを書き込む段階と、同期信号のうち第2同期信号に同期して最後に入力されたデータを最初に出力する、データを読み取る段階（即ち、第2同期信号に同期して、メモリへ書き込まれたデータを書き込まれた順と逆の順で読み出す段階）を含む。

10

【0021】

この構成において、第2同期信号は第1同期信号に比べて1フレームほど遅延した信号であるのが好ましい。

また、液晶表示装置はゲート信号を生成してゲート線に印加するゲート駆動部と、表示板部に装着されている駆動回路チップとをさらに含み、ゲート駆動部は表示板部に集積されているのが好ましく、ゲート信号は、駆動回路チップから遠い位置にあるゲート線から近い位置にあるゲート線へと順次に走査されるのが好ましい。

【発明の効果】

20

【0022】

本発明によれば、ゲート駆動部（400M、400S）を集積した液晶表示装置において、回転モードでも一般モードと同じ原画像を表示することができる。

【発明を実施するための最良の形態】

【0023】

添付した図面を参考にして、本発明の実施例について、本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。

図面において様々な層及び領域を明確に表現するために厚さを拡大して示した。明細書全体を通じて類似した部分については同じ図面符号を付けた。層、膜、領域、板などの部分が他の部分の「上に」とあるとする時、これは他の部分の「すぐ上に」とある場合だけでなく、その中間に他の部分がある場合も含む。ある部分が他の部分の「すぐ上に」とあるとする時には、中間に他の部分がないことを意味する。

30

【0024】

次に本発明の実施例による液晶表示装置について、添付した図面を参考にして詳細に説明する。

図1は本発明の一実施例による液晶表示装置の概略図であり、図2は本発明の一実施例による液晶表示装置のブロック図であり、図3は本発明の一実施例による液晶表示装置の一画素に対する等価回路図である。

【0025】

図1を参照すると、本発明の一実施例による表示装置は、主表示板部300Mと、副表示板部300Sと、主表示板部300Mに取り付けられたFPC650と、主表示板部300Mと副表示板部300Sとの間に取り付けられた補助FPC680と、表示板部300M上に取り付けられた集積チップ700とを含む。

40

【0026】

FPC（フレキシブルプリント基板）650は、主表示板部300Mの一側の辺の付近に取り付けられる。また、組立状態でFPC650を折る時に副表示板部300Sを露出させる開口部690を有している。開口部690の下側には、外部からの信号が入力される接続部660が備えられており、接続部660と集積チップ700、集積チップ700と主表示板部300Mの電氣的接続のための複数の信号線（図示せず）を備えている。これらの信号線は、集積チップ700と接続される地点及び主表示板部300Mと接続される地点で

50

概して幅が広くなり、パッド（図示せず）を構成する。信号線（SL3）は、外部のカメラ部900と接続されて集積チップ700へ様々な信号を伝達する。

【0027】

補助FPC680は、主表示板部300Mの他側の辺と副表示板部300Sの一側の辺との間に取り付けられており、集積チップ700と副表示板部300Sとの電氣的接続のための信号線（SL2、DL）を具備する。

【0028】

表示板部300M、300Sは、それぞれ、画面を構成する表示領域310M、310Sと周辺領域320M、320Sとを含み、周辺領域320M、320Sには光を遮断するための遮光層（図示せず）（「ブラックマトリックス」）が具備される。FPC650及び補助FPC680は、この遮光領域320M、320Sに取り付けられる。 10

【0029】

図2に示したように、表示板部300M、300Sは、それぞれ、複数のゲート線（ $G_1 - G_n$ ）と複数のデータ線（ $D_1 - D_m$ ）とを含む複数の表示信号線と、これに接続されており実質的に行列形態に配列された複数の画素と、ゲート線（ $G_1 - G_n$ ）に信号を供給するゲート駆動部400とを含み、画素と表示信号線（ $G_1 - G_n$ 、 $D_1 - D_m$ ）との大部分は表示領域310M、310S内に位置し、ゲート駆動部400M、400Sは周辺領域320M、320Sに各々位置する。ゲート駆動部400M、400Sが配置される側の周辺領域320M、320Sは少し幅が広い。

【0030】

また、図1に示したように、主表示板部300Mのデータ線（ $D_1 - D_m$ ）のうち、一部は補助FPC680を通じて副表示板部300Sに接続される。つまり、二つの表示板部300M、300Sは、データ線（ $D_1 - D_m$ ）のうちの一部のものを共有する形態であり、図面にはそのうちの一つ（DL）を示している。 20

【0031】

表示信号線（ $G_1 - G_n$ 、 $D_1 - D_m$ ）は、ゲート信号（「走査信号」ともいう）を伝達する複数のゲート線（ $G_1 - G_n$ ）と、データ信号を伝達するデータ線（ $D_1 - D_m$ ）とを含む。ゲート線（ $G_1 - G_n$ ）は行方向に延びており、互いにほぼ平行であり、データ線（ $D_1 - D_m$ ）は列方向に延びており、互いにほぼ平行である。表示信号線（ $G_1 - G_n$ 、 $D_1 - D_m$ ）は、FPC650、680と接続される地点で概して幅が広くなり、パッド（図示せず）を構成し、表示板部300M、300SとFPC650、680とは、これらパッドの電氣的接続のための異方性導電膜（図示せず）で接続されている。 30

【0032】

各画素は、表示信号線（ $G_1 - G_n$ 、 $D_1 - D_m$ ）に接続されたスイッチング素子（Q）と、これに接続された液晶蓄電器（liquid crystal capacitor）（ C_{LC} ）と、維持蓄電器（storage capacitor）（ C_{ST} ）とを含む。維持蓄電器（ C_{ST} ）は実施形態に応じて省略することができる。

【0033】

薄膜トランジスタなどのようなスイッチング素子（Q）は、下部表示板100に具備されており、三端子素子として、その制御端子及び入力端子は各々ゲート線（ $G_1 - G_n$ ）及びデータ線（ $D_1 - D_m$ ）に接続され、出力端子は液晶蓄電器（ C_{LC} ）及び維持蓄電器（ C_{ST} ）に接続される。 40

【0034】

図3に図示したように、表示板部300は、下部表示板100と、上部表示板200と、それらの間の液晶層3とを含み、表示信号線（ $G_1 - G_n$ 、 $D_1 - D_m$ ）とスイッチング素子（Q）とは下部表示板100に具備されている。

【0035】

液晶蓄電器（ C_{LC} ）は、下部表示板100の画素電極190と、上部表示板200の共通電極270とを二つの端子とし、二つの電極190、270の間の液晶層3は誘電体として機能する。画素電極190はスイッチング素子（Q）に接続され、共通電極270は 50

上部表示板 200 の全面に形成されており、共通電圧生成部から共通電圧 (V_{com}) が印加される。別の例では、図 3 とは異なり、共通電極 270 が下部表示板 100 に具備される場合もあり、この時には二つの電極 190、270 が全て線状または棒状に形成される。

【0036】

維持蓄電器 (C_{ST}) は、下部表示板 100 に具備された別個の信号線 (図示せず) と、画素電極 190 とが重畳して構成され、この別個の信号線には共通電圧 (V_{com}) などの決められた電圧が印加される。別の例では、維持蓄電器 (C_{ST}) は、画素電極 190 が絶縁体を媒介として真上の前段ゲート線と重畳して構成される。

【0037】

色表示を実現するためには、各画素が色相を表示できるようにしなければならない。これは、画素電極 190 に対応する領域に三原色、例えば、赤色、緑色、または青色の色フィルター 230 を具備することによって可能である。図 3 の例では、色フィルター 230 は上部表示板 200 に形成されているが、別の例としては、図 3 の例とは異なり、下部表示板 100 の画素電極 190 上または下に色フィルターを形成することもできる。

【0038】

表示板部 300 の二つの表示板 100、200 のうち少なくとも一つの外側面には、光を偏光させる偏光子 (図示せず) が取り付けられている。

ゲート駆動部 400M、400S は、ゲート線 ($G_1 - G_n$) に接続されたスイッチング素子 (Q) をターンオンさせることができるゲートオン電圧 (V_{on}) と、スイッチング素子 (Q) をターンオフさせることができるゲートオフ電圧 (V_{off}) との組み合わせからなるゲート信号を、ゲート線 ($G_1 - G_n$) に印加する。ゲート駆動部 400M、400S は、画素のスイッチング素子 (Q) と同じ工程で形成され集積されており、信号線 (SL1、SL2) を通じて集積チップ 700 と各々接続されている。

【0039】

集積チップ 700 は、接続部 660 と FPC 650 とに具備された信号線を通じて外部の信号を受信し、処理した信号を、主表示板部 300M の周辺領域 320M と補助 FPC 680 とに具備された配線を通じて、主表示板部 300M 及び副表示板部 300S に供給することによって、これら主表示板部 300M 及び副表示板部 300S を制御するものであり、集積チップ 700 は、図 2 に示した階調電圧生成部 800、データ駆動部 500 及び信号制御部 600 などを含む。

【0040】

階調電圧生成部 800 は、画素の輝度と関連した一組または二組の複数階調電圧を生成する。二組の階調電圧がある場合、二組のうちの一組は共通電圧 (V_{com}) に対して正の値を有し、他の一組は負の値を有する。

【0041】

データ駆動部 500 は、表示板部 300 のデータ線 ($D_1 - D_m$) に接続され、階調電圧生成部 800 からの階調電圧を選択し、データ信号として画素に印加する。

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500 などの動作を制御する。

【0042】

このような液晶表示装置の表示動作について、もう少し詳しく説明する。

画像データを提供するソース、例えばカメラ 910 は、被写体を撮像して 8 ビットの画像データ (DAT1) に変換して MPU 920 に提供する。MPU 920 は、8 ビットの画像データ (DAT1) を 6 ビットの画像データ (DAT2) に変換した後、信号制御部 600 へ、画像データ (DAT2) と共に様々な入力制御信号 (DE、 H_{sync} 、 V_{sync} 、MCLK) を提供する。

【0043】

信号制御部 600 は、MPU 920 から、入力画像信号 (DAT2) 及びその表示を制御する入力制御信号、例えば、垂直同期信号 (V_{sync})、水平同期信号 (H_{sync})、メインクロック (MCLK)、データイネーブル信号 (DE) などを受信し、その受信した入力制御信号及び入力画像信号 (DAT2) に基づいて、ゲート制御信号 (CONT1)、データ制御信号 (CONT

10

20

30

40

50

2)などを生成し、かつ、画像信号(DAT2)を表示板部300の動作条件に合うように適切に処理した後、ゲート制御信号(CONT1)をゲート駆動部400M、400Sのうち一つに出力し、データ制御信号(CONT2)と処理した画像信号(DAT3)とはデータ駆動部500へ出力する。

【0044】

ゲート制御信号(CONT1)は、ゲートオン電圧(V_{on})の出力開始を指示する走査開始信号(STV)、ゲートオン電圧(V_{on})の出力時期を制御するゲートクロック信号(CPV)及びゲートオン電圧(V_{on})の持続時間を限定する出力イネーブル信号(OE)などを含む。

【0045】

データ制御信号(CONT2)は、画像データ(DAT3)の入力開始を知らせる水平同期開始信号(STH)、データ線($D_1 - D_m$)に対応するデータ電圧を印加させるロード信号(LOAD)、共通電圧(V_{com})に対するデータ電圧の極性(以下、共通電圧に対するデータ電圧の極性を、データ電圧の極性とする)を反転させる反転信号(RVS)、データクロック信号(HCLK)などを含む。

【0046】

データ駆動部500は、信号制御部600からのデータ制御信号(CONT2)によって一行の画素に対応する画像データ(DAT3)を順次に受信し、階調電圧生成部800からの階調電圧のうち各画像データ(DAT3)に対応する階調電圧を選択することによって、画像データ(DAT3)を対応するデータ電圧に変換し、これをデータ線($D_1 - D_m$)に印加する。

【0047】

ゲート駆動部400は、信号制御部600からのゲート制御信号(CONT1)に応じてゲートオン電圧(V_{on})をゲート線($G_1 - G_n$)に印加して、ゲート線($G_1 - G_n$)に接続されたスイッチング素子(Q)をターンオンさせる。データ線($D_1 - D_m$)に供給されたデータ電圧は、ターンオンされたスイッチング素子(Q)を通じて対応する画素に印加される。

【0048】

画素に印加されたデータ電圧と共通電圧(V_{com})との差は、液晶蓄電器(C_{LC})の充電電圧、つまり画素電圧として現れる。液晶分子は、画素電圧の大きさに応じてその配列が異なる。これにより、液晶層3を通過する光の偏光が変化する。このような偏光の変化は表示板100、200に付着した偏光子によってのものであり、光の透過率変化に現れる。即ち、偏光子によって特定方向に振動する光だけが選択されるため、偏光子によって液晶層に入射される光の量が制限され、それにより光の透過率が変化する。

【0049】

1水平周期(または1H)[水平同期信号(H_{sync})、データイネーブル信号(DE)、ゲートクロック(CPV)の1周期]が過ぎると、データ駆動部500とゲート駆動部400は、次の行の画素に対して同じ動作を繰り返す。このような方式で、1フレーム間の全てのゲート線($G_1 - G_n$)に対して順次にゲートオン電圧(V_{on})を印加して、全ての画素にデータ電圧を印加する。1フレームが終わると次のフレームが始まり、各画素に印加されるデータ電圧の極性が直前フレームでの極性と反対になるように、データ駆動部500に印加される反転信号(RVS)の状態が制御される(「フレーム反転」)。この時、1フレーム内でも、反転信号(RVS)の特性によって1つのデータ線を通じて印加されるデータ電圧の極性が変わったり(例:列反転、ドット反転)、1つの画素行に印加されるデータ電圧の極性も互いに異なることがある(例:ライン反転、ドット反転)。

【0050】

次に、本発明の一実施例によるゲート駆動部について簡略に説明する。

図4は、本発明の一実施例によるゲート駆動部のブロック図であり、図5は、図4に示したゲート駆動部の信号波形図であり、図6は、図1に示した主表示板部においてゲート信号が印加される方向を示す図面である。

10

20

30

40

50

【 0 0 5 1 】

図 3 に示したゲート駆動部 4 0 0 は、一列に配列されており、ゲート線 ($G_1 - G_n$) に各々接続されている複数のステージ 4 1 0 を含むシフトレジスタであって、走査開始信号 (STV)、複数のクロック信号 (CLK 1、CLK 2)、及びゲートオフ電圧 (V_{off}) が入力される。

【 0 0 5 2 】

各ステージ 4 1 0 は、セット端子 (S)、ゲート電圧端子 (GV)、一对のクロック端子 (CK 1、CK 2)、リセット端子 (R)、ゲート出力端子 (OUT 1)、及びキャリア出力端子 (OUT 2) を有している。

【 0 0 5 3 】

各ステージ (段)、例えば j 番目のステージ (ST_j) のセット端子 (S) には、1 つ前のステージ (ST_{j-1}) のキャリア出力、つまり前段キャリア出力「 $Cout(j-1)$ 」が入力され、リセット端子 (R) には、1 つ後のステージ (ST_{j+1}) のゲート出力、つまり後段ゲート出力「 $Gout(j+1)$ 」が入力され、クロック端子 (CK 1、CK 2) には、クロック信号 (CLK 1、CLK 2) が入力され、ゲート電圧端子 (GV) には、ゲートオフ電圧 (V_{off}) が入力される。ゲート出力端子 (OUT 1) はゲート出力「 $Gout(j)$ 」を送出し、キャリア出力端子 (OUT 2) はキャリア出力「 $Cout(j)$ 」を送出す。

【 0 0 5 4 】

但し、シフトレジスタ 4 0 0 の第 1 ステージには、前段キャリア出力の代わりに走査開始信号 (STV) が入力される。また、 j 番目のステージ (ST_j) のクロック端子 (CK 1) にクロック信号 (CLK 1) が入力され、クロック端子 (CK 2) にクロック信号 (CLK 2) が入力される場合、これに隣接した ($j-1$) 番目のステージ (ST_{j-1}) 及び ($j+1$) 番目のステージ (ST_{j+1}) のクロック端子 (CK 1) にはクロック信号 (CLK 2) が入力され、クロック端子 (CK 2) にはクロック信号 (CLK 1) が入力される。

【 0 0 5 5 】

各クロック信号 (CLK 1、CLK 2) は、画素のスイッチング素子 (Q) を駆動することができるように電圧レベルがハイの場合はゲートオン電圧 (V_{on}) と同一であり、ローの場合はゲートオフ電圧 (V_{off}) と同一であるのが好ましい。図 5 に示したように、各クロック信号 (CLK 1、CLK 2) はデューティ比が 50% であり、二つのクロック信号 (CLK 1、CLK 2) の位相差は 180° である。

【 0 0 5 6 】

このような方式で、各ステージ (ステージ j) は前段キャリア信号 ($Cout(j-1)$) 及び後段ゲート信号 ($Gout(j+1)$) に基づき、且つクロック信号 (CLK 1、CLK 2) に同期して、キャリア信号 ($Cout(j)$) 及びゲート信号 ($Gout(j)$) を生成し、順次にゲート信号をゲート線 ($G_1 - G_n$) に印加する。

【 0 0 5 7 】

一方、図 6 に示したように、走査開始信号 (STV) は、集積チップ 7 0 0 から最も遠い位置にある第 1 ステージ (ST_1) に入力され、ゲート信号は、集積チップ 7 0 0 から離れたステージから近いステージへの順で出力されてゲート線へ印加される。

【 0 0 5 8 】

図 7 は主表示板部 3 0 0 M を回転しなかった時 (以下、「一般モード」という) と回転モードの時の画像とを例に挙げて示したものであって、左側が一般モードで右側が回転モードであり、回転モードでも一般モードのように原画像が表示されなければならない。これについて図 8 乃至図 12 を参照して詳細に説明する。

【 0 0 5 9 】

図 8 の 8 a 乃至 8 c は、一般モードでデータをメモリに書き込む方向と、読み取る方向と、画面に表示される表示方向とを各々示しており、図 9 の 9 a 乃至 9 c は、回転モードでデータをメモリに書き込む方向と、読み取る方向と、画面に表示される表示方向とを各々示す。図 10 は、図 1 及び図 3 に示したメモリ 7 5 0 に画像データ (DAT 2) を書き込む速度と読み取る速度とを示しており、図 11 は、本発明の一実施例による回転モードで

10

20

30

40

50

原画像を表示するための駆動方法を示す図面である。

【0060】

ここで、メモリ750は、説明の便宜のために、主表示板部300Mの解像度に対応する記憶容量を持つものとし、図8および図9の横軸及び縦軸に示した「00」、「EF」、「000」及び「13F」は16進数を意味しており、解像度は240×320である。

【0061】

また、メモリ750は、図8の8a及び図9の9aに示したように、左上から右下の方向、または右下から左上の方向に、データを書き込むことができる。しかし、読み取りは、左上から右下の方向に行われる。なぜなら、一般にメモリ750の読み取る方向を決定するアドレスカウンタは「00、000」に設定されており、このような構成を考慮しているからである。もちろんアドレスカウンタが「EF、13F」に設定されることもあり、この場合には右下から左上の方向に読み取りが行われる。 10

【0062】

まず、図8の8aに示したように、書き込み方向(WD)は左上、つまり「00、000」から右下、つまり「EF、13F」であり、読み取り方向(RD)もまた図8の8bに示したように、書き込み方向(WD)と同じである。表示方向(DD)もまた、読み取り方向(RD)と同じであり、一般モードで図8の8cに示したように原画像を見ることができるように表示される。

【0063】

図8に示した場合と異なり、図9の9aに示したように、書き込み方向(WD)を右下から左上とし、読み取り方向(WD)は書き込み方向(WD)の反対に左上から右下の方向にすると、図9の9cに示したように回転モードでも原画像を表示することができる(即ち、表示板が回転されても、画像は回転しない)。このように、書き込み方向(WD)と読み取り方向(RD)とを互いに反対にすると、回転モードで原画像を表示することができる。 20

【0064】

整理すると、一般モードでは一番最初に入力されたデータが一番最初に出力される先入先出(first in first out)方式でデータを読み取り、回転モードでは一番最後に入力されたデータが一番最初に出力される後入先出(last in first out)方式でデータを読み取る。 30

【0065】

図10には、メモリ750にデータを入力する書き込み動作(WT)と、メモリ750からデータを出力する読み取り動作(RD)とをフレーム単位で示した。つまり、書き込む時は秒当たりKフレームの速度で書き込みを行い、読み取る時は秒当たりNフレームの速度で読み取りを行う。この時、KはNより小さいか、あるいは同じである。

【0066】

図11には、メモリ750に対するデータの書き込みおよび読み取りを行う時に、例えば垂直同期信号(V_{sync})に合せて書き込みおよび読み取りを行う例を示した。

ここで、垂直同期信号(V_{sync})のハイ区間は1フレームの長さに対応し、図面には第1フレームから第8フレーム(#1 - #8)を示した。 40

【0067】

図11を見ると、書き込み動作(WT)は読み取り動作(RD)の1/4に相当する。言い換えると、4フレームに一度の書き込みを行い、毎フレームごとに読み取りを行う。したがって、 $N=4K$ である。この時、書き込み方向(WD)は右下から左上の方向であるため、メモリ750には原画像が逆になったデータが入力される。書き込み方向(WD)の反対方向に読み取れば、回転モードで原画像を表示することができる。これと異なり、別の例では、書き込み方向(WD)を左上から右下の方向にし、読み取り方向(RD)を右下から左上の方向にすることができる。

【0068】

上述のような動作が行われる時、書き込み方向(WD)と読み取り方向(RD)とが互いに 50

異なり、書き込み動作と読み取り動作とがある特定の時点で同時に行われる、いわゆるデータの衝突が起きて画面（画像）が壊れる現象が起こり得る。しかしながら、上述の構成では、毎フレームごとにデータの衝突が起こるのではなく、4フレームごとに一度衝突が生じるので、人の目にはこのようなデータの衝突によって画面が壊れる現象は識別されないで、何ら問題がない。

【0069】

図12は本発明の他の実施例による液晶表示装置の駆動方法を示す。

図12を参照すると、第1垂直同期信号（ V_{sync} ）と、これを1フレーム分だけ遅延させた第2垂直同期信号（ V_{sync}' ）とが示されており、書き込み動作（WT）と読み取り動作（RD）との回数は同じ、即ち、 $N = K$ である。ただし、書き込み動作（WD）は第1垂直同期信号（ V_{sync} ）に合わせて行われ、読み取り動作（RD）は第2垂直同期信号（ V_{sync}' ）に合わせて行われる。

【0070】

この構成の場合、例えば図12に示したように、第1垂直同期信号（ V_{sync} ）の#1のハイ区間の間に、まず右下から左上の方向に1フレームのデータを書き込み、この1フレームが終わった後、第2垂直同期信号（ V_{sync}' ）の#1'のハイ区間の間に、左上から右下の方向にその1フレームのデータを読み取る。次に、第1垂直同期信号（ V_{sync} ）のブランク区間（#1と#2との間の区間）が終わった時点で、即ち、第1垂直同期信号（ V_{sync} ）の#2のハイ区間の間に、左上から右下の方向に1フレームのデータを書き込む動作が行われる。この例の場合には、データを毎フレームごとに書き込んで読み取るので、リアルタイム動作が可能であると同時に、データの衝突が起こらない。

【0071】

さらに具体的に説明すると、図11の例とは異なり、書き込み動作（WT）及び読み取り動作（RD）が毎フレームごとに方向を変えながら行われるが、読み取り動作（RD）は書き込み動作（WT）が終わった後に行われるので、方向が反対でも衝突が生じない。また、読み取り動作（RD）と書き込み動作（WT）とが同時に行われる時間（T）でも、まず読み取り動作（RD）がある程度行われた後に書き込み動作（WT）が行われるので、データの衝突が生じない。

【0072】

メモリ750の動作を制御する信号は、MPU920から印加することができる。制御信号は、例えば、書き込み可能信号（write enable、WE）、読み取り可能信号（read enable、RE）、アドレスカウンタ信号（AC）などがある。

【0073】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに限定されるものではなく、請求の範囲で定義している本発明の基本概念を利用した当業者に可能な様々な変形及び改良形態もまた本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0074】

【図1】本発明の一実施例による液晶表示装置の概略図である。

【図2】本発明の一実施例による液晶表示装置のブロック図である。

【図3】本発明の一実施例による液晶表示装置の一画素に対する等価回路図である。

【図4】本発明の一実施例によるゲート駆動部のブロック図である。

【図5】図4に示したゲート駆動部の信号波形図である。

【図6】図4に示したゲート駆動部の走査方向を説明するための概略図である。

【図7】図1に示した主表示板部を180°回転した時に表示される画面を示す図面である。

【図8】8aないし8cは、それぞれ、本発明の一実施例による液晶表示装置の一般モードにおいての、データの書き込み方向、読み取り方向、および表示方向を示す図面である。

【図9】9aないし9cは、それぞれ、本発明の一実施例による液晶表示装置の回転モー

ドにおいて、データの書き込み方向、読み取り方向、および表示方向を示す図面である。

【図 1 0】本発明の一実施例による液晶表示装置のメモリにおいての、入力フレームと出力フレームとの関係を示す図面である。

【図 1 1】本発明の一実施例による液晶表示装置の駆動方法を説明するための図面である。

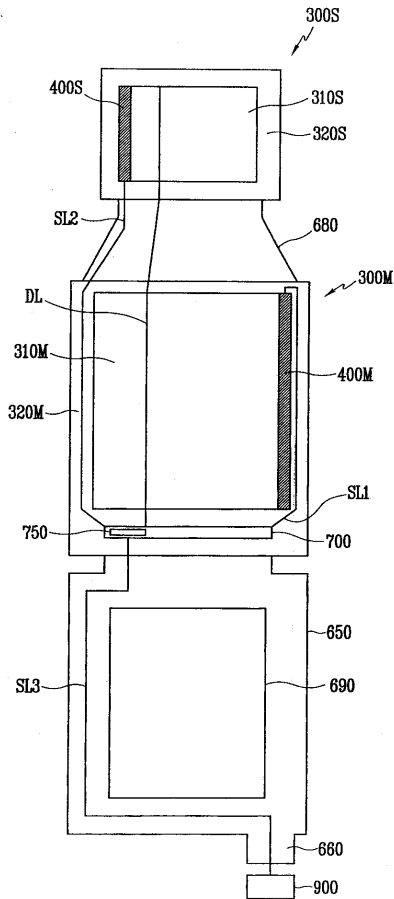
【図 1 2】本発明の他の実施例による液晶表示装置の駆動方法を説明するための図面である。

【符号の説明】

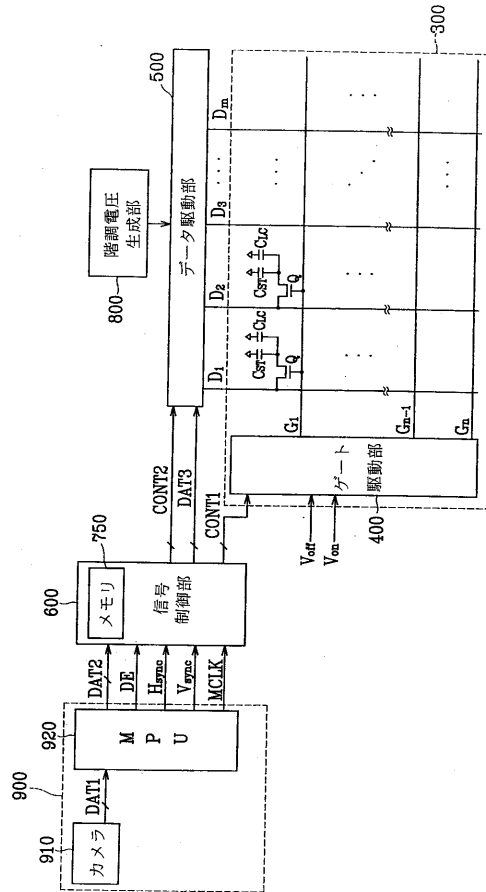
【 0 0 7 5 】

3	液晶層	10
1 0 0	下部表示板	
1 9 0	画素電極	
2 0 0	上部表示板	
2 3 0	色フィルター	
2 7 0	共通電極	
3 0 0	表示板部	
3 0 0 M	主表示板部	
3 0 0 S	副表示板部	
3 1 0 M、3 1 0 S	表示領域	
3 2 0 M、3 2 0 S	周辺領域	20
4 0 0 M、4 0 0 S	ゲート駆動部	
5 0 0	データ駆動部	
6 0 0	信号制御部	
6 5 0	F P C	
6 6 0	接続部	
6 8 0	補助 F P C	
6 9 0	開口部	
7 0 0	集積チップ	
7 5 0	メモリ	
8 0 0	階調電圧生成部	30

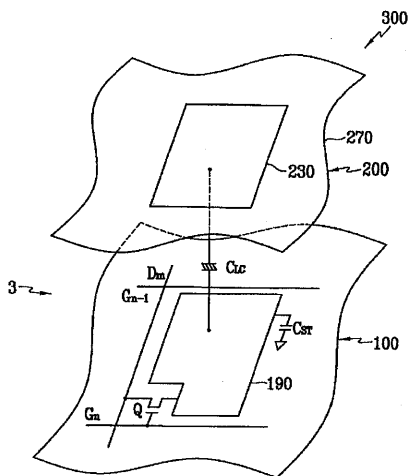
【図 1】



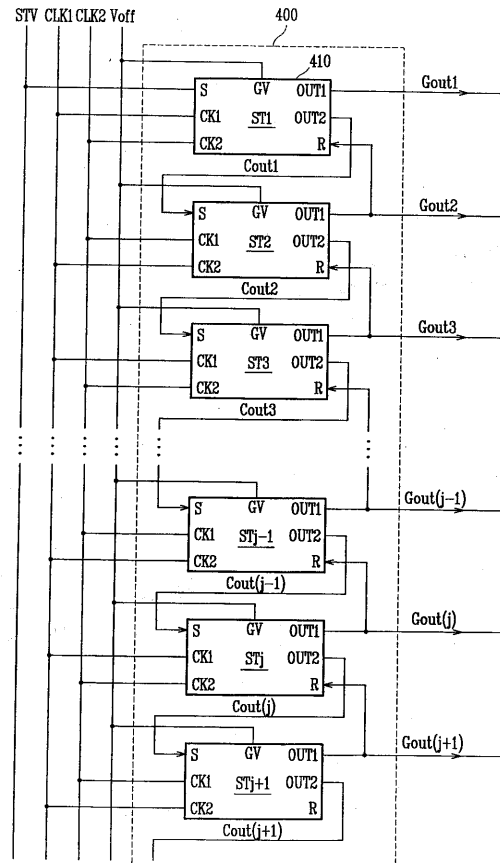
【図 2】



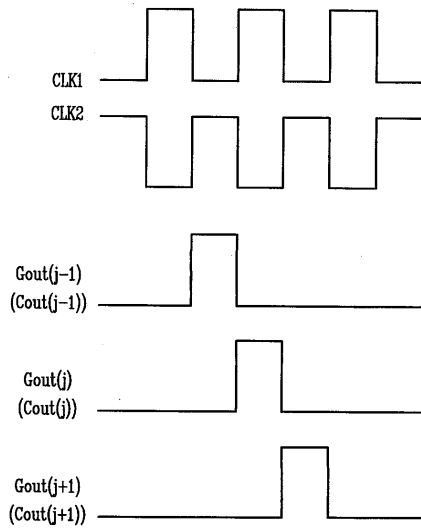
【図 3】



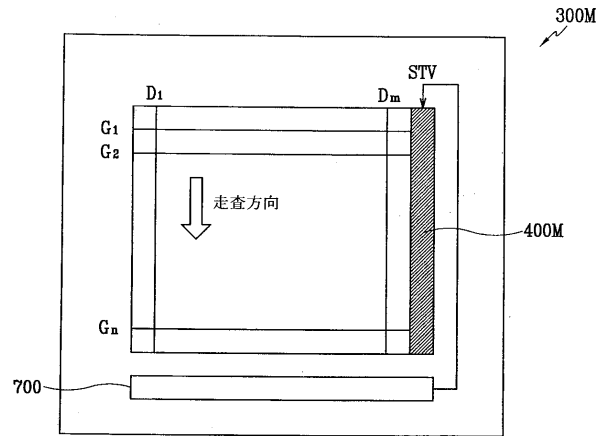
【図 4】



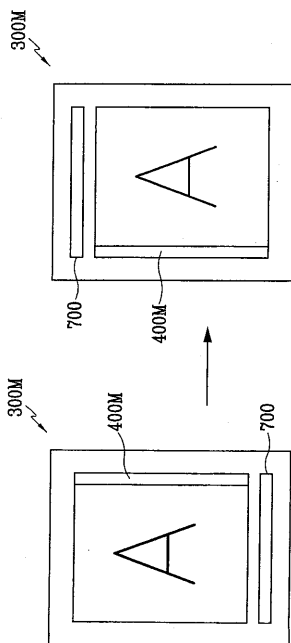
【図 5】



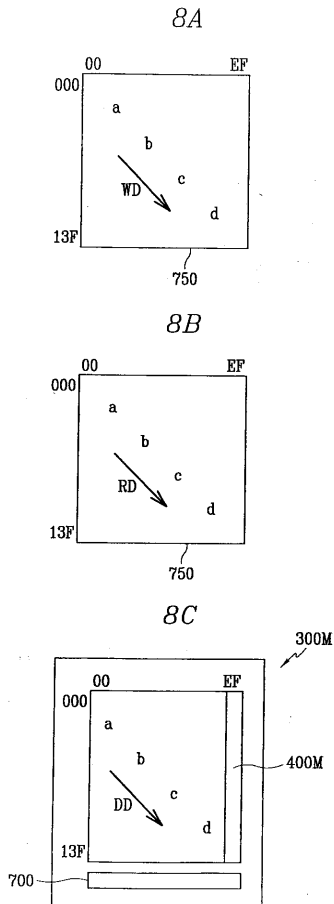
【図 6】



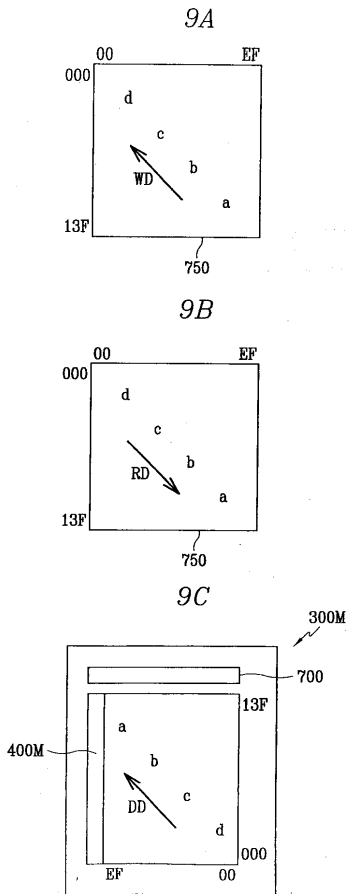
【図 7】



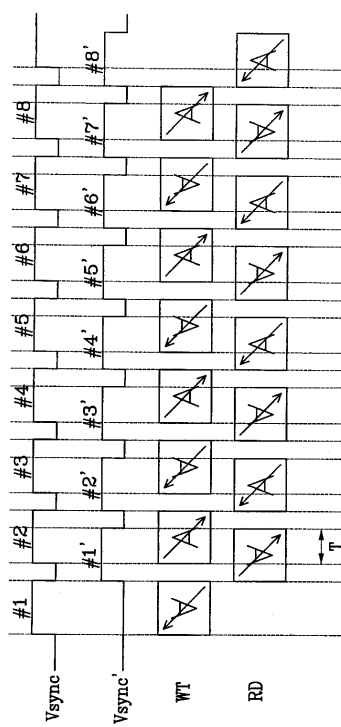
【図 8】



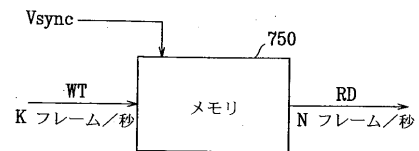
【図 9】



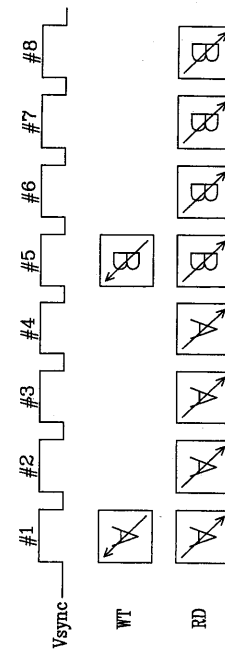
【図 12】



【図 10】



【図 11】



フロンツページノ続キ

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 3 1 B	
	G 0 9 G 3/20 6 6 0 F	

(74)代理人 100134348

弁理士 長谷川 俊弘

(72)発明者 安 寶 ヤン

大韓民国京畿道水原市霊通区網浦洞 5 3 6 - 1 3 番地 ミリムビル 2 0 1 号

(72)発明者 金 炯 傑

大韓民国京畿道龍仁市駒城邑寶亭里 1 1 6 1 番地 ジンサンマウル三星 5 次アパート 5 0 5 棟 2 0 6 号

(72)発明者 金 東 煥

大韓民国京畿道水原市霊通区霊通洞ファンゴルマウル サンヨンアパート 2 5 0 棟 1 4 0 1 号

F ターム(参考) 2H093 NC34 ND49 ND60

5C006 AB01 AF03 AF04 AF42 AF44 AF71 BB16 BC03 BC16 BF02

EB05 FA04

5C080 AA10 BB05 DD01 EE23 FF11 GG15 GG17 JJ01 JJ02 JJ03

JJ04 JJ06 KK47

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2006154715A	公开(公告)日	2006-06-15
申请号	JP2005088631	申请日	2005-03-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	安寶ヤン 金炯傑 金東煥		
发明人	安寶ヤン 金炯傑 金東煥		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G3/3677 G09G5/393 G09G2340/0492 G09G2360/12		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.612.L G09G3/20.621.K G09G3/20.622.Q G09G3/20.631.B G09G3/20.660.F		
F-TERM分类号	2H093/NC34 2H093/ND49 2H093/ND60 5C006/AB01 5C006/AF03 5C006/AF04 5C006/AF42 5C006/AF44 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC16 5C006/BF02 5C006/EB05 5C006/FA04 5C080/AA10 5C080/BB05 5C080/DD01 5C080/EE23 5C080/FF11 5C080/GG15 5C080/GG17 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK47 2H193/ZA04		
代理人(译)	宇谷 胜幸 藤田 健		
优先权	1020040097440 2004-11-25 KR		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置及其驱动方法，该液晶显示装置能够显示原始图像而不会破裂图像，同时具有简单的电路构造。一种显示面板单元，包括连接至栅极线和数据线的多个像素，集成在显示面板单元中的栅极驱动单元以及基于预定控制信号和同步信号的写入和读取操作。显示板单元的操作模式包括普通模式和旋转模式。当显示板单元以旋转模式操作时，存储器的写操作数小于读操作数，并且执行最后的输入操作。首先输出输出数据。这样，门驱动单元被集成在显示板单元上，并且即使当显示板单元旋转时，也可以在与旋转之前的图像相同的方向上显示图像。[选择图]图12

