

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-30949

(P2006-30949A)

(43) 公開日 平成18年2月2日(2006.2.2)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 505	5C006
G09G 3/20 (2006.01)	G09G 3/20 612J	5C080
	G09G 3/20 623B	
	G09G 3/20 623H	

審査請求 有 請求項の数 13 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2005-33936 (P2005-33936)
 (22) 出願日 平成17年2月10日 (2005.2.10)
 (31) 優先権主張番号 093121223
 (32) 優先日 平成16年7月15日 (2004.7.15)
 (33) 優先権主張国 台湾 (TW)

(71) 出願人 501358079
 友達光電▼ふん▲有限公司
 台湾新竹市科学工業園區力行二路1号
 (74) 代理人 100110434
 弁理士 佐藤 勝
 (72) 発明者 チー・スン ワン
 台湾 シンチュウ・カウンティ チュペイ
 ・シティ シアンチェン・3・ストリート
 ナンバー71 7階
 (72) 発明者 チー・シアン ヤン
 台湾 タオユアン・カウンティ326 ヤ
 ンメイ・タウンシップ シンチェン・ロー
 ド ナンバー117

最終頁に続く

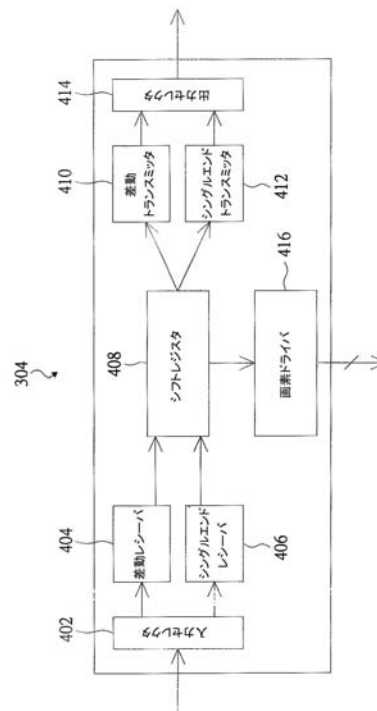
(54) 【発明の名称】 液晶ディスプレイ装置及び駆動チップ、並びにそのデータ伝送方法

(57) 【要約】

【課題】 伝送中の画素信号が減衰するのを防止して、伝送クロックレートを増加させることができる液晶ディスプレイ装置を提供する。

【解決手段】 LCDは、タイミングコントローラと、複数の駆動チップと、ディスプレイパネルとを備える。駆動チップ304は、カスケード接続されており、フレームを表示するようにディスプレイパネルを駆動する。駆動チップ304は、差動レシーバ404と、シングルエンドレシーバ406と、シフトレジスタ408と、差動トランスミッタ410と、シングルエンドトランスミッタ412と、画素ドライバ416を含む。駆動チップ304は、画素信号を受け取り、その画素信号にしたがってディスプレイパネルを駆動し、画素信号を次段の駆動チップに出力する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

第 1 の画素信号を出力するタイミングコントローラと、
第 1 の駆動チップ及び第 2 の駆動チップと、
上記第 1 の駆動チップ及び上記第 2 の駆動チップに電氣的に接続されているディスプレイパネルとを備え、

上記第 1 の駆動チップ及び上記第 2 の駆動チップは、それぞれ、
差動レシーバと、
シングルエンドレシーバと、
差動トランスミッタと、
シングルエンドトランスミッタとを有し、

上記第 1 の駆動チップは、上記タイミングコントローラに電氣的に接続されており、当該第 1 の駆動チップの上記差動レシーバ又は上記シングルエンドレシーバのいずれかを利用して上記第 1 の画素信号を受け取るとともに、当該第 1 の駆動チップの上記差動トランスミッタ又は上記シングルエンドトランスミッタのいずれかを利用して第 2 の画素信号を出力し、

上記第 2 の駆動チップは、上記第 1 の駆動チップに電氣的に接続されており、当該第 2 の駆動チップの上記差動レシーバ又は上記シングルエンドレシーバのいずれかを利用して上記第 2 の画素信号を受け取るとともに、当該第 2 の駆動チップの上記差動トランスミッタ又は上記シングルエンドトランスミッタのいずれかを利用して第 3 の画素信号を出力す

ることを特徴とする液晶ディスプレイ装置。

【請求項 2】

上記第 1 の駆動チップには、第 1 の受信モード、第 2 の受信モード、第 1 の出力モード、及び第 2 の出力モードがあり、

上記第 1 の駆動チップは、第 1 の内部信号を受け取って一時的に格納し、第 2 の内部信号を出力するシフトレジスタをさらに有すること

を特徴とする請求項 1 記載の液晶ディスプレイ装置。

【請求項 3】

上記第 1 の内部信号及び上記第 2 の内部信号は、ともにシングルエンド信号であることを特徴とする請求項 2 記載の液晶ディスプレイ装置。

【請求項 4】

上記第 1 の駆動チップは、上記第 1 の受信モードで当該第 1 の駆動チップの上記差動レシーバに、又は上記第 2 の受信モードで当該第 1 の駆動チップの上記シングルエンドレシーバに、上記第 1 の画素信号を選択的に供給する入力セクタをさらに有すること

を特徴とする請求項 2 記載の液晶ディスプレイ装置。

【請求項 5】

上記第 1 の駆動チップは、上記第 1 の出力モードで当該第 1 の駆動チップの上記差動トランスミッタによって生成された上記第 2 の画素信号、又は上記第 2 の出力モードで当該第 1 の駆動チップの上記シングルエンドトランスミッタによって生成された上記第 2 の画素信号を選択的に出力する出力セクタをさらに有すること

を特徴とする請求項 2 記載の液晶ディスプレイ装置。

【請求項 6】

上記第 1 の駆動チップは、上記第 1 の内部信号又は上記第 2 の内部信号のいずれかを上記シフトレジスタから引き出して、当該第 1 の内部信号又は当該第 2 の内部信号のいずれかにしたがって画像を表示するように上記ディスプレイパネルを駆動する画素ドライバをさらに有すること

を特徴とする請求項 2 記載の液晶ディスプレイ装置。

【請求項 7】

上記第 2 の駆動チップには、第 1 の受信モード、第 2 の受信モード、第 1 の出力モード

10

20

30

40

50

、及び第 2 の出力モードがあり、

上記第 2 の駆動チップは、第 3 の内部信号を受け取って一時的に格納し、第 4 の内部信号を出力するシフトレジスタをさらに有すること

を特徴とする請求項 1 記載の液晶ディスプレイ装置。

【請求項 8】

上記第 3 の内部信号及び上記第 4 の内部信号は、ともにシングルエンド信号であることを特徴とする請求項 7 記載の液晶ディスプレイ装置。

【請求項 9】

上記第 2 の駆動チップは、上記第 1 の受信モードで当該第 2 の駆動チップの上記差動レシーバに、又は上記第 2 の受信モードで当該第 2 の駆動チップの上記シングルエンドレシーバに、上記第 2 の画素信号を選択的に供給する入力セクタをさらに有すること

10

を特徴とする請求項 7 記載の液晶ディスプレイ装置。

【請求項 10】

上記第 2 の駆動チップは、上記第 1 の出力モードで当該第 2 の駆動チップの上記差動トランスミッタによって生成された上記第 3 の画素信号、又は上記第 2 の出力モードで当該第 2 の駆動チップの上記シングルエンドトランスミッタによって生成された上記第 3 の画素信号を選択的に出力する出力セクタをさらに有すること

を特徴とする請求項 7 記載の液晶ディスプレイ装置。

【請求項 11】

上記第 2 の駆動チップは、上記第 3 の内部信号又は上記第 4 の内部信号のいずれかを上記シフトレジスタから引き出して、当該第 3 の内部信号又は当該第 4 の内部信号のいずれかにしたがって画像を表示するように上記ディスプレイパネルを駆動する画素ドライバをさらに有すること

20

を特徴とする請求項 7 記載の液晶ディスプレイ装置。

【請求項 12】

液晶ディスプレイ装置上の第 1 の駆動チップ及び第 2 の駆動チップにおけるデータ伝送方法であって、

上記液晶ディスプレイ装置のタイミングコントローラによって第 1 の画素信号を供給し

、
上記第 1 の駆動チップに対応する受信モードにしたがって、上記タイミングコントローラから受け取った上記第 1 の画素信号を当該第 1 の駆動チップに一時的に格納し、

30

上記第 1 の駆動チップに対応する出力モードにしたがって、当該第 1 の駆動チップによって第 2 の画素信号を上記第 2 の駆動チップに供給し、

上記第 2 の駆動チップに対応する受信モードにしたがって、当該第 2 の駆動チップによって上記第 2 の画素信号を受け取り、

上記第 2 の駆動チップに対応する出力モードにしたがって、当該第 2 の駆動チップによって第 3 の画素信号を供給すること

を特徴とするデータ伝送方法。

【請求項 13】

第 1 の画素信号を受け取って第 2 の画素信号を出力する駆動チップであって、

40

第 1 の受信モードにしたがって上記第 1 の画素信号を選択的に受け取り、第 1 の内部信号を出力する差動レシーバと、

第 2 の受信モードにしたがって上記第 1 の画素信号を選択的に受け取り、上記第 1 の内部信号を出力するシングルエンドレシーバと、

第 1 の出力モードにしたがって、上記第 1 の内部信号を選択的に受け取り、第 2 の内部信号を上記第 2 の画素信号として出力する差動トランスミッタと、

第 2 の出力モードにしたがって、上記第 1 の内部信号を選択的に受け取り、上記第 2 の内部信号を上記第 2 の画素信号として出力するシングルエンドトランスミッタとを備えること

を特徴とする駆動チップ。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般に、液晶ディスプレイ装置に関し、特に、デュアル伝送モードを有する液晶ディスプレイ装置及びこの液晶ディスプレイ装置の駆動チップ、並びにそのデータ伝送方法に関する。この特許出願は、2004年7月15日に提出された台湾特許出願（出願番号093121223）の利益を享受するものであり、その内容は、参照することによってここに組み込まれる。

【背景技術】

【0002】

図1は、従来の液晶ディスプレイ（Liquid Crystal Display；LCD）装置を示している。LCD100は、タイミングコントローラ102と、カスケード接続されたn個の駆動チップ104と、ディスプレイパネル108と、PCB（プリント回路板）106と、ガラス基板110とを含む。PCB106上に配設されたタイミングコントローラ102は、シングルエンドタイプとされる画素信号を出力するのに用いられる。第1の駆動チップ104（1）は、タイミングコントローラ102に電氣的に接続されている。駆動チップ104（1）、104（2）、104（3）、・・・、104（n）は、カスケード接続されている。駆動チップ104（1）がタイミングコントローラ102から画素信号を受け取ると、その画素信号は、駆動チップ104（2）に供給され、さらに、駆動チップ104（2）は、順次、この画素信号を次段の駆動チップ104（3）に供給する。LCD100においては、画素信号が最後の駆動チップ104（n）に供給されるまで、かかる方法が継続される。各駆動チップ104は、捕捉された画素信号にしたがってディスプレイパネル108を駆動する。各駆動チップ104は、ガラス基板110上に配設されている。そのようなガラス基板110上のレイアウトは、チップオンガラス（Chip On Glass；COG）と称される。例えば、COG技術は、米国特許出願公開第2003/0008133号明細書に用いられている。

10

20

【0003】

図2は、従来の駆動チップを示している。画素信号は、駆動チップ104間をシングルエンドタイプで伝送される。駆動チップ104は、シングルエンドレシーバ111と、シングルエンドトランスミッタ112と、シフトレジスタ113と、画素ドライバ114とを含む。例えば、シングルエンドレシーバ111及びシングルエンドトランスミッタ112は、CMOS TTL回路から構成される。まず、シングルエンドレシーバ111は、画素データを受け取ると、その画素データをシフトレジスタ113に供給し、さらに、シフトレジスタ113は、次段の駆動チップへの出力のために、順次、この画素データをシングルエンドトランスミッタ112に供給する。画素ドライバ114は、シフトレジスタ113から当該駆動チップに対応するデータを引き出し、引き出したデータを用いてディスプレイパネル108を駆動する。

30

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、ガラス基板の導電ワイヤのインピーダンスが大きいことに起因して、駆動チップ間に配設されたガラス基板の導電ワイヤを介して画素信号が伝送される場合には、その画素信号はシビアに減衰する。特に、高解像度LCDにおいては、信号をより長く伝送する必要があり、この種のレイアウトの応用が困難な問題として残っていることから、必要とされる駆動チップの数がさらに多くなり、また、信号減衰の問題はより厳しくなる。

40

【0005】

本発明は、このような実情に鑑みてなされたものであり、伝送中の画素信号が減衰するのを防止して、伝送クロックレートを増加させることができる液晶ディスプレイ装置及びその駆動チップ、並びにそのデータ伝送方法を提供することを目的とする。

50

【課題を解決するための手段】

【0006】

本発明は、タイミングコントローラと、カスケード接続された複数の駆動チップと、ディスプレイパネルとを備える液晶ディスプレイ(Liquid Crystal Display; LCD)装置を提供することにより、上述した目的を達成する。タイミングコントローラは、複数の駆動チップのうち第1の駆動チップに画素信号を出力する。第1の駆動チップは、プリセット受信モードにしたがって画素信号を受け取り、プリセット出力モードにしたがって画素信号を第2の駆動チップに出力する。画素信号は、最後の駆動チップに到達するまで同様の方法で伝送され続ける。各駆動チップは、画素信号を抽出し、ディスプレイパネルを駆動するために抽出した画素信号を用いる。

10

【0007】

また、本発明は、LCDのデータ伝送方法を提供することにより、上述した目的のうち他の目的を達成する。LCDは、タイミングコントローラと、カスケード接続された第1の駆動チップ及び第2の駆動チップとを備える。本発明にかかるLCDのデータ伝送方法は、以下の工程を備える。まず、画素信号は、タイミングコントローラから出力される。続いて、第1の駆動チップは、プリセット受信モードにしたがって画素信号を受け取り、その画素信号を引き出す。そして、第1の駆動チップは、プリセット出力モードにしたがって第2の駆動チップに画素信号を伝送する。

【発明の効果】

【0008】

本発明は、伝送中の画素信号が減衰するのを防止することができ、伝送クロックレートを増加させることができる。

20

【発明を実施するための最良の形態】

【0009】

以下、本発明を適用した具体的な実施の形態について図面を参照しながら詳細に説明する。本発明の他の目的、特徴、及び利点は、望ましいものの限定されることはない具体例についての以下の詳細な記述から明らかとなるであろう。以下の記述は、添付した図面を参照してなされる。

【0010】

図3は、本発明の望ましい具体例によるLCDの駆動回路を示している。LCD300は、タイミングコントローラ302と、カスケード接続されたn個の駆動チップ304と、プリント回路板(Print Circuit Board; PCB)306と、ガラス基板310とを含む。PCB306上に配設されたタイミングコントローラ302は、差動タイプで画素信号を出力する。第1の駆動チップ304(1)は、タイミングコントローラ302に電気的に接続されている。駆動チップ304(1), 304(2), 304(3), ..., 304(n)は、シリアルに接続されている。ガラス基板310上に配設された駆動チップ304(1)は、タイミングコントローラ302から出力される画素信号を受け取り、その画素信号を次段の駆動チップ304(2)に供給する。駆動チップ304(2)は、順次、この画素信号を次段の駆動チップ304(3)に供給する。LCD300においては、画素信号が最後の駆動チップ304(n)に供給されるまで、かかる方法が継続される。画素信号は、駆動チップ304間を、差動モードで、又は差動モードとシングルエンドモードとを交互にして伝送される。各駆動チップ304は、ディスプレイパネル308を駆動するために引き出された画素信号を用いる。ガラス基板310は、駆動チップ304の基板である。カスケード接続又は配列された駆動チップを介したそのようなデータ伝送方法は、WOA(Wire on Array)と称される。

30

40

【0011】

図4は、本発明の望ましい具体例による駆動チップを示している。各駆動チップ304は、入力セクタ402と、差動レシーバ404と、シングルエンドレシーバ406と、シフトレジスタ408と、差動トランスミッタ410と、シングルエンドトランスミッタ412と、出力セクタ414と、画素ドライバ416とを含む。

50

【0012】

駆動チップ304は、プリセット受信モードとプリセット出力モードとを有する。プリセット受信モードは、差動モード又はシングルエンドモードとされ、プリセット出力モードもまた、差動モード又はシングルエンドモードとされる。駆動チップ304は、当該駆動チップ304のプリセット受信モードにしたがって画素信号を受け取り、当該駆動チップ304のプリセット出力モードにしたがってその画素信号を出力する。入力セクタ402は、画素信号を受け取った後に当該画素信号を出力するためのものである。入力セクタ402のプリセット受信モードが差動モードである場合には、差動レシーバ404は、画素信号を受け取るように当該入力セクタ402によってイネーブルとされ、その画素信号を出力前に内部信号に変換する。なお、この具体例における内部信号は、シングル

10

【0013】

シフトレジスタ408は、差動レシーバ404又はシングルエンドレシーバ406から内部信号を受け取り、一時的に格納するためのものである。差動トランスミッタ410は、シフトレジスタ408によって出力された内部信号を受け取って変換し、差動タイプで画素信号を出力するものである。シングルエンドトランスミッタ412は、シフトレジスタ408によって出力された内部信号を受け取って変換し、シングルエンドタイプで画素信号を出力するものである。

20

【0014】

出力セクタ414は、プリセット出力モードにしたがって、差動トランスミッタ410又はシングルエンドトランスミッタ412によって出力された画素信号を選択的に出力する。プリセット出力モードが差動モードである場合には、出力セクタ414は、差動トランスミッタ410によって出力された画素信号を出力する。プリセット出力モードがシングルエンドモードである場合には、出力セクタ414は、シングルエンドトランスミッタ412によって出力された画素信号を出力する。画素ドライバ416は、シフトレジスタ408から駆動チップに対応するデータを引き出し、そのデータにしたがって画像

30

【0015】

上述した本発明の具体例によって開示されたLCDは、差動受信モード及びシングルエンド受信モード、並びに差動出力モード及びシングルエンド出力モードを有する駆動チップを備えるものとして説明したが、駆動チップは、ここではさらなる説明を行わないが、差動入出力モードを有するのみでもよい。

【0016】

本発明の具体例によるLCDは、WOAを介してデータを伝送するものとしたが、本発明においては、画素信号がシビアに減衰するのを防止するために、画素信号を差動モードで駆動チップ間に伝送することもできる。また、本発明においては、シングルエンド信号の低消費電力と差動信号の高品質化という双方の利点を組み込むために、差動モード又はシングルエンドモードとを交互にして画素信号を伝送することもできる。さらに、本発明においては、信号伝送に差動モードを用いることにより、高解像度LCDに適用する場合であっても、容易に高解像度を実現することができる。

40

【0017】

本発明が、一例を介して、また望ましい具体例として記述されていた一方で、本発明は、これに限定されるものではないことは理解されるべきである。むしろ、様々な変形例並びに同様の配置及び処理を包含するように意図されるべきである。したがって、添付した特許請求の範囲は、そのような変形例並びに同様の配置及び処理を全て包含するために、最も広い解釈として与えられるべきである。

50

【図面の簡単な説明】

【0018】

【図1】従来の液晶ディスプレイ装置の構成を示すブロック図である。

【図2】従来の駆動チップの構成を示すブロック図である。

【図3】本発明の望ましい具体例による液晶ディスプレイ装置の駆動回路の構成を示すブロック図である。

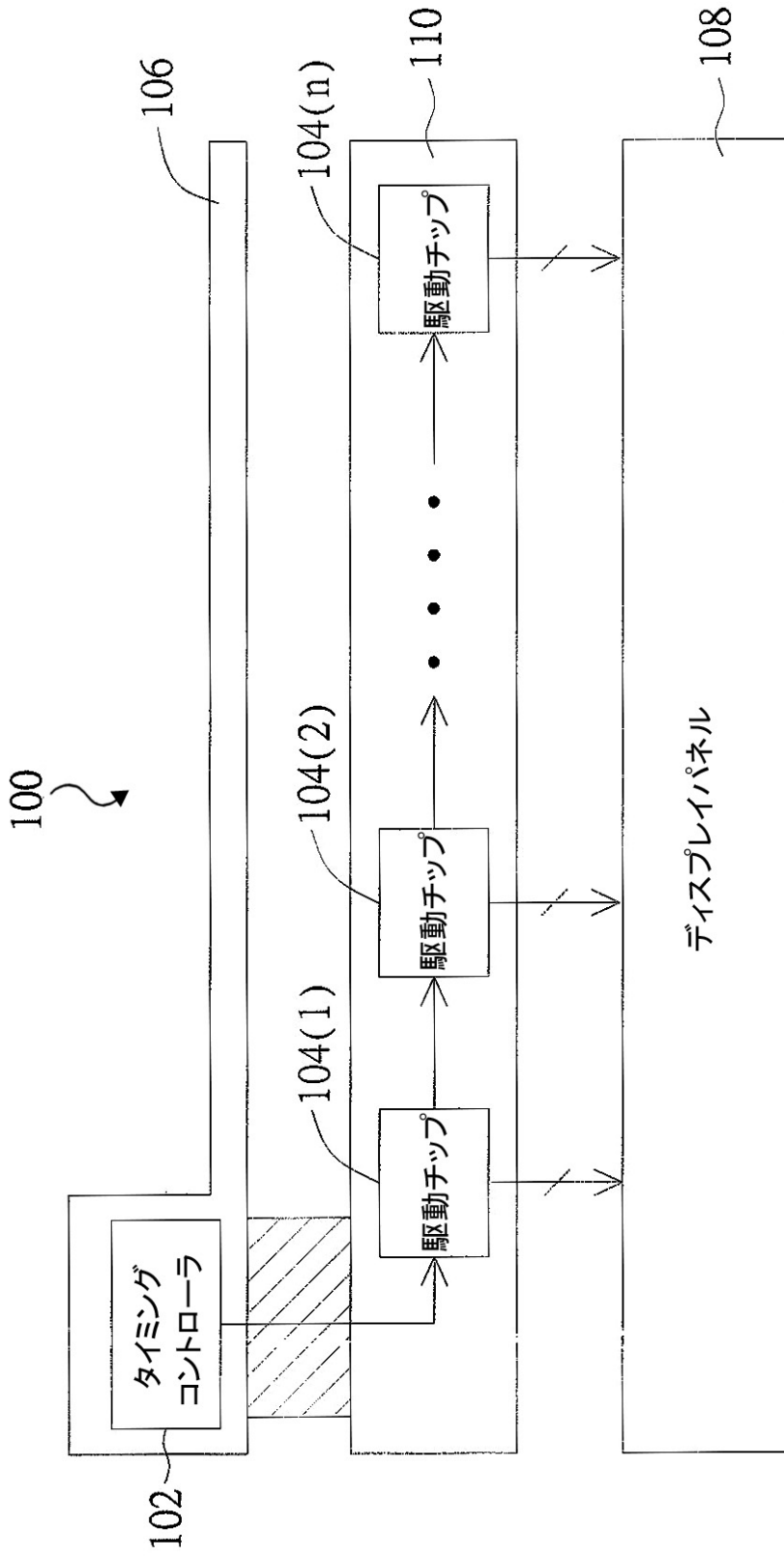
【図4】本発明の望ましい具体例による駆動チップの構成を示すブロック図である。

【符号の説明】

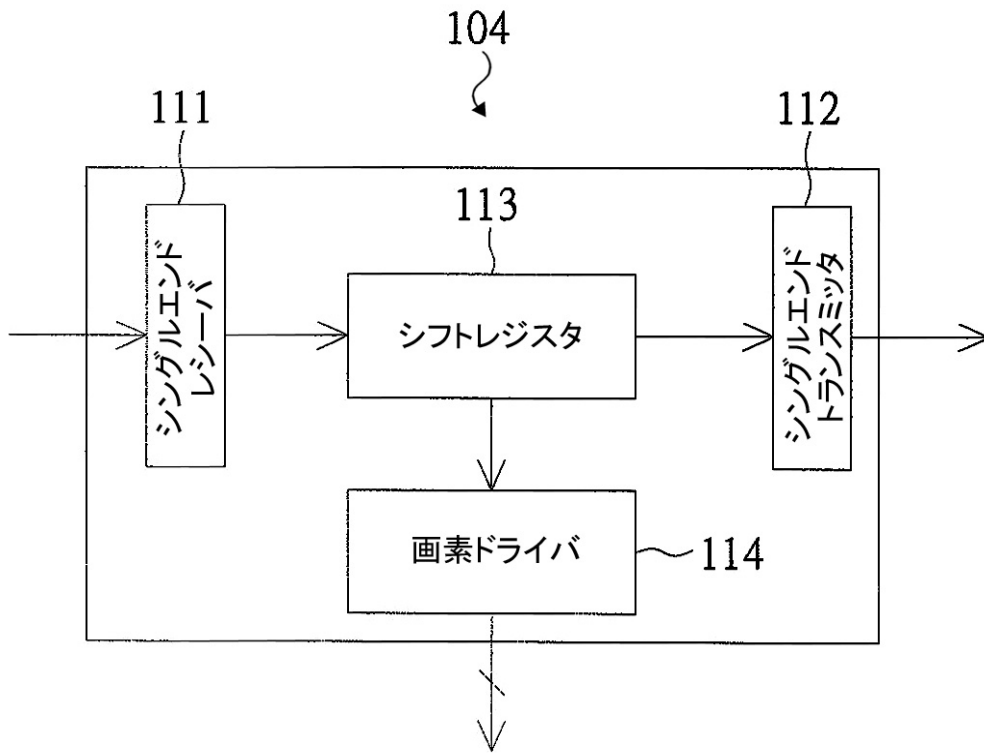
【0019】

300	LCD	10
302	タイミングコントローラ	
304	駆動チップ	
306	PCB	
310	ガラス基板	
402	入力セレクタ	
404	差動レシーバ	
406	シングルエンドレシーバ	
408	シフトレジスタ	
410	差動トランスミッタ	
412	シングルエンドトランスミッタ	20
414	出力セレクタ	
416	画素ドライバ	

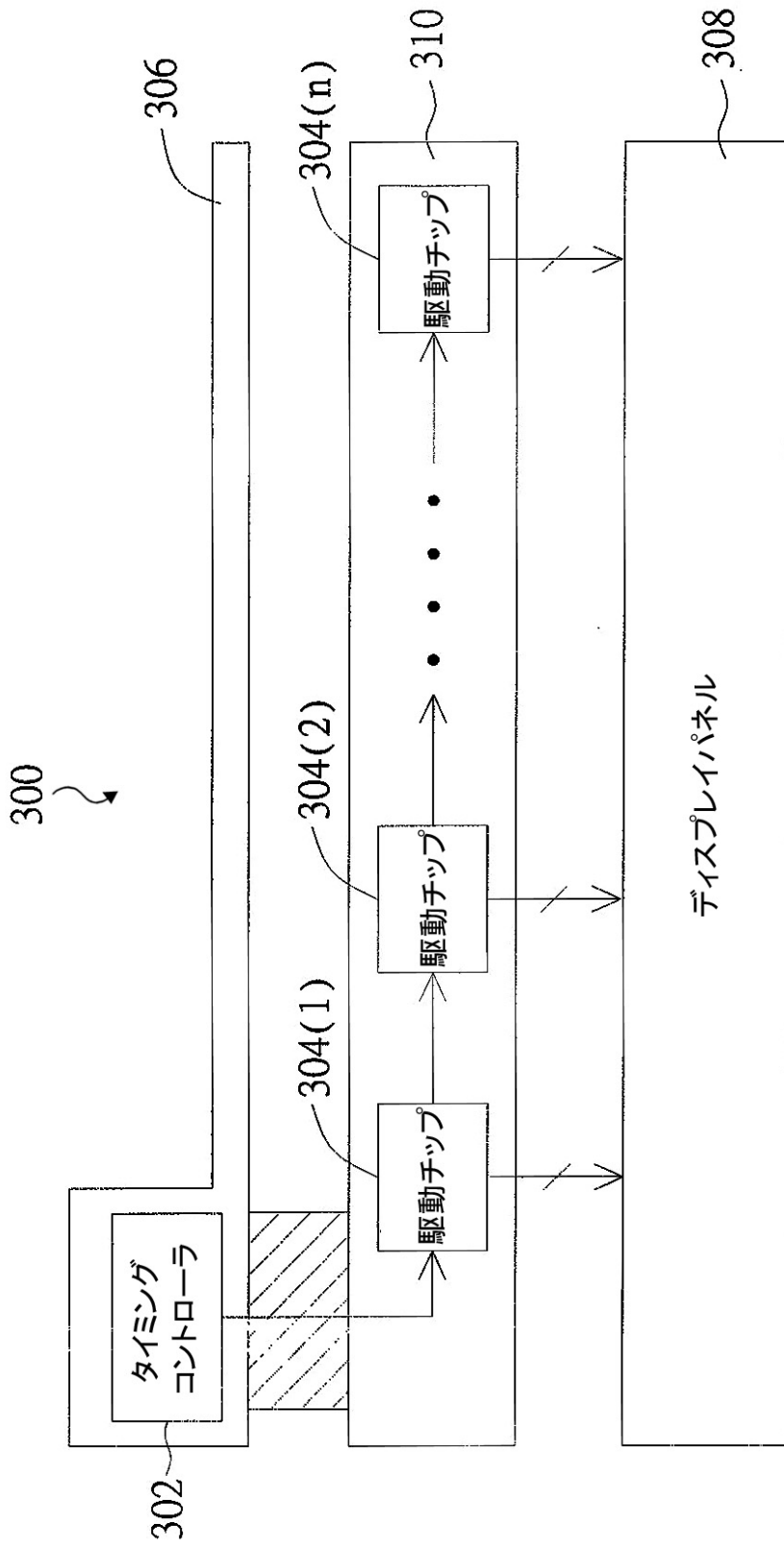
【図1】



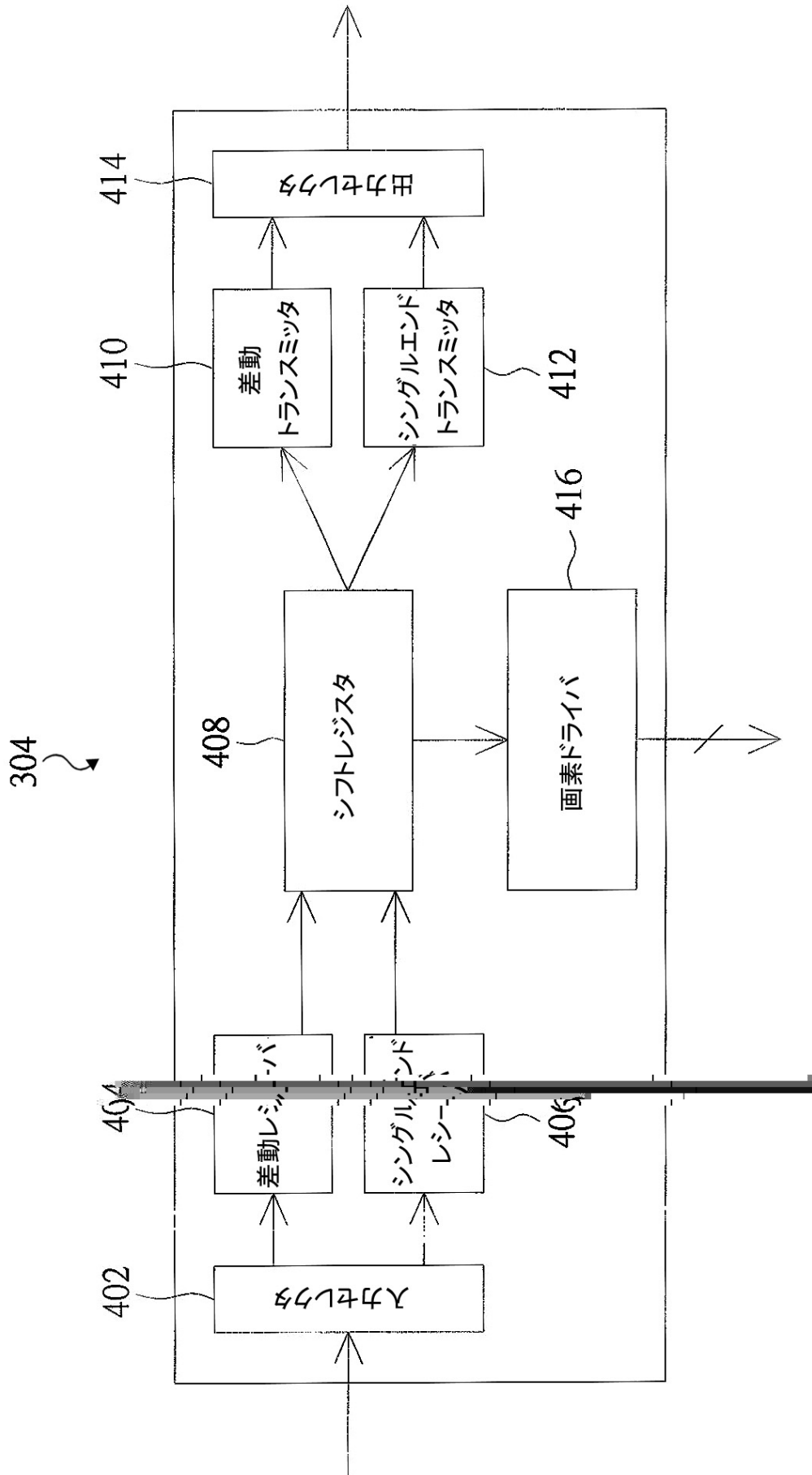
【図2】



【図3】



【図4】



专利名称(译)	液晶显示装置和驱动芯片及其数据传输方法		
公开(公告)号	JP2006030949A	公开(公告)日	2006-02-02
申请号	JP2005033936	申请日	2005-02-10
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▼ふん▲有限公司		
[标]发明人	チー・スンワン チー・シアンヤン チャオリアンルー		
发明人	チー・スンワン チー・シアンヤン チャオ・リアンルー		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3685 G09G2300/0408 G09G2320/0223		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.612.J G09G3/20.623.B G09G3/20.623.H G09G3/20.623.R G09G3/20.633.B		
F-TERM分类号	2H093/NC11 2H093/NC13 2H093/NC22 2H093/ND20 2H093/ND31 2H093/ND43 5C006/AC21 5C006/AC25 5C006/AF34 5C006/AF42 5C006/AF43 5C006/AF50 5C006/AF51 5C006/AF71 5C006/BB12 5C006/BC16 5C006/BC23 5C006/BC24 5C006/FA13 5C080/AA10 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF09 5C080/JJ02		
代理人(译)	佐藤 胜		
优先权	093121223 2004-07-15 TW		
其他公开文献	JP4217982B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，该液晶显示装置能够通过防止在传输期间像素信号的衰减来提高传输时钟速率。LCD包括定时控制器，多个驱动芯片和显示面板。驱动芯片304是级联的，并驱动显示面板显示帧。驱动芯片304包括差分接收器404，单端接收器406，移位寄存器408，差分发送器410，单端发送器412和像素驱动器416。驱动芯片304接收像素信号，根据像素信号驱动显示面板，并在下一级将像素信号输出到驱动芯片。

[选择图]图4

