

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-114952

(P2005-114952A)

(43) 公開日 平成17年4月28日(2005.4.28)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/36	G09G 3/36	2H093
G02F 1/133	G02F 1/133 520	5C006
G09G 3/20	G02F 1/133 550	5C080
H02M 3/155	G09G 3/20 611A	5H730
	G09G 3/20 612A	
審査請求 未請求 請求項の数 20 O L (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2003-347878 (P2003-347878)	(71) 出願人	000005821
(22) 出願日	平成15年10月7日 (2003. 10. 7)		松下電器産業株式会社
			大阪府門真市大字門真1006番地
		(74) 代理人	100077931
			弁理士 前田 弘
		(74) 代理人	100094134
			弁理士 小山 廣毅
		(74) 代理人	100110939
			弁理士 竹内 宏
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(74) 代理人	100115059
			弁理士 今江 克実
		(74) 代理人	100117710
			弁理士 原田 智雄
最終頁に続く			

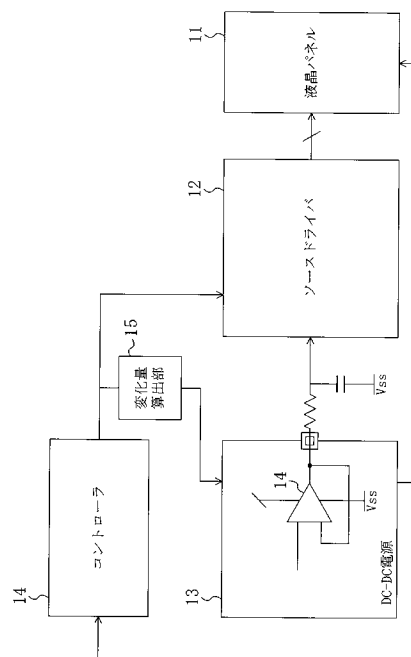
(54) 【発明の名称】 液晶表示装置、電源回路および液晶表示装置の制御方法

(57) 【要約】

【課題】 消費電力の少ない液晶表示装置を提供する。

【解決手段】 本発明の液晶表示装置は、液晶パネル11と、液晶パネル11に電圧を印加することにより階調を制御するソースドライバ12と、ソースドライバ12に電流を供給することによりソースドライバ12を駆動するDC-D C電源13と、ソースドライバ12に階調を制御する信号を供給するコントローラ14と、コントローラ14からの信号の変化量を算出する変化量算出部15とを備えている。DC-D C電源13では、変化量算出部15で算出された信号の変化量に応じて、ソースドライバ12に供給する電流が変化する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

画像を表示することができる表示部と、
上記表示部に電圧を供給するための駆動回路と、
上記駆動回路に、上記電圧を制御するための信号を供給する制御回路と、
上記信号の変化量を算出する変化量算出部と、
上記変化量に基づいた値の電源を、上記駆動回路に供給する電源回路と
を備える、液晶表示装置。

【請求項 2】

請求項 1 に記載の液晶表示装置であって、
上記電源回路は、上記信号の変化量の大小によって、上記駆動回路に供給する電流の量
の大小を調整する、液晶表示装置。

10

【請求項 3】

請求項 1 に記載の液晶表示装置であって、
上記表示部には複数の画素が設けられており、
上記駆動回路は、上記複数の画素に電圧を印加し、
上記変化量算出部は、上記複数の画素のそれぞれに対応する上記信号の変化量を算出し
、
上記電源回路は、上記信号の変化量に比例する量の電流を上記駆動回路に供給する、液
晶表示装置。

20

【請求項 4】

演算増幅器と、
上記演算増幅器の出力に接続された複数段の出力トランジスタからなる出力トランジスタ部と、
上記出力トランジスタとカレントミラーを構成するトランジスタを有する I - V 変換回路と、
上記 I - V 変換回路と上記出力トランジスタ部とに接続され、上記 I - V 変換回路の出力信号に基づいて、上記出力トランジスタの ON / OFF を制御するスイッチング回路と
を備える、電源回路。

30

【請求項 5】

請求項 4 に記載の電源回路であって、
上記 I - V 変換回路は、
上記トランジスタおよび接地線に接続された抵抗体と、
上記トランジスタと上記抵抗体との間に入力部が接続され、上記スイッチング回路に出力部が接続された、複数のインバータからなるインバータ部と
をさらに備える、電源回路。

【請求項 6】

請求項 5 に記載の電源回路であって、
上記出力トランジスタ部は、上記出力トランジスタとして、ゲートが上記演算増幅器の出力に接続され、ソースが電源線に接続された複数段の P M I S トランジスタと、ゲート
が上記演算増幅器の出力に接続され、ドレインが上記 P M I S トランジスタのドレインに接続され、ソースが接地線に接続された複数段の N M I S トランジスタとを備え、
上記 I - V 変換回路における上記トランジスタは、上記出力トランジスタ部における同じ段数の上記 P M I S トランジスタと同じサイズを有する P M I S トランジスタである、
電源回路。

40

【請求項 7】

請求項 5 に記載の電源回路であって、
上記出力トランジスタ部は、上記出力トランジスタとして、ベースが上記演算増幅器の出力に接続され、エミッタが電源線に接続された複数段の p n p バイポーラトランジスタと、ベースが上記演算増幅器の出力に接続され、コレクタが上記 p n p トランジスタのコ

50

レクタに接続され、エミッタが接地線に接続された複数段の $n p n$ バイポーラトランジスタとを備え、

上記 $I - V$ 変換回路における上記トランジスタは、上記出力トランジスタ部における同じ段数の上記 $p n p$ トランジスタのエミッタと同じサイズのエミッタを有する $p n p$ トランジスタである、電源回路。

【請求項 8】

請求項 4 ~ 7 のうちいずれか 1 項に記載の電源回路であって、
上記出力トランジスタ部には電流源が接続されている、電源回路。

【請求項 9】

請求項 4 ~ 8 のうちいずれか 1 項に記載の電源回路であって、
液晶表示装置の電源である、電源回路。

10

【請求項 10】

画像を表示することができる表示部と、
上記表示部の上記画像を制御するための電源を供給することができ、オペアンプを有する電源回路と、
上記オペアンプの出力を規格値と比較する比較器と、
上記比較器からの出力信号に基づいて、上記オペアンプの ON / OFF を制御するスイッチング部と
を備える、液晶表示装置。

【請求項 11】

請求項 10 に記載の液晶表示装置であって、
上記オペアンプは、(+) 側入力部、(-) 側入力部および出力部を有し、
上記比較器は、(+) 側入力部、(-) 側入力部および出力部を有し、
上記比較器の上記 (+) 側入力部は、上記オペアンプの上記出力部と接続され、
上記比較器の上記 (-) 側入力部は、上記オペアンプの上記 (+) 側入力部と接続され、
上記比較器の上記出力部は、上記スイッチング部と接続され、
上記比較器の上記 (-) 側入力部と、上記オペアンプの上記 (+) 側入力部との間には、抵抗が介在している、液晶表示装置。

20

【請求項 12】

画像を表示することができる表示部と、
上記表示部の上記画像を制御するための電源を供給することができ、オペアンプを有する電源回路とを備え、
ブランキング期間には、上記オペアンプが停止する、液晶表示装置。

30

【請求項 13】

請求項 12 に記載の液晶表示装置であって、
上記表示部の上記画像を制御するための信号を生成する制御回路をさらに備え、
上記ブランキング期間には、上記制御回路からの信号に基づいて、上記オペアンプが停止する、液晶表示装置。

【請求項 14】

請求項 13 に記載の液晶表示装置であって、
上記電源回路は、上記オペアンプに供給する電圧を昇圧することができる昇圧回路をさらに有し、
上記昇圧回路には、上記制御回路からクロック信号が供給され、
上記クロック信号の発信周波数は、有効な書き込み期間よりも上記ブランキング期間において低減される、液晶表示装置。

40

【請求項 15】

請求項 12 ~ 14 のうちいずれか 1 項に記載の液晶表示装置であって、
上記表示部は、上部電極と、上記上部電極と対向する下部電極と、上記上部電極と接続されるソース線と、上記上部電極と接続されるゲート線と、上記ソース線および上記ゲート線とを備える、液晶表示装置。

50

ト線に接続されるトランジスタとを有し、

上記トランジスタに接続され、上記ソース線を駆動するためのソースドライバと、

上記トランジスタに接続され、上記ゲート線を駆動するためのゲートドライバとをさらに備える、液晶表示装置。

【請求項 16】

請求項 15 に記載の液晶表示装置であって、

上記電源回路は、上記ソースドライバか、または上記ゲートドライバに上記電源を供給する、液晶表示装置。

【請求項 17】

請求項 15 または 16 に記載の液晶表示装置であって、

上記電源回路は、上記下部電極に上記電源を供給する、液晶表示装置。

10

【請求項 18】

表示部と、上記表示部に電圧を供給するための駆動回路と、上記駆動回路に上記電圧を制御するための信号を供給する制御回路と、上記駆動回路に電源を供給する電源回路とを備える液晶表示装置の制御方法であって、

上記制御回路からの上記信号の変化量を算出するステップ (a) と、

上記変化量に基づいて、上記電源回路から上記駆動回路に電源を供給するステップ (b) と

を備える、液晶表示装置の制御方法。

【請求項 19】

請求項 18 に記載の液晶表示装置の制御方法であって、

上記ステップ (b) では、上記変化量の大小によって、上記駆動回路に供給する電流の量の大小を調整する、液晶表示装置の制御方法。

20

【請求項 20】

請求項 18 または 19 に記載の液晶表示装置の制御方法であって、

上記表示部には複数の画素が設けられており、

上記ステップ (a) では、上記複数の画素のそれぞれに対応する上記信号の上記変化量を算出し、

上記ステップ (b) では、上記変化量に比例する量の電流を上記駆動回路に供給する、液晶表示装置の制御方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置、液晶表示装置等に用いる電源回路、および液晶表示装置の制御方法に関するものであり、特に、アクティブマトリクス駆動型の液晶表示装置に関するものである。

【背景技術】

【0002】

液晶表示装置は、TV やパーソナルコンピュータ用ディスプレイ、携帯機器用のパネルなどに幅広く用いられている。

40

【0003】

図 8 は、従来の液晶表示装置の構成を示す模式図である。ここでは、アクティブマトリクス駆動の液晶表示装置について説明する。

【0004】

図 8 に示すように、従来の液晶駆動装置は、マトリクス状に配置された画素 (図示せず) を有する液晶パネル 101 と、液晶パネル 101 における各画素の階調を制御するソースドライバ 102 と、ソースドライバ 102 に電流を供給することによりソースドライバ 102 を駆動する DC - DC 電源 103 とを備えている。また、図示を省略するが、液晶パネル 101 の各画素のスイッチングを行うためのゲートドライバや、ソースドライバ 102 に制御信号を供給するためのコントローラなども設けられている。

50

【0005】

液晶パネル101では、対向する2枚の電極の間に液晶が挟まれている。2枚の電極のうちいずれか一方は、画素ごとに、TFT (Thin-Film-Transistor) に接続されている。TFTのゲートには、ゲートドライバから電圧が印加される。ゲートに印加する電圧を制御することにより、画素ごとのスイッチング動作が可能となる。TFTのソースには、ソースドライバ102から電圧が印加される。ソースに印加する電圧を制御することにより、画素ごとの階調を変化させることができる。ソースドライバ102には、コントローラからの信号とDC-DC電源103からの電流とが供給される。TFTのドレイン(対向電極)には、DC-DC電源103から電圧が印加されている場合もある。

【0006】

DC-DC電源103内には、入力電圧を増幅するためのオペアンプ104が設けられている。オペアンプ104は、昇圧回路(図示せず)に接続されていることもある。この昇圧回路は、外部供給電源電圧から作られた基準電圧を昇圧してオペアンプ104に供給するためのものである。

【特許文献1】特開平8-96961号公報

【非特許文献1】榎原淳,「駆動回路および液晶用駆動回路」,株式会社リコー,

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、従来の液晶表示装置では次のような不具合が生じていた。

【0008】

DC-DC電源103は、一定量の電流 I_{max} をソースドライバ102に供給している。この電流 I_{max} は、ソースドライバ102が最大出力で動作するのに十分な量である。このように十分な量の電流を供給することにより、液晶パネル101に安定した画像を表示することが可能になると考えられている。しかしながら、液晶パネル101の表示パターンに関わらず、常に多量の電流が発生するため、DC-DC電源103やソースドライバ102で消費される電力が大きくなってしまふ。

【0009】

このような不具合は、液晶パネル101における電極に電圧を与える電源に共通するものである。

【0010】

本発明の目的は、液晶パネルの表示の変化の度合いによってDC-DC電源などの電源の出力を変化させる手段を講ずることにより、画面表示の安定性を低下させることなく、消費電力の少ない液晶表示装置を提供することにある。

【課題を解決するための手段】

【0011】

本発明の第1の液晶表示装置は、画像を表示することができる表示部と、上記表示部に電圧を供給するための駆動回路と、上記駆動回路に、上記電圧を制御するための信号を供給する制御回路と、上記信号の変化量を算出する変化量算出部と、上記変化量に基づいた値の電源を、上記駆動回路に供給する電源回路とを備える。

【0012】

これにより、表示部の画像の変化によって電源回路が供給する電源の大きさを変化させることができる。したがって、常に一定の値の電源を供給していた従来と比較して、表示部の画像の質を低下させることなく消費電力を削減することができる。

【0013】

上記電源回路は、上記信号の変化量の大小によって、上記駆動回路に供給する電流の量の大小を調整してもよい。

【0014】

上記表示部には複数の画素が設けられており、上記駆動回路は、上記複数の画素に電圧を印加し、上記変化量算出部は、上記複数の画素のそれぞれに対応する上記信号の変化量

10

20

30

40

50

を算出し、上記電源回路は、上記信号の変化量に比例する量の電流を上記駆動回路に供給してもよい。この場合には、複数の画素のそれぞれにおいて、画像が変化する時間を均一にすることができるので、表示をより安定させることができる。

【0015】

本発明の第1の電源回路は、演算増幅器と、上記演算増幅器の出力に接続された複数段の出力トランジスタからなる出力トランジスタ部と、上記出力トランジスタとカレントミラーを構成するトランジスタを有するI-V変換回路と、上記I-V変換回路と上記出力トランジスタ部とに接続され、上記I-V変換回路の出力信号に基づいて、上記出力トランジスタのON/OFFを制御するスイッチング回路とを備える。

【0016】

これにより、同じ段数の出力トランジスタとI-V変換回路におけるトランジスタとは同じ量の電流が流れる。この電流の量に応じて、スイッチング回路が出力トランジスタのON/OFFを制御するので、その時点の電流を流すために必要な段数分の出力トランジスタを駆動することができる。つまり、表示が変化するたびに駆動する出力トランジスタの段数を調整することができるので、画像の質を低下させることなく、消費電力を削減することができる。

【0017】

上記I-V変換回路は、上記トランジスタおよび接地線に接続された抵抗体と、上記トランジスタと上記抵抗体との間に入力部が接続され、上記スイッチング回路に出力部が接続された、複数のインパータからなるインパータ部とをさらに備えることにより、好ましく動作することができる。

【0018】

上記出力トランジスタ部は、上記出力トランジスタとして、ゲートが上記演算増幅器の出力に接続され、ソースが電源線に接続された複数段のPMISトランジスタと、ゲートが上記演算増幅器の出力に接続され、ドレインが上記PMISトランジスタのドレインに接続され、ソースが接地線に接続された複数段のNMISトランジスタとを備え、上記I-V変換回路における上記トランジスタは、上記出力トランジスタ部における同じ段数の上記PMISトランジスタと同じサイズを有するPMISトランジスタであってもよい。

【0019】

上記出力トランジスタ部は、上記出力トランジスタとして、ベースが上記演算増幅器の出力に接続され、エミッタが電源線に接続された複数段のpnpバイポーラトランジスタと、ベースが上記演算増幅器の出力に接続され、コレクタが上記pnpトランジスタのコレクタに接続され、エミッタが接地線に接続された複数段のnpnバイポーラトランジスタとを備え、上記I-V変換回路における上記トランジスタは、上記出力トランジスタ部における同じ段数の上記pnpトランジスタのエミッタと同じサイズのエミッタを有するpnpトランジスタであってもよい。

【0020】

上記出力トランジスタ部には電流源が接続されていることにより、出力トランジスタに起因する容量が充電されるのを待つことなく、電流を発生させることができる。よって、高速動作が可能となる。

【0021】

この電源回路は、液晶表示装置の電源であることが好ましい。

【0022】

本発明の第2の液晶表示装置は、画像を表示することができる表示部と、上記表示部の上記画像を制御するための電源を供給することができ、オペアンプを有する電源回路と、上記オペアンプの出力を規格値と比較する比較器と、上記比較器からの出力信号に基づいて、上記オペアンプのON/OFFを制御するスイッチング部とを備える。

【0023】

これにより、オペアンプからの出力が十分に大きい時には一時的にオペアンプを停止して、出力が小さくなると再度オペアンプを駆動することができるので、表示部の画

10

20

30

40

50

質を低下させることなく、消費電力を低減することができる。

【0024】

上記オペアンプは、(+)側入力部、(-)側入力部および出力部を有し、上記比較器は、(+)側入力部、(-)側入力部および出力部を有し、上記比較器の上記(+)側入力部は、上記オペアンプの上記出力部と接続され、上記比較器の上記(-)側入力部は、上記オペアンプの上記(+)側入力部と接続され、上記比較器の上記出力部は、上記スイッチング部と接続され、上記比較器の上記(-)側入力部と、上記オペアンプの上記(+)側入力部との間には、抵抗が介在していてもよい。

【0025】

本発明の第3の液晶表示装置は、画像を表示することができる表示部と、上記表示部の上記画像を制御するための電源を供給することができ、オペアンプを有する電源回路とを備え、ブランキング期間には、上記オペアンプが停止する。

10

【0026】

これにより、表示部に書き込みが行われないブランキング期間にのみオペアンプを停止させ、表示部に書き込みが行われる有効な書き込み期間中にはオペアンプを駆動させることができるので、表示部の画質を低下させることなく、消費電力を削減することができる。

【0027】

上記表示部の上記画像を制御するための信号を生成する制御回路をさらに備え、上記ブランキング期間には、上記制御回路からの信号に基づいて、上記オペアンプが停止してもよい。

20

【0028】

上記電源回路は、上記オペアンプに供給する電圧を昇圧することができる昇圧回路をさらに有し、上記昇圧回路には、上記制御回路からクロック信号が供給され、上記クロック信号の発信周波数は、有効な書き込み期間よりも上記ブランキング期間において低減されることにより、さらに消費電力を削減することができる。

【0029】

上記表示部は、上部電極と、上記上部電極と対向する下部電極と、上記上部電極と接続されるソース線と、上記上部電極と接続されるゲート線と、上記ソース線および上記ゲート線に接続されるトランジスタとを有し、上記トランジスタに接続され、上記ソース線を駆動するためのソースドライバと、上記トランジスタに接続され、上記ゲート線を駆動するためのゲートドライバとをさらに備えていてもよい。

30

【0030】

上記電源回路は、上記ソースドライバか、または上記ゲートドライバに上記電源を供給してもよい。

【0031】

上記電源回路は、上記下部電極に上記電源を供給してもよい。

【0032】

本発明の液晶表示装置の駆動方法は、表示部と、上記表示部に電圧を供給するための駆動回路と、上記駆動回路に上記電圧を制御するための信号を供給する制御回路と、上記駆動回路に電源を供給する電源回路とを備える液晶表示装置の制御方法であって、上記制御回路からの上記信号の変化量を算出するステップ(a)と、上記変化量に基づいて、上記電源回路から上記駆動回路に電源を供給するステップ(b)とを備える。

40

【0033】

これにより、表示部の画像の変化によって電源回路が供給する電源の大きさを変化させることができる。したがって、常に一定の値の電源を供給していた従来と比較して、表示部の画像の質を低下させることなく消費電力を削減することができる。

【0034】

上記ステップ(b)では、上記変化量の大小によって、上記駆動回路に供給する電流の量の大小を調整してもよい。

50

【0035】

上記表示部には複数の画素が設けられており、上記ステップ(a)では、上記複数の画素のそれぞれに対応する上記信号の上記変化量を算出し、上記ステップ(b)では、上記変化量に比例する量の電流を上記駆動回路に供給してもよい。この場合には、複数の画素のそれぞれにおいて、画像が変化する時間を均一にすることができるので、表示をより安定させることができる。

【発明の効果】

【0036】

本発明では、画面表示の安定性を低下させることなく、消費電力の少ない液晶表示装置を得ることができる。

10

【発明を実施するための最良の形態】

【0037】

(第1の実施形態)

以下に、第1の実施形態における液晶駆動装置とその制御方法について、図面を参照しながら説明する。図1は、第1の実施形態における液晶駆動装置の構成を示す模式図である。

【0038】

図1に示すように、本実施形態の液晶駆動装置は、マトリックス状に配置された画素(図示せず)を有する液晶パネル11と、液晶パネル11に電圧を印加することにより各画素の階調を制御するソースドライバ12と、ソースドライバ12に電流を供給することによりソースドライバを駆動するDC-DC電源13と、ソースドライバ12に階調を制御する信号を供給するコントローラ14と、コントローラ14からの信号の変化量を算出する変化量算出部15とを備えている。

20

【0039】

液晶パネル11では、図示は省略しているが、対向する2枚の電極の間に液晶が挟まれている。2枚の電極のうちのいずれか一方は、TFT(Thin-Film-Transistor)に接続されている。TFTのソースには、画素ごとに、ソースドライバ12からの電圧が印加される。

【0040】

ソースドライバ12には、コントローラ14からの信号と、DC-DC電源13からの電流とが供給される。コントローラ14からの信号には、各画素ごとの階調が示されている。このとき、例えば、ある画素で白が表示される場合には、その画素に対応する信号の階調表示ビットは「All Low」であり、他の画素で黒が表示される場合には、その画素に対応する信号の階調表示ビットが「All High」である。ソースドライバ12は、これらの信号を電圧に変換して液晶パネル11に印加する。

30

【0041】

コントローラ14には、外部から画像データの信号が入力する。コントローラ14はその信号をデコードし、ソースドライバ12の各画素がどのようなタイミングでどの階調を表示するかを指示する信号をソースドライバ12に供給する。

【0042】

変化量算出部15では、コントローラ14からソースドライバ12に供給する信号の変化量を算出する。つまり、tフレーム目(t=1, 2, 3...)の信号XN(t)がコントローラ14から出力されると、あらかじめ保持しておいた(t-1)フレーム目の信号XN(t-1)とtフレーム目の信号XN(t)とを比較し、ビット数の変化量を算出する。この変化量を、DC-DC電源13に供給する。

40

【0043】

DC-DC電源13は、変化量算出部15からの信号を受けて、液晶パネル11の表示が(t-1)フレームからtフレームに変化するのに必要な電流を決定し、ソースドライバ12に供給する。

【0044】

50

次に、本実施形態における液晶駆動装置の制御方法について、図1および図2を参照しながら説明する。図2は、第1の実施形態において、画像パターンに基づいて、液晶パネルに画像が表示されるステップを示すフローチャート図である。

【0045】

本実施形態の制御方法では、図2に示すように、まずステップST1で、コントローラ14から、ビット数がNbitの、tフレーム目の信号XN(t)が発信される。この信号XN(t)は、コントローラ14において、画像データをデコードすることにより生成されたものである。

【0046】

信号XN(t)は、ソースドライバ12と変化量算出部15とに出力される。信号XN(t)がソースドライバ12に到達すると、ステップST2aにおいて、各画素の階調電圧が決定される。その後、ステップST3aで、ソースドライバ12において、各画素ごとに、液晶パネルの階調を変化させるのに必要な能力が決定される。つまり、液晶パネル11の表示を(t-1)フレーム目の階調からtフレームの階調に変化させるために、ソースドライバ12が液晶パネル11に新たに印加する必要がある電圧が決定される。なお、液晶パネル11のうちには、階調が変化しない画素が含まれる場合もある。この場合には、その画素の電極間に同じ量の電荷を保持することができるだけの電圧を印加すればよい。

【0047】

一方、コントローラ14から発せられた信号XN(t)が変化量算出部15に到達すると、ステップST2bにおいて、信号XN(t)と1フレーム前の信号XN(t-1)とが比較され、変化量が算出される。信号XN(t-1)は、変化量算出部15においてあらかじめバッファ(図示せず)に保存されていたものである。このとき、(t+1)フレーム目の信号XN(t+1)が出力されたときの比較のために、信号XN(t)をバッファに保存しておく。

【0048】

その後、ステップST3bで、DC-DC電源13において、信号の変化量に基づいて、ソースドライバ12を駆動するのに必要なDC-DC電源13の能力が決定される。具体的にいうと、液晶パネルの階調を(t-1)フレーム目からtフレーム目に変化させるためにソースドライバ12に供給する必要がある電流の値を算出する。

【0049】

次に、ステップST4で、DC-DC電源13内のオペアンプ14を制御することにより、ソースドライバ12に電流を供給する。このときに供給する電流には、ソースドライバ12の充放電に必要な量だけでなく、ソースドライバ12を定常状態に保つための量も含まれる。

【0050】

次に、ステップST5においてソースドライバ12が動作する。

【0051】

次に、ステップST6において、液晶パネル11にtフレーム目の画面が表示される。

【0052】

以下に、本実施形態で得られる効果について、従来と比較しながら説明する。

【0053】

従来では、DC-DC電源からソースドライバには、大電流Imaxが一定の量で供給されていた。ここで、大電流Imaxとは、ソースドライバを最大出力で駆動するのに必要な量の電流をいう。つまり、DC-DC電源は、全ての画素において階調が大きく変化するような場合にも対応できる量の電流を、常にソースドライバに供給していた。従来では、このような大電流Imaxは、液晶パネルの画像を安定させるために必要であると考えられていた。

【0054】

それに対し、本実施形態では、変化量算出部15において、フレームごとの階調の変化

量を算出する。そして、DC - DC電源13では、その変化量に応じた量の電流をソースドライバ12に供給する。これにより、画面パターンの変化が小さい場合には、DC - DC電源13のオペアンプ14やソースドライバ12のオペアンプ（図示せず）の消費電力を低減できる。一方、画像パターンの変化が大きい場合にも、十分な量の電流をソースドライバ12に供給することができるようになる。つまり、ソースドライバ12では、常に必要な値の電圧を液晶パネル11に印加することができる。以上のことから、本実施形態では、画質を低下させることなく、消費電力を削減することができる。

【0055】

なお、本実施形態のように信号の変化量を算出する方法は、以下のような方法に適用することができる。

【0056】

液晶パネル11において、フレームが変化するときにかかる時間は、下記(1)式に示すように、液晶パネル11の2枚の電極の間に蓄積する容量を、供給される電流で割った値となる。

【0057】

$$t = Q / I \quad \dots (1) \text{式}$$

(t : 時間, Q : 電荷, I : 電流)

フレームが変化するとき、階調の変化量大きい画素では電荷の変化も大きく、階調の変化量小さい画素では電荷の変化も小さい。そのため、従来のようにDC - DC電源から一定の電流をソースドライバに供給した場合には、階調の変化量大きいほど、フレームが変化するのに長い時間がかかってしまう。画素によって時間が異なると、均一な画質が得られない。

【0058】

このような不具合への対策として、階調を制御する信号の変化量を監視して、フレームの変化にかかる時間の差が少なくなるように電流の量を調整する方法をとることができる。具体的には、各画素に、階調の変化量に比例する量の電流を供給する。この方法によると、各画素におけるフレームの変化時間を一定にすることができるので、液晶パネルの表示をより安定させることができる。また、従来と比較して、消費電力を削減することもできる。

【0059】

なお、本実施形態は、A級、B級およびAB級のいずれのオペアンプを用いた場合にも適用することができる。

【0060】

(第2の実施形態)

以下に、第2の実施形態における液晶駆動装置とその動作について、図面を参照しながら説明する。図3は、第2の実施形態における液晶駆動装置の構成を示す模式図であり、図4は、図3に示す液晶駆動装置のうちDC - DC電源内の構成を詳細に示す回路図である。

【0061】

図3に示すように、本実施形態の液晶駆動装置は、マトリクス状に配置された画素（図示せず）を有する液晶パネル11と、液晶パネル11の電圧を印加することにより各画素の階調を制御するソースドライバ12と、ソースドライバ12に電流を供給することによりソースドライバを駆動するDC - DC電源13とを備えている。

【0062】

図4に示すように、DC - DC電源13は、演算増幅器21と、演算増幅器21の出力に接続され、1段からn段までのPMISトランジスタ22(1) ~ 22(n)およびNMISトランジスタ23(1) ~ 23(n)が並列に配置する出力トランジスタ部24と、出力トランジスタ部24における各PMISトランジスタ22(1) ~ 22(n)のゲートと接続されるn段のPMISトランジスタ26(1) ~ 26(n)を有するI - V変換回路25とを備えている。

10

20

30

40

50

【0063】

演算増幅器21は、オペアンプ(図示せず)を有している。

【0064】

出力トランジスタ部24では、n段のPMISトランジスタ22(1)~22(n)のゲート電極とNMISトランジスタ23(1)~23(n)のゲート電極とが、それぞれ演算増幅器21の出力と接続されている。PMISトランジスタ22(1)~22(n)のソース電極は電源線VCCに接続され、ドレイン電極は、同じ段数におけるNMISトランジスタ23(1)~23(n)のドレイン電極に接続されている。NMISトランジスタ23(1)~23(n)のソース電極は、接地線VSSに接続されている。

【0065】

ところで、下記の(2)式に示すように、トランジスタサイズWと、ソース・ドレイン間に流れる電流 I_{DS} とは比例する。

【0066】

$$I_{DS} = (1/2) \mu C_{OX} (W/L) (V_{GS} - V_T)^2 \quad \dots (2) \text{式}$$

(μ : キャリアの移動度

C_{OX} : ゲート酸化膜容量

W: トランジスタサイズ

L: ゲート長

V_{GS} : ゲート-ソース間電圧

V_T : しきい値電圧)

そのため、1段からn段のトランジスタのサイズ比を、1:2:・・・:nとすることにより、出力トランジスタ部24の1段からn段において流れる電流の比も、1:2:・・・:nとすることができる。

【0067】

I-V変換回路25は、出力トランジスタ部24における各段のトランジスタのON、OFFを制御するために設けられている。I-V変換回路25は、PMISトランジスタ22(1)~22(n)と同じサイズを有するPMISトランジスタ26(1)~26(n)と、一端がPMISトランジスタ26(1)~26(n)のドレインに接続され、他端が接地線VSSに接続された抵抗27(1)~27(n)と、2つのインバータが直列に接続されるインバータ部28(1)~28(n)とを備えている。

【0068】

PMISトランジスタ26(1)~26(n)のゲートは、同じ段数におけるPMISトランジスタ22(1)~22(n)のゲートに接続されている。PMISトランジスタ26(1)~26(n)とPMISトランジスタ22(1)~22(n)とは、それぞれの段数においてカレントミラー回路となっている。PMISトランジスタ26(1)~26(n)のソースは電源線VCCに接続され、ドレインは抵抗27(1)~27(n)とインバータ部28(1)~28(n)の入力とに接続されている。

【0069】

抵抗27(1)~27(n)は、それぞれ、 $VCC / (I/N)$, $VCC / (2I/N)$ ・・・ $VCC / (nI/N)$ の値の抵抗値を有している。

【0070】

インバータ部28(1)~28(n)では、1つ目のインバータ29(1)~29(n)と2つ目のインバータ30(1)~30(n)とが直列に接続されている。インバータ部28(1)~28(n)では、入力が、PMISトランジスタ26(1)~26(n)のドレイン電極と抵抗27(1)~27(n)との間に接続されている。1つ目のインバータ29(1)~29(n)の出力はスイッチ32(1)~32(n)に接続され、2つ目のインバータ30(1)~30(n)の出力はスイッチ31(1)~31(n)に接続されている。

【0071】

次に、本実施形態の液晶駆動装置の動作について、図4を参照しながら説明する。

10

20

30

40

50

【0072】

演算増幅器21からの電流は、出力トランジスタ部24とI-V変換回路25とにおいて、1段目からn段目に順に流れていく。このとき、I-V変換回路25は、電流の量に応じて1段目からn段目までのうちの段数まで電流が流れるかを制御する。

【0073】

具体的にいうと、1段からn段までにおけるある段数(段数aとする)のPMISトランジスタ22(a)とNMISトランジスタ23(a)とに電流が流れると、同時に、I-V変換回路25の段数aにおけるPMISトランジスタ26(a)にも電流が流れ込む。このとき、PMISトランジスタ22(a)とPMISトランジスタ26(a)とのトランジスタサイズは同じであり、これらはカレントミラー回路であるので、2つのトランジスタには同じ量の電流が流れる。PMISトランジスタ26(a)に流れた電流は、インバータ部28(a)の入力部に達する。このときの電流量が多い場合には、インバータ部28(a)における1つめのインバータ29(a)への入力信号はHighとなり、出力信号はLowとなる。2つ目のインバータ30(a)の出力信号はHighとなる。1つ目のインバータ29(a)のLowの出力は、スイッチ32(a)をOFFにし、2つ目のインバータ30(a)のHighの出力は、スイッチ31(a)をONの状態に保つので、PMISトランジスタ22(a)およびNMISトランジスタ23(a)には電流が流れ続ける。

10

【0074】

一方、段数aにおいて、インバータ部28に流れこむ電流の量が少ない場合には、1つ目のインバータ29(a)への入力信号はLowとなり、出力信号はHighとなる。2つ目のインバータ30(a)の出力信号はLowとなる。1つ目のインバータ29(a)のHighの出力は、スイッチ32(a)をONにし、2つ目のインバータ30(a)のLowの出力は、スイッチ31(a)をOFFにするので、PMISトランジスタ22(a)およびNMISトランジスタ23(a)に電流は流れない。

20

【0075】

以下に、本実施形態で得られる効果について、従来と比較しながら説明する。

【0076】

従来から、DC-DC電源の出力部には、大きな電力を発生させることができるトランジスタ(出力トランジスタ)が設けられていた。そして、必要な電流の値にかかわらず、常にそのトランジスタを駆動させていた。トランジスタが複数設けられている場合には、全てのトランジスタを駆動させていた。

30

【0077】

それに対し、本実施形態では、DC-DC電源の出力部に出力トランジスタ部24およびI-V変換回路25(1)~25(n)を設け、出力トランジスタ部24における各段のトランジスタのON/OFFを制御する。これにより、ソースドライバに供給する電流の量を最適な値に調整することができる。

【0078】

ここで、ソースドライバに供給する電流 I_s は、ソースドライバ自体が消費する電流と、液晶パネルの充放電に必要な電流との和である。電流 I_s は、液晶パネルの充放電があるときには(3)式、ないときには(4)式に示す分だけ必要となる。

40

【0079】

$$I_s = I_{s0} + I_{PA} \quad \dots (3) \text{式}$$

(I_s : ソースドライバに供給する必要のある電流
 I_{s0} : ソースドライバの静止電流
 I_{PA} : パネルの充放電電流)

$$I_s = I_{s0} \quad \dots (4) \text{式}$$

ここで、パネルの充放電電流 I_{PA} は、下記の(5)式で表される。

【0080】

$$I_{PA} = C_{s0} \times |V(t) - V(t-1)| / T \quad \dots (5) \text{式}$$

50

(C_{S0} : ソース線の負荷容量

$V(t)$: t フレーム目の出力電圧

T : 収束時間)

例えば、TFTパネルでは、パネルの充放電電流 I_{PA} の最大値は 3 ~ 4 mA 程度である。一方、ソースドライバの静止電流 I_{S0} は 1 mA 以下である。つまり、パネルの充放電の有無によって、ソースドライバに必要な電流 I_S の量は大きく異なることが分かる。また、パネルの充放電がある場合にも、パネルの表示の変化の大小によって、必要な充放電電流 I_{PA} の値も逐次変化する。

【0081】

そのため、本実施形態のように、フレームが変化するたびに電流の量を調整することができるので、大幅な消費電力の削減が可能となる。また、本実施形態では、同じ種類の電流源 (MISトランジスタ) からソースドライバに電流を供給するので、安定した画像を得ることができる。

【0082】

なお、上述の説明では、出力トランジスタ部 24 および I - V 変換回路 25 のトランジスタが MISFET である場合について説明した。しかし、本発明では、MISFET の代わりにバイポーラトランジスタを用いてもよい。この場合には、出力トランジスタ部 24 が 1 段から n 段までの段で構成されているとすると、エミッタ面積が全体の $1/n$ のバイポーラトランジスタを n 個設ける。

【0083】

具体的にいうと、PMISトランジスタ 22 (1) ~ 22 (n) のかわりとして、 pnp バイポーラトランジスタを設ける。 pnp バイポーラトランジスタのベースは演算増幅器 21 の出力に接続され、エミッタは電源線 VCC に接続されている。そして、NMISトランジスタ 23 (1) ~ 23 (n) のかわりとして、 npn バイポーラトランジスタを設ける。 npn バイポーラトランジスタのベースは演算増幅器 21 の出力に接続され、コレクタは pnp バイポーラトランジスタのコレクタに接続され、エミッタは接地線 VSS に接続される。

【0084】

I - V 変換回路 25 の PMISトランジスタ 26 (1) ~ 26 (n) のかわりとして、 npn バイポーラトランジスタを設ける。 npn バイポーラトランジスタのベースを、出力トランジスタ部 24 における pnp バイポーラトランジスタのベースと接続する。I - V 変換回路 25 における pnp バイポーラトランジスタのエミッタと、出力トランジスタ部における pnp バイポーラトランジスタのエミッタとを、同じサイズに設定する。つまり、これらのトランジスタによってカレントミラー回路を形成する。

【0085】

そして、1 段目のバイポーラトランジスタのベースには I_S / n の論理信号を供給し、 n 段目のバイポーラトランジスタのベースには $(n/N) I_S$ ($= I_S$) の論理信号を供給する。このようにバイポーラトランジスタを用いた場合にも、MISトランジスタを用いた場合と同様の効果を得ることができる。

【0086】

なお、本実施形態は、A 級、B 級および AB 級のいずれのオペアンプを用いた場合にも適用することができる。

【0087】

(第 3 の実施形態)

以下に、第 3 の実施形態における液晶駆動装置とその動作について、図面を参照しながら説明する。図 5 は、第 3 の実施形態における液晶駆動装置のうち DC - DC 電源内の構成を詳細に示す回路図である。なお、本実施形態の構成のうちで第 2 の実施形態と同様の構成については詳細な説明を省略する。

【0088】

図 5 に示すように、本実施形態の DC - DC 電源は、演算増幅器 21 と、1 段から n -

10

20

30

40

50

1 段までの P M I S トランジスタ 2 2 (1) ~ 2 2 (n - 1) および N M I S トランジスタ 2 3 (1) ~ 2 3 (n - 1) が並列に配置する出力トランジスタ部 2 4 と、n 個の P M I S トランジスタ 2 6 (1) ~ 2 6 (n) を有する I - V 変換回路 2 5 とを備えている。そして、第 2 の実施形態と異なるのは、出力トランジスタ部 2 4 における n 段目に、P M I S トランジスタ 2 2 (n) および N M I S トランジスタ 2 3 (n) (図 4 に示す) の代わりに電流源 3 3 が設けられている点である。電流源 3 3 は、スイッチ 3 4 を介して、P M I S トランジスタ 2 6 (n) のゲートに接続されている。

【 0 0 8 9 】

次に、本実施形態の液晶駆動装置の動作について、図 5 を参照しながら説明する。

【 0 0 9 0 】

出力トランジスタ部 2 4 と I - V 変換回路 2 5 とにおいて、演算増幅器 2 1 からの電流は 1 段目から n - 1 段目に順に流れていく。このとき、I - V 変換回路 2 5 は、電流の量に応じて 1 段目から n 段目までのうちの段数まで電流が流れるかを制御する。

【 0 0 9 1 】

ここで、1 段から n - 1 段まででは、ある段数 (段数 a とする) の P M I S トランジスタ 2 2 (a) と N M I S トランジスタ 2 3 (a) とに電流が流れると、同時に、I - V 変換回路 2 5 における段数 (a) の P M I S トランジスタ 2 6 (a) にも電流が流れ込む。このとき、P M I S トランジスタ 2 2 (a) と P M I S トランジスタ 2 6 (a) とのトランジスタサイズは同じであるので、2 つのトランジスタには同じ量の電流が流れて、インバータ部 2 8 (a) の入力部に達する。このときの電流量が多い場合には、インバータ部 2 8 (a) における 1 つめのインバータ 2 9 (a) への入力信号は H i g h となり、出力信号は L o w となる。2 つ目のインバータ 3 0 (a) の出力信号は H i g h となる。1 つ目のインバータ 2 9 (a) の L o w の出力は、スイッチ 3 2 (a) を O F F にし、2 つ目のインバータ 3 0 (a) の H i g h の出力は、スイッチ 3 1 (a) を O N の状態に保つので、P M I S トランジスタ 2 2 (a) および N M I S トランジスタ 2 3 (a) には電流が流れ続ける。

【 0 0 9 2 】

一方、段数 a において、インバータ部 2 8 に流れこむ電流の量が少ない場合には、1 つ目のインバータ 2 9 (a) への入力信号は L o w となり、出力信号は H i g h となる。2 つ目のインバータ 3 0 (a) の出力信号は L o w となる。1 つ目のインバータ 2 9 (a) の H i g h の出力は、スイッチ 3 2 (a) を O N にし、2 つ目のインバータ 3 0 (a) の L o w の出力は、スイッチ 3 1 (a) を O F F にするので、P M I S トランジスタ 2 2 (a) および N M I S トランジスタ 2 3 (a) に電流は流れない。

【 0 0 9 3 】

出力トランジスタ部 2 4 における n 段目では、インバータ 2 9 (n) の出力が H i g h になると、スイッチ 3 4 が O N になり、電流源 3 3 からソースドライバ (図示せず) の方に電流が供給される。これにより、1 段から n - 1 段までのトランジスタでは十分な電流を得ることができない場合には、電流源 3 3 が動作してソースドライバに電流が供給される。

【 0 0 9 4 】

本実施形態では、第 2 の実施形態と同様に、フレームが変化するたびに電流の量を調整することができるので、大幅な消費電力の削減が可能となる。

【 0 0 9 5 】

さらに、電流源 3 3 が設けられていることにより、以下の効果を得ることができる。

【 0 0 9 6 】

例えば、第 2 の実施形態の D C - D C 電源 (図 4 に示す) から電流を発生させるためには、出力部に設けられた大電力のトランジスタのゲート容量 (C_{ox}) を充電する必要がある。具体的にいうと、1 段から n 段までの P M I S トランジスタ 2 2 (1) ~ 2 2 (n) および N M I S トランジスタ 2 3 (1) ~ 2 3 (n) のゲート容量を充電する必要がある。このゲート容量を充電するためには、下記 (6) 式に示す時間 が必要となる。

10

20

30

40

50

【 0 0 9 7 】

$$= C R$$

・・・ (6) 式

(C : 出力トランジスタ近傍の容量

R : 時定数)

なお、出力トランジスタの近傍の容量 C は、下記 (7) 式で示される。

【 0 0 9 8 】

$$C = C_{ox} + C_c$$

・・・ (7) 式

(C_{ox} : 出力トランジスタのゲート容量C_c : 電源ラインおよび出力トランジスタの寄生容量)

それに対し、本実施形態の DC - DC 電源では、n 段目に電流源 3 3 が設けられている。これにより、出力トランジスタ部 2 4 において 1 段から n 段までが駆動する場合には、電流源 3 3 から電流が与えられる。電流源 3 3 からの電流は、1 段目から n - 1 段目までのトランジスタのゲート容量が充電される時間を待つことなく放出される。これにより、ソースドライバに早く電流を供給することができるので、液晶パネルにおける高速動作が可能となる。高速動作が可能になるので、液晶パネルの画像が急激に変化する場合に特に有効である。

10

【 0 0 9 9 】

なお、本実施形態は、A 級、B 級および A B 級のいずれのオペアンプを用いた場合にも適用することができる。

【 0 1 0 0 】

(第 4 の実施形態)

以下に、第 4 の実施形態における液晶駆動装置とその動作について、図面を参照しながら説明する。図 6 (a) は、第 4 の実施形態の液晶駆動装置のうち DC - DC 電源とその周辺の構成を示す回路図であり、(b) は、DC - DC 電源内のオペアンプの構成を詳細に示す回路図である。

20

【 0 1 0 1 】

図 6 (a) に示すように、本実施形態の液晶駆動装置は、DC - DC 電源 1 3 と、DC - DC 電源 1 3 内に設けられたオペアンプ 4 1 と並列に設けられたコンパレータ 4 4 とを有している。

【 0 1 0 2 】

オペアンプ 4 1 の出力は、オペアンプ 4 1 と出力端子 4 2 との間の節点 4 3 を介して負帰還されている。そして、オペアンプ 4 1 の (+) 側入力部は、可変抵抗 4 5 を介して、コンパレータ 4 4 の (-) 側入力と接続されている。可変抵抗 4 5 のうちオペアンプ 4 1 と接続されていない側の端部は接地されている。コンパレータ 4 4 の (+) 側入力部は、出力端子 4 2 に接続されている。

30

【 0 1 0 3 】

図 6 (b) に示すように、オペアンプ 4 1 内には、演算増幅器 4 6 と、演算増幅器 4 6 の出力トランジスタである P M I S トランジスタ 4 7 および N M I S トランジスタ 4 8 と、P M I S トランジスタ 4 7 のゲート電極に High / Low の信号を供給する P M I S トランジスタ 4 9 とが設けられている。P M I S トランジスタ 4 9 のゲート電極は、コンパレータの出力部に接続されている。

40

【 0 1 0 4 】

次に、本実施形態の液晶駆動装置の動作について、図 6 (a) , (b) を参照しながら説明する。

【 0 1 0 5 】

通常、正の電源を有する回路では、演算増幅器 4 6 からの出力電圧として所望の値 (規格値) の下限は V_x - に設定される。ここで、V_x は理論的な所望の出力電圧であり、は、駆動温度や素子ばらつきを考慮して設定された値である。オペアンプからの出力が V_x - 以上であるときには、ソースドライバ (図示せず) が正常に動作することができる。

50

【0106】

本実施形態では、コンパレータ44の(-)側入力に V_{x-} が印加される。この V_{x-} の値は、オペアンプ41の(+)側入力とコンパレータ44の(-)側入力との間に可変抵抗45を介在させて、可変抵抗45の値を調整することにより得られる。一方、コンパレータ44の(+)側入力は出力端子42と接続されているので、コンパレータ44の(+)側入力にはオペアンプ41の出力電圧が印加される。

【0107】

コンパレータ44は、 V_{x-} とオペアンプの出力電圧とを比較する。そして、比較結果の信号 S_{ig4} をオペアンプ41におけるPMISトランジスタ49に出力する。PMISトランジスタ49は、信号 S_{ig4} に基づいてオペアンプの動作を制御する。つまり、オペアンプ41の出力電圧が V_{x-} 以上である場合にはオペアンプの動作を停止させ、オペアンプ41の出力電圧が V_{x-} 未満になるとオペアンプの動作を再開させる。

10

【0108】

以下に、本実施形態で得られる効果について、従来と比較しながら説明する。

【0109】

従来では、ソースドライバにどの程度の電流が供給されているかにかかわらず、オペアンプが常に動作していた。そのため、オペアンプの自己消費電力が大きいものとなっていたが、オペアンプの動作を停止させると、出力電圧がドロップしてしまうと考えられていた。

20

【0110】

それに対し、本実施形態では、オペアンプ41からの出力が規格値の範囲内にある場合には一時的にオペアンプを停止させることにより、消費電力を削減することができる。また、オペアンプ41からの出力が規格値未満になると、再度オペアンプを動作させるので、ソースドライバに供給される電流が不足することはない。したがって、ソースドライバの動作の特性が低下することなく、安定した画像を維持することができる。

【0111】

なお、上述の説明では、ソースドライバを駆動するための電源を例に用いて説明した。しかし、本発明は対向電極や共通電極に用いる電源などの他の電源にも適用することができる。その場合にも、表示等の特性を劣化させることなく消費電力を削減することができる。

30

【0112】

また、上述の説明では、電源が正である場合について説明した。しかし、本発明は負電源にも適用することができる。その場合には、コンパレータにおいて、規格値の最大値 V_{x+} と、オペアンプの出力電圧とを比較する。そして、オペアンプの出力電圧が V_{x+} 以下である場合にはオペアンプを停止させ、出力電圧が V_{x+} より大きくなるとオペアンプを動作させる。この場合にも、表示等の特性を劣化させることなく消費電力を削減することができる。

なお、本実施形態は、A級、B級およびAB級のいずれのオペアンプを用いた場合にも適用することができる。

40

【0113】

(第5の実施形態)

以下に、第5の実施形態における液晶駆動装置とその動作について、図面を参照しながら説明する。図7(a)は、第5の実施形態の液晶表示装置の構成を示す模式図であり、(b)は、図7(a)に示す液晶駆動装置の動作を示すタイムチャート図である。

【0114】

図7(a)に示すように、本実施形態の液晶表示装置は、TFTタイプの液晶パネル51と、液晶パネル51のゲートライン(図示せず)に接続されるDC/DC電源内蔵ゲートドライバ52と、液晶パネル51のソースライン(図示せず)に接続されるRAMコントローラ内蔵ソースドライバ53とを備えている。

50

【0115】

液晶パネル51では、上部電極54、下部電極55が互いに対向してコンデンサを形成している。上部電極54は、薄膜トランジスタ(TFT)56のドレインに接続されている。薄膜トランジスタ56のソースにはRAMコントローラ内蔵ソースドライバ53のソースドライバから電圧が供給され、薄膜トランジスタ56のゲートにはDC/DC電源内蔵ゲートドライバ52のゲートドライバから電圧が供給される。一方、下部電極55には、DC/DC電源内蔵ゲートドライバ52のDC-DC電源から電圧が印加される。

【0116】

液晶パネル51は、例えば、132のRGBに接続されるソースライン(図示せず)と、176本のゲートラインとを有している。

10

【0117】

なお、図示は省略するが、DC/DC電源内には、入力電圧を増幅するためのオペアンプと、オペアンプに接続された昇圧回路とが設けられている。昇圧回路は、外部からの基準電圧を昇圧してオペアンプに供給するために設けられている。

【0118】

次に、本実施形態の液晶駆動装置の動作について、図7(b)を参照しながら説明する。

【0119】

図7(b)に示すように、RAMコントローラ内蔵ソースドライバ53内のRAMコントローラからDC-DC電源内には、常にクロック信号CKVが供給される。DC-DC電源には、1フレームごとに300のクロックが供給される。300のクロックのうち、1クロック目から、176本のゲートラインに対応する176個目までのクロックが供給される間、液晶パネルでは画像が書き込まれる。このように、実際に書き込みが行われる期間を有効な書き込み時間と呼ぶこととする。次に、177クロック目から300クロック目になると、液晶パネルでは画像が書き込まれない。このように実際には書き込みが行われない期間をブランキング期間と呼ぶ。

20

【0120】

ブランキング期間では、DC-DC電源内の昇圧回路に供給されるクロック周波数が、有効な書き込み時間におけるクロック周波数の1/N倍(N=2、3、4・・・)になる。

30

【0121】

信号STVは、1クロック目のクロックが入力されるタイミングを制御するための信号である。つまり、1つのフレームにおけるブランキング期間が終了し、次のフレームに表示が変化するとき、コントローラからゲートドライバに、信号STVが供給される。

【0122】

信号NOEVは、それぞれのゲートラインに対応するクロックの入力するタイミングが重複しないようにするための信号である。信号NOEVは、1クロック目から176クロック目までのクロックに対応してゲートドライバに供給される。

【0123】

そして、ブランキング期間には、コントローラからDC-DC電源に、電源制御信号PSAVEが供給される。電源制御信号PSAVEは、1つのフレームにおける177ライン目のクロックの立ち上がりから、次のフレームにおける1ライン目のクロックの立ち上がりまでの間に供給される。電源制御信号PSAVEによって、DC-DC電源におけるオペアンプは停止され、High-Z状態となる。

40

【0124】

本実施形態では、ブランキング期間にはDC-DC電源におけるオペアンプを停止させ、昇圧回路に供給するクロックのクロック周波数を小さくする。これにより、ブランキング期間にも一定の電源を供給していた従来と比較して、消費電力を低減することができる。以下に、具体的に説明する。

【0125】

50

従来では、DC - DC電源の消費電力Pは、下記(8)式で示す値となる。

【0126】

$$P = P_{opa} + P_{ch} + P_{etc} + P_{icd} \quad \dots (8) \text{式}$$

(P_{opa} : オペアンプの消費電力

P_{ch} : 昇圧回路の消費電力

P_{etc} : その他の回路における消費電力

P_{icd} : 液晶パネルの充放電に必要な消費電力)

なお、この消費電力 P_{icd} は、下記(9)式で示される。

【0127】

$$P_{icd} = C V f \quad \dots (9) \text{式}$$

(C : パネル容量

V : パネルに印加する電圧

f : パネルに供給されるクロック周波数

それに対し、本実施形態では、DC - DC電源の消費電力Pは、下記(10)式で示す値となる。

【0128】

$$P = (T - t_1) / T \times P_{opa} + (T - t_1) / T \times P_{ch} + t_1 / T \times 1 / N \times P_{ch} + P_{etc} + (T - t_1) / T \times P_{icd} \quad \dots (10) \text{式}$$

(T : 全体の期間 (有効な書き込み期間とブランキング期間との合計の期間)

t_1 : ブランキング期間

$1 / N$: 有効な書き込み期間における昇圧回路のクロック周波数に対するブランキング期間の昇圧回路のクロック周波数の分周比)

このように、オペアンプと昇圧回路とにおいて、ブランキング期間の消費電力を削減できる。オペアンプと昇圧回路は共にアナログ回路であり、従来では、オペアンプの消費電力 P_{opa} 、昇圧回路の消費電力 P_{ch} およびパネルの充放電電流に必要な消費電力 P_{ch} は、DC - DC電源の全体の消費電力Pのうちの大きな割合を占めていた。本実施形態では、このように消費電力の大きなオペアンプ、昇圧回路およびパネルにおける充放電電流の消費電力を削減できるので、その効果は大きい。また、オペアンプの動作を停止させるのはブランキング期間であるため、画質に問題は生じない。

【0129】

なお、上述の説明では、対向電極や共通電極を駆動するための電源を例に用いて説明した。しかし、本発明はゲートドライバを駆動するために用いる電源などの他の電源にも適用することができる。その場合にも、表示等の特性を劣化させることなく消費電力を削減することができる。

【産業上の利用可能性】

【0130】

以上説明したように、本発明は、液晶パネルにおける画面表示の変化量によって、DC - DC電源などの出力を変化させることができるので、液晶パネルの画面表示の特性を劣化させることなく消費電力を削減できる点で産業上の利用可能性は高い。

【図面の簡単な説明】

【0131】

【図1】第1の実施形態における液晶駆動装置の構成を示す模式図である。

【図2】第1の実施形態において、画像パターンに基づいて、液晶パネルに画像が表示されるステップを示すフローチャート図である。

【図3】第2の実施形態における液晶駆動装置の構成を示す模式図である。

【図4】図3に示す液晶駆動装置のうちDC - DC電源内の構成を詳細に示す回路図である。

【図5】第3の実施形態における液晶駆動装置のうちDC - DC電源内の構成を詳細に示す回路図である。

10

20

30

40

50

【図6】(a)は、第4の実施形態の液晶駆動装置のうちDC-DC電源とその周辺の構成を示す回路図であり、(b)は、DC-DC電源内のオペアンプの構成を詳細に示す回路図である。

【図7】(a)は、第5の実施形態の液晶表示装置の構成を示す模式図であり、(b)は、図7(a)に示す液晶駆動装置の動作を示すタイムチャート図である。

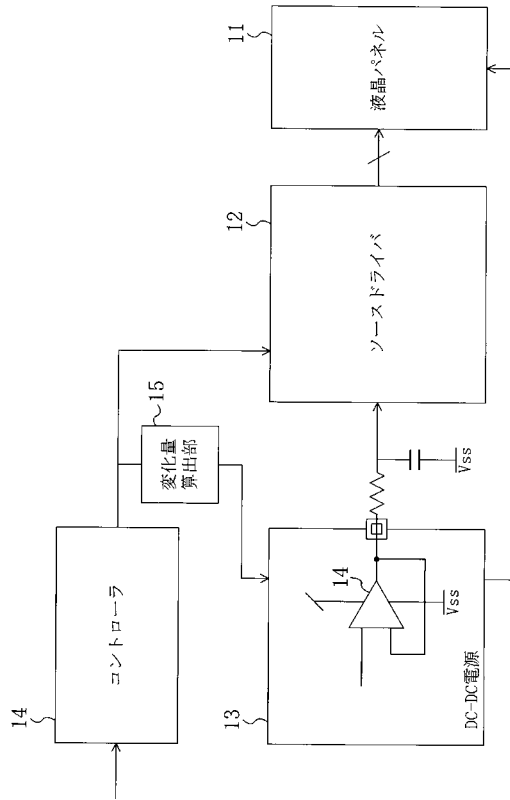
【図8】従来の液晶表示装置の構成を示す模式図である。

【符号の説明】

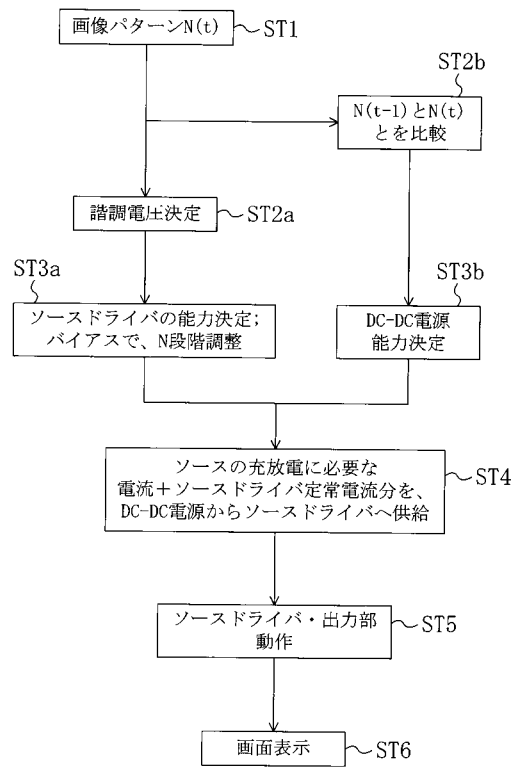
【0132】

1 1	液晶パネル	
1 2	ソースドライバ	10
1 3	DC-DC電源	
1 4	コントローラ	
1 5	変化量算出部	
2 1	演算増幅器	
2 2 (1) ~ 2 2 (n)	P M I Sトランジスタ	
2 3 (1) ~ 2 3 (n)	N M I Sトランジスタ	
2 4	出力トランジスタ部	
2 5	I - V変換回路	
2 6 (1) ~ 2 6 (n)	P M I Sトランジスタ	
2 7 (1) ~ 2 7 (n)	抵抗	20
2 8 (1) ~ 2 8 (n)	インバータ部	
2 9 (1) ~ 2 9 (n)	インバータ	
3 0 (1) ~ 3 0 (n)	インバータ	
3 1 (1) ~ 3 1 (n)	スイッチ	
3 2 (1) ~ 3 2 (n)	スイッチ	
3 3	電流源	
3 4	スイッチ	
4 1	オペアンプ	
4 2	出力端子	
4 3	節点	30
4 4	コンパレータ	
4 5	可変抵抗	
4 6	演算増幅器	
4 7	P M I Sトランジスタ	
4 8	N M I Sトランジスタ	
4 9	P M I Sトランジスタ	
5 1	液晶パネル	
5 2	DC / DC電源内蔵ゲートドライバ	
5 3	R A Mコントローラ内蔵ソースドライバ	
5 4	上部電極	40
5 5	下部電極	
5 6	薄膜トランジスタ	

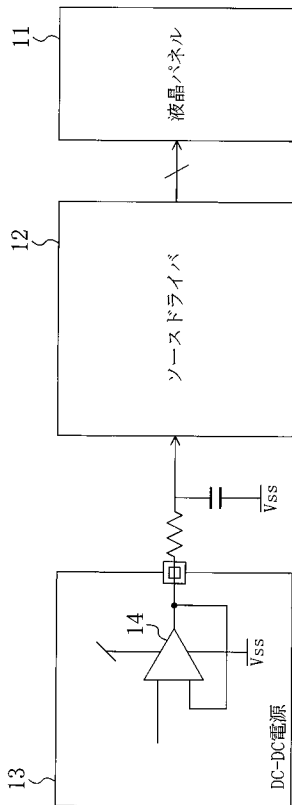
【 図 1 】



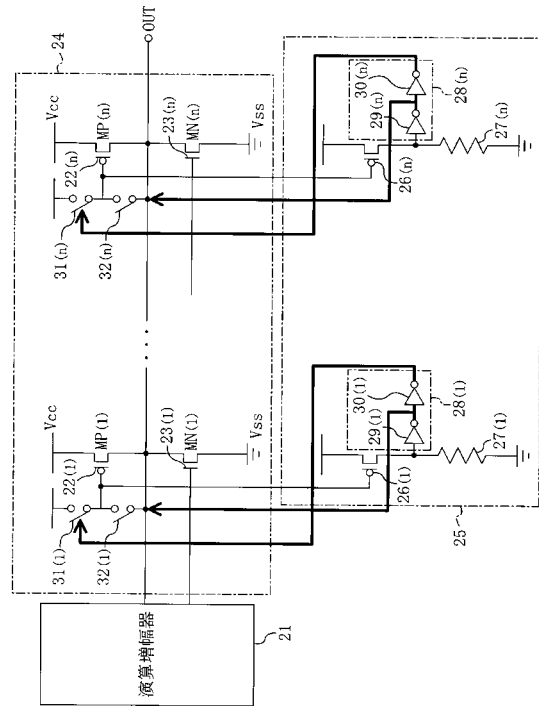
【 図 2 】



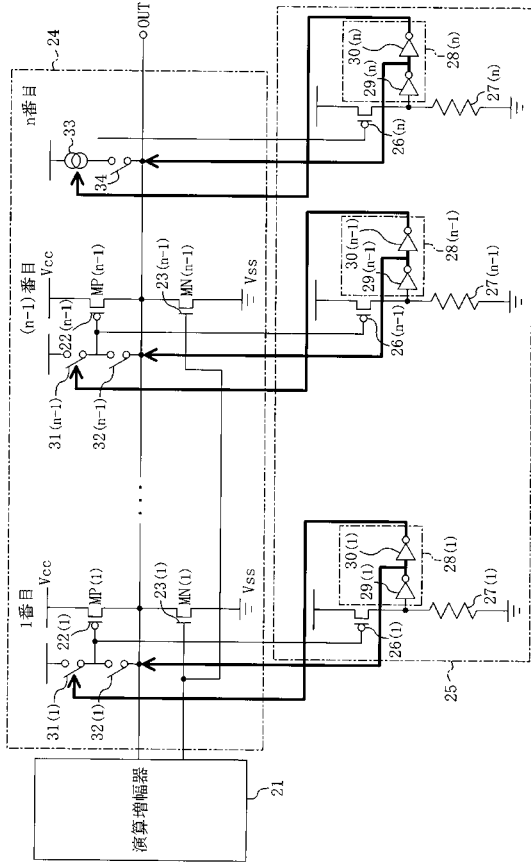
【 図 3 】



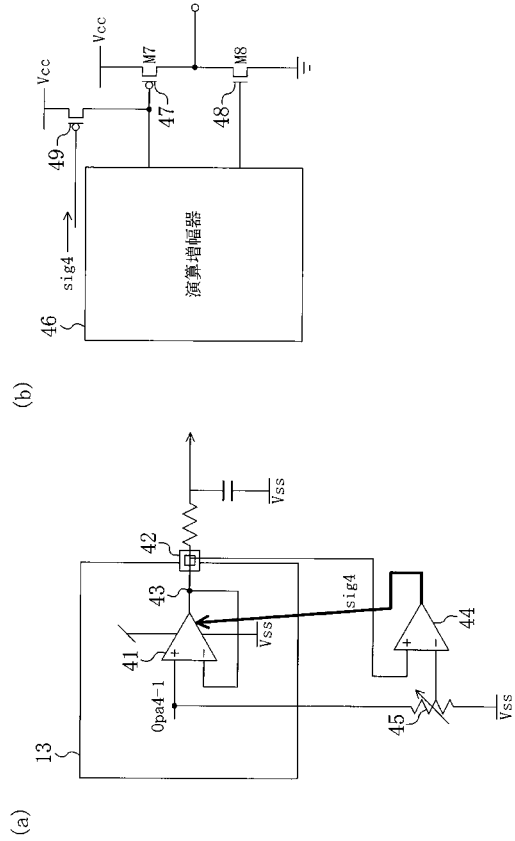
【 図 4 】



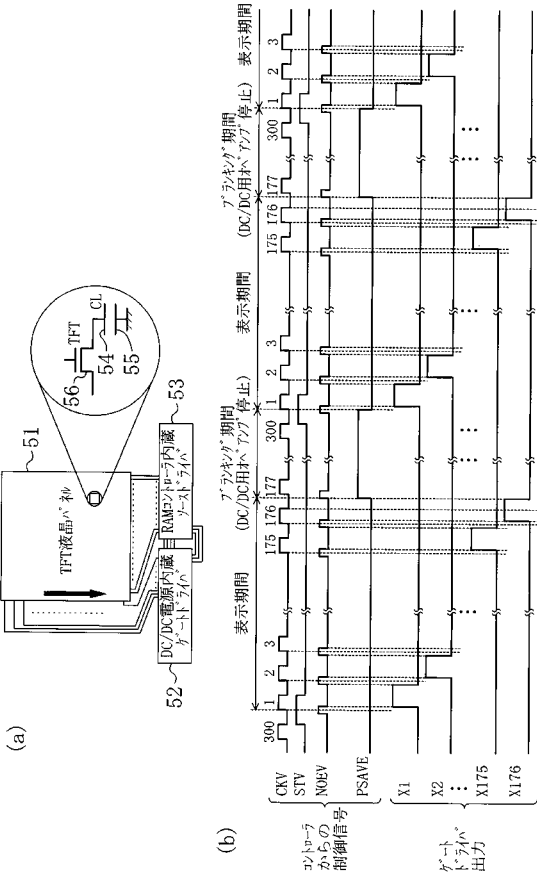
【 図 5 】



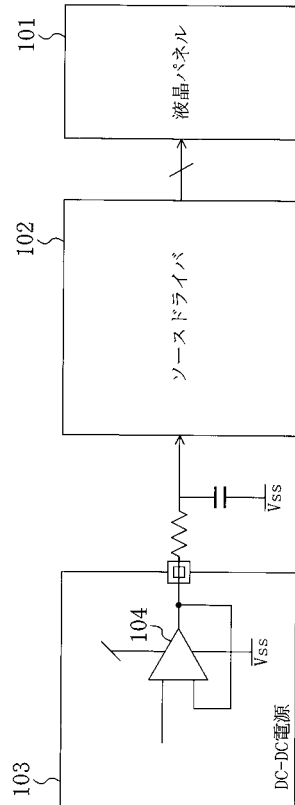
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20	6 1 2 D
	G 0 9 G 3/20	6 1 2 G
	G 0 9 G 3/20	6 1 2 K
	G 0 9 G 3/20	6 1 2 T
	G 0 9 G 3/20	6 1 2 U
	H 0 2 M 3/155	H

(72)発明者 小島 友和

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

(72)発明者 須山 透

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

(72)発明者 榊原 努

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

F ターム(参考) 2H093 NA16 NA53 NC05 NC11 NC21 NC34 NC49 NC58 NC59 ND39
 5C006 AF45 AF51 AF52 AF53 AF54 AF61 AF68 AF69 AF72 AF73
 AF84 BC06 BF14 BF24 BF25 BF31 BF42 BF46 FA47
 5C080 AA10 BB05 DD26 FF03 FF11 JJ02 JJ03 JJ07
 5H730 AA14 BB11 DD04 FD31

专利名称(译)	液晶显示装置，电源电路和液晶显示装置的控制方法		
公开(公告)号	JP2005114952A	公开(公告)日	2005-04-28
申请号	JP2003347878	申请日	2003-10-07
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	小島友和 須山透 榊原努		
发明人	小島 友和 須山 透 榊原 努		
IPC分类号	G02F1/133 G09G3/18 G09G3/20 G09G3/36 H02M3/155		
CPC分类号	G09G3/3696 G09G3/3611 G09G3/3648 G09G2330/021		
FI分类号	G09G3/36 G02F1/133.520 G02F1/133.550 G09G3/20.611.A G09G3/20.612.A G09G3/20.612.D G09G3/20.612.G G09G3/20.612.K G09G3/20.612.T G09G3/20.612.U H02M3/155.H		
F-TERM分类号	2H093/NA16 2H093/NA53 2H093/NC05 2H093/NC11 2H093/NC21 2H093/NC34 2H093/NC49 2H093/NC58 2H093/NC59 2H093/ND39 5C006/AF45 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF54 5C006/AF61 5C006/AF68 5C006/AF69 5C006/AF72 5C006/AF73 5C006/AF84 5C006/BC06 5C006/BF14 5C006/BF24 5C006/BF25 5C006/BF31 5C006/BF42 5C006/BF46 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ07 5H730/AA14 5H730/BB11 5H730/DD04 5H730/FD31 2H193/ZA04 2H193/ZD23 2H193/ZF06 2H193/ZH21		
代理人(译)	前田弘 竹内浩 竹内雄二		
其他公开文献	JP4485776B2		
外部链接	Espacenet		

摘要(译)

提供了一种具有低功耗的液晶显示装置。根据本发明的液晶显示装置包括：液晶面板；通过向液晶面板施加电压来控制灰度的源极驱动器；以及将电流提供给源极驱动器的源极驱动器。用于驱动电源的DC-DC电源13，用于向源极驱动器12提供用于控制灰度的信号的控制单元14，以及用于计算来自控制单元14的信号的变化量的变化量计算单元15。在DC-DC电源13中，提供给源极驱动器12的电流根据由变化量计算器15计算出的信号的变化量而变化。[选型图]图1

