

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-318076

(P2004-318076A)

(43) 公開日 平成16年11月11日(2004.11.11)

(51) Int.Cl.⁷

G02F 1/1368

G02F 1/1343

F I

G02F 1/1368

G02F 1/1343

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 7 O L (全 15 頁)

(21) 出願番号 特願2004-46204 (P2004-46204)
 (22) 出願日 平成16年2月23日 (2004.2.23)
 (31) 優先権主張番号 092108731
 (32) 優先日 平成15年4月15日 (2003.4.15)
 (33) 優先権主張国 台湾 (TW)

(71) 出願人 501090788
 瀚宇彩晶股▲ふん▼有限公司
 台湾桃園縣楊梅鎮高獅路580號
 (74) 代理人 100082304
 弁理士 竹本 松司
 (74) 代理人 100088351
 弁理士 杉山 秀雄
 (74) 代理人 100093425
 弁理士 湯田 浩一
 (74) 代理人 100102495
 弁理士 魚住 高博
 (74) 代理人 100112302
 弁理士 手島 直彦
 (72) 発明者 李 得秀
 台湾桃園縣楊梅鎮高獅路580號
 最終頁に続く

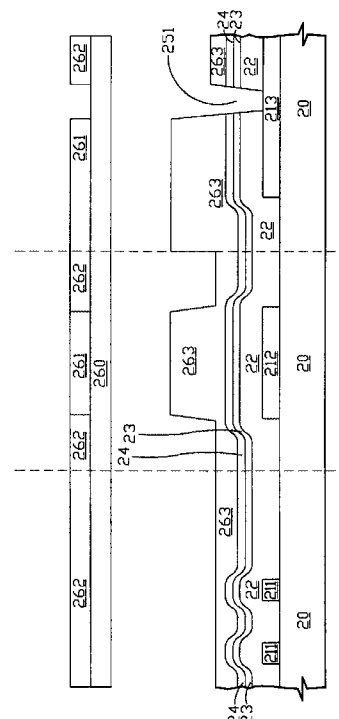
(54) 【発明の名称】 横方向電場駆動液晶ディスプレイの製造方法

(57) 【要約】

【課題】 横方向電場駆動液晶ディスプレイ (IPS-LCD) の製造方法の提供。

【解決手段】 本方法の主要な特徴は、同じマスクを用いて複数のアモルファスシリコンアイランドと複数のコンタクトホールを形成し、各アモルファスシリコンアイランドはアクティブ領域内のLCD画素を制御するためのトランジスタのチャネルを形成するのに用いられ、各コンタクトホールはアクティブ領域周囲の抗静電放電保護回路を制御するのに用いられる。本方法の他の特徴は、アモルファスシリコンアイランドとコンタクトホールを位相シフトマスクで形成することにある。そのうち、コンタクトホール上方の一部の位相シフトマスクはいずれのパターンにも被覆されず、アクティブ領域内の各トランジスタ上方と抗静電放電保護回路上方の一部の位相シフトマスクは低透光率パターンを具え、位相シフトマスクのその他の部分は高透光率パターンを具えている。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

横方向電場駆動液晶ディスプレイの製造方法において、

第 1 領域、第 2 領域及び第 3 領域を少なくとも具えた基板を提供する工程、

第 1 金属層を該基板の上に形成する工程、

第 1 マスクを用いて該第 1 金属層をパターン化して複数の第 1 金属線を第 1 領域に、複数の第 2 金属線を第 2 領域に、複数の第 3 金属線を第 3 領域に形成する工程、

絶縁層、シリコン層及び半導体層を基板と第 1 金属線、第 2 金属線及び第 3 金属線の上に順に形成する工程、

第 2 マスクを用いてホトレジスト層を該半導体層の上に形成し、そのうち該ホトレジスト層は該複数の第 3 金属線上において複数の開口を具え、該ホトレジスト層は厚い部分と薄い部分を具え、厚い部分のホトレジスト層は複数の第 2 金属線及びその付近の領域の上方に位置し、厚い部分のホトレジスト層はまた一部が複数の第 3 金属線及び第 3 領域内の半導体層の上方に位置し、薄い部分のホトレジスト層は半導体層のその他の部分の上方に位置するようにする工程、

ホトレジスト層をマスクとし、一部の半導体層、一部のシリコン層と一部の絶縁層を除去し、複数の第 3 金属線を半導体層、シリコン層と絶縁層中の複数の第一コンタクトホールより露出させる工程、

ホトレジスト層を灰化処理して薄い部分のホトレジスト層を除去し、厚い部分のホトレジスト層の厚さを減らす工程、

灰化処理後のホトレジスト層をマスクとし、一部の半導体層と一部のシリコン層を除去し、一部の絶縁層を露出させる工程、

残ったホトレジスト層を除去する工程、

第 2 金属層を露出した絶縁層と半導体層の上に形成し、上述の第 1 コンタクトホールを第 2 金属層で充填する工程、

第 3 マスクを使用して第 2 金属層をパターン化し、複数の第 2 コンタクトホールを第 2 金属層内及び複数の第 2 金属線と複数の第 3 金属線上に形成し、そのうち、複数の第 2 コンタクトホールと複数の第 1 コンタクトホールは重畳しないものとする工程、

複数の第 2 コンタクトホールより露出した部分の半導体層を除去する工程、

保護層を第 2 金属層、露出した絶縁層及びシリコン層の上方に形成する工程、

以上の工程を具えたことを特徴とする、横方向電場駆動液晶ディスプレイの製造方法。

【請求項 2】

請求項 1 記載の横方向電場駆動液晶ディスプレイの製造方法において、第 1 領域は共同線 / 画素領域、第 2 領域はトランジスタ領域、第 3 領域は抗静電放電保護回路領域とすることを特徴とする、横方向電場駆動液晶ディスプレイの製造方法。

【請求項 3】

請求項 1 記載の横方向電場駆動液晶ディスプレイの製造方法において、第 4 マスクを使用してアウターリードボンディングパッドを基板上方に形成する工程を更に具えたことを特徴とする、横方向電場駆動液晶ディスプレイの製造方法。

【請求項 4】

請求項 1 記載の横方向電場駆動液晶ディスプレイの製造方法において、第 2 マスクは位相シフトマスクとし、及び又は、該位相シフトマスクは透明基板、高透光率パターン、低透光率パターンで形成し、該高透光率パターンは該透明基板上に位置すると共に、薄い部分のホトレジスト層の上方に位置し、低透光率パターンは該透明基板上に位置すると共に、厚い部分のホトレジスト層の上方に位置するものとすることを特徴とする、横方向電場駆動液晶ディスプレイの製造方法。

【請求項 5】

横方向電場駆動液晶ディスプレイにおいて、

基板と、

該基板上に位置するアクティブ領域と、

該基板上に位置すると共に、それぞれがいずれも該アクティブ領域に電氣的に接続され、並びに該アクティブ領域外に位置する端点を具えた複数の伝導線と、

該基板上に位置し、それぞれがいずれも該伝導線に電氣的に接続された複数の抗静電放電保護回路と、

を具え、各抗静電放電保護回路はそれぞれ、

該基板上に位置するゲートと、

該基板と該ゲートの上に位置すると共に第 1 コンタクトホールを具えて該ゲートを露出させる絶縁層と、

露出した絶縁層の上に位置するシリコン層と、

該シリコン層の上に位置し、第 2 コンタクトホールを具えて該シリコン層を露出させた半導体層と、 10

該半導体層の上に位置し、並びに第 1 コンタクトホールに充填された導体層と、

該導体層及び該第 2 コンタクトホールより露出した該シリコン層の上に位置する保護層と、

を具えたことを特徴とする、横方向電場駆動液晶ディスプレイ。

【請求項 6】

請求項 5 記載の横方向電場駆動液晶ディスプレイにおいて、導体層は直接半導体層の表面及び第 1 コンタクトホールの側壁に接触し、及び又は該導体層はアクティブ領域に位置する複数の伝導線を形成するのに用いられ、及び又は、該導体層は該基板上の複数の画素電極を形成するのに用いられることを特徴とする、横方向電場駆動液晶ディスプレイ。 20

【請求項 7】

請求項 6 記載の横方向電場駆動液晶ディスプレイにおいて、半導体層の上表面がいかなる誘電層とも直接には不接触であることを特徴とする、横方向電場駆動液晶ディスプレイ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は 4 マスク工程を利用した横方向電場駆動液晶ディスプレイ (IPS-LCD) の製造方法及びその構造に関する。特に、本発明は第 2 金属層を形成する前に、同一のマ 30
スクを使用してコンタクトホールとチャンネルを形成する横方向電場駆動液晶ディスプレイ (IPS-LCD) の製造方法及びその構造に関する。

【背景技術】

【0002】

周知の薄膜トランジスタ液晶ディスプレイ (TFT-LCD) の製造技術にあって、ゲートバス線 (gate bus line)、チャンネル層 (或いはアモルファスシリコンアイランド)、データバス線、保護層、コンタクトホールと画素電極回路等は、通常、異なるマスクを用いることでそれぞれ形成される。しかるに、マスク数が増えると、製造コストも高くなる。このため、いかに製造工程に必要なマスク数を減らすかが TFT-LCD 産業の重要な課題となっている。バックチャンネルエッチ式 (BCE) TFT-LCD 製造時には余分の光学リソグラフィ及び堆積工程は不要であるため、このような TFT-LCD は製造工程に必要なマスク数を減らすためにすでに広く使用されている。このよ 40
うな TFT-LCD の製造工程は、四種類の異なる材料上にそれぞれ異なるパターンと少なくとも一つのコンタクトホールを形成することが必要で、このため少なくとも五つのマスクが必要である。

【0003】

更に製造工程で必要なマスク数を減らすためには、二種類の異なる材料層を同一のマスクにより形成するか、或いは同一材料層に異なる層構造を形成する必要がある。これまでに提出された 4 マスク製造工程としては、例えば Samsung 社によるものがある。それは、横方向電場駆動液晶ディスプレイ (IPS-LCD) 製造工程中にスリット (slit) (或いはグレートーン (gray-tone)) マスクを使用することでチャンネル 50

層とデータバス配線を形成する方法であり、あきらかにこれは4マスク製造工程である。ただし、IPS-LCDは抗静電放電保護(anti electro-static discharge; anti-ESD)回路によりアクティブ領域内に位置する全てのトランジスタを保護する必要がある、且つ抗静電放電保護回路はゲートが電氣的にドレイン(或いはソース)に接続されたトランジスタであるため、さらに一つのマスク工程を増加して電氣的にゲートをドレイン/ソースに接続させるチャネルのコンタクトホールを形成しなければならない。

【0004】

Samsung社による方法は概略すると以下のような基本工程を具えている。

【0005】

図1に示されるように、第1金属層を基板10の上に形成し、並びに第1マスクを使用して上述の第1金属層をパターン化し、複数の第1金属線11(或いはゲート線)を基板10上に形成する。続いて、順に、絶縁層12、シリコン層13、N+型シリコン層14と第2金属層15を基板10と第1金属線11の上方に形成する。そのうち、基板10は透明基板とされ、並びに少なくとも三つの領域に分けられる。即ち、共同線/画素エリア(common/pixel area)、トランジスタエリア(transistor area)と抗静電放電保護回路エリア(anti-ESD circuit area)である。並びに、この方法は、IPS-LCDの製造方式にのみ重きを置き、レイアウトの方式に関しては特別に強調しておらず、且つ周知の技術のレイアウトを使用することができる。

10

20

【0006】

図2に示されるように、ホトレジスト層163を第2金属層15の上方に形成し、並びにスリットマスク(第2マスク)を使用して上述のホトレジスト層163をパターン化する。そのうち、スリットマスクは透明ウエハ160上方に位置する複数の第1パターン161と複数の第2パターン162を具えている。上述の第1パターン161は伝導線(例えばバス配線)上方に位置し、上述の第2パターン162はトランジスタの上方に位置する。適当に上述の第1パターン161と第2パターン162の形状及び配列を調整し、特に第1パターン161と近隣の第2パターン162の間の距離を調整することにより、第2パターン162下方にあってホトレジスト層163中にコンタクトホール164を形成できる。

30

【0007】

図3に示されるように、ホトレジスト層163はマスクとして第2金属層15、N+型シリコン層14とアモルファスシリコン層13をパターン化するのに使用される。

【0008】

図4に示されるように、ホトレジスト層163をエッチングして第2金属層15を露出させる。そのうち、ホトレジスト層163の厚さは後続のエッチング工程中に消耗されないよう制御する。その後、残ったホトレジスト層163をマスクとして各トランジスタのチャネルを形成する。

【0009】

図5に示されるように、残ったホトレジスト層13を除去し、その後、保護層17を基板10の上方に形成する。

40

【0010】

図6に示されるように、ITO層18を抗静電放電保護回路領域中に形成して第1金属線11と第2金属層15を接続する。図6に示される構造は二つのマスク工程を使用して完成する必要がある。第3マスクはコンタクトホールを形成して抗静電放電保護回路領域に位置する一部の第1金属線11を露出させるのに、第4マスクはITO層18をパターン化するのに、それぞれ用いられる。当然、第4マスクもアウターリードボンディング(OLB)パッドをパターン化し基板10上に形成するのに用いられ得る。

【0011】

総合すると、この周知の方法はソース/ドレイン形成前に必要なコンタクトホールを形

50

成する工程を含まない。このためコンタクトホールを形成するための少なくとも一つの工程と、第1金属線11と第2金属線15間を電氣的に接続するための余分な金属化工程が必要となる。そのうち、電氣的接続は通常ITO透明層を利用して達成される。

【0012】

あきらかに、この周知の方法は完全には従来の問題を解決していない。もしITO形成の工程を計算しないとすれば、どのようなIPS-LCDの4マスク製造工程を使用してもコスト下げることができるのである。言い換えると、従来の問題は未だ解決を待つ問題であり、更なる研究開発の必要がある。

【発明の開示】

【発明が解決しようとする課題】

10

【0013】

本発明の主要な目的は、周知の方法の欠点を解決できる4マスクを使用して横方向電場駆動液晶ディスプレイ(IPS-LCD)を製造する方法を提供することにある。

【0014】

本発明の別の目的は、一種の4マスク製造工程を提供することにより、即ち、同一マスクを使用してコンタクトホール、画素電極とチャネル層を形成することにより、ITO層に係るコストを節約できるようにする。

【0015】

本発明の更に別の目的は、位相シフトマスクを使用した4マスク製造工程を提供することにある。この位相シフトマスクは三つの部分、即ち、高透光率領域、低透光率領域、及び透明領域に分けられる。

20

【0016】

本発明の別の目的は、横方向電場駆動液晶ディスプレイを提供することにある。そのうち、抗静電放電保護回路の電氣的接続チャネルは完全に保護層下方に位置し、並びに薄膜トランジスタの第2金属層を利用して形成する。これにより、本発明は完全に余分の材料を用いて電氣的接続を形成する必要がある。

【0017】

本発明は以下の基本的特徴により上述の目的を達成する。

第1に、チャネル層と画素電極をパターン化して形成するのに用いられるホトレジスト層は基板の表面上に位置しない。これに対して、コンタクトホールはホトレジスト層に被覆されていない所定の位置に位置する。これにより、ホトレジスト層は一回のリソグラフィ工程中に同時にコンタクトホール、チャネル層と画素電極を画定できる。

30

第2に、マスク、特に位相シフトマスクを提供する。それは、三種類の異なる透光率領域を具えている。この位相シフトマスクは高透光率領域、低透光率領域と透明領域を具えている。一般に、この低透光率領域は二種類の材料で形成され、高透光率領域は一種の材料で形成され、透明領域は即ち透明基板である。これにより、透明領域を用いてパターン化してコンタクトホールを画定し、その他の領域を用いてチャネル層と画素電極を画定する。

【課題を解決するための手段】

【0018】

40

請求項1の発明は、横方向電場駆動液晶ディスプレイの製造方法において、

第1領域、第2領域及び第3領域を少なくとも具えた基板を提供する工程、

第1金属層を該基板の上に形成する工程、

第1マスクを用いて該第1金属層をパターン化して複数の第1金属線を第1領域に、複数の第2金属線を第2領域に、複数の第3金属線を第3領域に形成する工程、

絶縁層、シリコン層及び半導体層を基板と第1金属線、第2金属線及び第3金属線の上に順に形成する工程、

第2マスクを用いてホトレジスト層を該半導体層の上に形成し、そのうち該ホトレジスト層は該複数の第3金属線上において複数の開口を具え、該ホトレジスト層は厚い部分と薄い部分を具え、厚い部分のホトレジスト層は複数の第2金属線及びその付近の領域の上

50

方に位置し、厚い部分のホトレジスト層はまた一部が複数の第3金属線及び第3領域内の半導体層の上方に位置し、薄い部分のホトレジスト層は半導体層のその他の部分の上方に位置するようにする工程、

ホトレジスト層をマスクとし、一部の半導体層、一部のシリコン層と一部の絶縁層を除去し、複数の第3金属線を半導体層、シリコン層と絶縁層中の複数のコンタクトホールより露出させる工程、

ホトレジスト層を灰化処理して薄い部分のホトレジスト層を除去し、厚い部分のホトレジスト層の厚さを減らす工程、

灰化処理後のホトレジスト層をマスクとし、一部の半導体層と一部のシリコン層を除去し、一部の絶縁層を露出させる工程、

10

残ったホトレジスト層を除去する工程、

第2金属層を露出した絶縁層と半導体層の上に形成し、上述の第1コンタクトホールを第2金属層で充填する工程、

第3マスクを使用して第2金属層をパターン化し、複数の複数の複数の第2コンタクトホールを第2金属層内及び複数の第2金属線と複数の第3金属線上に形成し、そのうち、複数の第2コンタクトホールと複数の第1コンタクトホールは重畳しないものとする工程、

複数の第2コンタクトホールより露出した部分の半導体層を除去する工程、

保護層を第2金属層、露出した絶縁層及びシリコン層の上方に形成する工程、

以上の工程を具えたことを特徴とする、横方向電場駆動液晶ディスプレイの製造方法

20

として、
請求項2の発明は、請求項1記載の横方向電場駆動液晶ディスプレイの製造方法において、第1領域は共同線/画素領域、第2領域はトランジスタ領域、第3領域は抗静電放電保護回路領域とすることを特徴とする、横方向電場駆動液晶ディスプレイの製造方法としている。

請求項3の発明は、請求項1記載の横方向電場駆動液晶ディスプレイの製造方法において、第4マスクを使用してアウターリードボンディングパッドを基板上方に形成する工程を更に具えたことを特徴とする、横方向電場駆動液晶ディスプレイの製造方法としている。

請求項4の発明は、請求項1記載の横方向電場駆動液晶ディスプレイの製造方法において、第2マスクは位相シフトマスクとし、該位相シフトマスクは透明基板、高透光率パターン、低透光率パターンで形成し、該高透光率パターンは該透明基板上に位置すると共に、薄い部分のホトレジスト層の上方に位置し、低透光率パターンは該透明基板上に位置すると共に、厚い部分のホトレジスト層の上方に位置するものとすることを特徴とする、横方向電場駆動液晶ディスプレイの製造方法としている。

30

請求項5の発明は、横方向電場駆動液晶ディスプレイにおいて、

基板と、

該基板上に位置するアクティブ領域と、

該基板上に位置すると共に、それぞれがいずれも該アクティブ領域に電気的に接続され、並びに該アクティブ領域外に位置する端点を具えた複数の伝導線と、

40

該基板上に位置し、それぞれがいずれも該伝導線に電気的に接続された複数の抗静電放電保護回路と、

を具え、各抗静電放電保護回路はそれぞれ、

該基板上に位置するゲートと、

該基板と該ゲートの上に位置すると共に第1コンタクトホールを具えて該ゲートを露出させる絶縁層と、

露出した絶縁層の上に位置するシリコン層と、

該シリコン層の上に位置し、第2コンタクトホールを具えて該シリコン層を露出させた半導体層と、

該半導体層の上に位置し、並びに第1コンタクトホールに充填された導体層と、

50

該導体層及び該第２コンタクトホールより露出した該シリコン層の上に位置する保護層と、

を具えたことを特徴とする、横方向電場駆動液晶ディスプレイとしている。

請求項６の発明は、請求項５記載の横方向電場駆動液晶ディスプレイにおいて、導体層は直接半導体層の表面及び第１コンタクトホールの側壁に接触し、及び又は該導体層はアクティブ領域に位置する複数の伝導線を形成するのに用いられ、及び又は、該導体層は該基板上の複数の画素電極を形成するのに用いられることを特徴とする、横方向電場駆動液晶ディスプレイとしている。

請求項７の発明は、請求項６記載の横方向電場駆動液晶ディスプレイにおいて、半導体層の上表面がいかなる誘電層とも直接には不接触であることを特徴とする、横方向電場駆動液晶ディスプレイとしている。 10

【発明の効果】

【００１９】

本発明は周知のSamsung社の方法に対して、以下のような特徴と長所を有している。

(a) コンタクトホールとチャネル層が同一のリソグラフィー工程中に画定される。

(b) 位相シフトマスクを応用してコンタクトホールとチャネル層が画定される。そのうち、透明パターンはチャネル層の上方に位置し、低透光率パターンはコンタクトホール 20の上方に位置し、高透光率パターンは基板のその他の部分の上方に位置する。

(c) 第２金属層形成前に、コンタクトホールが既に形成される。これにより、コンタクトホールは第２金属層で充填され、ゆえに伝統的なITO層に関するコストを節約できる。 20

(d) 保護層形成後に、金属化工程により抗静電放電保護回路を電氣的に導通させる必要がない。

(f) 電氣的接続がいずれも保護層の下方に位置する。

【発明を実施するための最良の形態】

【００２０】

本発明は以下の実施例により説明されるが、これは本発明の請求範囲を限定するものではなく、本発明の提示する精神に基づき完成され同じ効果を有する改変或いは修飾は、いずれも本発明の請求範囲に属するものとする。 30

【００２１】

本発明の４マスク製造工程を使用して横方向電場駆動液晶ディスプレイ(IPS-LCD)を製造する方法の実施例は、少なくとも以下の工程を含む。

【００２２】

まず、図７に示されるように、基板２０を提供する。この基板２０は少なくとも以下の三つの領域を具えている。即ち、共同線／画素領域、トランジスタ領域及び抗静電放電保護回路領域である。次に、第１金属層を基板２０の上に形成し、並びに第１マスクを利用してパターン化する。結果として、複数の第１金属線２１１が共同線／画素領域に形成され、複数の第２金属線２１２がトランジスタ領域に形成され、複数の第３金属線２１３が抗静電放電保護回路領域に形成される。 40

【００２３】

続いて、絶縁層２２、シリコン層２３及び半導体層２４を基板２０と第１金属線２１１、第２金属線２１２及び第３金属線２１３の上に形成する。ここで、シリコン層２３はアモルファスシリコン層とし、半導体層２４はN+型アモルファスシリコン層とする。

【００２４】

図８に示されるように、第２マスク(位相シフトマスク)を使用してホトレジスト層２６３を半導体層２４の上に形成する。そのうち、ホトレジスト層２６３は上述の第３金属線２１３上において複数の開口２５１を具え、並びにホトレジスト層２６３は厚い部分と薄い部分を具えている。厚い部分のホトレジスト層２６３は上述の第２金属線２１２及びその付近の領域の上方に位置し、この厚い部分のホトレジスト層２６３はまた一部が上述 50

の第3金属線213及び上述の抗静電放電保護回路領域内の一部の半導体層24の上方に位置する。これに対して、薄い部分のホトレジスト層は半導体層24のその他の部分の上方に位置する。

【0025】

ここにおいて、薄い部分のホトレジスト層263の厚さは厚い部分のホトレジスト層263の30/100から70/100とし、実際の工程の必要に応じて決定するが、それは本発明を限定するものではない。

【0026】

続いて、ホトレジスト層263をマスクとし、一部の半導体層24、一部のシリコン層23と一部の絶縁層22を除去し、一部の上述の第3金属線213を露出させる複数の第1コンタクトホール251を半導体層24、シリコン層23と絶縁層22中に形成し、これは図8に示されるとおりである。また、位相シフトマスクの透明領域は抗静電放電保護回路領域の上方に位置するため、上述の第1コンタクトホール251もまた抗静電放電保護回路領域に位置する。

【0027】

図9に示されるように、ホトレジスト層263を灰化(ash)処理して薄い部分のホトレジスト層263を除去し、厚い部分のホトレジスト層263の厚さを減らす。続いて、残ったホトレジスト層263をマスクとし、一部の半導体層24と一部のシリコン層23を除去し、並びに一部の絶縁層22を露出させる。

【0028】

図10に示されるように、残ったホトレジスト層263を除去し、その後、第2金属層25を露出した絶縁層22と半導体層24の上に形成する。そのうち、上述の第1コンタクトホール251は第2金属層25で充填される。続いて、第3マスクを使用し、パターン化したホトレジスト層264を上述の第2金属層25の上に形成する。

【0029】

図11に示されるように、残ったホトレジスト層264をマスクとして使用し、第2金属層25をパターン化する。そのうち、複数の第2コンタクトホール252が第2金属層25内に形成され、且つ上述の第2コンタクトホール252は上述の第2金属線212と第3金属線213の上に位置する。また、上述の第2コンタクトホール252と上述の第1コンタクトホール251は重畳しない。

【0030】

続いて、第2コンタクトホール252に露出した半導体層24を除去し、並びにパターン化したホトレジスト層264を除去する。

【0031】

図12に示されるように、第2金属層25、絶縁層22及び露出した一部のシリコン層23の上方に保護層27(passivation layer)を形成する。

【0032】

さらに、本実施例のもう一つの工程として、第4マスクを利用し、アウターリードボンディングパッドを基板20の上に形成する。

【0033】

本実施例は上述されたようであるが、それは本発明を制限するものではない。以下に、更に本発明を明確に説明するため、位相シフトマスクを利用して必要なホトレジスト層263を形成する方法について説明する。

【0034】

図8に示されるように、位相シフトマスクは透明基板260、低透光率パターン261と高透光率パターン262で形成される。そのうち、低透光率パターン261は透明基板260上に位置し並びにホトレジスト層263の厚い部分の上方に位置し、高透光率パターン262は透明基板260上に位置し並びにホトレジスト層263の薄い部分の上方に位置する。このほか、第1コンタクトホール251の上方は透明基板260とされる。言い換えると、この部分において、位相シフトマスクは三つの領域、即ち、高透光率領域、

10

20

30

40

50

低透光率領域及び透明領域を具え、即ち、位相シフトマスクは同一のリソグラフィ工程中に、コンタクトホール、チャネル層と画素電極を画定できる。

【 0 0 3 5 】

例えば、高透光率パターン 2 6 2 の透光率は 3 0 / 1 0 0 から 7 0 / 1 0 0 となし、低透光率パターン 2 6 1 の透光率は 3 0 / 1 0 0 より低いものとなしうる。しかし、上述の高透光率パターン 2 6 2、低透光率パターン 2 6 1 の実際の透光率は実際の状況の必要に応じて調整可能で、それは並びに本発明を制限するものではない。

【 0 0 3 6 】

本実施例中、高透光率パターン 2 6 2 はケイ化物層で形成され、例えばケイ化マンガン層で形成される。低透光率パターン 2 6 1 はケイ化物層とクロム層、例えば低抵抗値クロム層で構成される。 10

【 0 0 3 7 】

このほか、図 6 と図 1 2 を比較すると、明らかに本実施例により得られる構造と S a m s u n g 社の方法により得られる構造は異なる。両者間の最大の違いは、抗静電放電保護回路領域にあり、特に N + 型アモルファスシリコン層 / 半導体層 1 4 と第 1 金属線 1 1 の間の電氣的接続、或いは半導体層 2 4 と第 3 金属線 2 1 3 が形成する電氣的接続である。

【 0 0 3 8 】

このほか、本発明のもう一つの実施例は一種の横方向電場駆動液晶ディスプレイ (I P S - L C D) である。本実施例の平面図と周知の I P S - L C D の平面図は同じである。但し、本実施例の抗静電放電保護回路領域の横断面側面図と周知の技術の抗静電放電保護回路領域の横断面側面図は異なる。 20

【 0 0 3 9 】

図 1 3 に示されるように、本実施例の I P S - L C D は少なくとも、基板 3 0 (例えば透明基板)、アクティブ領域 3 1、複数の伝導線 3 2 と複数の抗静電放電保護回路 3 3 を具えている。

【 0 0 4 0 】

アクティブ領域 3 1 と伝導線 3 2 は基板 3 0 中に位置する。各伝導線 3 2 はいずれも電氣的にアクティブ領域 3 1 に接続され、並びにアクティブ領域 3 1 と接続された外部接点を具えている。上述の抗静電放電保護回路 3 3 は基板 3 0 上に位置し、並びに各抗静電放電保護回路 3 3 はいずれも伝導線 3 2 に電氣的に接続されている。 30

【 0 0 4 1 】

図 1 4 は基板の抗静電放電保護回路領域を示し、各抗静電放電保護回路 3 3 はいずれも少なくとも、ゲート 3 3 1、絶縁層 3 3 2、シリコン層 3 3 3、半導体層 3 3 4、導体層 3 3 5 及び保護層 3 3 6 を具えている。

【 0 0 4 2 】

図 1 4 と図 6 及び図 1 2 から明らかであるように、本実施例の導体層 3 3 5 (即ち電氣的接続チャネル) は完全に保護層 3 3 6 下方に位置するが、S a m s u n g 社の提示する方法の I T O 層 1 8 は保護層 1 7 と相互に交錯している。

【 0 0 4 3 】

また、本実施例の導体層 3 3 5 は直接半導体層 3 3 4 の表面と接触し、これにより本実施例は導体層 3 3 5 形成の前に半導体層 3 3 4 の上方にいかなる誘電層も形成する必要がない。 40

【 0 0 4 4 】

また、本実施例は半導体層 3 3 4 の上表面がいかなる誘電層とも接触せず、特に保護層 3 3 6 と直接接触する。

【 0 0 4 5 】

また、本実施例は保護層 3 3 6 中に余分にコンタクトホールを形成して導体層 3 3 5 と電氣的に導通させる必要がない。

【 0 0 4 6 】

このほか、導体層 3 3 5 は完全に保護層 3 3 6 の下方に位置し、並びに大部分の絶縁層 50

332の上方に位置し、ゆえに導体層335の位置は周知のIPS-LCDの第2金属層の位置と非常に似ている。言い換えると、IPS-LCDが4マスク製造工程を使用して形成される時、導体層335は第2金属層として用いられ得る。

【0047】

このとき、導体層335はアクティブ領域31に位置する伝導線32を形成するのに用いられ得るほか、基板30上の複数の画素電極を形成するのに用いられ得る。

【図面の簡単な説明】

【0048】

【図1】Samsung社の提出した方法の基本工程の横断面図である。

【図2】Samsung社の提出した方法の基本工程の横断面図である。

10

【図3】Samsung社の提出した方法の基本工程の横断面図である。

【図4】Samsung社の提出した方法の基本工程の横断面図である。

【図5】Samsung社の提出した方法の基本工程の横断面図である。

【図6】Samsung社の提出した方法の基本工程の横断面図である。

【図7】本発明の実施例の基本工程の横断面図である。

【図8】本発明の実施例の基本工程の横断面図である。

【図9】本発明の実施例の基本工程の横断面図である。

【図10】本発明の実施例の基本工程の横断面図である。

【図11】本発明の実施例の基本工程の横断面図である。

【図12】本発明の実施例の基本工程の横断面図である。

20

【図13】本発明の別の実施例の基本構造の表示図である。

【図14】本発明の別の実施例の基本構造の表示図である。

【符号の説明】

【0049】

10 基板

11 第1金属線

12 絶縁層

13 シリコン層

14 N+型シリコン層

15 第2金属層

30

16 透明基板

17 保護層

18 ITO層

20 基板

22 絶縁層

23 シリコン層

24 半導体層

25 第2金属層

27 保護層

30 基板

40

31 アクティブ領域

32 伝導線

33 抗静電放電保護回路

160 透明基板

161 第1パターン

162 第2パターン

163 ホトレジスト層

164 孔

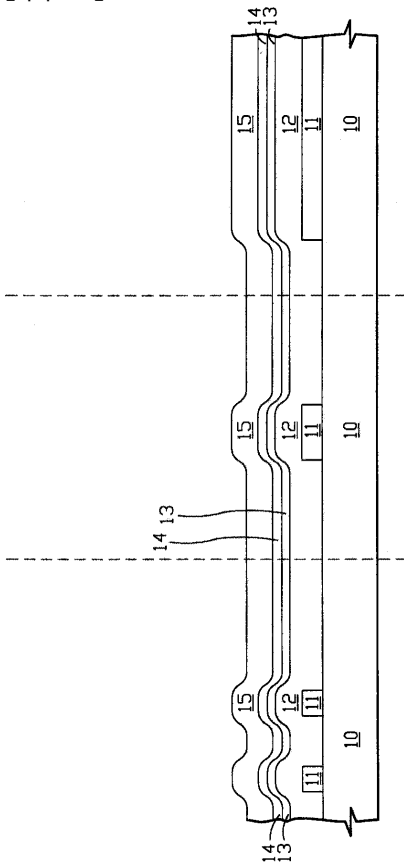
211 第1金属線

212 第2金属線

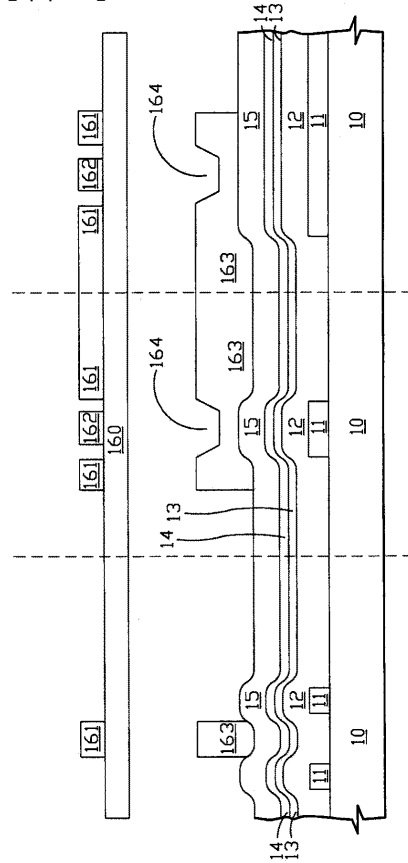
50

- 2 1 3 第 3 金属線
- 2 5 1 第 1 コンタクトホール
- 2 5 2 第 2 コンタクトホール
- 2 6 0 透明基板
- 2 6 1 低透光率パターン
- 2 6 2 高透光率パターン
- 2 6 3 ホトレジスト層
- 2 6 4 ホトレジスト層
- 3 3 1 ゲート
- 3 3 2 絶縁層
- 3 3 3 シリコン層
- 3 3 4 半導体層
- 3 3 5 導体層
- 3 3 6 保護層

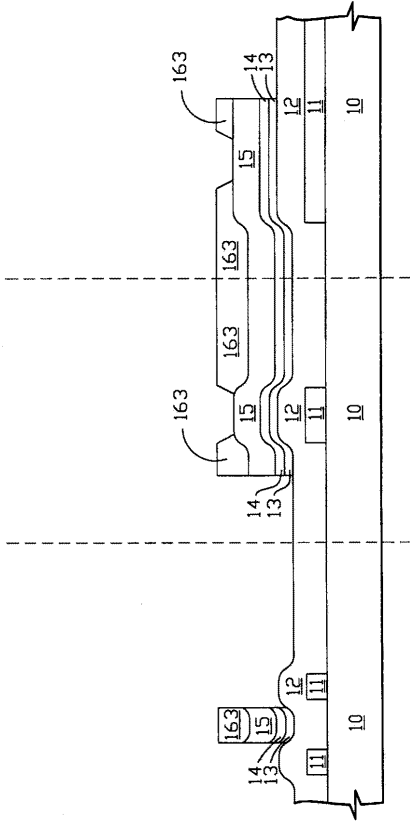
【 図 1 】



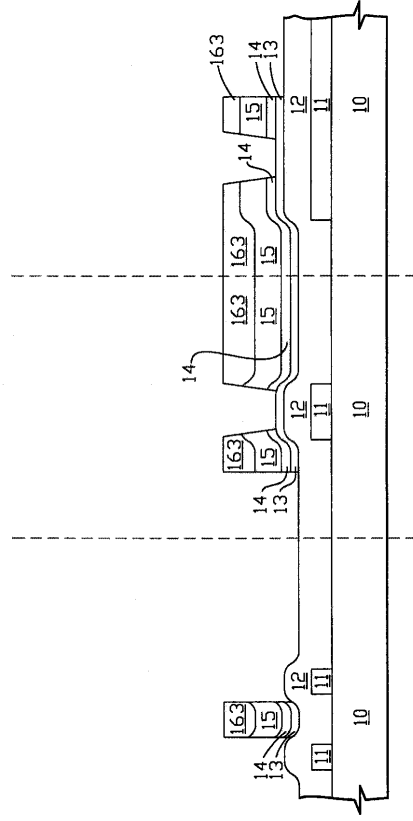
【 図 2 】



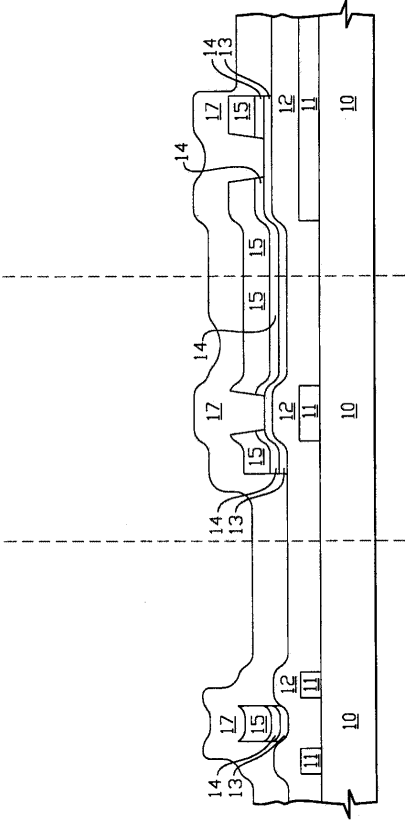
【 図 3 】



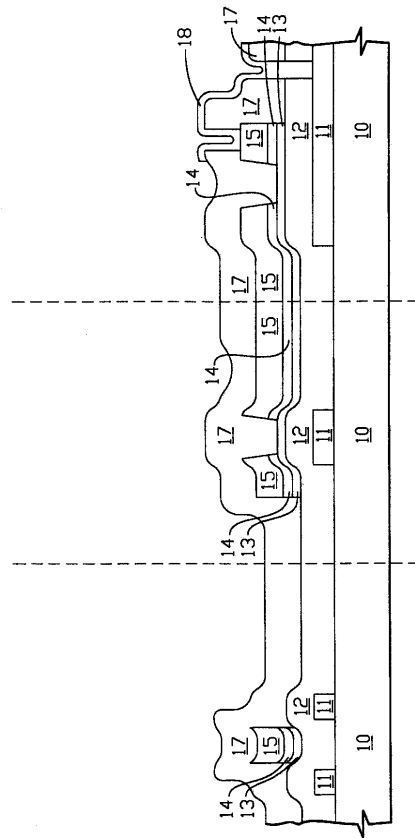
【 図 4 】



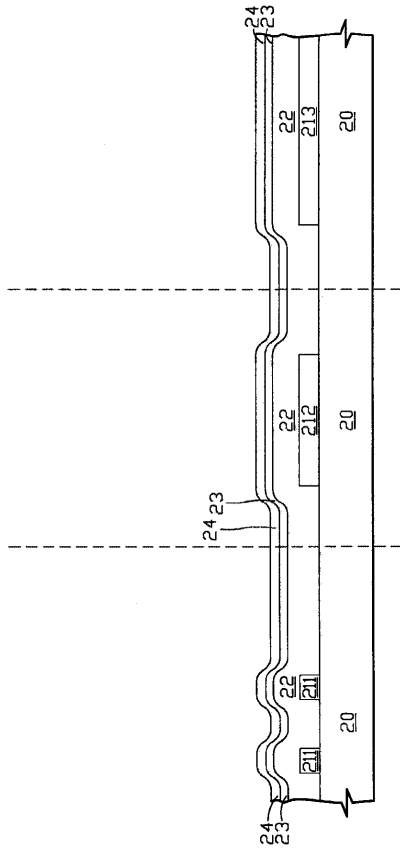
【 図 5 】



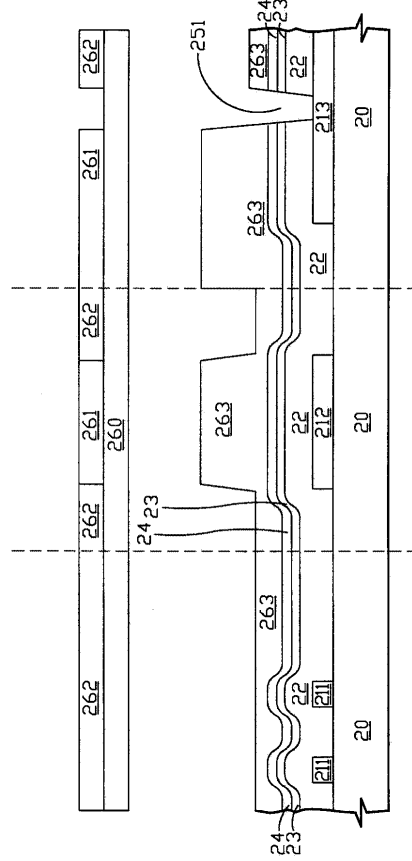
【 図 6 】



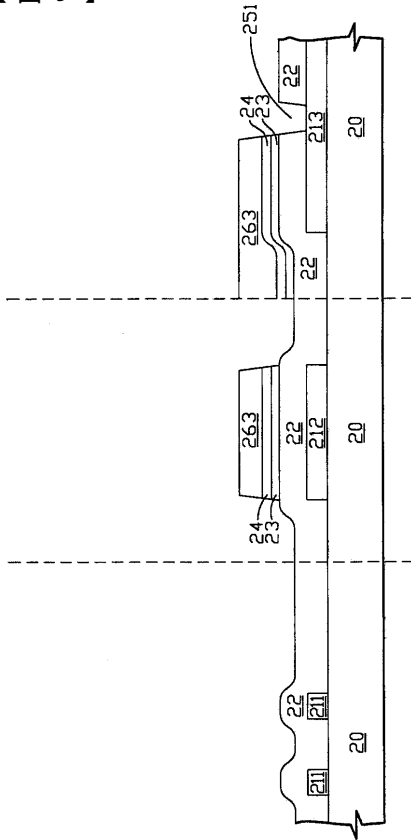
【 図 7 】



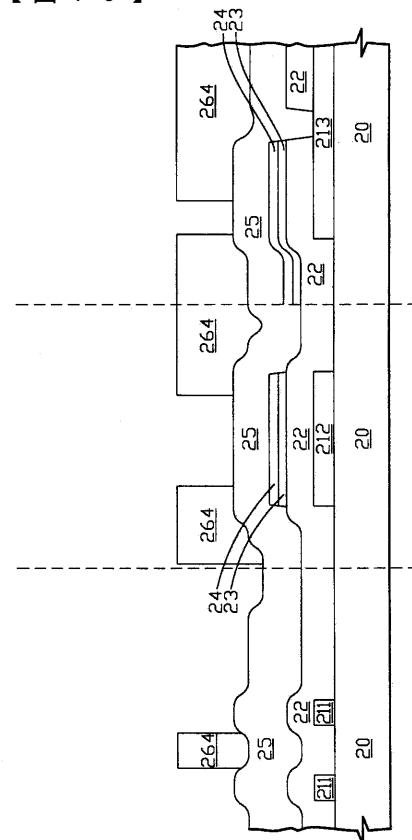
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

(72)発明者 田中 榮

台湾桃園縣楊梅鎮高獅路580號

Fターム(参考) 2H092 GA14 JA26 JA46 JA47 JB79 MA14 MA16 NA27 QA06

专利名称(译)	制造横向电场驱动液晶显示器的方法		
公开(公告)号	JP2004318076A	公开(公告)日	2004-11-11
申请号	JP2004046204	申请日	2004-02-23
[标]申请(专利权)人(译)	瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股▲ふん▼有限公司		
[标]发明人	李得秀 田中榮		
发明人	李 得秀 田中 榮		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/136 H01L21/30		
FI分类号	G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA46 2H092/JA47 2H092/JB79 2H092/MA14 2H092/MA16 2H092/NA27 2H092/QA06 2H192/AA24 2H192/BB01 2H192/CB05 2H192/GA31 2H192/HA44 2H192/JA32		
代理人(译)	杉山秀夫		
优先权	092108731 2003-04-15 TW		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种制造横向电场驱动液晶显示器（IPS-LCD）的方法。该方法的主要特征是使用相同的掩模形成多个非晶硅岛和多个接触孔，并且每个非晶硅岛形成用于控制有源区域中的LCD像素的晶体管的沟道。用于制造的每个接触孔用于控制有效区域周围的防静电放电保护电路。该方法的另一个特征是非晶硅岛和接触孔由相移掩模形成。接触孔上方的一些相移掩模没有被任何图案覆盖，并且有源区域中的每个晶体管上方和抗静电放电保护电路上方的一些相移掩模具有低半透明的图案。并且相移掩模的另一部分具有高透射率图案。[选择图]图8

