

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 2
G 0 9 F 9/30	338	G 0 9 F 9/30	5 C 0 9 4
H 0 1 L 29/786		H 0 1 L 29/78	5 F 1 1 0
		612 C	
		619 B	

審査請求 未請求 請求項の数 5 O L (全 7 数)

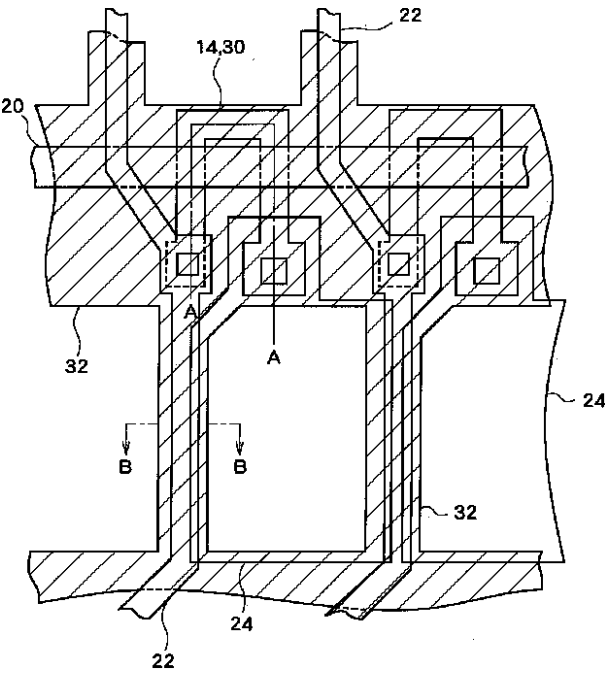
(21)出願番号	特願2001 - 98269(P2001 - 98269)	(71)出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号
(22)出願日	平成13年3月30日(2001.3.30)	(72)発明者	米田 清 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		(74)代理人	100075258 弁理士 吉田 研二 (外 2 名)
		最終頁に続く	

(54)【発明の名称】 アクティブマトリクス型表示装置

(57)【要約】

【課題】 高開口率のアクティブマトリクス型表示装置の実現。

【解決手段】 各画素がトップゲート型の薄膜トランジスタ（TFT）1と補助容量C_{sc}と液晶容量C_{lc}を備えるアクティブマトリクス型表示装置であり、補助容量C_{sc}の第1電極30は、TFT1のp-Si能動層14が兼用し、第2電極32は、能動層14の下層に間に絶縁層12を挟んで、該能動層14と少なくとも一部が重なるように形成する。よって、TFT1の形成領域内に補助容量C_{sc}が形成でき、補助容量C_{sc}を設けることによる開口率低下を防止できる。遮光性材料を用いて第2電極32を形成すれば、第1基板側からの入射光からTFT1の能動層を遮蔽でき、能動層14での光リーク電流の発生を防止して高コントラストの表示が可能となる。また第2電極32はブラックマトリクスとして用いることもできる。



【特許請求の範囲】

【請求項 1】 各画素に、薄膜トランジスタと、補助容量とを備えるアクティブマトリクス型表示装置において、

基板上には、画素毎にトップゲート型として前記薄膜トランジスタが形成されており、

前記補助容量の第 1 電極は、前記薄膜トランジスタの能動層と電氣的に接続され、

前記補助容量の第 2 電極は、前記薄膜トランジスタの能動層と少なくとも一部が重なるように、該能動層と前記 10 基板との間に絶縁層を挟んで形成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 2】 各画素に、薄膜トランジスタと、液晶容量と、補助容量とを備え、第 1 及び第 2 基板の間に封入された液晶を駆動して表示を行うアクティブマトリクス型表示装置において、

前記第 1 基板の液晶対向面側には、画素毎にトップゲート型として前記薄膜トランジスタが形成されており、前記補助容量は、前記薄膜トランジスタの能動層が兼用する第 1 電極と、前記薄膜トランジスタの能動層と前記 20 第 1 基板との間に絶縁膜を挟んで配置された第 2 電極との対向領域に形成されていることを特徴とするアクティブマトリクス型表示装置。

【請求項 3】 請求項 1 又は請求項 2 のいずれかに記載のアクティブマトリクス型表示装置において、

前記補助容量の第 2 電極は、遮光機能を備えることを特徴とするアクティブマトリクス型表示装置。

【請求項 4】 請求項 1 ~ 請求項 3 のいずれか一つに記載のアクティブマトリクス型表示装置において、前記補助容量の第 2 電極は、画素開口領域を除く領域に 30 形成され、ブラックマトリクスを兼用することを特徴とするアクティブマトリクス型表示装置。

【請求項 5】 請求項 1 ~ 請求項 4 のいずれか一つに記載のアクティブマトリクス型表示装置において、

前記薄膜トランジスタの能動層には、成膜したアモルファスシリコン層にレーザを照射することで、多結晶化したポリシリコン層が用いられていることを特徴とするアクティブマトリクス型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、各画素に薄膜トランジスタを備えるアクティブマトリクス型表示装置に関する。

【0002】

【従来の技術】液晶表示装置（以下 LCD）等のフラットパネルディスプレイは、薄型化、小型化、軽量化が可能で低消費電力であり、LCDなどは、既に、様々な機器の表示部として、携帯情報機器をはじめ、多くの機器に採用されている。LCDなどにおいて、各画素に、スイッチ素子として薄膜トランジスタ等を設けたものは、 50

アクティブマトリクス型と称され、このパネルは、画素毎の表示内容の維持が確実であるため、高精細な表示や高い表示品質を実現するための表示装置として用いられている。

【0003】図 4 は、アクティブマトリクス型 LCD の画素についての等価回路を示している。各画素は、ゲートラインとデータラインに接続された薄膜トランジスタ 1（TFT）を備え、ゲートラインに出力される選択信号によって TFT がオンすると、データラインからこの TFT を介して表示内容に応じたデータが液晶容量 2（Clc）に供給される。ここで、TFT が選択されてデータが書き込まれてから次に TFT が再び選択されるまでの期間、書き込まれた表示データを確実に保持することが必要であるため、TFT に対して液晶容量 Clc と並列に補助容量 3（Csc）が接続されている。

【0004】図 5 は、従来の LCD の TFT 形成基板（第 1 基板 100）における画素部の平面構成を表しており、図 6 は、図 5 の X - X 線に沿った位置での LCD の断面構成を示している。LCD は第 1 及び第 2 基板の間に液晶が封入された構成を備え、アクティブマトリクス型 LCD では、第 1 基板 100 上にマトリクス状に TFT 1、画素電極 74 等が配置され、第 1 基板 100 と対向配置される第 2 基板 500 には共通電圧 Vcom の印加される共通電極 56 や、カラーフィルタ 54 などが形成されている。そして、各画素電極 74 と、液晶 200 を挟んで対向する共通電極 56 との間に印加する電圧により画素毎に液晶容量 Clc を駆動する。

【0005】第 1 基板 100 側に、画素毎に設けられる TFT は、図 6 に示すように、ゲート電極 60 が能動層 64 より上層に位置するいわゆるトップゲート型 TFT である。TFT の能動層 64 は、基板 100 上に図 5 に示すようにパターンニングされ、この能動層 64 を覆ってゲート絶縁膜 66 が形成され、ゲート絶縁膜 66 上にはゲート電極 60 を兼用するゲートラインが形成されている。能動層 64 は、ゲート電極 60 と対向する位置がチャネル領域であり、このチャネル領域を挟む両側に不純物の注入されたドレイン領域 64d 及びソース領域 64s が形成されている。

【0006】能動層 64 のドレイン領域 64d は、ゲート電極 60 を覆って形成される層間絶縁膜 68 に形成されたコンタクトホールを介し、データラインを兼用するドレイン電極 70 に接続されている。

【0007】また、上記ドレイン電極及びデータライン 70 を覆って平坦化絶縁膜 72 が形成されており、能動層 64 のソース領域 64s は、この平坦化絶縁膜 72 の上に ITO（Indium Tin Oxide）などからなる画素電極 74 と、コンタクトホールを介して接続されている。

【0008】能動層 64 のソース領域 64s は、さらに、各画素に設けられる補助容量 Csc の第 1 電極 80 を兼用しており、図 5 に示すように、画素電極 74 とのこ

ンタクト領域からさらに延びている。補助容量 C_{sc} の第 2 電極 84 は、図 6 に示すようにゲート電極 60 と同層で同時に形成されており、ゲート電極 60 とは、所定の間隙をあけて別の領域に形成されている。第 1 電極 80 と第 2 電極 84 との層間の誘電体はゲート絶縁膜 66 が兼用している。また、補助容量 C_{sc} の第 2 電極 84 は、図 5 に示すように、画素毎に独立しておらず、ゲートライン 60 と同様に画素領域を行方向に延び、所定の補助容量電圧 V_{sc} が印加されている。

【0009】このように各画素に、補助容量 C_{sc} を設けることで、TFT の非選択期間中、液晶容量 C_{lc} に印加すべき表示内容に応じた電荷を補助容量 C_{sc} において保持する。従って、画素電極 74 の電位変動を抑制し、表示内容を保持することを可能としている。

【0010】

【発明が解決しようとする課題】表示装置の小型化、高精細化が強く要求される用途においては、1 画素あたりの面積を小さくせざるを得ず、1 画素当たりの液晶容量 C_{lc} も小さくなる。従って、各画素における表示データを単位表示期間中、確実に保持するためには、上述のよ

うな補助容量 C_{sc} の存在が必要になる。

【0011】しかし、その一方で、補助容量 C_{sc} 自体は表示領域として機能しないため、透過型の LCD の場合、補助容量 C_{sc} を各画素に形成すれば、それにより 1 画素当たりの表示可能面積の減少、つまり開口率の低下が避けられない。特に、図 5 及び図 6 に示すように、補助容量 C_{sc} の第 2 電極 84 はゲートライン 60 と同層で形成するので、ゲートライン 60 と第 2 電極 84 とが短絡しないように絶縁スペースが必要となる。さらに、ゲートと同一材料であるため、第 2 電極領域は不透明であり、その分、開口率は低下し、高輝度表示が難しくなるとい

う問題が起きる。

【0012】上記課題を解決するために本発明は、十分な補助容量を確保しつつ開口率の高いアクティブマトリクス型表示装置を実現することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するためにこの発明は、各画素に、薄膜トランジスタと、補助容量とを備えるアクティブマトリクス型表示装置において、基板上には、画素毎にトップゲート型として前記 TFT が形成されており、前記補助容量の第 1 電極は、前記 TFT の能動層と電気的に接続され、前記補助容量の第 2 電極は、前記 TFT の能動層と少なくとも一部が重なるように該能動層と前記基板との間に絶縁層を挟んで形成されていることを特徴とする。

【0014】本発明の他の特徴は、各画素に、TFT と、液晶容量と、補助容量とを備え、第 1 及び第 2 基板の間隙に封入された液晶を駆動して表示を行うアクティブマトリクス型表示装置において、前記第 1 基板の液晶対向面側には、画素毎にトップゲート型として前記 TFT

T が形成されており、前記補助容量は、前記 TFT の能動層が兼用する第 1 電極と、前記 TFT の能動層と前記第 1 基板との間に絶縁膜を挟んで配置された第 2 電極との対向領域に形成されていることである。

【0015】以上のように、補助容量の第 1 電極を TFT の能動層に接続し（兼用させ）、さらに、第 2 電極をゲートラインと同層ではなく、第 1 電極の下層に設けることで、十分な大きさの補助容量 C_{sc} を開口率を落とすことなく各画素に形成することが可能となる。

【0016】また、本発明の他の特徴は、上記アクティブマトリクス型表示装置において、前記補助容量の第 2 電極は遮光機能を備えることである。

【0017】さらに本発明の別の特徴は、アクティブマトリクス型表示装置において、前記補助容量の第 2 電極は、画素開口領域を除く領域に形成され、ブラックマトリクスを兼用することである。

【0018】TFT の能動層の下層に配される補助容量の第 2 電極を遮光性とすれば、能動層下方側から外部より光が入射して光リーク電流が発生することを防止できる。また、ブラックマトリクスとすれば、TFT での光リーク電流発生をより確実に防止でき、コントラストを高めることも可能となる。

【0019】また、上記アクティブマトリクス型表示装置において、前記 TFT の能動層には、成膜したアモルファスシリコン層にレーザを照射することで、多結晶化したポリシリコン層を用いることができる。

【0020】多結晶化のためのレーザアニールに際し、アモルファスシリコン層の能動層領域、特に TFT チャネル領域の下層に様に第 2 電極層が形成されていれば、チャネル領域に対するアニール条件が一致するため、ポリシリコン層の粒径が揃い、TFT 間での特性ばらつきを防止することができる。

【0021】

【発明の実施の形態】以下、図面を用いてこの発明の好適な実施の形態（以下実施形態という）について説明する。なお、表示装置としては、以下、液晶表示装置（LCD）を例に説明する。

【0022】図 1 は、この発明の実施形態に係るアクティブマトリクス型 LCD の表示画素における平面構造を示している。また図 2 は、図 1 の A - A 線に沿った位置における LCD の概略断面構成、図 3 は図 1 の B - B 線に沿った位置での第 1 基板上の断面構成を示している。

【0023】LCD は、ガラスなどの透明絶縁材料が用いられた第 1 基板 100 と第 2 基板 500 とが間に液晶 200 を挟んで貼り合わされて構成されている。

【0024】各画素の等価回路は上述の図 4 と同様であり、第 1 基板 100 上には、図 1 に示すように、マトリクス状に画素電極 24 が配置され、各画素電極 24 に対応してトップゲート型 TFT 1 及び補助容量 3（ C_{sc} ）が設けられている。各画素において、TFT 1 の能動層

【 0 0 2 8 】また本実施形態では、この第 2 電極 3 2 は、単に T F T 能動層 1 4 と電気的に接続された層（第 1 電極 3 0 ）と重なるだけでなく、少なくとも能動層 1 4 のチャネル領域と重なるパターンとなっており、この第 2 電極 3 2 は遮光層としても好適である。図 1 のレイアウトでは、行方向にゲートライン 2 0 が延び、T F T 1 の能動層 1 4 はデータライン 2 2 の下層付近からゲートライン 2 0 の下をくぐる（図 1 では 2 回）パターンで 50

【 0 0 3 1 】上記目的のため、第 2 電極 3 2 は、能動層の下層領域のみに配置してもよいが、本実施形態では、第 2 電極 3 2 には、図 1 に示すように表示領域内で画素電極対応領域だけ開口し、他の領域を覆うパターンを採用している。第 2 電極 3 2 に遮光性材料を用い、図 1 のようなマトリクスパターンとすれば、能動層 1 4 との重畳面積を増大でき（補助容量の増大）させ、また、能動層 1 4 に対する遮光をより確実とできる。さらに、このようなパターンであれば、この第 2 電極 3 2 をパネルのブラックマトリクスとしても利用することができる。即ち、第 1 基板の外側（図 2 の下側）を表示装置の観察面としたり、プロジェクトのライトバルブの用途などにお

いて、光源側に第1基板を配置することができ、その場合に能動層14への光照射を防止して一層のコントラスト向上を可能としている。

【0032】なお、本実施形態では、補助容量C_{sc}は、平面的に見た場合にTFTと別領域に形成することなく十分な容量を形成することができる。但し、補助容量C_{sc}の容量値が不足する場合には、第1電極30の領域、つまり能動層14のソース領域14sの面積を拡大し、例えば隣接する画素電極24の間の領域に引き延ばすことが望ましい。

【0033】次に、本実施形態に係るLCDの第1基板側の各要素の製造方法について説明する。

【0034】第1基板100としては、ガラス基板、石英基板、サファイア基板などの透明絶縁性基板を用いる。まず、この第1基板100上にCr等の高融点金属層を形成し、画素電極形成予定領域部分を開口することで、図1のようなパターンの補助容量第2電極32を形成する。次に、この第2電極32を覆う基板全面にSiO₂や、SiNx等の絶縁層12を形成する。

【0035】絶縁層12の上にはアモルファスシリコン層を形成し、次に、図2において第1基板100の上方位置からエキシマレーザを照射し、アモルファスシリコン層をアニールして多結晶化させる。上述のように、このエキシマレーザアニールの際、アモルファスシリコン層の少なくともチャンネル形成領域の下には、第2電極32が一様に形成されている。従って、チャンネル形成領域は等しい条件でレーザアニールを実行でき、この領域には粒径のそろった多結晶シリコン層が形成される。このアニール処理後、得られた多結晶シリコン層を要求されるTFT能動層及び補助容量の第1電極の形状にパターニングし、さらに、このシリコン層を覆ってSiO₂からなるゲート絶縁膜16を形成する。

【0036】ゲート絶縁膜16を形成した後、例えばCrを用いて金属層を形成、パターニングし、ゲート電極と一体のゲートライン20を形成する。次に、ゲート側からゲートをマスクとして能動層14に向け不純物を低濃度ドーピングし、さらに、ゲートライン20をそのライン幅より一定幅広いマスクで覆い、能動層14に高濃度に不純物をドーピングする。その後、アニール処理を施してドーピングした不純物を活性化させる。これにより、能動層14において、ゲートライン20に対応する領域には、不純物がドーピングされない真性のチャンネル領域14cが形成され、チャンネル領域14cの両側には不純物が低濃度にドーピングされたLD領域14ldが形成され、このLD領域の外側には不純物が高濃度に注入されたドレイン領域14d及びソース領域14sが形成される。

【0037】次にゲートライン20を覆う全面に層間絶縁膜17を形成し、TFT1のドレイン領域14d（或いはソース領域14s）に対応した領域（本実施形態ではドレイン）に層間絶縁膜17及びゲート絶縁膜16を

貫通するコンタクトホールを形成する。さらに、A1等を用いてドレイン電極を兼用するデータライン22を形成し、このデータライン22と能動層14のドレイン領域14dとを上記コンタクトホールを介して接続する。

【0038】データライン22形成後、データライン22を覆う基板全体に樹脂などを用いた平坦化絶縁膜18を形成し、TFT1のソース領域14sに対応する位置に、平坦化絶縁膜18、層間絶縁膜17及びゲート絶縁膜16を貫通するコンタクトホールを形成する。さらに、ITOなどの透明導電性材料層を形成し、これを画素電極形状にパターニングし、上記コンタクトホールを介してソース領域14sと接続された画素電極24を形成する。

【0039】画素電極24の形成後、必要に応じて全面に液晶配向を制御する配向膜26を形成し、以上により第1基板側に必要な要素が形成される。なお、第1基板100の表示領域の外側（基板の外縁部分）には、上記画素部のTFT1とほぼ同一工程を経て、ポリシリコン層を能動層とするTFTから構成される駆動回路（ゲートドライバ、データドライバ）が形成されていてもよい。

【0040】LCDの第2基板500側は、ガラスやプラスチックなどの透明基板を用いた第2基板500上に、カラー表示装置の場合R、G、B等のカラーフィルタ54が形成される。このカラーフィルタ54の上に、第1基板100の各画素電極24とで液晶200に電圧を印加するためのITOなどからなる対向電極（共通電極）56が形成される。この対向電極56の上には、第1基板100側と同様に配向膜58が形成されている。

【0041】以上のようにして得られる第1基板100と第2基板500とは、その外縁部分で一定のギャップを隔てて貼り合わせ、基板間の隙間に液晶200を封入してLCDが完成する。なお、第2基板500の外側（図2(a)では上面側）には偏光フィルム、位相差フィルムなどが配されている。

【0042】以上の説明においては、アクティブマトリクス型表示装置としてLCDを例にあげたが、本発明は補助容量を各画素に必要とする他のアクティブマトリクス型表示装置、例えば、アクティブマトリクス型のエレクトロルミネッセンス表示装置などにも採用可能であり、同様の効果を得ることができる。

【0043】

【発明の効果】以上説明したように、この発明では、アクティブマトリクス型表示装置の各画素に設ける補助容量の第1電極は、トップゲート型のTFTの能動層に兼用させ、該補助容量の第2電極は、絶縁膜を挟んでTFT能動層の下層に形成する。第2電極をトップゲートTFTの能動層の下層に設けることで、透過型表示装置において通常表示に寄与しないTFT形成領域に対し、補

助容量を重ねて形成することができ、画素の開口率向上に寄与できる。

【0044】また、第2電極に遮光性材料を用いることで、TFTの能動層を第1基板側からの入射光から確実に遮蔽でき、TFTにおける光リーク電流の発生を防止することができ、表示コントラストを向上することが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施形態に係るアクティブマトリクス型液晶表示装置の各表示画素における概略平面構成を示す図である。

【図2】 図1のA - A線に沿った位置における本発明の実施形態に係る液晶表示装置の概略断面構成を示す図である。

【図3】 図1のB - B線に沿った位置における液晶表示装置の第1基板側の概略断面構成を示す図である。

【図4】 アクティブマトリクス型液晶表示装置の1画*

*素当たりの等価回路を示す図である。

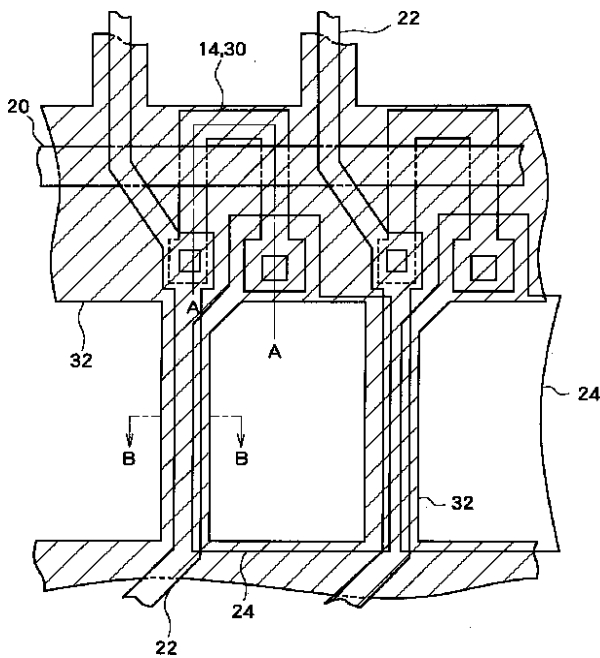
【図5】 従来のアクティブマトリクス型液晶表示装置における画素領域の概略平面構成を示す図である。

【図6】 図5のX - X線に沿った位置での従来の液晶表示装置の概略断面構成を示す図である。

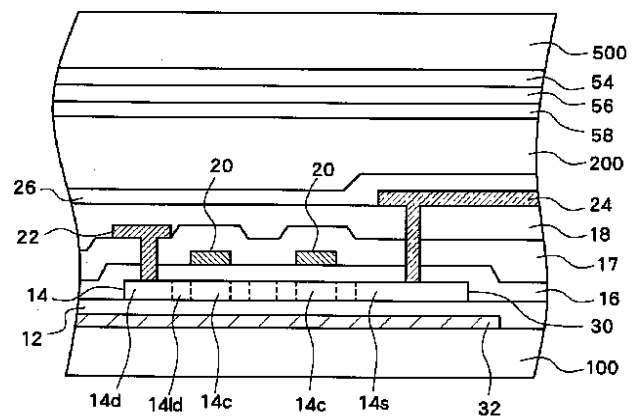
【符号の説明】

1 薄膜トランジスタ(TFT)、2 液晶容量(C_{lc})、3 補助容量(C_{sc})、12 絶縁膜(バッファ層)、14 能動層(ドレイン領域、チャネル領域、ソース領域)、16 ゲート絶縁膜、17 層間絶縁膜、18 平坦化絶縁膜、20 ゲートライン(ゲート兼用)、22 データライン(ドレイン兼用)、24 画素電極、26、58 配向膜、30 補助容量の第1電極、32 補助容量の第2電極、54 カラーフィルタ、56 共通電極、100 第1基板、200 液晶、500 第2基板。

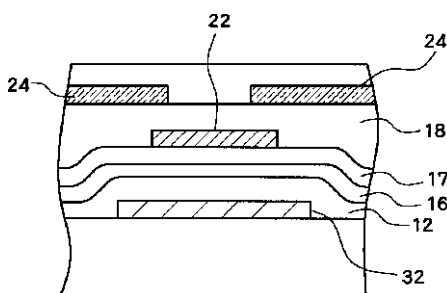
【図1】



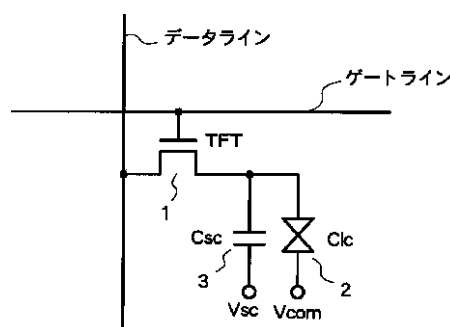
【図2】



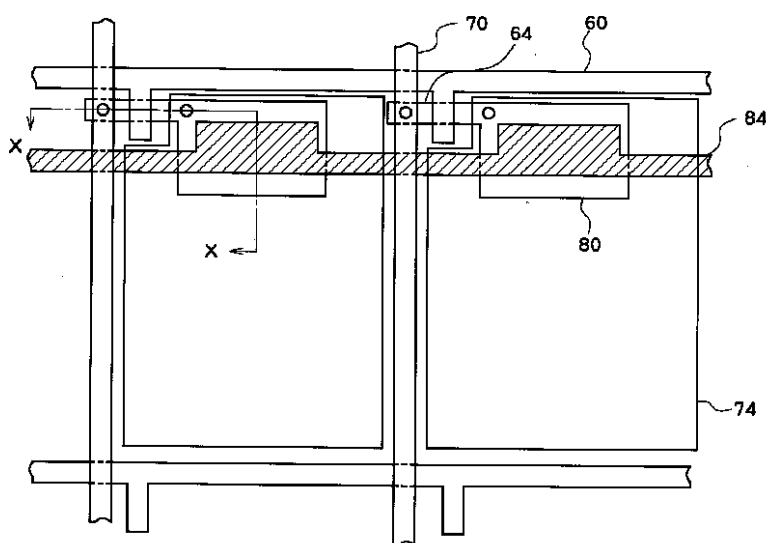
【図3】



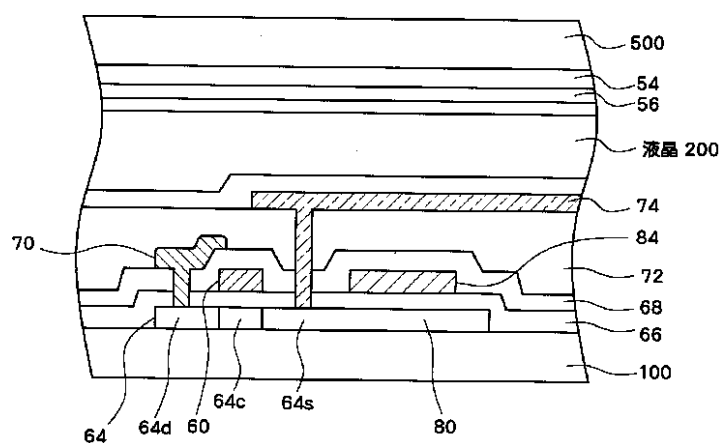
【図4】



【図5】



【図6】



フロントページの続き

F ターム(参考) 2H092 JA25 JA34 JA37 JA41 JA46
 JB13 JB22 JB31 JB52 JB57
 JB58 JB63 JB69 KA04 KA05
 KA10 MA12 MA27 MA30 NA07
 NA22
 5C094 AA06 AA10 BA03 BA43 CA19
 DA14 DA15 EA04 EA07 ED15
 5F110 AA30 BB01 CC02 DD02 DD03
 DD04 DD13 DD14 EE04 FF02
 GG02 GG13 HJ23 HM15 NN03
 NN44 NN46 NN72 NN73 PP03
 QQ11

专利名称(译)	有源矩阵显示		
公开(公告)号	JP2002296619A	公开(公告)日	2002-10-09
申请号	JP2001098269	申请日	2001-03-30
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	米田清		
发明人	米田 清		
IPC分类号	G02F1/1368 G09F9/30 H01L29/786		
FI分类号	G02F1/1368 G09F9/30.338 H01L29/78.612.C H01L29/78.619.B		
F-TERM分类号	2H092/JA25 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB13 2H092/JB22 2H092/JB31 2H092/JB52 2H092/JB57 2H092/JB58 2H092/JB63 2H092/JB69 2H092/KA04 2H092/KA05 2H092/KA10 2H092/MA12 2H092/MA27 2H092/MA30 2H092/NA07 2H092/NA22 5C094/AA06 5C094/AA10 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA14 5C094/DA15 5C094/EA04 5C094/EA07 5C094/ED15 5F110/AA30 5F110/BB01 5F110/CC02 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD13 5F110/DD14 5F110/EE04 5F110/FF02 5F110/GG02 5F110/GG13 5F110/HJ23 5F110/HM15 5F110/NN03 5F110/NN44 5F110/NN46 5F110/NN72 5F110/NN73 5F110/PP03 5F110/QQ11 2H092/JB32 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CB13 2H192/CC04 2H192/CC55 2H192/DA15 2H192/DA44 2H192/DA52 2H192/EA04 2H192/EA15 2H192/EA43		
外部链接	Espacenet		

摘要(译)

具有高开口率的有源矩阵显示装置的实现。有源矩阵型显示装置，其中每个像素包括顶栅型薄膜晶体管（TFT）1，辅助电容Csc和液晶电容C_{lc}，并且辅助电容Csc的第一电极30是TFT1的p-Si有源电极。第二电极32也用作层14，并且第二电极32被形成为至少部分地重叠有源层14，并且绝缘层12被夹在有源层14下方的层之间。因此，可以在TFT 1的形成区域中形成辅助电容Csc，并且可以防止由于提供辅助电容Csc而导致的开口率的减小。如果使用遮光材料形成第二电极32，则可以将TFT 1的有源层与来自第一基板侧的入射光屏蔽，并且可以防止在有源层14中发生漏光电流，从而实现高对比度显示。有可能。第二电极32也可以用作黑矩阵。

