

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2001 - 282205

(P2001 - 282205A)

(43)公開日 平成13年10月12日(2001.10.12)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-トド* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 2
G 0 2 F 1/133	550	G 0 2 F 1/133	2 H 0 9 3
	1/1368	G 0 9 F 9/30	5 C 0 0 6
G 0 9 F 9/30	338	G 0 9 G 3/20	5 C 0 8 0
G 0 9 G 3/20	611		5 C 0 9 4

審査請求 未請求 請求項の数 7 O L (全 13数) 最終頁に続く

(21)出願番号 特願2000 - 99918(P2000 - 99918)

(22)出願日 平成12年3月31日(2000.3.31)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 山野 敦浩

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 南野 裕

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74)代理人 100101823

弁理士 大前 要

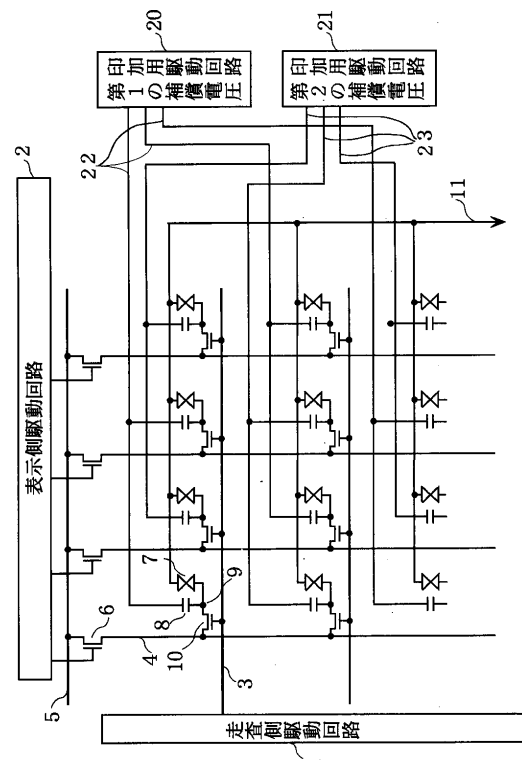
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型液晶表示装置およびその駆動方法

(57)【要約】

【課題】 従来の駆動方式では不可能であった容量結合ドット反転駆動方式並びに容量結合カラム反転駆動方式を可能とする駆動回路内蔵型液晶表示装置とその駆動方法を提供することを目的とする。

【解決手段】 第1の補償電圧印加用駆動回路20および第2の補償電圧印加用駆動回路21を有する。同一の走査信号配線3に接続された画素電極9においては、第1および第2の補償電圧印加用駆動回路20, 21が、隣接する表示信号配線4毎に交互に蓄積容量8を介して画素電極9に接続され、同一の表示信号配線4に接続された画素電極9においては、第1および第2の補償電圧印加用駆動回路20, 21が、隣接する走査信号配線4毎に交互に蓄積容量8を介して画素電極9に接続されている。



【特許請求の範囲】

【請求項1】 絶縁基板上にマトリクス状に配置された複数の表示信号配線と複数の走査信号配線の各交点に対応してスイッチング素子および画素電極が形成され、前記画素電極に蓄積容量を介して接続された補償電圧印加用信号配線に、高電位補償電圧と低電位補償電圧の補償電圧信号を与える補償電圧印加用駆動回路を具備したアクティブマトリクス型液晶表示装置において、前記補償電圧印加用駆動回路は、第1の補償電圧印加用駆動回路および第2の補償電圧印加用駆動回路から成り、

同一の走査信号配線に接続された画素電極においては、前記第1および第2の補償電圧印加用駆動回路が、隣接する表示信号配線毎に交互に前記蓄積容量を介して前記画素電極に接続され、

同一の表示信号配線に接続された画素電極においては、前記第1および第2の補償電圧印加用駆動回路が、隣接する走査信号配線毎に交互に前記蓄積容量を介して前記画素電極に接続された構成であることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 絶縁基板上にマトリクス状に配置された複数の表示信号配線と複数の走査信号配線の各交点に対応してスイッチング素子および画素電極が形成され、前記画素電極に蓄積容量を介して接続された補償電圧印加用信号配線に、高電位補償電圧と低電位補償電圧の補償電圧信号を与える補償電圧印加用駆動回路を具備したアクティブマトリクス型液晶表示装置において、前記補償電圧印加用駆動回路は、第1の補償電圧印加用駆動回路および第2の補償電圧印加用駆動回路から成り、

同一の走査信号配線に接続された画素電極においては、前記第1および第2の補償電圧印加用駆動回路が、隣接する表示信号配線毎に交互に前記蓄積容量を介して前記画素電極に接続され、

同一の表示信号配線に接続された画素電極においては、同一の補償電圧印加用駆動回路が、前記蓄積容量を介して前記画素電極に接続され構成であることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項3】 前記走査信号配線に走査信号を与える走査側駆動回路、前記表示信号配線に画像信号を与える表示側駆動回路、並びに前記第1および第2の補償電圧印加用駆動回路が、前記スイッチング素子の形成プロセスを含むプロセスにより、前記スイッチング素子と同一基板上に形成された内蔵回路であることを特徴とする請求項1又は2記載のアクティブマトリクス型液晶表示装置。

【請求項4】 前記プロセスとして、多結晶シリコン薄膜トランジスタ形成プロセスを適用したことを特徴とする請求項3記載のアクティブマトリクス型液晶表示装置。

【請求項5】 請求項1記載のアクティブマトリクス型液晶表示装置を駆動するための方法であって、前記表示信号配線に印加する画像信号の電位を、隣接する表示信号配線毎かつ走査信号配線毎にそのレベルを反転させて前記画素電極に書き込み、

前記第1の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に高電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に低電位側にシフトし、

前記第1の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に低電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に高電位側にシフトし、容量結合ドット反転駆動法で駆動したことを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項6】 前記請求項2記載のアクティブマトリクス型液晶表示装置を駆動するための方法であって、前記表示信号配線に印加する画像信号の電位を、隣接する表示信号配線毎にはそのレベルを反転させ、かつ、隣接する走査信号配線毎にはそのレベルを反転させないで前記画素電極に書き込み、

前記第1の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に高電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に低電位側にシフトし、

前記第1の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に低電位側にシフトし、第2の補償電圧印加

用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を、書き込み完了後に高電位側にシフトし、容量結合カラム反転駆動法で駆動したことを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項7】 前記第1および第2の補償電圧印加用駆動回路により前記画素電極の画像信号電位を高電位側にシフトする手段としては、スイッチング素子のON期間では、前記補償電圧印加用駆動回路に接続された前記蓄積容量の電極電位を、低電位補償電圧に設定した状態で前記画素信号を前記画素電極に書き込み、スイッチング素子のOFF期間では、前記蓄積容量の電極電位を高電位補償電圧に反転することにより高電位の補償電圧を印加し、前記画素電極の画像信号電位を低電位側にシフトする手段としては、スイッチング素子のON期間では、前記補償電圧印加用駆動回路に接続された前記蓄積容量の電極電位を、高電位補償電圧に設定した状態で前記画素信号を前記画素電極に書き込み、スイッチング素子のOFF期間では、前記蓄積容量の電極電位を低電位補償電圧に反転することにより低電位の補償電圧を印加することを特徴とする請求項5又は6記載のアクティブマトリクス型液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタによるアクティブマトリクス型液晶表示装置およびその駆動方法に関するものであり、さらには、多結晶シリコン薄膜トランジスタによる駆動回路内蔵方式アクティブマトリクス型液晶表示装置およびその駆動方法に関するものである。

【0002】

【従来の技術】薄型、低消費電力という特徴を有する液晶表示装置は近年、ムービー、カーナビ、ノート型コンピュータ等に広く利用されており、開発・商品化が活発に行われている。特に、非晶質シリコン薄膜トランジスタ(a-SiTFT)をスイッチング素子に用いたアクティブマトリクス型液晶表示装置は、高いコントラストを有しており、広く一般に使用されている。

【0003】a-SiTFTを用いたアクティブマトリクス型液晶表示装置の一般的な構成を図7に示す。図9において、1は走査側駆動回路、2は表示側駆動回路、3は走査信号配線(ゲートライン)4は表示信号配線(ソースライン)、5は画像信号配線、6は表示信号配線用スイッチング素子、7は液晶素子、8は蓄積容量、9は画素電極、10は画素電極用スイッチング素子(画素トランジスタ)、11は対向電極である。なお、対向電極電位はVcomで示す。このa-SiTFTによるアクティブマトリクス型液晶表示装置の一般的な駆動方法について簡単に説明するために、図10に、表

示要素の電氣的等価回路を示す。各表示要素は走査信号配線Vg、表示信号配線Vsの交点にスイッチング素子としてa-SiTFTを有する。a-SiTFTのドレイン側には、蓄積容量Cstと容量値がClcである液晶層が接続され、それらは対向電極Vcomに接続されている。また、a-SiTFTには寄生容量として、ゲート-ドレイン間容量Cgdが存在する。このa-SiTFTによるアクティブマトリクス型液晶表示装置を、1フレーム反転駆動方式で駆動した場合の駆動波形図を図11に示す。図11において、Vgは走査側駆動回路部から走査信号配線に伝達される走査信号、Vsは表示側駆動回路部から表示信号配線に伝達される画像信号、Vdは画素電極電位、Vscは画像信号の中心値を示す。画素電極には、a-SiTFTがONの時に、画像信号Vsが書き込まれるが、a-SiTFTがOFFになると、a-SiTFTのゲート-ドレイン間に存在する寄生容量Cgdにより、突き抜け電圧Vpを生じ、画素電極と対向電極との間に直流電圧成分が印加されてしまう。突き抜け電圧Vpは、以下の式で与えられる。

【0004】

$$V_p = (V_{gh} + V_{gl}) \cdot C_{gd} / C_{tot}$$

ここで、 $C_{tot} = C_{gd} + C_{st} + C_{lc}$

但し、Vghは走査信号Vgのハイ信号電位、Vglは走査信号Vgのロー信号電位である。

【0005】この突き抜け電圧を無視して、対向電極電位Vcomを画像信号の中心値Vscに設定してしまうと、交流駆動している液晶にかかる電圧が、高電位側と低電位側での電位差が生じ、ちらつき(フリッカ)として観察されてしまう。一般的には、突き抜け電圧Vpを補償するため、対向電極電位Vcomを画像信号の中心値-突き抜け電圧(Vsc-Vp)に設定することによって、液晶層に直流電圧成分が印加されることを防ぐ。しかしながら、この突き抜け電圧Vpは、液晶の誘電率異方性により、白から黒までの全範囲で均一に補償することができない。

【0006】このようなa-SiTFTのゲート-ドレイン間に存在する寄生容量による突き抜け電圧を効果的に補償する駆動方法として、特開平2-157815号公報に示す容量結合駆動方法(対向電極一定1フィールド反転)が提案され、実施されている。図12に容量結合駆動方式によるアクティブマトリクス型液晶表示装置の構成図を示す。図12に示すように、容量結合駆動方式では、蓄積容量を従来のように対向電極に接続せず、前段の走査信号配線に接続した構成から成っている。従って、この駆動方法では、突き抜け電圧を補償するための電圧パルスを実際の走査信号配線に重畳する。図13に容量結合駆動方式での駆動波形を示す。図13において、Vghおよび-Vglはそれぞれスイッチング素子のON電位およびOFF電位であり、Veh、-

V_{e1} は寄生容量による電位降下と液晶のしきい値電圧を補償するための2つのバイアス電位である。各電位レベルの参考値を以下に示す。

【0007】

V_{gh} : 13.5 (V)

V_{gl} : -7.0 (V)

V_{eh} : 3.5 (V)

V_{e1} : -16.5 (V)

上記の容量結合駆動方式は、寄生容量による電位降下を解消することができると共に、画素電極に書き込まれた画像信号電圧を補償電圧により、図14に示すように上下にシフトさせることができるので、対向電極電位が一定でも、低振幅な画像信号で液晶を交流駆動できるといった利点がある。反面、次のような欠点もある。つまり、図13に示したように、寄生容量による電位降下を補償しかつ画素電極に書き込まれた画像信号電位を上下にシフトするための電位(V_{eh} , $-V_{e1}$)を走査信号配線に重畳することから、走査信号 V_g の最大振幅が大変大きくなる。上記の例では、最大振幅は $V_{gh} - V_{e1} = 30V$ となる。その結果、スイッチング素子の耐圧を高める必要が生じ、これはチップサイズやコストあるいは消費電力の増大につながる。

【0008】この欠点を解消するために、特開平10-39277号公報では、多結晶シリコン薄膜トランジスタによる駆動回路内蔵型液晶表示装置を用い、スイッチング素子をスイッチングさせるための走査側駆動回路部の他に、補償電圧印加用走査側駆動回路部を設け、それによって前記画素電極に補償電圧を印加するための走査信号を与えることを提案している。

【0009】図15に構成図を示す。この発明によれば、従来の前段の走査信号配線を用いた容量結合駆動方法における走査信号を、スイッチング素子のオン・オフ制御用の本来の走査信号(V_{gh} および $-V_{gl}$)と、寄生容量による電位降下を補償しかつ画素電極に書き込まれた画像信号電位を上下にシフトするための補償信号(V_{eh} および $-V_{e1}$)とに分離して、各別の駆動回路および配線を介して印加する。したがって、走査信号の最大振幅は従来の $V_{gh} - V_{e1}$ に比べて大幅に小さい $V_{gh} - V_{gl}$ となり、高耐圧のドライバーは必要ない。また、多結晶シリコン薄膜トランジスタによって駆動回路を内蔵するので、走査側駆動回路部と補償電圧印加用駆動回路部に分離しても新たな外付けドライバーは必要ない。このように多結晶シリコン薄膜トランジスタによる駆動回路内蔵型の容量結合駆動方式では、容量結合駆動方法の有する利点を損なうことなく、スイッチング素子の耐圧を下げることができ、チップサイズの低減やコスト削減が可能となる。

【0010】

【発明が解決しようとする課題】しかしながら、この容量結合駆動では走査信号が1水平期間中では、補償電圧

を変化させることができないので、フレーム反転駆動方式やライン反転駆動方式には適用できるが、ドット反転駆動方式やカラム反転駆動方式には適用できないという欠点がある。現在の液晶パネルに適用されている駆動方式を鑑みると、小型AVパネルやOAパネルにはライン反転駆動方式が用いられていることが多いが、モニターのような大画面パネルでは、クロストーク等の画質劣化を避けるために、ドット反転駆動方式が用いられることが多い。また、カラム反転駆動方式は低電力パネルを実現するために採用されている場合がある。

【0011】本発明はかかる点に鑑みてなされたものであり、従来の駆動方式では不可能であった容量結合ドット反転駆動方式並びに容量結合カラム反転駆動方式を可能とし、高画質、低消費電力および高信頼性を有するアクティブマトリクス型液晶表示装置およびその駆動方法を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明による液晶表示装置は、アクティブマトリクス型液晶表示装置において、2系統に分離された補償電圧印加用駆動回路を具備していることを特徴とする。

【0013】これにより、走査信号が1水平期間中でも補償電圧を変化させることができるので、容量結合ドット反転駆動方式並びに容量結合カラム反転駆動方式が可能となり、クロストーク等の画質劣化を解消し、低消費電力、高画質、高信頼性等の特性を実現することができる。

【0014】具体的な構成は以下の通りである。

【0015】本発明の請求項1記載の発明は、絶縁基板上にマトリクス状に配置された複数の表示信号配線と複数の走査信号配線の各交点に対応してスイッチング素子および画素電極が形成され、前記画素電極に蓄積容量を介して接続された補償電圧印加用信号配線に、高電位補償電圧と低電位補償電圧の補償電圧信号を与える補償電圧印加用駆動回路を具備したアクティブマトリクス型液晶表示装置において、前記補償電圧印加用駆動回路は、第1の補償電圧印加用駆動回路および第2の補償電圧印加用駆動回路部から成り、同一の走査信号配線に接続された画素電極においては、前記第1および第2の補償電圧印加用駆動回路が、隣接する表示信号配線毎に交互に前記蓄積容量を介して前記画素電極に接続され、同一の表示信号配線に接続された画素電極においては、前記第1および第2の補償電圧印加用駆動回路が、隣接する走査信号配線毎に交互に前記蓄積容量を介して前記画素電極に接続された構成であることを特徴としている。

【0016】この構成によれば、同一の走査信号配線に接続された画素電極においては、隣接する表示信号配線毎に交互に補償電圧を変化でき、かつ、同一の表示信号配線に接続された画素電極においては、隣接する走査信号配線毎に交互に補償電圧を変化することが可能とな

る。

【0017】本発明の請求項2記載の発明は、絶縁基板上にマトリクス状に配置された複数の表示信号配線と複数の走査信号配線の各交点に対応してスイッチング素子および画素電極が形成され、前記画素電極に蓄積容量を介して接続された補償電圧印加用信号配線に、高電位補償電圧と低電位補償電圧の補償電圧信号を与える補償電圧印加用駆動回路を具備したアクティブマトリクス型液晶表示装置において、前記補償電圧印加用駆動回路は、第1の補償電圧印加用駆動回路および第2の補償電圧印加用駆動回路部から成り、同一の走査信号配線に接続された画素電極においては、前記第1および第2の補償電圧印加用駆動回路が、隣接する表示信号配線毎に交互に前記蓄積容量を介して前記画素電極に接続され、同一の表示信号配線に接続された画素電極においては、同一の補償電圧印加用駆動回路が、前記蓄積容量を介して前記画素電極に接続され構成であることを特徴としている。

【0018】この構成によれば、同一の走査信号配線に接続された画素電極においては、隣接する表示信号配線毎に交互に補償電圧を変化でき、かつ、同一の表示信号配線に接続された画素電極においては、同じ補償電圧を印加することが可能となる。

【0019】本発明の請求項3記載の発明は、請求項1又は2記載のアクティブマトリクス型液晶表示装置において、前記走査信号配線に走査信号を与える走査側駆動回路、前記表示信号配線に画像信号を与える表示側駆動回路、並びに前記第1および第2の補償電圧印加用駆動回路が、前記スイッチング素子の形成プロセスにより、前記スイッチング素子と同一基板上に形成された内蔵回路であることを特徴としている。

【0020】この構成によれば、走査側駆動回路部と表示側駆動回路部だけでなく、補償電圧印加用駆動回路1, 2も、スイッチング素子の形成プロセスを含むプロセスにより、スイッチング素子と同一基板上に形成され内蔵されるので、外付けドライバーが不要となり、低価格化を実現できる。

【0021】本発明の請求項4記載の発明は、請求項3記載のアクティブマトリクス型液晶表示装置において、前記プロセスとして、多結晶シリコン薄膜トランジスタ形成プロセスを適用したことを特徴としている。

【0022】本発明の請求項5記載の発明は、請求項1記載のアクティブマトリクス型液晶表示装置を駆動するための方法であって、前記表示信号配線に印加する画像信号の電位を、隣接する表示信号配線毎かつ走査信号配線毎にそのレベルを反転させて前記画素電極に書き込み、前記第1の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれるフレームにおい

ては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に高電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に低電位側にシフトし、前記第1の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に低電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に高電位側にシフトし、容量結合ドット反転駆動法で駆動したことを特徴としている。

【0023】この方法によれば、請求項1記載の構成において、画素電極には隣接する表示信号配線毎かつ走査信号配線毎に画素信号のレベルが反転されて書き込まれたのち、第1および第2の補償電圧印加用駆動回路により画素電極の電位がそれぞれ反対のレベルにシフトされる。その結果、同一の走査信号配線に接続された画素電極の電位は、隣接する表示信号配線毎に交互に反対のレベルにシフトされ、かつ、同一の表示信号配線に接続された画素電極の電位は、隣接する走査信号配線毎に交互に反対のレベルにシフトされるので、容量結合ドット反転駆動を実現することが可能なる。

【0024】本発明の請求項6記載の発明は、請求項2記載のアクティブマトリクス型液晶表示装置を駆動するための方法であって、前記表示信号配線に印加する画像信号の電位を、隣接する表示信号配線毎にはそのレベルを反転させ、かつ、隣接する走査信号配線毎にはそのレベルを反転させないで前記画素電極に書き込み、前記第1の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に高電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に低電位側にシフトし、前記第1の補償電圧印加用駆動回路に接続された画素電極に負極性の画像信号電圧が書き込まれ、かつ、前記第2の補償電圧印加用駆動回路に接続された画素電極に正極性の画像信号電圧が書き込まれるフレームにおいては、第1の補償電圧印加用駆動回路により第1の補償電圧印加用駆動回路に接続された画素電極の電位を書き込み完了後に低電位側にシフトし、第2の補償電圧印加用駆動回路により第2の補償電圧印加用駆動回路に接続された

画素電極の電位を書き込み完了後に高電位側にシフトし、容量結合カラム反転駆動法で駆動したことを特徴としている。

【0025】この方法によれば、請求項2記載の構成において、画素電極には隣接する表示信号配線毎には画像信号のレベルが反転されて書き込まれ、かつ、隣接する走査信号配線毎にはそのレベルを反転させないで書き込まれたのち、第1および第2の補償電圧印加用駆動回路により画素電極の電位がそれぞれ反対のレベルにシフトされる。その結果、同一の走査信号配線に接続された画素電極の電位は、隣接する表示信号配線毎に交互に反対のレベルにシフトされ、かつ、同一の表示信号配線に接続された画素電極の電位は、走査信号配線に関係なく同じレベルにシフトされるので、容量結合カラム反転駆動を実現することが可能となる。

【0026】本発明の請求項7記載の発明は、請求項5又は6記載のアクティブマトリクス型液晶表示装置の駆動方法において、前記第1および第2の補償電圧印加用駆動回路により前記画素電極の画像信号電位を高電位側にシフトする手段としては、スイッチング素子のON期間では、前記補償電圧印加用駆動回路に接続された前記蓄積容量の電極電位を、低電位補償電圧に設定した状態で前記画素信号を前記画素電極に書き込み、スイッチング素子のOFF期間では、前記蓄積容量の電極電位を高電位補償電圧に反転することにより高電位の補償電圧を印加し、前記画素電極の画像信号電位を低電位側にシフトする手段としては、スイッチング素子のON期間では、前記補償電圧印加用駆動回路に接続された前記蓄積容量の電極電位を、高電位補償電圧に設定した状態で前記画素信号を前記画素電極に書き込み、スイッチング素子のOFF期間では、前記蓄積容量の電極電位を低電位補償電圧に反転することにより低電位の補償電圧を印加することを特徴としている。

【0027】このように、画像信号の書き込み時と書き込み終了後で、補償電圧を変化させることにより、容易に画素電極の画像信号電位をシフトさせることができる。

【0028】

【発明の実施の形態】以下、本発明の各実施の形態を説明する。

【0029】(実施の形態1)本発明の実施の形態1について説明する。図1は本発明の容量結合ドット反転駆動方式を可能とするアクティブマトリクス型液晶表示装置の回路図を示している。従来例に対応する部分には同一の参照符号を付し、詳細な説明は省略する。本実施の形態1は、2系統に分離された補償電圧印加用駆動回路を設けたことを特徴とするものである。図1を参照して、その構成について説明する。20は第1の補償電圧印加用駆動回路であり、21は第2の補償電圧印加用駆動回路であり、22は第1の補償電圧印加用駆動回路2

0用の補償電圧印加用信号配線であり、23は第2の補償電圧印加用駆動回路21用の補償電圧印加用信号配線である。これらの第1および第2の補償電圧印加用駆動回路20、21は、表示信号配線4並びに走査信号配線3毎に交互に蓄積容量8を通して各画素電極9に接続されている。各画素電極9と第1および第2の補償電圧印加用駆動回路20、21との具体的な接続状態は以下の通りである。即ち、同一の走査信号配線3に接続された画素電極9においては、第1および第2の補償電圧印加用駆動回路20、21が、隣接する表示信号配線4毎に交互に蓄積容量8を介して画素電極9に接続され、同一の表示信号配線4に接続された画素電極9においては、第1および第2の補償電圧印加用駆動回路20、21が、隣接する走査信号配線3毎に交互に蓄積容量8を介して画素電極9に接続されている。従って、或る画素電極が第1の補償電圧印加用駆動回路20に接続されていれば、上下左右の画素電極は第2の補償電圧印加用駆動回路21に接続されており、或る画素電極が第2の補償電圧印加用駆動回路21に接続されていれば、上下左右の画素電極は第1の補償電圧印加用駆動回路20に接続されている。このような各画素電極と第1および第2の補償電圧印加用駆動回路20、21の接続状態により、後述するように容量結合ドット反転駆動が可能となる。

【0030】図2はこの液晶表示装置の駆動方法における駆動波形図である。n行、n+1行、n+2行の3つの走査信号配線を例にして説明すれば、第1の補償電圧印加用駆動回路20の駆動波形が印加される画素電極は、n行目の走査信号配線に関しては、(n, 1), (n, 3), (n, 5), ...であり、n+1行目の走査信号配線に関しては、(n+1, 2), (n+1, 4), (n+1, 6), ...であり、n+2行目の走査信号配線に関しては、(n+2, 1), (n+2, 3), (n+2, 5), ...である。ここで、(n, 1)は、n行目で且つ1列目の画素電極(または画素)を意味する。(n, 3), (n, 5) ...等についても、同様の表現形式を用いている。

【0031】また、第2の補償電圧印加用駆動回路21の駆動波形が印加される画素電極は、n行目の走査信号配線に関しては、(n, 2), (n, 4), (n, 6), ...であり、n+1行目の走査信号配線に関しては、(n+1, 1), (n+1, 3), (n+1, 5), ...であり、n+2行目の走査信号配線に関しては、(n+2, 2), (n+2, 4), (n+2, 6), ...である。

【0032】この第1および第2の補償電圧印加用駆動回路20、21は、図2に示すように互いに相対する動作をする。例えば、第1の補償電圧印加用駆動回路20の駆動波形が、奇数フレームで $-V_{e1}$ 、偶数フレームで V_{e1} と変化すると、第2の補償電圧印加用駆動回路21の駆動波形は、奇数フレームで V_{e1}

0、偶数フレームで $-V_{el} = 0$ と変化する。

【0033】補償電圧印加用駆動回路の補償電圧が変化した場合、画素電極に書き込まれる電圧の変化を図3に示す。なお、図3は第1補償電圧印加用駆動回路20の場合を示している。奇数フレームでは、補償電圧が V_{el} のときに走査信号電圧がハイレベル (V_{gh}) になって画素電極に画像信号電圧 V_{sh} が書き込まれる。走査信号電圧がローレベル ($-V_{gl}$) になると、突き抜け電圧 V_p だけ、画素電極の電圧が低下する。その後、補償電圧が $-V_{el} = 0$ に上昇すると、蓄積容量を通し

て画素電極の電圧は増加し、最終的に、

$$V_H = (V_{sh} - V_p) + (V_{el} \times C_{st} / C_{tot})$$

ここで、 $C_{tot} = C_{gd} + C_{st} + C_{lc}$ の値となる。但し、 C_{gd} はゲート-ドレイン間容量、 C_{st} は蓄積容量、 C_{lc} は液晶容量である。

【0034】偶数フレームでは、補償電圧が V_{eh} のときに走査信号電圧がハイレベル (V_{gh}) になって画素電極に信号電圧 V_{sl} が書き込まれる。走査信号電圧がローレベル ($-V_{gl}$) になると、突き抜け電圧 V_p だけ、画素電極の電圧が低下する。その後、補償電圧が $V_{eh} = 0$ に下降すると、蓄積容量を通して画素電極の電圧は減少し、最終的に、

$$V_L = (V_{sl} - V_p) - (V_{eh} \times C_{st} / C_{tot})$$

ここで、 $C_{tot} = C_{gd} + C_{st} + C_{lc}$ の値となる。

【0035】このように容量結合方式では、画素電極に書き込まれた電圧を、補償電圧を変化させることにより蓄積容量を通して、自由に上下にシフトさせることができる。従って、図4に示すように、対向電極電位 V_{com} を、

$$V_{com} = (V_{sh} + V_{sl}) / 2$$

に設定した場合、奇数フレームと偶数フレームで液晶にかかる電圧が等しくなるためには、

$$V_H - V_{com} = V_{com} - V_L$$

$$V_{el} - V_{eh} = 2 \cdot V_p \times C_{tot} / C_{st} (= 2 \cdot (V_{gh} + V_{gl}) \times C_{gd} / C_{st})$$

を満足するように V_{eh} 、 V_{el} を設定すればよい。

【0036】上記の条件が満足される場合、図4(a)に示すように、奇数フレームでは、黒レベルを最大値 V_{sh} 、白レベルを最小値 V_{sl} に設定し、補償電圧 V_e を $-V_{el}$ から 0 に上げることにより、画素電極に書き込んだ画像信号をプラス側にシフトさせ、偶数フレームでは、図4(b)に示すように、黒レベルを最小値 V_{sl} 、白レベルを最大値 V_{sh} に設定し、補償電圧 V_e を V_{eh} から 0 に下げることにより、画素電極に書き込んだ画像信号をマイナス側にシフトさせることにより、対向電極の電圧が一定でも低振幅な信号電圧 ($V_{sh} - V_{sl}$) で液晶を交流駆動することができる。

【0037】本発明の実施の形態1では、第1および第2の補償電圧印加用駆動回路20、21は交互に各蓄積容量に接続されているので、第1および第2の補償電圧印加用駆動回路20、21が前述したように、互いに相対する動作をすると、或る画素電極電位がプラスにシフトした場合、その上下左右の画素電極電位はマイナスにシフトするので、図5に示すように、容量結合方式によるドット反転駆動が可能となる。

【0038】(実施の形態2)本発明の実施の形態2について説明する。図6は本発明の容量結合カラム反転駆動方式を可能とするアクティブマトリクス型液晶表示装置の回路図を示している。実施の形態2において、実施の形態1に対応する部分には同一の参照符号を付す。実施の形態2では、同一の走査信号配線3に接続された画素電極9においては、第1および第2の補償電圧印加用駆動回路20、21が、隣接する表示信号配線4毎に交互に蓄積容量8を介して画素電極9に接続され、同一の表示信号配線4に接続された画素電極9においては、同一の補償電圧印加用駆動回路が、蓄積容量8を介して画素電極9に接続されている。従って、或る列の表示信号配線4に接続された画素電極が第1の補償電圧印加用駆動回路20に接続されていれば、前列・後列の表示信号配線4に接続された画素電極は第2の補償電圧印加用駆動回路21に接続されており、或る列の表示信号配線4に接続された画素電極が第2の補償電圧印加用駆動回路21に接続されていれば、前列・後列の表示信号配線4に接続された画素電極は第1の補償電圧印加用駆動回路20に接続されている。このような各画素電極と第1および第2の補償電圧印加用駆動回路20、21の接続状態により、後述するように容量結合カラム反転駆動が可能となる。

【0039】図7にこの液晶表示装置の駆動方法における駆動波形を示す。n行、n+1行、n+2行の3つの走査信号配線を例にして説明すれば、第1の補償電圧印加用駆動回路20の駆動波形が印加される画素電極は、n行目の走査信号配線に関しては、 $(n, 1)$ 、 $(n, 3)$ 、 $(n, 5)$ 、...であり、n+1行目の走査信号配線に関しては、 $(n+1, 1)$ 、 $(n+1, 3)$ 、 $(n+1, 5)$ 、...であり、n+2行目の走査信号配線に関しては、 $(n+2, 1)$ 、 $(n+2, 3)$ 、 $(n+2, 5)$ 、...である。

【0040】また、第2の補償電圧印加用駆動回路21の駆動波形が印加される画素電極は、n行目の走査信号配線に関しては、 $(n, 2)$ 、 $(n, 4)$ 、 $(n, 6)$ 、...であり、n+1行目の走査信号配線に関しては、 $(n+1, 2)$ 、 $(n+1, 4)$ 、 $(n+1, 6)$ 、...であり、n+2行目の走査信号配線に関しては、 $(n+2, 2)$ 、 $(n+2, 4)$ 、 $(n+2, 6)$ 、...である。

【0041】第1および第2の補償電圧印加用駆動回路

20, 21は、実施の形態1と同様、互いに相対する動作をする。実施の形態1で説明したように、補償電圧が $-V_{e1}$ から0に上がると、画素電極に書き込んだ画像信号はプラス側にシフトし、補償電圧が V_{e1} から0に下がると、画素電極に書き込んだ画像信号はマイナス側にシフトするので、対向電極の電圧が一定でも低振幅な信号電圧で液晶を交流駆動することができる。

【0042】本発明の実施の形態2では、第1および第2の補償電圧印加用駆動回路20, 21は表示信号配線4毎に交互に各蓄積容量8に接続されているので、第1および第2の補償電圧印加用駆動回路20, 21が前述したように、互いに相対する動作をすると、或る画素電極電位がプラスにシフトした場合、その左右の画素電極電位はマイナスにシフトするが、走査信号配線3にはよらないので、上下の画素電極電位はプラスにシフトする。従って、図8に示すように、容量結合方式によるカラム反転駆動が可能となる。

【0043】(その他の事項)

(1)上記実施の形態1並びに実施の形態2で説明した第1および第2の補償電圧印加用駆動回路20, 21は、スイッチング素子10の形成プロセスを含むプロセスにより、同一基板上に形成し内蔵するほうが望ましい。更に望ましくは、多結晶シリコン薄膜トランジスタ形成プロセスを適用するのがよい。これにより、補償電圧印加用としては、新たに外付けドライバーは必要としないので、低コストで、容量結合ドット反転駆動並びに容量結合カラム反転駆動を実現できる。

【0044】(2)上記実施の形態1並びに実施の形態2では、画素電極の画像信号電位を高電位側(または低電位側)にシフトするために、書き込み完了後に低電位補償電圧から0レベル(または高電位補償電圧から0レベルに)変化させたけれども、高電位補償電圧(または低電位補償電圧)に反転することにより高電位(低電位)の補償電圧を印加するようにしてもよい。

【0045】

【発明の効果】以上のように、本発明の駆動回路内蔵型アクティブマトリクス液晶表示装置によれば、表示信号配線の電位振幅が小さくできるという容量結合駆動のメリットと、走査信号配線の電位振幅が小さくできるという駆動回路内蔵方式のメリットを継承しつつ、容量結合ドット反転駆動方式並びに容量結合カラム反転駆動方式が可能となり、クロストークやフリッカ等の画質劣化を解消し、低消費電力、高画質、高信頼性等の特性を実現することが可能となり、その実用的効果は大きい。

【図面の簡単な説明】

【図1】本発明の実施形態1における容量結合ドット反転駆動方式アクティブマトリクス液晶表示装置の電氣的構成を示す回路図である。

【図2】本発明の実施形態1における容量結合ドット反転駆動方式アクティブマトリクス液晶表示装置の駆動波

形図である。

【図3】本発明の実施形態1における容量結合ドット反転駆動方式アクティブマトリクス液晶表示装置の各部の電圧波形図である。

【図4】容量結合による画素電極電位レベルのシフト状態を示す図である。

【図5】容量結合ドット反転駆動の場合の奇数フレーム及び偶数フレームの画素の極性を示す図である。

【図6】本発明の実施形態2における容量結合カラム反転駆動方式アクティブマトリクス液晶表示装置の電氣的構成を示す回路図である。

【図7】本発明の実施形態2における容量結合カラム反転駆動方式アクティブマトリクス液晶表示装置の駆動波形図である。

【図8】容量結合カラム反転駆動の場合の奇数フレーム及び偶数フレームの画素の極性を示す図である。

【図9】アクティブマトリクス型液晶表示装置の一般的な構成図である。

【図10】表示要素の電氣的等価回路図である。

【図11】1フレーム反転駆動方式での駆動波形図である。

【図12】特開平2-157815号公報に示す容量結合駆動方式によるアクティブマトリクス液晶表示装置の構成図である。

【図13】特開平2-157815号公報の駆動波形図である。

【図14】特開平2-157815号公報に示す容量結合駆動方法による画素電極電位レベルのシフト状態を示す図である。

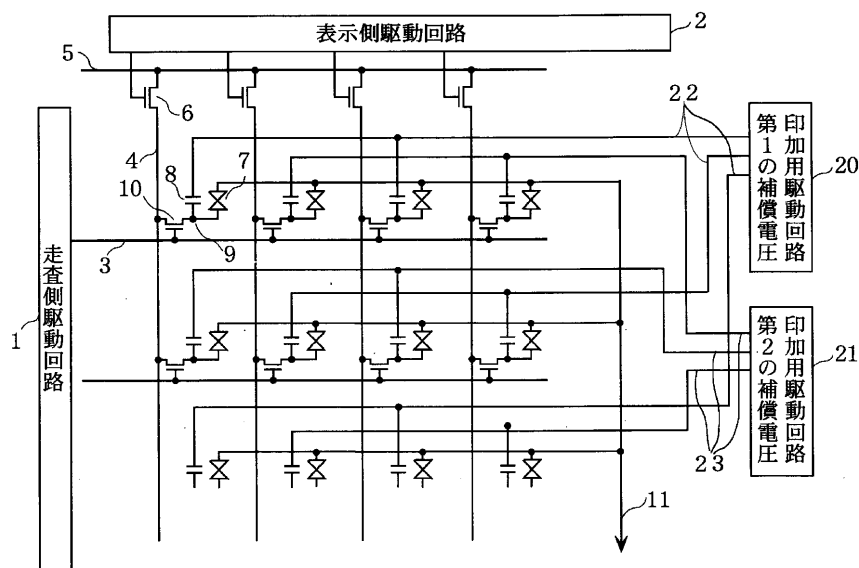
【図15】特開平10-39277号公報に示す多結晶シリコン薄膜トランジスタを用いた容量結合駆動方式によるアクティブマトリクス型液晶表示装置の構成図である。

【符号の説明】

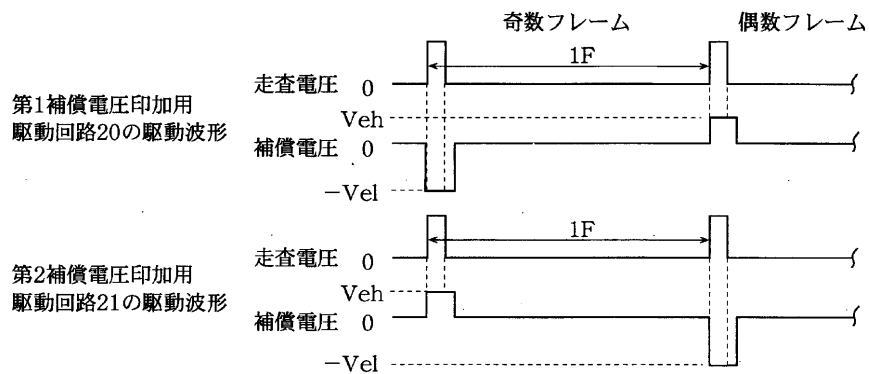
- 1 : 走査側駆動回路
- 2 : 表示側駆動回路
- 3 : 走査信号配線(ゲートライン)
- 4 : 表示信号配線(ソースライン)
- 5 : 画像信号配線
- 6 : 表示信号配線用スイッチング素子
- 7 : 液晶素子
- 8 : 蓄積容量
- 9 : 画素電極
- 10 : 画素電極用スイッチング素子(画素トランジスタ)
- 11 : 対向電極
- 20 : 第1の補償電圧印加用駆動回路
- 21 : 第2の補償電圧印加用駆動回路
- 22 : 第1の補償電圧印加用駆動回路用の補償電圧印加用信号配線

23: 第2の補償電圧印加用駆動回路用の補償電圧印加* *用信号配線

【図1】



【図2】



【図5】

奇数フレーム

	1	2	3	4	5	6	...
n	+	-	+	-	+	-	+
n+1	-	+	-	+	-	+	-
n+2	+	-	+	-	+	-	+

偶数フレーム

	1	2	3	4	5	6	...
n	-	+	-	+	-	+	-
n+1	+	-	+	-	+	-	+
n+2	-	+	-	+	-	+	-

【図8】

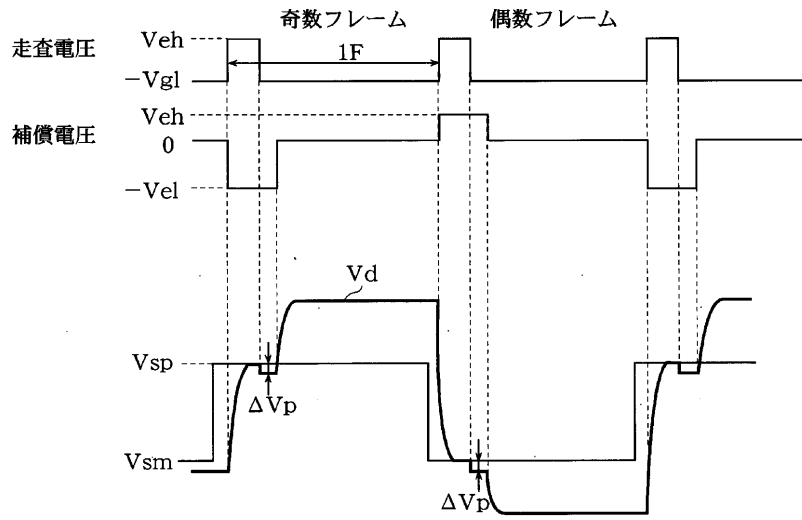
奇数フレーム

	1	2	3	4	5	6	...
n	+	-	+	-	+	-	+
n+1	+	-	+	-	+	-	+
n+2	+	-	+	-	+	-	+

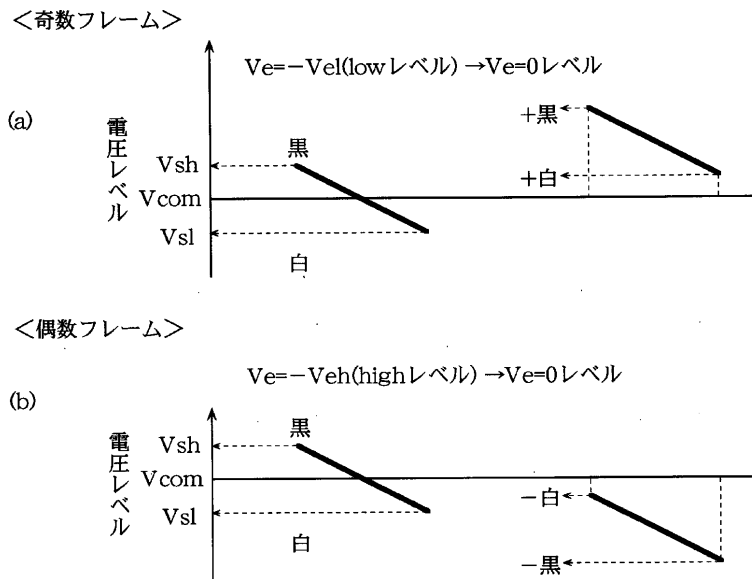
偶数フレーム

	1	2	3	4	5	6	...
n	-	+	-	+	-	+	-
n+1	-	+	-	+	-	+	-
n+2	-	+	-	+	-	+	-

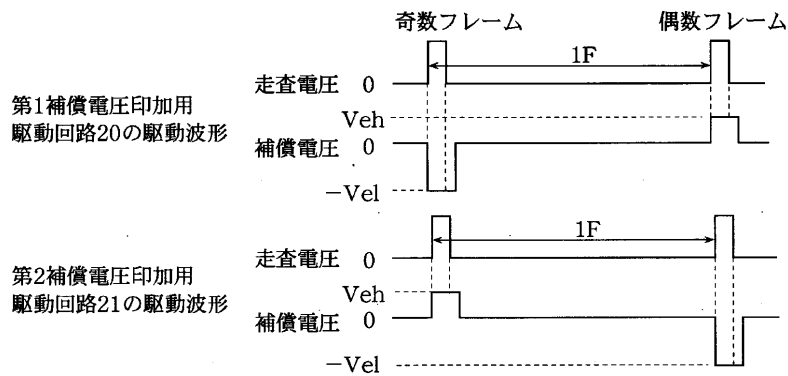
【図3】



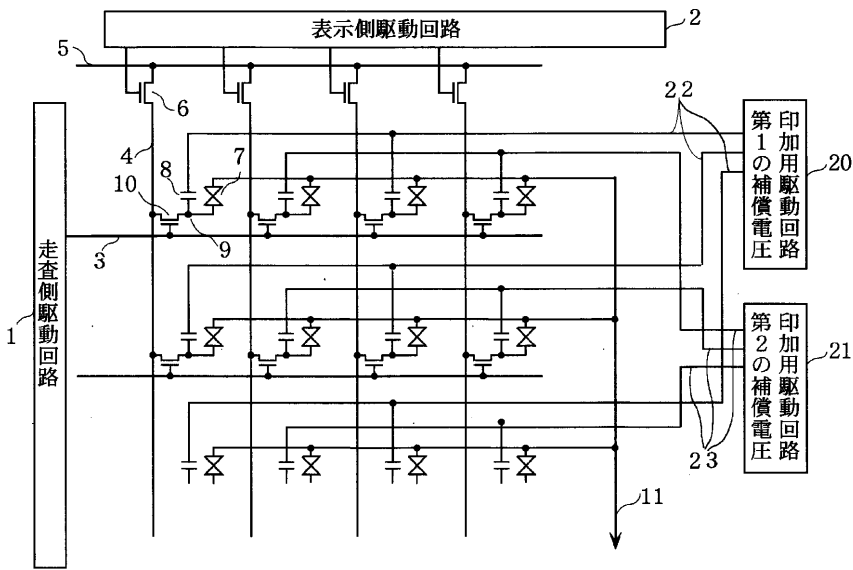
【図4】



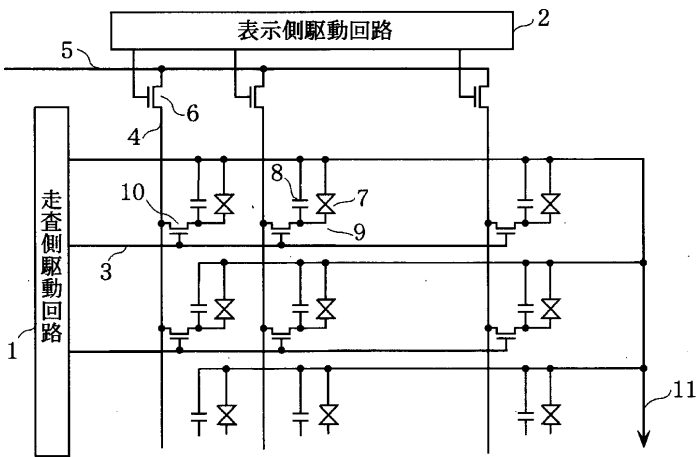
【図7】



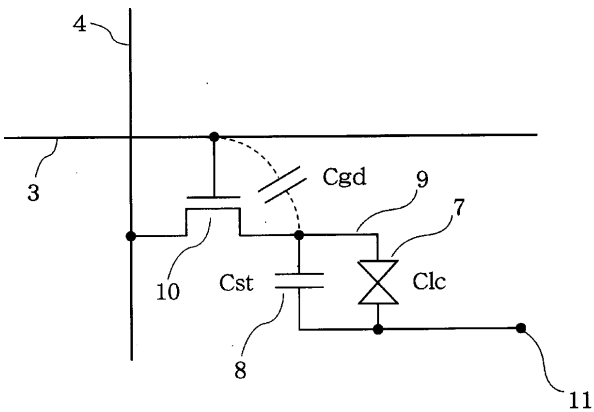
【図6】



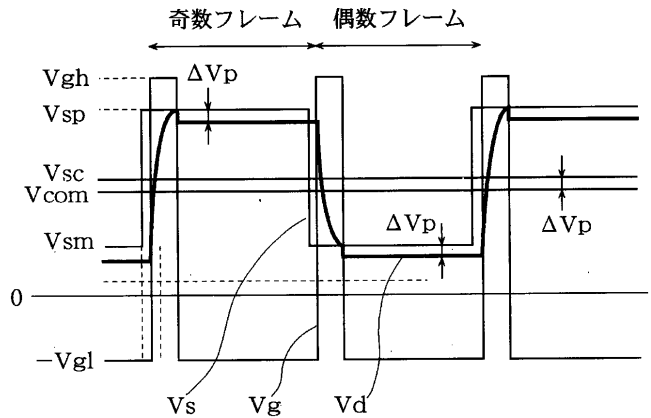
【図9】



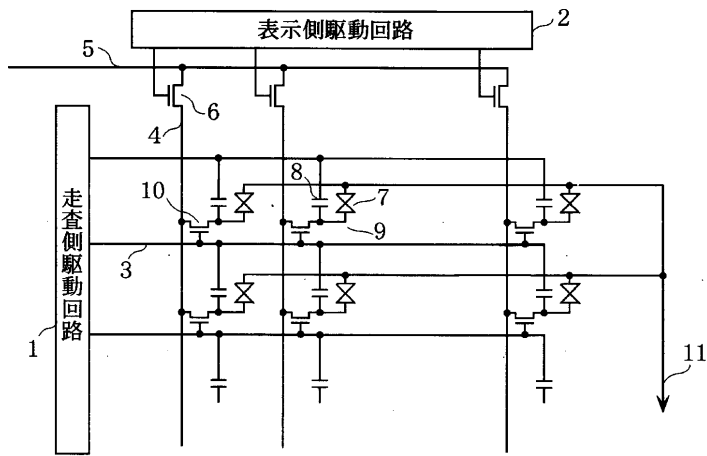
【図10】



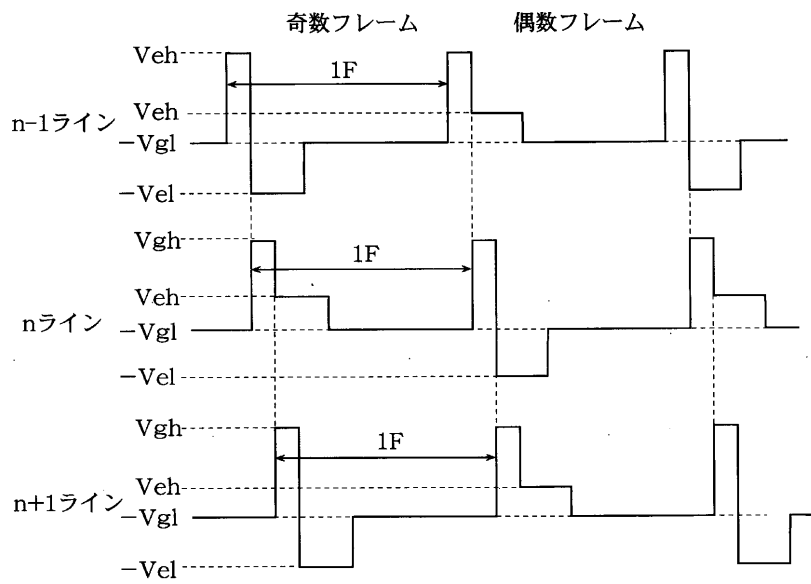
【図11】



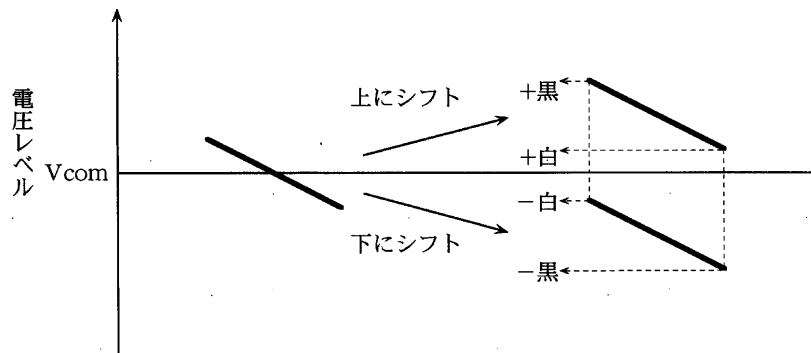
【図12】



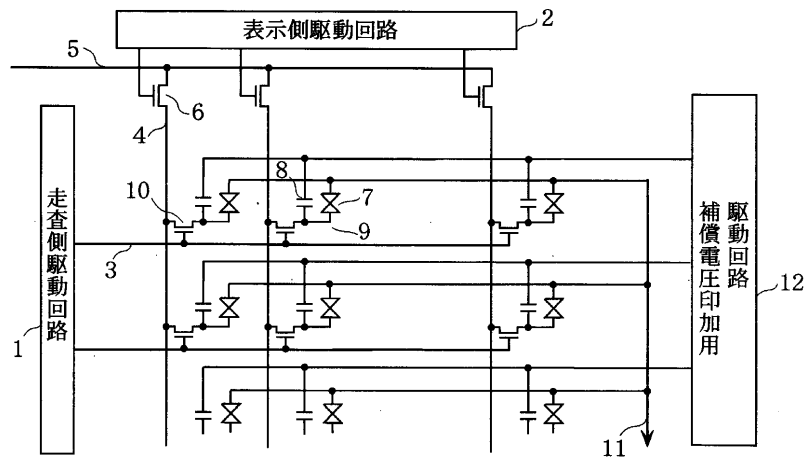
【図13】



【図14】



【図15】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ド [*] (参考)
G 0 9 G 3/20	6 2 4	G 0 2 F 1/136	5 0 0

(72)発明者 山倉 誠	F タ-ム(参考)	2H092 GA59 JA24 JB63 JB69 KA04
大阪府門真市大字門真1006番地 松下電器		KA07 NA25 PA06
産業株式会社内		2H093 NA16 NC16 NC18 NC34 NC67
(72)発明者 松浪 将仁		ND09 ND35 ND54 NF04 NF28
大阪府門真市大字門真1006番地 松下電器		5C006 AC25 AC26 AF46 BB16 BC20
産業株式会社内		FA25 FA37 FA47 FA52
(72)発明者 岡田 隆史		5C080 AA10 BB05 DD01 FF11 JJ02
大阪府門真市大字門真1006番地 松下電器		JJ04 JJ05
産業株式会社内		5C094 AA02 AA09 AA22 AA31 AA44
		BA03 BA43 CA19 DA09 EA04
		HA05 HA08

专利名称(译)	有源矩阵型液晶显示装置及其驱动方法		
公开(公告)号	JP2001282205A	公开(公告)日	2001-10-12
申请号	JP2000099918	申请日	2000-03-31
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	山野敦浩 南野裕 山倉誠 松浪将仁 岡田隆史		
发明人	山野 敦浩 南野 裕 山倉 誠 松浪 将仁 岡田 隆史		
IPC分类号	G02F1/136 G02F1/133 G02F1/1368 G09F9/30 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09F9/30.338 G09G3/20.611.E G09G3/20.624.C G02F1/136.500 G02F1/1368		
F-TERM分类号	2H092/GA59 2H092/JA24 2H092/JB63 2H092/JB69 2H092/KA04 2H092/KA07 2H092/NA25 2H092/PA06 2H093/NA16 2H093/NC16 2H093/NC18 2H093/NC34 2H093/NC67 2H093/ND09 2H093/ND35 2H093/ND54 2H093/NF04 2H093/NF28 5C006/AC25 5C006/AC26 5C006/AF46 5C006/BB16 5C006/BC20 5C006/FA25 5C006/FA37 5C006/FA47 5C006/FA52 5C080/AA10 5C080/BB05 5C080/DD01 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C094/AA02 5C094/AA09 5C094/AA22 5C094/AA31 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/EA04 5C094/HA05 5C094/HA08 2H093/NA32 2H093/NA33 2H093/NC35 2H192/AA24 2H192/DA12 2H192/FA46 2H192/FB09 2H192/GD61 2H193/ZA04 2H193/ZA06 2H193/ZA07 2H193/ZB02 2H193/ZB14 2H193/ZB18 2H193/ZC02 2H193/ZC07 2H193/ZC13 2H193/ZC15 2H193/ZD32 2H193/ZF44 2H193/ZF59 2H193/ZF60 2H193/ZH40 2H193/ZH45 2H193/ZQ31		
代理人(译)	大前 要		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种具有内置驱动电路的液晶显示装置及其驱动方法，其能够实现以往的驱动方法无法实现的电容耦合点反转驱动方法和电容耦合列反转驱动方法。提供了用于施加第一补偿电压的驱动电路和用于施加第二补偿电压的驱动电路。在连接到相同扫描信号布线3的像素电极9中，第一和第二补偿电压施加驱动电路20和21经由存储电容器8在每个相邻显示信号布线4中交替布置在像素中。在连接到电极9的像素电极9和相同的显示信号布线4中，第一和第二补偿电压施加驱动电路20和21针对每个相邻的扫描信号布线4交替地累积。它经由电容器8连接到像素电极9。

