

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4689806号
(P4689806)

(45) 発行日 平成23年5月25日(2011.5.25)

(24) 登録日 平成23年2月25日(2011.2.25)

(51) Int.Cl.		F I	
G02F	1/1345	(2006.01)	G02F 1/1345
G02F	1/1343	(2006.01)	G02F 1/1343
G09F	9/00	(2006.01)	G09F 9/00 348C

請求項の数 1 (全 16 頁)

(21) 出願番号	特願2000-296978 (P2000-296978)	(73) 特許権者	303018827 NEC液晶テクノロジー株式会社 神奈川県川崎市中原区下沼部1753番地
(22) 出願日	平成12年9月28日(2000.9.28)	(74) 代理人	100095407 弁理士 木村 満
(65) 公開番号	特開2002-107753 (P2002-107753A)	(72) 発明者	木村 茂 東京都港区芝五丁目7番1号 日本電気株式会社内
(43) 公開日	平成14年4月10日(2002.4.10)	(72) 発明者	藤田 明 東京都港区芝五丁目7番1号 日本電気株式会社内
審査請求日	平成19年8月14日(2007.8.14)	(72) 発明者	工藤 陽史 東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

ガラス基板上に走査線と共通配線が同層でかつ交互に平行して配置されたTFT基板を有する液晶表示装置において、

前記各共通配線が前記基板の両側周辺部で、導電性テープからなる結束線に、それぞれ圧接して接続され、前記結束線を介して相互に結束されていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、基板上に走査線と交互に平行して配置された共通配線を有する液晶表示装置に関し、各共通配線に共通の電位を与えるため、各共通配線を相互に結束した構成の液晶表示装置に関するものである。

【0002】

【従来の技術】

TFTによるアクティブマトリクス駆動方式の液晶表示装置は、直交する複数の走査線と信号線の交差部に設けられたTFTからなるスイッチング素子と、このスイッチング素子に接続する画素電極とがマトリクス状に配列され、必要に応じて各画素毎に容量素子を付加することにより、コントラストやレスポンスなどの表示性能の向上を図った液晶表示装置である。

アクティブマトリックス駆動方式では、各画素ごとにスイッチング素子が独立に制御され、各画素電極に信号電荷を書き込むことによりクロストークを防ぎ、容量素子が、書き込まれた信号電荷を1フレーム時間の間蓄積する役割を担っている。これによって、実質的にデューティ比100%のスタティック駆動に近い液晶表示を実現している。

【0003】

次に、特開平7-36061号公報記載の図23を参照して、従来のアクティブマトリックス駆動方式の液晶表示装置（以下、液晶表示装置と言う）の回路構成を説明する。図23は従来の液晶表示装置の回路図である。

従来の液晶表示装置70は、ガラス基板上にマトリックス状に配置された、直交する走査線72及び信号線74を有する。

走査線72と信号線74との間には、両者の間に窒化シリコン膜等の絶縁膜が介在し、各交差位置近傍にはTFT76がそれぞれ配置されている。また、各走査線72に平行に、共通配線78が延在している。走査線72及び各信号線74が囲む領域にはTFT76に接続されて画素電極80が配置されている。共通配線78と画素電極80の間で各画素毎に付加容量82が形成される。

【0004】

ここで、TFT76の各ゲート電極はそれぞれ走査線72に接続され、各ドレイン電極はそれぞれ信号線74に接続され、各ソース電極は画素電極80に接続されている。

各走査線72の信号入力側端部は、走査線駆動ICとの接続電極として設けられた接続端子84に接続し、共通配線78の両端部は、一定の電位（対向電極の電位）を供給するために共通配線78上の絶縁膜を貫通するコンタクトホール86を介して上層の共通線88A、Bに接続している。

【0005】

【発明が解決しようとする課題】

ところで、上述の液晶表示装置では、走査線72は、平面的には共通線（ここでは88A）を絶縁膜の下で横切っている。そのために、走査線72と共通配線78とを同一工程で形成し、信号線74、TFT76、画素電極80等を形成した後、共通配線78上の絶縁膜にコンタクトホール86を開口し、共通線88A、Bを形成することによって共通配線78を共通線88A、Bに接続し相互に結束している。

つまり、共通線88A、Bを形成して共通配線78を相互に結束するために、共通配線78上の絶縁膜にコンタクトホール86を形成する工程を必要としている。このような液晶表示装置が、例えば特開平7-36061号公報で開示されている。

【0006】

しかしながら、上述の従来の液晶表示装置では、共通配線を結束するために、コンタクトホール形成工程と共通線形成工程とが必要となり、製造工程が増え、生産効率が低下するという問題がある。

【0007】

そこで、本発明の目的はプロセス数を増やすことなく、共通配線を結束できる構造を備えた液晶表示装置を提供することである。

【0010】

【課題を解決するための手段】

上記目的を達成するために、本発明に係る液晶表示装置は、ガラス基板上に走査線と共通配線が同層でかつ交互に平行して配置されたTFT基板を有する液晶表示装置において、

前記各共通配線が前記基板の両側周辺部で、導電性テープからなる結束線に、それぞれ圧接して接続され、前記結束線を介して相互に結束されていることを特徴としている。

【0011】

導電性テープとは、テープ上に導電層を成膜してなる接続用テープである。

本発明では、各共通配線が導電性テープまたは導電性ペーストにより相互に結束されているので、従来のように結束線を形成するための工程が一工程追加されるだけで、フォト

10

20

30

40

50

リソグラフィ工程及びパターニング工程が別途必要になるようなことはない。従って、プロセス数を削減することができる。

【0017】

【発明の実施の形態】

以下に、添付図面を参照し、実施形態例を挙げて本発明の実施の形態を具体的かつ詳細に説明する。

実施形態例 1

本実施形態例は、第1の発明に係る液晶表示装置の実施形態の一例であって、図1は本実施形態例の液晶表示装置の要部である電極配線の平面図、図2(a)及び図2(b)は、それぞれ、図1の線A-A及び線B-Bでの断面図である。

10

本実施形態例の液晶表示装置10は、図1に示すように、ガラス基板12上に、走査線14と、走査線14と交互に平行して形成される共通配線16と、この共通配線16とほぼ直交して各共通配線16の両端部で共通配線16をそれぞれ相互に結束する2本の結束線18A、Bとを備えている。

各走査線14は、独立に形成され、それぞれ走査線端子20を介して走査線駆動ICと接続され、走査信号をTFT(図示せず)のゲート電極に出力している。共通配線16は、画素電極との間でそれぞれ付加容量(図示せず)を形成している。

【0018】

2本の結束線18A、Bは、各共通配線16を時間遅れなく同じ電位にするために、共通配線16と接続するループ状の回路を構成し、走査線14の外側、つまり液晶表示装置10の画素領域外に延在している。結束線18A、Bは、それぞれ共通電極(対向電極)の電位が供給される2個の第1共通配線端子24A、第2共通配線端子24Bに端部で接続し、外側の2本の共通配線16と接続している。

20

【0019】

走査線14、共通配線16、及び結束線18A、Bは、同時に例えば下層のA1膜と上層のTiN膜との積層膜としてガラス基板12上に形成されている。

走査線14及び共通配線16は、走査線端子20、第1共通配線端子22及び第2共通配線端子24Bは、走査線14及び共通配線16上にゲート絶縁膜25として成膜された窒化シリコン膜及びパッシベーション膜26として成膜された窒化シリコン膜をそれぞれ貫通するコンタクトホール28によって露出された走査線14及び共通配線16の広幅領域として構成されている(図2(a))。

30

一方、画素領域外の接続端子部以外の領域では、走査線14及び共通配線16は、図2(b)に示すように、ゲート絶縁膜25及びパッシベーション膜26によって被覆されている。

【0020】

本実施形態例では、結束線18A、Bは、走査線14の外側にあるので、本実施形態例の液晶表示装置10を製品として切断、分離する際には、図1に示すように、結束線18A、18Bの外側の切断線(図示せず)に沿って切断され、切断線の内側のパネル面本体10aが、液晶表示装置として組み込まれ、切断線の外側のパネル面余剰部10bは、切り屑として分離される。

40

尚、ここでは結束線をガラス基板の両側に配設する例を示したが、片側だけでもよい。この場合は各走査線は結束線のある側とは反対側でシャントバス線に接続されることもあり、上記切断時にシャントバス線は切り離される。また、共通配線端子は4個配設する例を示したが、2個または3個でもよい。

また、ここではIPS型の液晶表示装置のTFT基板について説明したが、コモンストレージ構造のTN型の液晶表示装置であっても全く同様である。

【0021】

本実施形態例では、後述するように、結束線18A、Bを共通配線16と同時に形成するので、従来のように結束線18A、Bを形成するための工程が別途必要になるようなことはなく、プロセス数を削減することができる。

50

【 0 0 2 2 】

実施形態例 2

本実施形態例は、第 2 の発明に係る液晶表示装置の実施形態の一例であって、図 3 は本実施形態例の液晶表示装置の要部である電極配線の平面図、図 4 (a) 及び (b) は、それぞれ、図 3 の線 A - A 及び B - B での断面図である。

本実施形態例の液晶表示装置 3 0 は、図 3 に示すように、結束線及び結束線と共通配線 1 6 の結束手段が異なることを除いて、実施形態例 1 の液晶表示装置 1 0 と同じ構成を備えている。

本実施形態例では、結束線 3 2 A は実施形態例 1 の結束線 1 8 A と同じ構成である。一方、結束線 3 2 B は走査線 1 4 及び共通配線 1 6 上にほぼ直交して走査線端子 2 0 の内側に配設されている。

10

【 0 0 2 3 】

結束線 3 2 B は、導電性テープで形成され、図 4 (b) に示すように、走査線 1 4 及び共通配線 1 6 上に成膜された窒化シリコン膜からなるゲート絶縁膜 2 5 及びパッシベーション膜 2 6 を貫通するコンタクトホール 3 4 を介して共通配線 1 6 と電氣的に接続するように圧接されている。導電性テープとして、例えば神東塗料製の商品名シントロンを使用できる。

また、結束線 3 2 B はコンタクトホール 3 4 を介して外側の共通配線 1 6 に接続し、端部に形成された第 2 共通配線端子 2 4 B に接続している。

走査線端子 2 0、第 1 共通配線端子 2 4 A 及び第 2 共通配線端子 2 4 B は、実施形態例 1 と同様の構成であって、窒化シリコン膜からなるゲート絶縁膜 2 5 及びパッシベーション膜 2 6 を貫通するコンタクトホール 2 8 によって露出された走査線 1 4 及び共通配線 1 6 の広幅領域として構成されている。

20

【 0 0 2 4 】

本実施形態例では、結束線 3 2 B は走査線端子 2 0 の内側にあるので、本実施形態例の液晶表示装置 3 0 を製品として切断、分離する際には、走査線端子 2 0 の外側の切断線 (図示せず) に沿って切断される。図 3 では図示していないが、各走査線は走査線端子の外側でシャントバス線に接続されることもあり、この場合は上記切断時にシャントバス線は切り離される。

本実施形態例では、結束線 3 2 A は共通配線 1 6 と同時に形成され、また、結束線 3 2 B は導電性テープの圧接によって形成されるので、従来のように、結束線を形成するための工程が一工程追加されるだけで、フォトリソグラフィ工程及びパターンニング工程が別途必要になるようなことはなく、プロセス数を削減することができる。

30

【 0 0 2 5 】

実施形態例 3

本実施形態例は、第 2 の発明に係る液晶表示装置の実施形態の一例であって、図 5 は本実施形態例の液晶表示装置の要部である電極配線の平面図、図 6 は図 5 の線 A - A での断面図である。

本実施形態例の液晶表示装置 4 0 は、結束線 4 2 B の構成が異なることを除いて、実施形態例 2 の液晶表示装置 3 0 と同じ構成を備えている。

40

本実施形態例では、結束線 4 2 B は銀 (A g) ペーストで形成され、図 6 に示すように、窒化シリコン膜からなるゲート絶縁膜 2 5 及びパッシベーション膜 2 6 を貫通するコンタクトホール 3 4 を介して共通配線 1 6 と電氣的に接続している。

銀 (A g) ペーストは、蒸発性ペーストに銀 (A g) 粒子を混ぜた導電性ペーストであって、塗布した後加熱することにより固化して導電体となる。導電性ペーストとして例えばエポテック製の商品名 H 2 0 E を使用できる。

【 0 0 2 6 】

以上の構成によって、本実施形態例は、実施形態例 2 と同様の効果を奏することができる。

【 0 0 2 7 】

50

実施形態例 4

本実施形態例は、第3の発明に係る液晶表示装置の実施形態の一例であって、図7は本実施形態例の液晶表示装置の要部である共通電極線の結束部の平面図、図8はCOFの構成を示す断面図、図9(a)は図7の線A-Aでの断面図、図9(b)は線B-Bでの断面図、図9(c)はCOF周りの電極配線図である。

本実施形態例の液晶表示装置では、電極接続部52において各走査線14は、COF54上に形成された走査電極線14Aにそれぞれ接続され、走査線駆動IC54と接続されている。

また、各共通配線16は、図7に示すように、COF54上に形成された共通電極線16Aにそれぞれ接続され、走査線駆動IC54b上のベースフィルム上に形成された結束線58を介して相互に結束されている。

本実施形態例では、共通配線16を結束するために、結束線32Bに代えて、COF上に形成された結束線58を備えていることを除いて、実施形態例2の液晶表示装置30と同じ構成を備えている。

【0028】

COF54は、図8に示すように、ベースフィルム54aと、ベースフィルム54a上に設けられた走査線駆動用IC54bと、ベースフィルム54a上に設けられ、走査線駆動IC54bの電極にそれぞれ接続された入力配線54c(図7の56に相当する)及び出力配線54d(図7の14Aに相当する)とから構成された、既知のものである。

図8中、54eはソルダーレジスト層、54fは走査線駆動IC54bを入力配線54c及び出力配線54dに接続するためのパンプである。

COF54として、例えばソニーケミカル製のものを使用できる。

【0029】

電極接続部52では、各走査線14は、図7及び図9(a)に示すように、COF54上の走査電極線14A(出力配線54d)を介して走査線駆動IC54bに接続される。

また、各共通配線16は、図7及び図9(b)に示すように、COF上の共通電極線16Aを介して、結束線58によって相互に結束されている。結束線58は、図9(a)に示すように、COF54の走査線駆動IC54b上のベースフィルム54a上に設けられている。これはCOF54に後述するTCP64のような開口部64bが存在せず、走査線駆動IC54b上のベースフィルム54a上の空間を利用することにより結束線58の形成が可能になっている。

【0030】

本実施形態例では、走査線駆動IC54bと走査電極線14Aと共通電極線16Aと走査線駆動IC54b上のベースフィルム54a上に各共通電極線16Aを結束する結束線58とを設けたCOF54を走査線14及び共通配線16の端子部分に圧接することにより、図9(a)及び(b)に示すように接続し、全体的には走査線14と共通配線16とを図9(c)に示すように結線する。

【0031】

以上の構成によって、本実施形態例では、液晶表示セルを形成後COF54の圧接時に、結束線58によって共通配線16を結束するので、従来のように結束線を形成するための工程が別途必要になるようなことはなく、プロセス数を削減することができる。

【0032】実施形態例4の改変例

本改変例は、実施形態例4の改変例であって、図10は本改変例の液晶表示装置の要部である電極接続部52の走査電極線14Aと走査線駆動IC54bの接続部近傍の平面図である。

配置面積の問題から、走査電極線14Aのゲート端子59及び共通電極線16Aを図7に示すように配置することが難しいことが多い。その場合には、本改変例を適用することが好ましい。

本改変例では、走査電極線14Aのゲート端子59は、図10に示すように千鳥状に配置

10

20

30

40

50

されているので、各走査電極線 1 4 A のゲート端子 5 9 の間を共通電極線 1 6 A を通過させることができる。

尚、本改変例では図 1 0 の配置に合わせたバンプ 5 4 f の構成を持つ走査線駆動 IC 5 4 b を用いる。

【 0 0 3 3 】

実施形態例 5

本実施形態例は、第 4 の発明に係る液晶表示装置の実施形態の一例であって、図 1 1 は本実施形態例の液晶表示装置の要部である共通電極線の結束部の平面図、図 1 2 は T C P の構成を示す断面図、図 1 3 (a) は図 1 1 の線 A - A での断面図、図 1 3 (b) は線 B - B での断面図、図 1 3 (c) は T C P 周りの電極配線図である。

本実施形態例の液晶表示装置は、電極接続部 5 2 において各走査線 1 4 は、T C P 6 4 上に形成された走査電極線 1 4 A にそれぞれ接続され、走査線駆動 IC 6 4 c と接続されている。

また、各共通配線 1 6 は、図 1 1 に示すように、T C P 6 4 内上に形成された共通電極線 1 6 A に接続され、さらに、走査線駆動 IC 6 4 c 内で共通電極線 1 6 A に接続する別の共通電極線を結束する結束線を介して相互に結束されている。

本実施形態例では共通配線 1 6 を結束するために、結束線 3 2 B に代えて、T C P 上に配設された走査線駆動 IC 内の結束線を介して結束することを除いて、実施形態例 2 の液晶表示装置 3 0 と同じ構成を備えている。

【 0 0 3 4 】

T C P 6 4 は、図 1 2 に示すように、ベースフィルム 6 4 a と、ベースフィルム 6 4 a の開口部 6 4 b に設けられた走査線駆動 IC 6 4 c と、ベースフィルム 6 4 a 上に設けられ、走査線駆動 IC 6 4 c の電極にそれぞれ接続された入力配線 6 4 d (図 1 1 の 6 6 に相当する) 及び出力配線 6 4 e (図 1 1 の 1 4 A に相当する) とから構成された、既知のものである。

図 1 2 中、6 4 f は入力配線 6 4 d 及び出力配線 6 4 e をベースフィルム 6 4 a に接着した接着剤層、6 4 g はソルダーレジスト層、6 4 h は走査線駆動 IC 6 4 c を入力配線 6 4 d 及び出力配線 6 4 e に接続するためのバンプ、6 4 i は走査線駆動 IC 6 4 c を封止した樹脂である。

T C P 6 4 として、例えば N E C 製のものを使用できる。

【 0 0 3 5 】

電極接続部 6 2 では、各走査線 1 4 は、図 1 1 及び図 1 3 (a) に示すように、T C P 6 4 上の走査電極線 1 4 A (出力配線 6 4 e) を介して走査線駆動 IC 6 4 c に接続される。

また、各共通配線 1 6 は、図 1 1 及び図 1 3 (b) に示すように、T C P 上の共通電極線 1 6 A とさらにこの共通電極線 1 6 A に接続する走査線駆動 IC 6 4 c 内の共通電極線 (図示せず) とを介して結束線 (図示せず) によって相互に結束されている。尚、図 1 3 (b) では、共通電極線 1 6 A が入力配線 6 4 d (6 6) と接続されているように見えるが、走査線駆動 IC 6 4 c 内では、共通電極線 1 6 A に接続する共通電極線と入力配線 6 4 d (6 6) や走査電極線 1 4 A に接続する出力配線 (図示せず) とが導通しないように回路が構成されている。

【 0 0 3 6 】

本実施形態では、走査線駆動 IC 6 4 c 内で T C P 6 4 上の各共通電極線 1 6 A に接続する共通電極線を結束する結束線を設けた走査線駆動 IC 6 4 c と走査電極線 1 4 A と共通電極線 1 6 A とを設けた T C P 6 4 を走査線 1 4 及び共通配線 1 6 の端子部分に圧接することにより、図 1 3 (a) 及び (b) に示すように接続し、全体的には走査線 1 4 と共通配線 1 6 とを図 1 3 (c) に示すように結線する。尚、ここでは T C P を用いた場合を説明したが、実施形態 4 で説明した C O F を用いてもよい。

【 0 0 3 7 】

以上の構成によって、本実施形態例では、液晶表示セルを形成後 T C P 6 4 の圧接時に走

10

20

30

40

50

査線駆動IC64c内に形成された共通電極線及びそれと結束する結束線によって共通配線16を結束するので、走査線駆動IC製造時のフォトマスクを一部変更するだけでよく、従来のように結束線を形成するための工程が別途必要になるようなことはなく、プロセス数を削減することができる。

【0038】

以下に、図14を参照して、実施形態例1の液晶表示装置10のTFT基板の構成を説明する。図14は実施形態例1の液晶表示装置を構成するTFT基板の1画素領域を示す平面図であり、図15(a)は図14の線A-A'での断面図、及び図15(b)は図14の線B-B'での断面図である。

この実施形態例1の液晶表示装置10を構成するTFT基板は、図14に示すように、ガラス基板12上に第1の導体層からなる複数の走査線14と複数の共通配線16とが交互に平行に配列され、複数の信号線17がゲート絶縁膜25を介して前記走査線14に直交して配列され、この走査線14と信号線17との交点付近に、走査線14の一部をゲート電極19とするTFT部を有する。

【0039】

TFT部は、図15(a)に示すように、ゲート電極19にゲート絶縁膜25を介して対向する島状のアモルファスシリコン膜27Aおよびnアモルファスシリコン膜27Bからなる半導体層27と、この半導体層27上に第2の導体層からなりチャネルギャップを隔てて形成された一対のドレイン電極21Aおよびソース電極21Bとからなる逆スタガ型TFTとして形成されている。

図15(a)及び(b)で、26はパッシベーション膜である。

【0040】

走査線14と信号線17とに囲まれた窓部には、櫛歯状の画素電極22と、画素電極22に対向して共通配線16に接続された櫛歯状の共通電極23とが形成され、ドレイン電極21Aは信号線17に、ソース電極21Bは画素電極22にそれぞれ接続され、画素電極22と共通電極23との間にガラス基板12に対して横方向の電界を形成するIPS型のTFT基板を構成している。

【0041】

走査線14、共通配線16、及びゲート電極19を構成する第1の導体層は、例えばAl上にTiNを積層して形成されている。

また、信号線17、ドレイン電極21A、ソース電極21Bを構成する第2の導体層は、例えばCrからなる金属層上にITOからなる透明導電層を積層して形成されている。信号線17の下層には、信号線17と同一形状の半導体層27が形成されている。

画素電極22は、ITOからなる透明導電層から形成され、その一部がゲート絶縁膜25を介して共通配線16上に重畳するように延びて形成され、共通配線16との間でこの画素領域における付加容量を構成している。

【0042】

次いで、図16から図22を参照して、実施形態例1の液晶表示装置10の作製方法を説明する。図16と、図17(a)及び(b)とは、第1工程終了時のTFT基板の構成を示す。図18と、図19(a)及び(b)とは、第2工程終了時のTFT基板の構成を示す。図20と、図21(a)及び(b)とは、第3工程終了時のTFT基板の構成を示す。図17(a)及び(b)は、図16の線A-A'での断面図、及び線B-B'での断面図である。以下も同様である。また、図22(a)及び(b)は、第3工程を終了し、第4工程に移る途中の段階の図20のA-A'での断面図、及び線B-B'での断面図である。

【0043】

(第1工程)

まず、図16と図17(a)及び(b)に示すように、ガラス基板12上にスパッタリングにより連続して約200nmのAlと500nmのTiNを成膜して第1の導体層を形成する。

次いで、フォトリソグラフィ工程を通して、走査線 14 と、走査線端子 20 と、共通配線 16 と、外周部には共通配線 16 を互いに結束する連結線 18 と、この結束線に接続される第 1 共通配線端子 24 A 及び第 2 共通配線端子 24 B と、それぞれの画素領域において走査線の一部を共有するゲート電極 19 と、共通配線 16 から延びる複数の共通電極 23 とを残して、第 1 の導体層をエッチング除去する。

【0044】

(第 2 工程)

図 18 と図 19 (a) 及び (b) に示すように、TFT 基板上にプラズマ CVD 法により連続して約 400 nm のシリコン窒化膜からなるゲート絶縁膜 25 と、約 250 nm のアモルファスシリコン膜 27 A 及び約 50 nm の n アモルファスシリコン層 27 B からなる半導体層 27 と、引き続きスパッタリングにより Cr からなる約 250 nm の金属層とを成膜する。

10

次いで、フォトリソグラフィ工程を通して、信号線 17 と、信号線端子 (図示せず) と、それぞれの画素領域において信号線 17 から TFT 部を通して窓部に延びる突出部分とを残して金属層及び半導体層を順次エッチング除去する。

【0045】

(第 3 工程)

図 20 と図 21 (a) 及び (b) に示すように、TFT 基板上にスパッタリングにより約 50 nm の ITO を成膜して透明導電層を形成する。

次いで、フォトリソグラフィ工程を通して、信号線 17 及びその側面を覆う部分と、信号線端子 (図示せず) を覆う部分と、それぞれの画素領域において信号線 17 からゲート電極 19 上に形成される TFT 部に延びるドレイン電極 21 A と、ゲート絶縁膜 25 を介して共通電極 23 に対向して窓部に延びる画素電極 22 と、画素電極 22 から TFT に延びてドレイン電極 21 A とチャンネルギャップを隔てて配置されるソース電極 21 B とを残して、透明導電層をエッチング除去し、次いで露出した金属層をエッチング除去する。

20

【0046】

次に、図 22 (a) 及び (b) に示すように、前記エッチングに用いたマスクパターンまたはマスクを除去した後の透明導電層をマスクとして、露出した n アモルファスシリコン層 27 B をエッチング除去して、チャンネルギャップを形成する。

【0047】

(第 4 工程)

図 14 と図 15 (a) 及び (b) に示すように、上記基板上にプラズマ CVD により約 300 nm のシリコン窒化膜からなるパッシベーション膜 26 を形成する。

次いで、フォトリソグラフィ工程を通して、信号線端子 (図示せず) 上のパッシベーション膜 26、走査線端子 20、及び第 1、第 2 共通配線端子 24 A、24 B 上のパッシベーション膜 26 及びゲート絶縁膜 25 をエッチング除去して、透明導電層からなる信号線端子 (図示せず) と、第 1 の導体層からなる走査線端子 20 及び第 1、第 2 共通配線端子 24 A、24 B とを露出させる。最後に約 280 のアニール工程を経て TFT 基板を完成させる。

30

【0048】

なお、ここでは、第 1 の導体層に Al と TiN などの高融点金属の窒化膜の積層膜を用いた場合を示したが、Al の下にさらに Ti などの高融点金属の下敷膜を形成して Ti と Al と Ti の窒化膜の 3 層の積層膜にしてもよい。また、Cr の上に ITO を積層した膜であってもよい。

40

ここで、TiN などの高融点金属の窒化膜は、窒素濃度を 25 原子%以上にすることが望ましい。さらに第 3 工程において透明導電層の代わりに TiN などの高融点金属の窒化膜を用いてもよい。

【0049】

上述の TFT 基板の作製方法では、走査線 14 と共通配線 16、23 が同一層に形成され、かつ、この層と、信号線 17 の層とを電氣的に接続する機会がないので、共通配線同士

50

を異層で接続することができない。しよとすると、本作製方法よりコンタクトを形成する工程が増える。

しかし、本発明では、工程数を増やすことなく、共通配線間を結束することができる。

【0050】

【発明の効果】

以上説明したように、本発明によればIPS型液晶表示装置またはコモンストレージ構造のTN型液晶表示装置において、プロセス数を増やすことなく、あるいは簡単な工程を追加することで共通配線を結束して液晶表示装置を低コストで製造することができる。本発明はゲート金属層とドレイン金属層との電気的接続ができない液晶表示装置において特に有効である。

10

【図面の簡単な説明】

【図1】実施形態例1の液晶表示装置の要部である電極配線の平面図である。

【図2】図2(a)及び図2(b)は、それぞれ、図1の線A-A及び線B-Bでの断面図である。

【図3】実施形態例2の液晶表示装置の要部である電極配線の平面図である。

【図4】図4(a)及び(b)は、それぞれ、図3の線A-A及びB-Bでの断面図である。

【図5】実施形態例3の液晶表示装置の要部である電極配線の平面図である。

【図6】図5の線A-Aでの断面図である。

【図7】実施形態例4の液晶表示装置の要部である共通配線の結束部の平面図である。

20

【図8】COFの構成を示す断面図である。

【図9】図9(a)は図7の線A-Aでの断面図、図9(b)は線B-Bでの断面図、及び図9(c)はCOF周りの電極配線図である。

【図10】実施形態例4の改変例の液晶表示装置の要部である電極配線の平面図である。

【図11】実施形態例5の液晶表示装置の要部である共通配線の結束部の平面図である。

【図12】TCPの構成を示す断面図である。

【図13】図13(a)は図11の線A-Aでの断面図、図13(b)は線B-Bでの断面図、及び図13(c)はTCP周りの電極配線図である。

【図14】実施形態例1の液晶表示装置を構成するTFT基板の1画素領域を示す平面図である。

30

【図15】図15(a)は図14の線A-A'での断面図、及び図15(b)は図14の線B-B'での断面図である。

【図16】第1工程終了時のTFT基板の構成を示す平面図である。

【図17】図17(a)及び(b)は、図16の線A-A'での断面図、及び線B-B'での断面図である。

【図18】第2工程終了時のTFT基板の構成を示す平面図である。

【図19】図19(a)及び(b)は、図18の線A-A'での断面図、及び線B-B'での断面図である。

【図20】第3工程終了時のTFT基板の構成を示す平面図である。

【図21】図21(a)及び(b)は、図20の線A-A'での断面図、及び線B-B'での断面図である。

40

【図22】図22(a)及び(b)は、第3工程を終了し、第4工程に移る途中の段階の図20のA-A'での断面図、及び線B-B'での断面図である。

【図23】従来の液晶表示装置の回路図である。

【符号の説明】

10 実施形態例1の液晶表示装置

12 ガラス基板

14 走査線

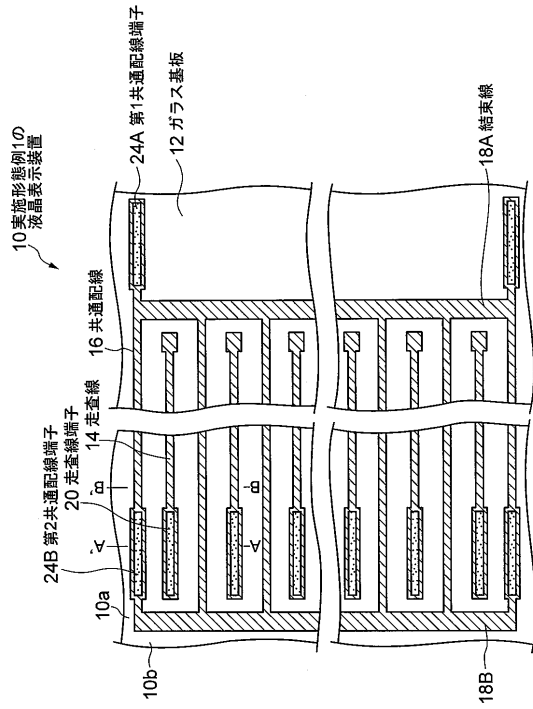
14A 走査電極線

16 共通配線

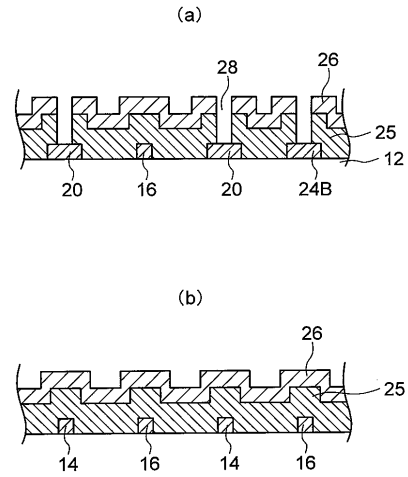
50

1 6 A	共通電極線	
1 7	信号線	
1 8	結束線	
1 9	ゲート電極	
2 0	走査線端子	
2 1 A	ドレイン電極	
2 1 B	ソース電極	
2 2	画素電極	
2 3	共通電極	
2 4 A	第 1 共通配線端子	10
2 4 B	第 2 共通配線端子	
2 5	ゲート絶縁膜	
2 6	バッシベーション膜	
2 7	半導体層	
2 7 A	アモルファスシリコン膜	
2 7 B	n ⁺ アモルファスシリコン膜	
2 8	コンタクトホール	
3 0	実施形態例 2 の液晶表示装置	
3 2	結束線	
3 4	コンタクトホール	20
4 0	実施形態例 3 の液晶表示装置	
4 2 B	結束線	
5 2	実施形態例 4 の液晶表示装置の電極接続部	
5 4	C O F	
5 6	入力配線	
5 8	結束線	
5 9	ゲート端子	
6 2	実施形態例 5 の液晶表示装置の電極接続部	
6 4	T C P	
6 6	入力配線	30
7 0	従来 of 液晶表示装置	
7 2	走査線	
7 4	信号電極線	
7 6	T F T	
7 8	共通配線	
8 0	画素電極	
8 2	付加容量	
8 4	接続端子	
8 6	コンタクトホール	
8 8	結束線	40

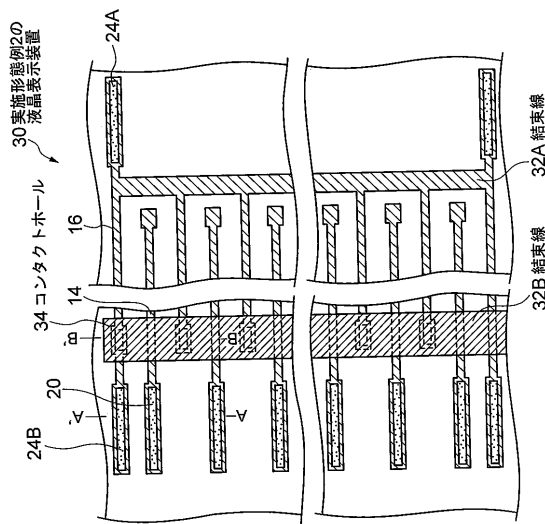
【 図 1 】



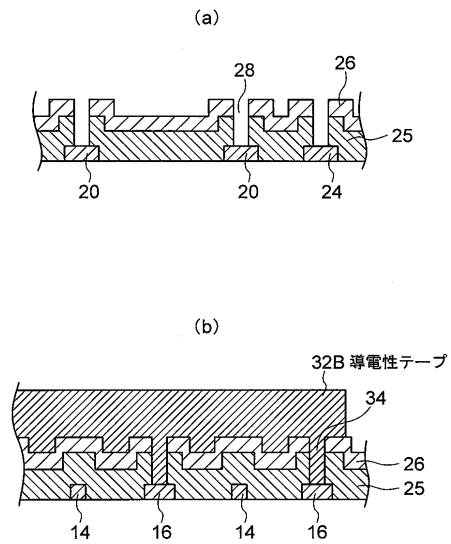
【 図 2 】



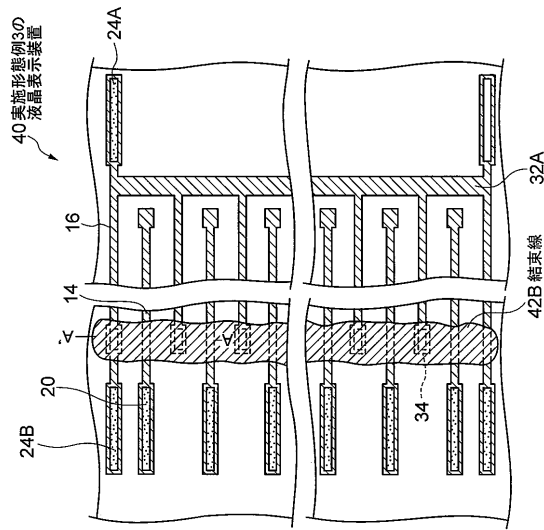
【 図 3 】



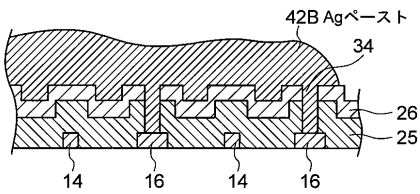
【 図 4 】



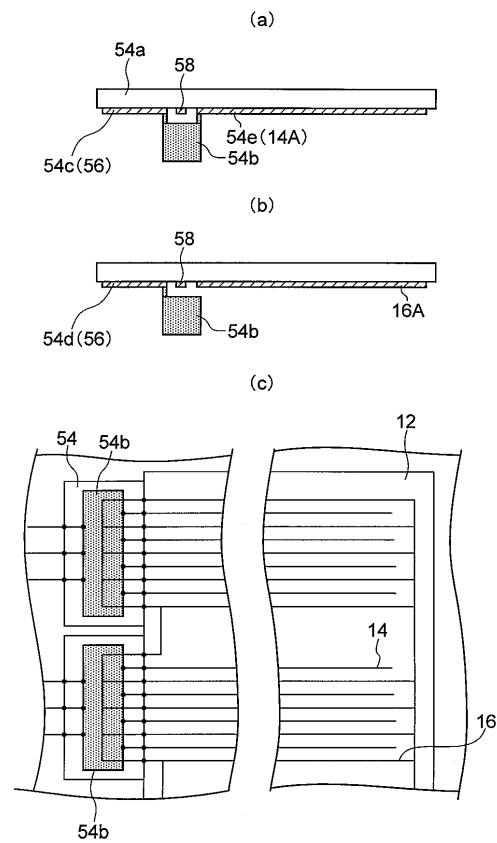
【図5】



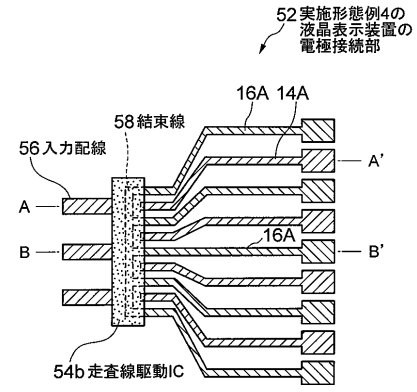
【図6】



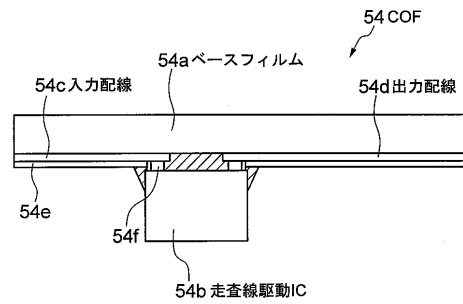
【図9】



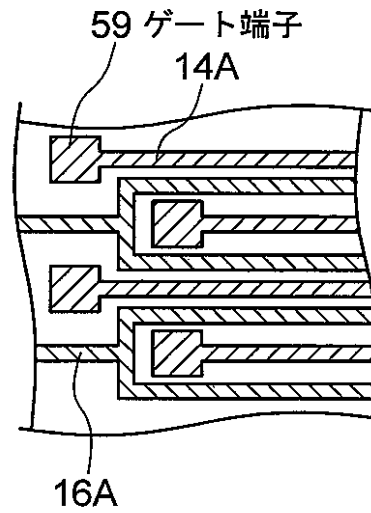
【図7】



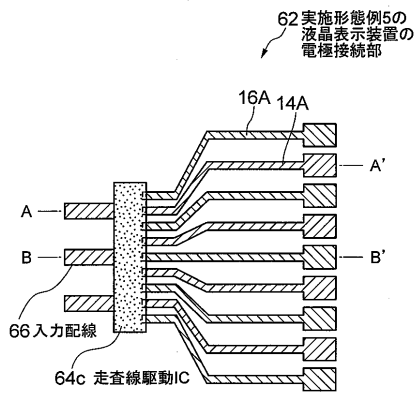
【図8】



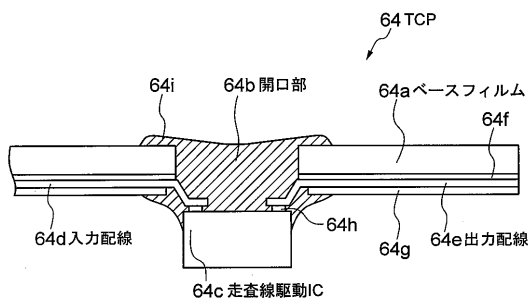
【図10】



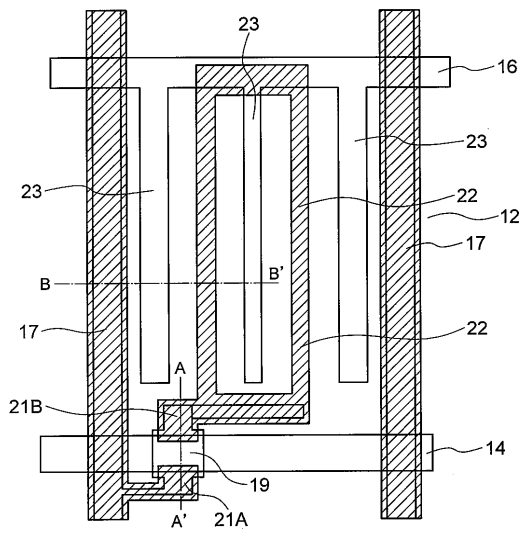
【図11】



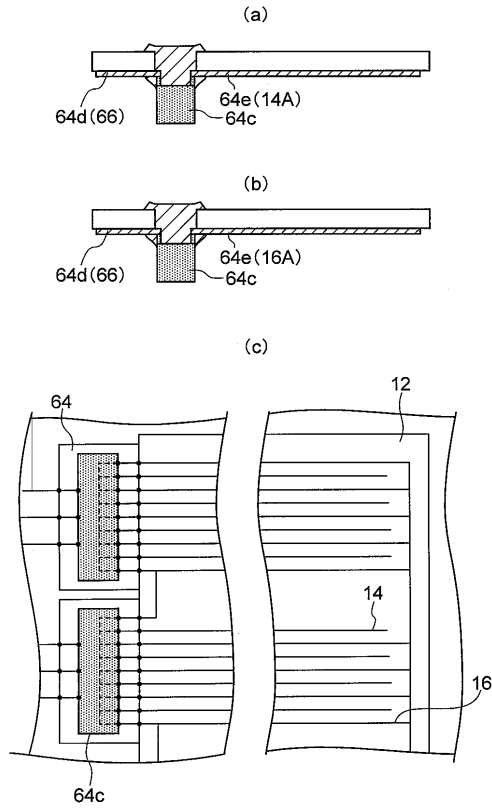
【図12】



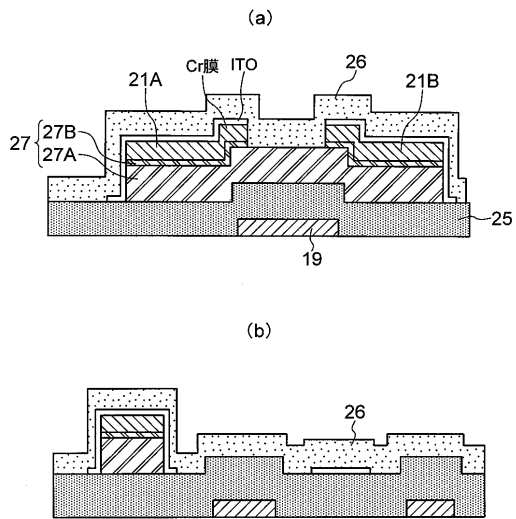
【図14】



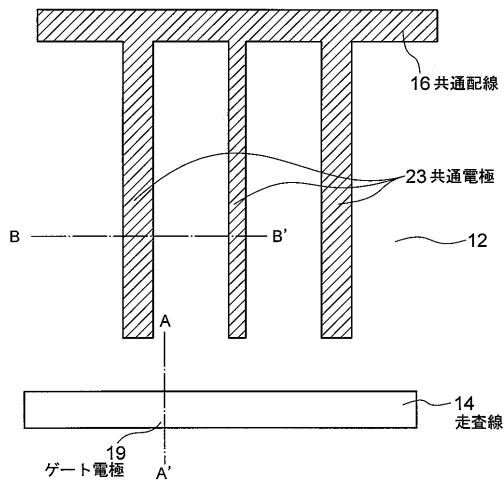
【図13】



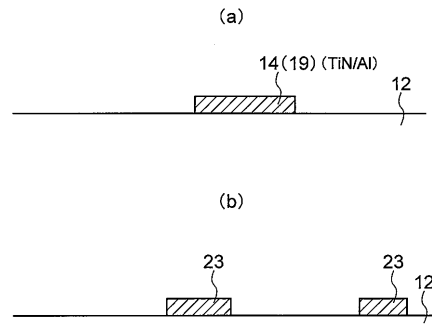
【図15】



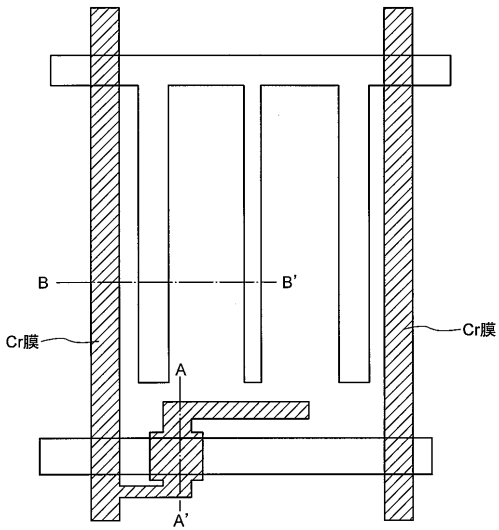
【図16】



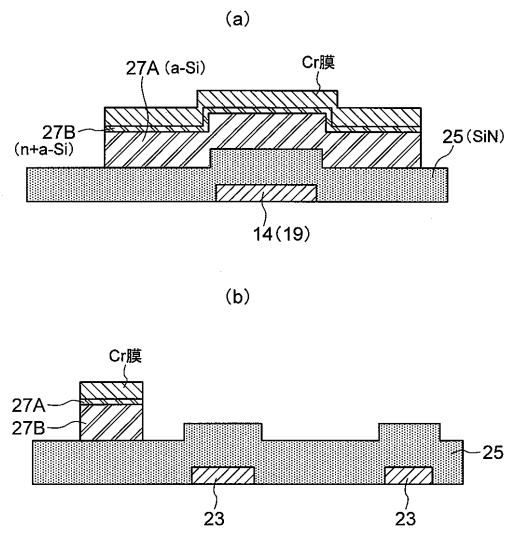
【図17】



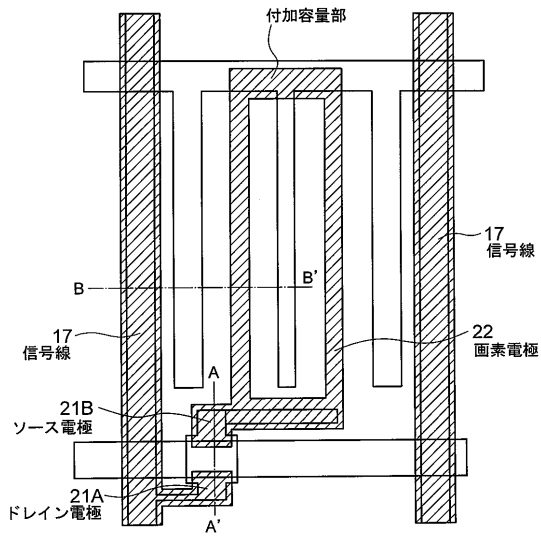
【図18】



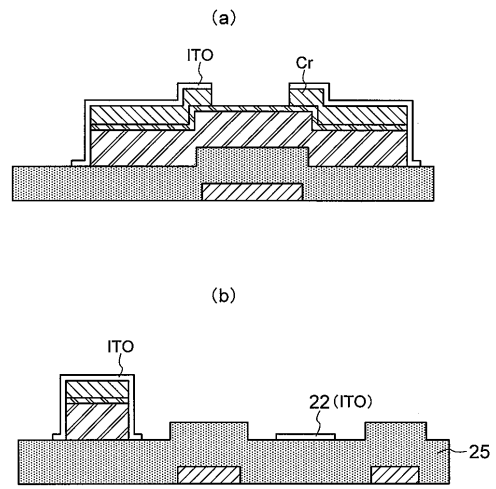
【図19】



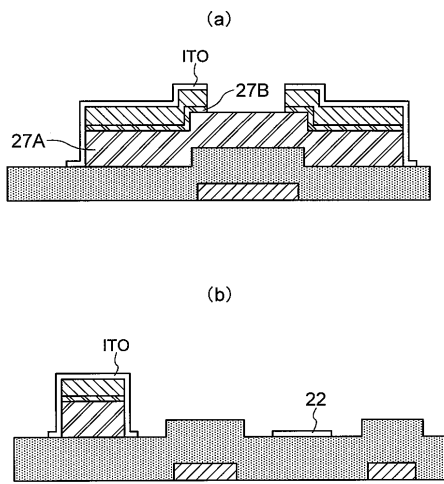
【図20】



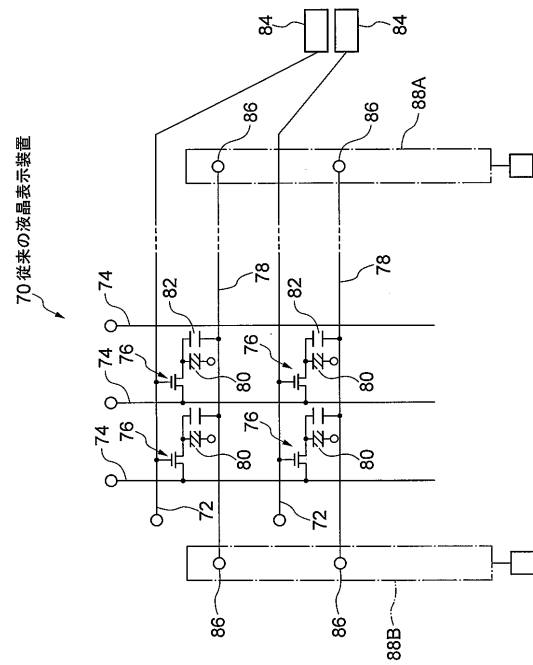
【図21】



【図22】



【図23】



フロントページの続き

- (72)発明者 渡邊 貴彦
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 田中 宏明
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 前田 明寿
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 内田 宏之
鹿児島県出水市大野原町2080 鹿児島日本電気株式会社内

審査官 金高 敏康

- (56)参考文献 特開平08-298638(JP,A)
特開平08-248387(JP,A)
特開2000-111937(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1345
G02F 1/1343
G09F 9/00

专利名称(译)	液晶表示装置		
公开(公告)号	JP4689806B2	公开(公告)日	2011-05-25
申请号	JP2000296978	申请日	2000-09-28
申请(专利权)人(译)	NEC公司 Kagoshimanihondenki有限公司		
当前申请(专利权)人(译)	NEC LCD科技有限公司		
[标]发明人	木村茂 藤田明 工藤陽史 渡邊貴彦 田中宏明 前田明寿 内田宏之		
发明人	木村 茂 藤田 明 工藤 陽史 渡邊 貴彦 田中 宏明 前田 明寿 内田 宏之		
IPC分类号	G02F1/1345 G02F1/1343 G09F9/00 G02F1/1333 G02F1/136 G02F1/1368		
CPC分类号	G02F1/134363 G02F1/1345		
FI分类号	G02F1/1345 G02F1/1343 G09F9/00.348.C G02F1/136.500 G02F1/1368 G09F9/00.348.Z		
F-TERM分类号	2H092/GA14 2H092/GA29 2H092/GA33 2H092/GA34 2H092/GA48 2H092/GA50 2H092/GA60 2H092/JA24 2H092/JA37 2H092/JA46 2H092/JB61 2H092/KB24 2H092/MA05 2H092/MA07 2H092/MA13 2H092/MA17 2H092/NA27 2H092/PA01 2H092/QA07 2H192/AA24 2H192/BB02 2H192/BB73 2H192/CB05 2H192/CC04 2H192/CC32 2H192/CC72 2H192/DA23 2H192/DA32 2H192/FA34 2H192/FA39 2H192/FA46 2H192/FA64 2H192/FB46 2H192/HA23 2H192/JA32 5G435/AA17 5G435/BB12 5G435/CC09 5G435/EE40 5G435/EE42 5G435/KK05 5G435/KK09		
代理人(译)	木村充		
其他公开文献	JP2002107753A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其结构能够在不增加工艺数量的情况下结合公共布线。解决方案：该液晶显示装置10在玻璃基板12上设置有扫描线14，形成为与扫描线14平行的附加电容线的公共布线16，以及形成为几乎正交的两条绑定线18A，18B。公共布线16在公共布线16的两个端部彼此连接。两条绑定线18A，18B形成与公共布线16连接的环状电路，并且延伸到液晶显示装置的像素区域之外。由于绑定线18A，18B位于扫描线之外并且不与扫描线交叉，因此它们可以在与扫描线和公共线相同的处理中形成。

【 図 3 】

