

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4334353号
(P4334353)

(45) 発行日 平成21年9月30日 (2009.9.30)

(24) 登録日 平成21年7月3日 (2009.7.3)

(51) Int.Cl.

F I

G02F 1/133 (2006.01)
G09G 3/20 (2006.01)
G09G 3/36 (2006.01)
H01L 51/50 (2006.01)

G02F 1/133 550
 G09G 3/20 621F
 G09G 3/20 624B
 G09G 3/20 624Z
 G09G 3/36

請求項の数 17 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2003-566609 (P2003-566609)
 (86) (22) 出願日 平成14年2月6日 (2002.2.6)
 (86) 国際出願番号 PCT/JP2002/000991
 (87) 国際公開番号 W02003/067316
 (87) 国際公開日 平成15年8月14日 (2003.8.14)
 審査請求日 平成17年1月21日 (2005.1.21)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100064746
 弁理士 深見 久郎
 (74) 代理人 100085132
 弁理士 森田 俊雄
 (74) 代理人 100083703
 弁理士 仲村 義平
 (74) 代理人 100096781
 弁理士 堀井 豊
 (74) 代理人 100098316
 弁理士 野田 久登
 (74) 代理人 100109162
 弁理士 酒井 将行

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項 1】

画像表示装置であって、

複数行複数列に配置され、各々が、データ保持ノードに書き込まれたデータ信号の電位に応じた明るさの画素を表示する複数の画素表示回路、

画像信号に従って各画素表示回路の前記データ保持ノードに前記データ信号を書込むデータ書込回路、および

各画素表示回路に対応して設けられ、リフレッシュ信号に応答して対応の画素表示回路の前記データ保持ノードに書き込まれた前記データ信号のリフレッシュを行なうリフレッシュ回路を備え、

前記データ信号は、第1および第2の電位のうちのいずれかの電位を有し、

前記リフレッシュ回路は、一方電極が前記データ保持ノードの電位を受け、他方電極が前記リフレッシュ信号を受け、前記一方電極および他方電極間の電位差に応じて容量値が変化するキャパシタを含み、前記データ保持ノードの電位が前記第1および第2の電位間の予め定められた第3の電位よりも前記第1の電位側にある場合は前記リフレッシュ信号に
 応答して前記データ保持ノードの電位を前記第1の電位にし、前記データ保持ノードの電位が前記第3の電位よりも前記第2の電位側にある場合は前記リフレッシュ信号に
 応答して前記データ保持ノードの電位を維持する、画像表示装置。

【請求項 2】

前記キャパシタは、ゲート電極が前記一方電極にされ、第1および第2の電極のうちの

10

20

少なくとも一方の電極が前記他方電極にされるNチャネル電界効果トランジスタを含む、請求項1に記載の画像表示装置。

【請求項3】

前記キャパシタは、ゲート電極が前記他方電極にされ、第1および第2の電極のうちの少なくとも一方の電極が前記一方電極にされるPチャネル電界効果トランジスタを含む、請求項1に記載の画像表示装置。

【請求項4】

前記リフレッシュ回路は、

さらに、前記キャパシタの一方電極と前記データ保持ノードとの間に接続され、ゲート電極が第1の駆動電位を受ける第1の電界効果トランジスタ、および

第1の電極が第2の駆動電位を受け、第2の電極が前記データ保持ノードに接続され、ゲート電極が前記キャパシタの一方電極に接続される第2の電界効果トランジスタを含む、請求項1に記載の画像表示装置。

【請求項5】

前記第2の駆動電位は前記第1の電位に等しく、

前記リフレッシュ信号は前記第1および第2の電位のうちのいずれかの電位を有し、

前記リフレッシュ信号は、前記リフレッシュ回路に前記データ信号のリフレッシュを行なわせるときに、前記第2の電位から前記第1の電位に変化する、請求項4に記載の画像表示装置。

【請求項6】

前記リフレッシュ回路は、さらに、前記第2の駆動電位のノードと前記第2の電界効果トランジスタの第1の電極との間に介挿され、ゲート電極が前記リフレッシュ信号を受ける第3の電界効果トランジスタを含む、請求項4に記載の画像表示装置。

【請求項7】

前記第2の駆動電位は前記第1の電位に等しく、

前記リフレッシュ信号は、前記第1の電位と前記第3の電界効果トランジスタのしきい値電圧との和の第4の電位と、前記第2の電位とのうちのいずれかの電位を有し、

前記リフレッシュ信号は、前記リフレッシュ回路に前記データ信号のリフレッシュを行なわせるときに、前記第2の電位から前記第4の電位に変化する、請求項6に記載の画像表示装置。

【請求項8】

前記第2の駆動電位は、前記リフレッシュ信号が前記第4の電位にされる期間を含む所定期間だけ前記第1の電位にされる、請求項7に記載の画像表示装置。

【請求項9】

前記リフレッシュ回路は、さらに、前記第2の駆動電位のノードと前記第2の電界効果トランジスタの第1の電極との間に介挿され、ゲート電極が前記リフレッシュ信号に同期した制御信号を受ける第3の電界効果トランジスタを含む、請求項4に記載の画像表示装置。

【請求項10】

前記第2の駆動電位は前記第1の電位に等しく、

前記リフレッシュ信号は、前記第1の電位と、前記第2の電位を前記第1の電位側に予め定められた第1の電圧だけレベルシフトさせた第4の電位とのうちのいずれかの電位を有し、

前記リフレッシュ信号は、前記リフレッシュ回路に前記データ信号のリフレッシュを行なわせるときに、前記第4の電位から前記第1の電位に変化し、

前記制御信号は、前記第1の電位と前記第3のトランジスタのしきい値電圧との和の第5の電位と、前記第2の電位を前記第1の電位と反対側に予め定められた第2の電圧だけレベルシフトさせた第6の電位とのうちのいずれかの電位を有し、

前記制御信号は、前記リフレッシュ回路に前記データ信号のリフレッシュを行なわせるときに、前記第6の電位から前記第5の電位に変化する、請求項9に記載の画像表示装置

10

20

30

40

50

。

【請求項 1 1】

前記第 2 の駆動電位は、前記リフレッシュ信号および前記制御信号の各々が前記第 1 の電位にされる期間を含む所定期間だけ前記第 1 の電位にされる、請求項 1 0 に記載の画像表示装置。

【請求項 1 2】

さらに、前記データ保持ノードと基準電位のノードとの間に接続されたキャパシタを備える、請求項 1 に記載の画像表示装置。

【請求項 1 3】

各画素表示回路は、一方電極が前記データ保持ノードに接続され、他方電極が駆動電位を受け、光透過率が前記データ保持ノードの電位に応じて変化する液晶セルを含む、請求項 1 に記載の画像表示装置。

10

【請求項 1 4】

各画素表示回路は、

ゲート電極が前記データ保持ノードに接続され、第 1 の電極が基準電位を受ける電界効果トランジスタ、および

一方電極が前記電界効果トランジスタの第 2 の電極に接続され、他方電極が駆動電位を受け、光透過率が前記電界効果トランジスタの導通 / 非導通に応じて変化する液晶セルを含む、請求項 1 に記載の画像表示装置。

【請求項 1 5】

20

各画素表示回路は、

ゲート電極が前記データ保持ノードに接続され、第 1 の電極が第 1 の駆動電位を受ける電界効果トランジスタ、

リセット信号に応答して所定のノードに第 2 の駆動電位を与え、セット信号に応答して前記電界効果トランジスタの第 2 の電極と前記所定のノードとを接続する切換回路、および

一方電極が前記所定のノードに接続され、他方電極が基準電位を受け、光透過率が前記所定のノードの電位に応じて変化する液晶セルを含む、請求項 1 に記載の画像表示装置。

【請求項 1 6】

各画素表示回路は、

30

ゲート電極が前記データ保持ノードに接続された電界効果トランジスタ、および

駆動電位のノードと基準電位のノードとの間に前記電界効果トランジスタと直列接続され、光強度が前記電界効果トランジスタに流れる電流に応じて変化する発光素子を含む、請求項 1 に記載の画像表示装置。

【請求項 1 7】

前記データ書込回路は、

それぞれ前記複数行に対応して設けられた複数の走査線、

それぞれ前記複数列に対応して設けられた複数のデータ信号線、

各画素表示回路に対応して設けられ、対応の画素表示回路のデータ保持ノードと対応のデータ信号線との間に接続され、ゲート電極が対応の走査線に接続された電界効果トランジスタ、

40

前記複数の走査線を順次選択し、選択した走査線を選択レベルにしてその走査線に対応する各電界効果トランジスタを導通させる垂直走査回路、および

前記垂直走査回路によって 1 本の走査線が選択されている間に前記複数のデータ信号線を順次選択し、前記画像信号に従って、選択したデータ信号線に前記第 1 および第 2 の電位のうちのいずれかの電位を与える水平走査回路を含む、請求項 1 に記載の画像表示装置。

。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

50

この発明は画像表示装置に関し、特に、データ信号のリフレッシュが必要な画像表示装置に関する。

【 0 0 0 2 】

【従来の技術】

従来より、パーソナルコンピュータ、テレビ受像機、携帯電話機、携帯情報端末などにおいて、静止画や動画を表示するため液晶表示装置が用いられている。

【 0 0 0 3 】

図 1 7 は、そのような液晶表示装置の要部を示す回路図である。図 1 7 において、この液晶表示装置は、液晶セル 7 0、走査線 7 1、共通電位線 7 2、データ信号線 7 3 および液晶駆動回路 7 4 を備え、液晶駆動回路 7 4 は N 型 T F T (Thin Film Transistor) 7 5 およびキャパシタ 7 6 を含む。

10

【 0 0 0 4 】

N 型 T F T 7 5 は、データ信号線 7 3 とデータ保持ノード N 7 5 との間に接続され、そのゲートが走査線 7 1 に接続される。キャパシタ 7 6 は、データ保持ノード N 7 5 と共通電位線 7 2 との間に接続される。液晶セル 7 0 の一方電極はデータ保持ノード N 7 5 に接続され、その他方電極は基準電位 V R を受ける。共通電位線 7 2 には共通電位 V C が与えられる。走査線 7 1 は垂直走査回路 (図示せず) によって駆動され、データ信号線 7 3 は水平走査回路 (図示せず) によって駆動される。

【 0 0 0 5 】

走査線 7 1 が「H」レベルにされると、N 型 T F T 7 5 が導通し、データ保持ノード N 7 5 が N 型 T F T 7 5 を介してデータ信号線 7 3 のレベルに充電される。液晶セル 7 0 は、たとえば、データ保持ノード N 7 5 が「H」レベルの場合はその光透過率が最大になり、データ保持ノード N 7 5 が「L」レベルの場合はその光透過率が最小になる。液晶セル 7 0 は複数行複数列に配列されて 1 枚の液晶パネルを構成し、液晶パネルには 1 つの画像が表示される。

20

【 0 0 0 6 】

このような液晶表示装置では、N 型 T F T 7 5 が非導通にされている場合でも、データ保持ノード N 7 5 の電荷が徐々にリークし、データ保持ノード N 7 5 の電位が徐々に低下して液晶セル 7 0 の光透過率が変化してしまう。そこで、図 1 8 に示すように、所定時間ごとにデータ信号のリフレッシュすなわちデータ保持ノード N 7 5 へのデータ信号の再書込が行なわれている。

30

【 0 0 0 7 】

【発明が解決しようとする課題】

しかし、従来の液晶表示装置では、複数の走査線 7 1 を 1 本ずつ選択し、1 本の走査線 7 1 が選択されている間にその走査線 7 1 に対応する各データ保持ノード N 7 5 にデータ信号を再書込する必要があったので、データ信号のリフレッシュのための制御が複雑になるという問題があった。

【 0 0 0 8 】

それゆえに、この発明の主たる目的は、データ信号のリフレッシュを容易に行なうことが可能な画像表示装置を提供することである。

40

【 0 0 0 9 】

【課題を解決するための手段および発明の効果】

この発明に係る画像表示装置では、複数行複数列に配置され、各々が、データ保持ノードに書き込まれたデータ信号の電位に応じた明るさの画素を表示する複数の画素表示回路と、画像信号に従って各画素表示回路のデータ保持ノードにデータ信号を書込むデータ書込回路と、各画素表示回路に対応して設けられ、リフレッシュ信号にตอบสนองして対応の画素表示回路のデータ保持ノードに書き込まれたデータ信号のリフレッシュを行なうリフレッシュ回路を備えたものである。ここで、データ信号は、第 1 および第 2 の電位のうちのいずれかの電位を有する。リフレッシュ回路は、一方電極がデータ保持ノードの電位を受け、他方電極がリフレッシュ信号を受け、一方電極および他方電極間の電位差に応じて容量

50

値が変化するキャパシタを含み、データ保持ノードの電位が第 1 および第 2 の電位間の予め定められた第 3 の電位よりも第 1 の電位側にある場合はリフレッシュ信号に応答してデータ保持ノードの電位を第 1 の電位にし、データ保持ノードの電位が第 3 の電位よりも第 2 の電位側にある場合はリフレッシュ信号に応答してデータ保持ノードの電位を維持する。したがって、リフレッシュ信号を与えればリフレッシュ回路によってデータ信号がリフレッシュされるので、データ信号のリフレッシュを容易に行なうことができる。

【 0 0 1 0 】

また、データ保持ノードの電位に応じてキャパシタの容量値が変化することを利用して、データ信号のリフレッシュを行なうか否かを選択することができる。

【 0 0 1 1 】

また好ましくは、キャパシタは、ゲート電極が一方電極にされ、第 1 および第 2 の電極のうちの少なくとも一方の電極が他方電極にされる N チャネル電界効果トランジスタを含む。この場合は、キャパシタの一方電極および他方電極間に正電圧が印加されると、キャパシタの容量値が大きくなる。

【 0 0 1 2 】

また好ましくは、キャパシタは、ゲート電極が他方電極にされ、第 1 および第 2 の電極のうちの少なくとも一方の電極が一方電極にされる P チャネル電界効果トランジスタを含む。この場合は、キャパシタの他方電極および一方電極間に負電圧が印加されると、キャパシタの容量値が大きくなる。

【 0 0 1 3 】

また好ましくは、リフレッシュ回路は、さらに、キャパシタの一方電極とデータ保持ノードとの間に接続され、ゲート電極が第 1 の駆動電位を受ける第 1 の電界効果トランジスタと、第 1 の電極が第 2 の駆動電位を受け、その第 2 の電極がデータ保持ノードに接続され、ゲート電極がキャパシタの一方電極に接続される第 2 の電界効果トランジスタとを含む。この場合はリフレッシュ信号に応答してキャパシタの一方電極の電位が所定電位を超えたときは第 2 の電界効果トランジスタが導通してデータ信号がリフレッシュされ、リフレッシュ信号に応答してキャパシタの一方電極の電位が所定電位を超えなかったときは第 2 の電界効果トランジスタは導通せず、データ信号はリフレッシュされない。

【 0 0 1 4 】

また好ましくは、第 2 の駆動電位は第 1 の電位に等しい。リフレッシュ信号は第 1 および第 2 の電位のうちのいずれかの電位を有する。リフレッシュ信号は、リフレッシュ回路にデータ信号のリフレッシュを行なわせるときに、第 2 の電位から第 1 の電位に変化する。この場合は、第 2 の電界効果トランジスタが導通したことに応じてデータ信号は第 1 の電位にリフレッシュされる。

【 0 0 1 5 】

また好ましくは、リフレッシュ回路は、さらに、第 2 の駆動電位のノードと第 2 の電界効果トランジスタの第 1 の電極との間に介挿され、ゲート電極がリフレッシュ信号を受ける第 3 の電界効果トランジスタを含む。この場合は、第 2 の駆動電位のノードからデータ保持ノードへのリーク電流の低減化を図ることができる。

【 0 0 1 6 】

また好ましくは、第 2 の駆動電位は第 1 の電位に等しい。リフレッシュ信号は、第 1 の電位と第 3 の電界効果トランジスタのしきい値電圧との和の第 4 の電位と、第 2 の電位とのうちのいずれかの電位を有する。リフレッシュ信号は、リフレッシュ回路にデータ信号のリフレッシュを行なわせるときに、第 2 の電位から第 4 の電位に変化する。この場合は、第 2 および第 3 の電界効果トランジスタが導通したことに応じてデータ信号は第 1 の電位にリフレッシュされる。また、第 3 の電界効果トランジスタにおいて電圧降下が発生するのを防止することができる。

【 0 0 1 7 】

また好ましくは、第 2 の駆動電位は、リフレッシュ信号が第 4 の電位にされる期間を含む所定期間だけ第 1 の電位にされる。この場合は、第 2 の駆動電位のノードからデータ保

10

20

30

40

50

持ノードへのリーク電流の一層の低減化を図ることができる。

【0018】

また好ましくは、リフレッシュ回路は、さらに、第2の駆動電位のノードと第2の電界効果トランジスタの第1の電極との間に介挿され、ゲート電極がリフレッシュ信号に同期した制御信号を受ける第3の電界効果トランジスタを含む。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の低減化を図ることができる。

【0019】

また好ましくは、第2の駆動電位は第1の電位に等しい。リフレッシュ信号は、第1の電位と、第2の電位を第1の電位側に予め定められた第1の電圧だけレベルシフトさせた第4の電位とのうちのいずれかの電位を有する。リフレッシュ信号は、リフレッシュ回路にデータ信号のリフレッシュを行なわせるときに、第4の電位から第1の電位に変化する。制御信号は、第1の電位と第3のトランジスタのしきい値電圧との和の第5の電位と、第2の電位を第1の電位と反対側に予め定められた第2の電圧だけレベルシフトさせた第6の電位とのうちのいずれかの電位を有する。制御信号は、リフレッシュ回路にデータ信号のリフレッシュを行なわせるときに、第6の電位から第5の電位に変化する。この場合は、第2および第3の電界効果トランジスタが導通したことに応じてデータ信号は第1の電位にリフレッシュされる。また、データ信号のリフレッシュを行わない場合におけるデータ保持ノードの電位変動を小さく抑えることができる。

10

【0020】

また好ましくは、第2の駆動電位は、リフレッシュ信号および制御信号の各々が第1の電位にされる期間を含む所定期間だけ第1の電位にされる。この場合は、第2の駆動電位のノードからデータ保持ノードへのリーク電流の一層の低減化を図ることができる。

20

【0021】

また好ましくは、さらに、データ保持ノードと基準電位のノードとの間に接続されたキャパシタが設けられる。この場合は、データ保持ノードの電位がキャパシタによって保持されるので、データ保持ノードの電位変化が小さくなる。

【0022】

また好ましくは、各画素表示回路は、一方電極がデータ保持ノードに接続され、他方電極が駆動電位を受け、光透過率がデータ保持ノードの電位に応じて変化する液晶セルを含む。この場合は、液晶セルの光透過率によって画素の明るさが変化する。

30

【0023】

また好ましくは、各画素表示回路は、ゲート電極がデータ保持ノードに接続され、第1の電極が基準電位を受ける電界効果トランジスタと、一方電極が電界効果トランジスタの第2の電極に接続され、他方電極が駆動電位を受け、光透過率が電界効果トランジスタの導通/非導通に応じて変化する液晶セルを含む。この場合は、データ保持ノードの電位が電界効果トランジスタのしきい値電位を超えるか否かによって電界効果トランジスタが導通または非導通状態になり、液晶セルの光透過率が最大または最小になる。

【0024】

また好ましくは、各画素表示回路は、ゲート電極がデータ保持ノードに接続され、第1の電極が第1の駆動電位を受ける電界効果トランジスタと、リセット信号に応答して所定のノードに第2の駆動電位を与え、セット信号に応答して電界効果トランジスタの第2の電極と所定のノードとを接続する切換回路と、一方電極が所定のノードに接続され、他方電極が基準電位を受け、光透過率が所定のノードの電位に応じて変化する液晶セルを含む。この場合は、データ保持ノードにデータ信号を書込んだ後は、リセット信号およびセット信号を交互に入力することにより所定のノードを第1または第2の駆動電位にすることができ、液晶セルの光透過率を最大または最小にすることができる。

40

【0025】

また好ましくは、各画素表示回路は、ゲート電極がデータ保持ノードに接続された電界効果トランジスタと、駆動電位のノードと基準電位のノードとの間に電界効果トランジスタと直列接続され、光強度が電界効果トランジスタに流れる電流に応じて変化する発光素

50

子を含む。この場合は、発光素子の光強度によって画素の明るさが変化する。

【 0 0 2 6 】

また好ましくは、データ書込回路は、それぞれ複数行に対応して設けられた複数の走査線と、それぞれ複数列に対応して設けられた複数のデータ信号線と、各画素表示回路に対応して設けられ、対応の画素表示回路のデータ保持ノードと対応のデータ信号線との間に接続され、ゲート電極が対応の走査線に接続された電界効果トランジスタと、複数の走査線を順次選択し、選択した走査線を選択レベルにしてその走査線に対応する各電界効果トランジスタを導通させる垂直走査回路と、垂直走査回路によって1本の走査線が選択されている間に複数のデータ信号線を順次選択し、画像信号に従って、選択したデータ信号線に第1および第2の電位のうちのいずれかの電位を与える水平走査回路とを含む。この場合は、2次元の画像を表示することができる。

10

【 0 0 2 7 】

【発明の実施の形態】

[実施の形態 1]

図1は、この発明の実施の形態1によるカラー液晶表示装置1の全体構成を示す回路ブロック図である。図1において、このカラー液晶表示装置1は、液晶パネル2、垂直走査回路8および水平走査回路11を備え、外部から与えられた電源電位VDDおよび接地電圧VSSによって駆動される。

【 0 0 2 8 】

液晶パネル2は、複数行複数列に配置された複数の液晶セル3と、各行に対応して設けられた走査線5および共通電位線6と、各列に対応して設けられたデータ信号線7とを含む。

20

【 0 0 2 9 】

液晶セル3は、各行において3つずつ予めグループ化されている。各グループの3つの液晶セル2には、それぞれR、G、Bのカラーフィルタが設けられている。各グループの3つの液晶セル3は、1つの画素4を構成している。

【 0 0 3 0 】

各共通電位線6には、外部から共通電位VCが与えられる。また、液晶パネル2には、外部からリフレッシュ信号REFおよび駆動電位V1、V2、V3が与えられる。

【 0 0 3 1 】

30

垂直走査回路8は、シフトレジスタ回路9およびバッファ回路10を含む。シフトレジスタ回路9は、外部から与えられた水平および垂直同期信号SN1に同期して、液晶パネル2の複数の走査線5を順次選択するための信号を生成する。バッファ回路10は、シフトレジスタ回路9の出力信号をバッファ処理して選択された走査線5に与える。したがって、液晶パネル2の複数の走査線5は、所定時間ずつ順次選択レベルの「H」レベルにされる。走査線5が選択レベルの「H」レベルにされると、その走査線5に対応する各画素4が活性化される。

【 0 0 3 2 】

水平走査回路11は、シフトレジスタ回路12、バッファ回路14および複数のスイッチ14を含む。複数のスイッチ14は、それぞれ複数のデータ信号線7に対応して設けられ、液晶セル2のグループに対応して予め3つずつグループ化されている。各グループの3つのスイッチ14の一方電極はそれぞれR、G、Bのデータ信号DR、DG、DBを受け、それらの他方電極はそれぞれ対応の3つのデータ信号線7に接続される。シフトレジスタ回路12は、外部から与えられた水平同期信号SN2に同期して、複数のスイッチグループを所定時間ずつ順次選択するための信号を生成する。バッファ回路10は、シフトレジスタ回路12の出力信号をバッファ処理し、選択されたグループの各スイッチ14の制御端子に与えて各スイッチ14を導通させる。したがって、データ信号DR、DG、DBは、選択された行の複数の画素4に順次与えられる。

40

【 0 0 3 3 】

垂直走査回路8および水平走査回路11によって液晶パネル2の全画素4が走査される

50

と、液晶パネル 2 には 1 つの画像が表示される。

【 0 0 3 4 】

図 2 は、各液晶セル 3 に対応して設けられた液晶駆動回路 2 0 の構成を示す回路図である。図 2 において、この液晶駆動回路 2 0 は、エンハンスメント型 N 型 T F T 2 1 ~ 2 4 とキャパシタ 2 5 , 2 6 とを含み、対応の液晶セル 3、走査線 5、共通電位線 6 およびデータ信号線 7 に接続されるとともに、リフレッシュ信号 R E F および駆動電位 V 1 , V 2 を受ける。図 2 では、R , G , B のうちの R に対応する液晶駆動回路 2 0 が示されている。

【 0 0 3 5 】

N 型 T F T 2 1 は、対応のデータ信号線 7 とデータ保持ノード N 2 1 との間に接続され、そのゲートが対応の走査線 5 に接続される。キャパシタ 2 6 は、データ保持ノード N 2 1 と共通電位線 6 との間に接続される。N 型 T F T 2 4 は、対応の液晶セル 3 の一方電極と共通電位線 6 との間に接続され、そのゲートはデータ保持ノード N 2 1 に接続される。液晶セル 3 の他方電極は駆動電位 V 3 を受ける。

10

【 0 0 3 6 】

走査線 5 が選択レベルの「H」レベルにされると N 型 T F T 2 1 が導通し、データ保持ノード N 2 1 がデータ信号線 7 の電位に充電される。走査線 5 が非選択レベルの「L」レベルにされると N 型 T F T 2 1 が非導通になり、データ保持ノード N 2 1 の電位はキャパシタ 2 6 によって保持される。

【 0 0 3 7 】

データ保持ノード N 2 1 が「H」レベルの場合は、N 型 T F T 2 4 が導通して液晶セル 3 の電極間に駆動電圧 V 3 - V C が印加され、液晶セル 3 の光透過率がたとえば最大になる。データ保持ノード N 2 1 が「L」レベルの場合は、N 型 T F T 2 4 が非導通になって液晶セル 3 の電極間に駆動電圧は印加されず、液晶セル 3 の光透過率がたとえば最小になる。

20

【 0 0 3 8 】

データ保持ノード N 2 1 の電荷が徐々にリークしてデータ保持ノード N 2 1 の電位が徐々に低下するので、所定の時間ごとにデータ信号のリフレッシュ（再書込）をする必要がある。N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 は、リフレッシュ回路を構成している。

30

【 0 0 3 9 】

N 型 T F T 2 2 は、ノード N 2 2 とデータ保持ノード N 2 1 との間に接続され、そのゲートは駆動電位 V 2 を受ける。駆動電位 V 2 は、データ信号 D R の「H」レベル V H に N 型 T F T のしきい値電圧 V T N を加えた電位 V H + V T N に設定されている。したがって、N 型 T F T 2 2 のしきい値電圧 V T N による電圧降下は発生せず、ノード N 2 1 と N 2 2 の電位は同じになる。

【 0 0 4 0 】

N 型 T F T 2 3 のドレインは駆動電位 V 1 を受け、そのソースはデータ保持ノード N 2 1 に接続され、そのゲートはノード N 2 2 に接続される。駆動電位 V 1 は、データ信号 D R の「H」レベル V H 以上の所定の電位に設定される。ここでは、V 1 = V H とする。ノード N 2 1 と N 2 2 の電位が等しい場合は N 型 T F T 2 3 は非導通になっている。ノード N 2 2 の電位が V H + V T N 以上に高くなると、N 型 T F T 2 3 が導通してデータ保持ノード N 2 1 が V 1 = V H にされる。

40

【 0 0 4 1 】

キャパシタ 2 5 は、N 型 T F T（エンハンスメント型）構造のキャパシタであり、そのゲートはノード N 2 2 に接続され、そのソースはリフレッシュ信号 R E F を受ける。キャパシタ 2 5 のゲート - ソース間電圧が N 型 T F T のしきい値電圧 V T N よりも高い場合は、キャパシタ 2 5 は所定の容量値を有する。キャパシタ 2 5 のゲート - ソース間電圧が N 型 T F T のしきい値電圧 V T N よりも低い場合は、キャパシタ 2 5 の容量値は寄生容量分の微小な値になる。

50

【 0 0 4 2 】

図 3 は、キャパシタ 2 5 の構成を示す断面図である。図 3 において、ガラス基板 3 0 の表面の所定領域に真性ポリシリコン膜 3 1 が形成される。次いで、真性ポリシリコン膜 3 1 の一部を覆うようにしてゲート絶縁膜 3 2 が形成され、さらにゲート絶縁膜 3 2 上にゲート電極 3 3 が積層される。真性ポリシリコン膜 3 1 のうちのゲート絶縁膜 3 2 およびゲート電極 3 3 で覆われていない部分に N 型不純物が注入されてソース領域 3 1 s が形成される。次に、全領域を覆うようにして層間絶縁膜 3 4 が形成され、層間絶縁膜 3 4 の表面からゲート電極 3 3 の表面に向けてコンタクトホール C H 1 が開孔され、層間絶縁膜 3 4 の表面からソース領域 3 1 s の表面に向けてコンタクトホール C H 2 が開孔される。次いで、コンタクトホール C H 1 , C H 2 を覆うようにしてそれぞれアルミ電極 3 5 , 3 6 が形成される。アルミ電極 3 5 (ゲート) はノード N 2 2 に接続され、アルミ電極 (ソース) 3 6 はリフレッシュ信号 R E F を受ける。

10

【 0 0 4 3 】

ゲート - ソース間の N 型 T F T にしきい値電圧 V_{TN} よりも高い電圧が印加されると、ゲート電極 3 3 の下の真性ポリシリコン膜 3 1 の表面に N 型チャネル層が形成され、ゲート - ソース間に所定の容量値が発生する。

【 0 0 4 4 】

ゲート - ソース間の電圧が N 型 T F T のしきい値電圧 V_{TN} よりも低い場合は、真性ポリシリコン膜 3 1 の表面に N 型チャネル層が形成されないため、ゲート - ソース間の容量値は寄生容量分の微小な値になる。

20

【 0 0 4 5 】

なお、通常の T F T と同様に真性ポリシリコン膜の表面中央部にゲート絶縁膜を介してゲート電極を形成するとともにゲート電極の両側に不純物を注入してソース領域およびドレイン領域を形成したうえで、ゲート電極を一方のアルミ電極に接続するとともにソース領域およびドレイン領域を他方のアルミ電極に共通接続してキャパシタを構成しても良い。

【 0 0 4 6 】

図 4 は、データ信号 D R が「 H 」レベル V_H の場合における液晶駆動回路 2 0 の動作を示すタイムチャートである。図 4 において、初期状態では、走査線 5 の電位 V_5 は「 L 」レベルにされ、データ信号 D R は「 L 」レベル V_L にされ、ノード N 2 1 , N 2 2 は「 L 」レベル V_L にリセットされ、リフレッシュ信号 R E F は「 L 」レベルにされている。

30

【 0 0 4 7 】

ある時刻 t_0 においてデータ信号 D R が「 L 」レベル V_L から「 H 」レベル V_H に立上げられ、次いで時刻 t_1 において走査線 5 の電位 V_5 が「 L 」レベルから「 H 」レベルに立上げられる。これにより、N 型 T F T 2 1 が導通し、ノード N 2 1 , N 2 2 が「 L 」レベル V_L から「 H 」レベル V_H に立上げられる。所定時間後に走査線 5 の電位 V_5 が「 L 」レベルに立下げられ、次いでデータ信号 D R も「 L 」レベルに立下げられる。走査線 5 の電位 V_5 が「 L 」レベルに立上げられると、N 型 T F T 2 1 が非導通になり、ノード N 2 1 , N 2 2 の電位はキャパシタ 2 6 によって保持される。データ保持ノード N 2 2 の電位 V_H は N 型 T F T 2 4 のしきい値電位 V_{TN} よりも高いので、N 型 T F T 2 4 が導通し、液晶セル 3 の電極間に駆動電圧 $V_3 - V_C$ が印加され、液晶セル 3 の光透過率がたとえば最大になる。

40

【 0 0 4 8 】

この状態で放置すると、リーク電流によってノード N 2 1 , N 2 2 の電位が徐々に低下する。ノード N 2 1 の電位が N 型 T F T 2 4 のしきい値電位 V_{TN} よりも低下すると、N 型 T F T 2 4 が非導通になって液晶セル 3 の光透過率が最大値から最小値に変化してしまう。そこで、ノード N 2 1 , N 2 2 の電位が N 型 T F T 2 4 のしきい値電位 V_{TN} よりも低下する前の所定の時刻 t_2 にデータ信号のリフレッシュを行なう。

【 0 0 4 9 】

時刻 t_2 では、ノード N 2 1 , N 2 2 の電位は N 型 T F T のしきい値電位 V_{TN} よりも

50

高いので、キャパシタ 25 の真性ポリシリコン膜 31 には N 型チャネル層が発生しており、キャパシタ 25 は所定の容量値を有する。時刻 t_2 においてリフレッシュ信号 REF が「L」レベル V_L から「H」レベル V_H に立上げられると、容量結合によってノード N22 の電位が昇圧電位 $V_P (V_H + V_{TN})$ に昇圧され、N 型 TFT 23 が導通してノード N21 が駆動電位 $V_1 = V_H$ に立上げられる。これにより、データ保持ノード N21 の電位 V_H がリフレッシュされたことになる。時刻 t_3 においてリフレッシュ信号 REF が「H」レベル V_H から「L」レベル V_L に立下げられると、容量結合によってノード N21, N22 の電位が立下げられるが、キャパシタ 26 の容量値はキャパシタ 25 の容量値よりも十分に大きいので、ノード N21, N22 の電位は「H」レベル V_H に維持される。

10

【0050】

図 5 は、データ信号 DR が「L」レベル V_L の場合における液晶駆動回路 20 の動作を示すタイムチャートである。図 5 において、データ信号 DR は「L」レベル V_L に固定される。したがって、時刻 t_1 において走査線 5 の電位 V_5 が所定時間だけ「H」レベルに立上げられ、N 型 TFT 21 が所定時間だけ導通しても、ノード N21, N22 は「L」レベル V_L に保持される。

【0051】

時刻 t_1 から所定時間経過後の時刻 t_2 では、ノード N21, N22 の電位は N 型 TFT のしきい値電位 V_{TN} よりも低いので、キャパシタ 25 の真性ポリシリコン膜 31 には N 型チャネル層は発生しておらず、キャパシタ 25 の容量値は寄生容量分の微小な値になっている。したがって、時刻 t_2 においてリフレッシュ信号 REF が「L」レベル V_L から「H」レベル V_H に立上げられても、ノード N21, N22 はほぼ「L」レベル V_L に保持される。したがって、この場合はデータ保持ノード N21 の電位のリフレッシュは行われない。時刻 t_3 においてリフレッシュ信号 REF が「H」レベル V_H から「L」レベル V_L に立下げられても、キャパシタ 25 の容量値は小さいので、ノード N21, N22 は「L」レベル V_L に保持される。

20

【0052】

この実施の形態 1 では、データ信号のリフレッシュ時に走査線 5 およびデータ信号線 7 を駆動する必要がないので、リフレッシュ制御を容易に行なうことができる。また、データ信号のリフレッシュ時に垂直走査回路 8 および水平走査回路 11 を動作させる必要がないので、消費電力の低減化を図ることができる。

30

【0053】

図 6 の変更例では、N 型 TFT 構造のキャパシタ 25 が P 型 TFT (エンハンスメント型) 構造のキャパシタ 37 で置換される。キャパシタ 37 は、図 7 に示すように、キャパシタ 25 の N 型ソース領域 31s を P 型ソース領域 31s' で置換したものである。キャパシタ 37 のゲートはリフレッシュ信号 REF を受け、そのソースはノード N22 に接続される。この変更例でも、実施の形態 1 と同じ効果が得られる。

【0054】

[実施の形態 2]

実施の形態 1 では、ノード N21, N22 が「L」レベル V_L の場合は N 型 TFT 23 は非導通になると説明した。しかし、N 型 TFT 23 の特性のばらつきにより、ゲート-ソース間電圧が 0V でも N 型 TFT 23 に微小な電流 (オフ電流) が流れる場合がある。この場合は、微小な電流によってノード N21, N22 の電位が徐々に上昇し、ノード N21, N22 が N 型 TFT 24 のしきい値電圧 V_{TN} を超えてしまうこともあり得る。この実施の形態 2 では、この問題の解決を図る。

40

【0055】

図 8 は、この発明の実施の形態 2 によるカラー液晶表示装置の液晶駆動回路 40 の構成を示す回路図であって、図 2 と対比される図である。図 8 を参照して、この液晶駆動回路 40 が図 2 の液晶駆動回路 20 と異なる点は、N 型 TFT 41 が追加されている点と、リフレッシュ信号 REF の代わりにリフレッシュ信号 REF' が与えられている点である。

50

N型TFT41のドレインは駆動電位 V_1 を受け、そのソースはN型TFT23のドレイン(ノードN23)に接続され、そのゲートはリフレッシュ信号REF'を受ける。リフレッシュ信号REF'がリフレッシュ信号REFと異なる点は、図9に示すように、その「H」レベルが V_H ではなく $V_H + V_{TN}$ 以上の所定電位 V_H' である点である。

【0056】

図8において、ノードN21, N22が「L」レベルの場合においてリフレッシュ信号REF'を「L」レベル V_L (0V)にしたときは、N型TFT23, 41に微小なオフ電流が流れてノードN21, N23の電位が徐々に上昇する。しかし、ノードN23の電位が上昇すると、N型TFT41のゲート-ソース間の電圧が負電圧になるため、N型TFT41にオフ電流が流れなくなってノードN21, N23の電位上昇が停止する。

10

【0057】

リフレッシュ信号REF'を「H」レベル V_H' にしたときは、N型TFT41が導通する。このとき、リフレッシュ信号REF'の「H」レベル V_H' を $V_H + V_{TN}$ 以上にしたので、N型TFT41のしきい値電圧 V_{TN} による電圧降下は生じることはない。

【0058】

なお、N型TFT構造のキャパシタ25を図6および図7で示したP型TFT構造のキャパシタ37で置換してもよいことは言うまでもない。

【0059】

また、データ保持ノードN21が「L」レベルの場合においてリフレッシュ信号REF'が「L」レベルから「H」レベルに立上げられたときに、キャパシタ25の微小な容量値によってノードN21, N22の電位が若干上昇する。このときのノードN21, N22の電位上昇をより小さくするためには、キャパシタ25の真性ポリシリコン膜31にN型チャンネル層が発生し難い条件にしてキャパシタ25の容量値を最小にする必要がある。そこで、リフレッシュ信号REF'の「L」レベルを V_L (0V)ではなく正の電位の V_L' (たとえば1V)にし、キャパシタ25のゲート-ソース間電圧を負電圧に維持してもよい。

20

【0060】

また、図10の変更例では、液晶駆動回路40のN型TFT41のドレインに、駆動電位 V_1 の代わりにリフレッシュ信号REF1が与えられる。リフレッシュ信号REF1は、図11に示すように、リフレッシュ信号REF'が「H」レベル V_H' になる期間(時刻 $t_2 \sim t_3$)およびその前後の所定時間のみ「H」レベル V_H にされ、それ以外の期間は「L」レベル V_L にされる信号である。したがって、N型TFT23, 41のリーク電流をより小さくすることができる。なお、この変更例でも、N型TFT構造のキャパシタ25を図6および図7に示したP型TFT構造のキャパシタ37で置換してもよいことは言うまでもない。

30

【0061】

また、図12の変更例では、液晶駆動回路40のN型TFT41のゲートとキャパシタ25のソースとが切離され、キャパシタ25のソースにリフレッシュ信号REF"が与えられ、N型TFT41のゲートにリフレッシュ信号REF2が与えられ、N型TFT41のドレインにリフレッシュ信号REF1が与えられる。図13に示すように、信号REF"の「L」レベルは $V_L = 0V$ ではなく正電位 $V_L'' = V_L + \Delta V_1$ であり、信号REF"の「H」レベルは V_H である。 ΔV_1 は、たとえば1Vである。これにより、ノードN21, N22が「L」レベルの場合のキャパシタ25の容量値をより小さくすることができる。また、信号REF2の「L」レベルは $V_L = 0V$ ではなく負電位 $V_L' = V_L - \Delta V_2$ であり、信号REF2の「H」レベルは V_H' である。 ΔV_2 は、たとえば1Vである。これにより、信号REF2が「L」レベル V_L' の場合におけるN型TFT41のリーク電流をより小さくすることができる。

40

【0062】

[実施の形態3]

図14は、この発明の実施の形態3によるカラー液晶表示装置の要部を示す回路図であ

50

って、図 2 と対比される図である。

【 0 0 6 3 】

図 1 4 において、このカラー液晶表示装置が実施の形態 1 のカラー液晶表示装置 1 と異なる点は、液晶駆動回路 2 0 が液晶駆動回路 5 0 で置換され、セット線 5 4 およびリセット線 5 5 が追加され、駆動電位 V_C' および基準電位 V_{LC} が導入されている点である。セット線 5 4 およびリセット線 5 5 は、たとえば垂直走査回路によって駆動される。

【 0 0 6 4 】

液晶駆動回路 5 0 は、液晶駆動回路 2 0 に N 型 T F T 5 1 , 5 2 およびキャパシタ 5 3 を追加したものである。キャパシタ 2 6 は、ノード N 2 1 と N 2 4 の間に接続される。ノード N 2 4 は、外部から与えられた駆動電位 $V_C' = V_L$ を受ける。データ保持ノード N 2 1 の電位は、キャパシタ 2 6 によって保持される。

10

【 0 0 6 5 】

N 型 T F T 2 4 , 5 1 は、ノード N 2 4 と N 5 1 との間に直列接続される。N 型 T F T 2 4 のゲートは、データ保持ノード N 2 1 に接続される。N 型 T F T 5 1 のゲートは、セット線 5 4 介してセット信号 S T を受ける。

【 0 0 6 6 】

セット信号 S T が非選択レベルの「 L 」レベルの場合は、N 型 T F T 5 1 は非導通になる。セット信号 S T が選択レベルの「 H 」レベルにされると、N 型 T F T 5 1 が導通する。データ保持ノード N 2 1 が「 L 」レベルの場合は、N 型 T F T 2 4 は非導通になり、ノード N 5 1 は駆動電位 V_3 のまま変化しない。データ保持ノード N 2 1 が「 H 」レベルの場合は、N 型 T F T 2 4 は導通し、ノード N 5 1 は駆動電位 V_C' にセットされる。

20

【 0 0 6 7 】

N 型 T F T 5 2 のドレインは駆動電位 $V_3 = V_H$ を受け、そのソースはノード N 5 1 に接続され、そのゲートはリセット線 5 5 を介してリセット信号 R S T を受ける。キャパシタ 5 3 は、ノード N 5 1 と共通電位線 6 との間に接続される。

【 0 0 6 8 】

リセット信号 R S T が非選択レベルの「 L 」レベルの場合は、N 型 T F T 5 2 は非導通になり、ノード N 5 1 の電位はそのまま保持される。リセット信号 R S T が選択レベルの「 H 」レベルにされると、N 型 T F T 5 2 が導通し、ノード N 5 1 は駆動電位 V_3 にリセットされる。

30

【 0 0 6 9 】

液晶セル 3 の一方電位はノード N 5 1 に接続され、その他方電極は基準電位 $V_{LC} = V_L$ を受ける。ノード N 5 1 が駆動電位 V_3 にリセットされた場合は、液晶セル 3 の光透過率はたとえば最大になり、ノード N 5 1 が駆動電位 V_C' にセットされた場合は液晶セル 3 の光透過率はたとえば最小になる。

【 0 0 7 0 】

次に、このカラー液晶表示装置の動作について説明する。データ書込期間は、走査線 5 が選択レベルの「 H 」レベルにされて N 型 T F T 2 1 が導通し、データ信号線 7 の電位がデータ保持ノード N 2 1 に書込まれる。走査線 5 が非選択レベルの「 L 」レベルにされると、N 型 T F T 2 1 が非導通になり、データ保持ノード N 2 1 の電位はキャパシタ 2 6 によって保持される。

40

【 0 0 7 1 】

データ保持期間は、所定時間 T_1 ごとにリセット信号 R S T およびセット信号 S T を所定時間 T_2 ($T_2 < T_1$) ずつ順次「 H 」レベルにする。これにより、データ保持ノード N 2 1 が「 H 」レベルの場合はノード N 5 1 が駆動電位 V_C' にセットされ、データ保持ノード N 2 1 が「 L 」レベルの場合はノード N 5 1 が駆動電位 V_3 にリセットされる。

【 0 0 7 2 】

データ保持ノード N 2 1 の電位はリーク電流によって徐々に変化するので、データ保持期間においては所定時間 T_3 ($T_3 > T_1$) ごとにデータのリフレッシュを行なう必要がある。データ信号のリフレッシュは、N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 を用い

50

て行なわれる。データ信号のリフレッシュ方法は実施の形態 1 と同じであるので、その説明は繰返さない。

【 0 0 7 3 】

この実施の形態 3 でも、実施の形態 1 と同じ効果が得られる。

【 0 0 7 4 】

[実施の形態 4]

図 1 5 は、この発明の実施の形態 4 によるカラー液晶表示装置の液晶駆動回路 6 0 を示す回路図であって、図 2 と対比される図である。

【 0 0 7 5 】

図 1 5 を参照して、この液晶駆動回路 6 0 が図 2 の液晶駆動回路 2 0 と異なる点は、N 型 T F T 2 4 が削除されている点である。液晶セル 3 の一方電極は、データ保持ノード N 2 1 に直接接続される。

10

【 0 0 7 6 】

データ保持ノード N 2 1 が「H」レベル V H の場合は、液晶セル 3 の電極間電圧が 0 V にあって液晶セル 3 の光透過率はたとえば最小になる。データ保持ノード N 2 1 が「L」レベルの場合は、液晶セル 3 の電極間電圧が V H になって液晶セル 3 の光透過率はたとえば最大になる。データ保持ノード N 2 1 の電位は、N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 を用いてリフレッシュされる。

【 0 0 7 7 】

この実施の形態 4 でも、実施の形態 1 と同じ効果が得られる。

20

【 0 0 7 8 】

[実施の形態 5]

図 1 6 は、この発明の実施の形態 5 による画像表示装置の要部を示す回路図であって、図 2 と対比される図である。

【 0 0 7 9 】

図 1 6 を参照して、この画像表示装置が実施の形態 1 のカラー液晶表示装置 1 と異なる点は、液晶セル 3 が有機 E L (electroluminescence) 素子 6 1 で置換されている点である。有機 E L 素子 6 1 は、電源電位 V D D のノードと駆動回路 2 0 の N 型 T F T 2 4 のドレインとの間に接続される。

【 0 0 8 0 】

30

データ保持ノード N 2 1 が「H」レベルの場合は、N 型 T F T 2 4 が導通し、有機 E L 素子 6 1 に電流が流れて有機 E L 素子 6 1 が発光する。データ保持ノード N 2 1 が「L」レベルの場合は、N 型 T F T 2 4 が非導通になって有機 E L 素子 6 1 に電流が流れず、有機 E L 素子 6 1 は発光しない。データ保持ノード N 2 1 の電位は、N 型 T F T 2 2 , 2 3 およびキャパシタ 2 5 によってリフレッシュされる。

【 0 0 8 1 】

この実施の形態 5 でも、実施の形態 1 と同じ効果が得られる。

【 0 0 8 2 】

なお、有機 E L 素子 6 1 を N 型 T F T 2 4 のソースと共通電位線 6 との間に介挿し、N 型 T F T 2 4 のドレインに電源電位 V D D を与えても同じ効果が得られる。

40

【 0 0 8 3 】

また、有機 E L 素子 6 1 の代わりに、他の表示素子を用いてもよい。

【 0 0 8 4 】

また、以上の実施の形態および変更例を適宜組合わせてもよいことは言うまでもない。

【 0 0 8 5 】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【 図面の簡単な説明 】

50

【図 1】 この発明の実施の形態 1 によるカラー液晶表示装置の全体構成を示す回路ブロック図である。

【図 2】 図 1 に示した各液晶セルに対応して設けられる液晶駆動回路の構成を示す回路図である。

【図 3】 図 2 に示したキャパシタ 25 の構成を示す断面図である。

【図 4】 図 2 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 5】 図 2 に示した液晶駆動回路の動作を説明するための他のタイムチャートである。

【図 6】 実施の形態 1 の変更例を示す回路図である。

【図 7】 図 6 に示したキャパシタ 37 の構成を示す断面図である。

10

【図 8】 この発明の実施の形態 2 によるカラー液晶表示装置の要部を示す回路図である。

【図 9】 図 8 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 10】 実施の形態 2 の変更例を示す回路図である。

【図 11】 図 10 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 12】 実施の形態 2 の他の変更例を示す回路図である。

【図 13】 図 12 に示した液晶駆動回路の動作を説明するためのタイムチャートである。

【図 14】 この発明の実施の形態 3 によるカラー液晶表示装置の要部を示す回路図である。

20

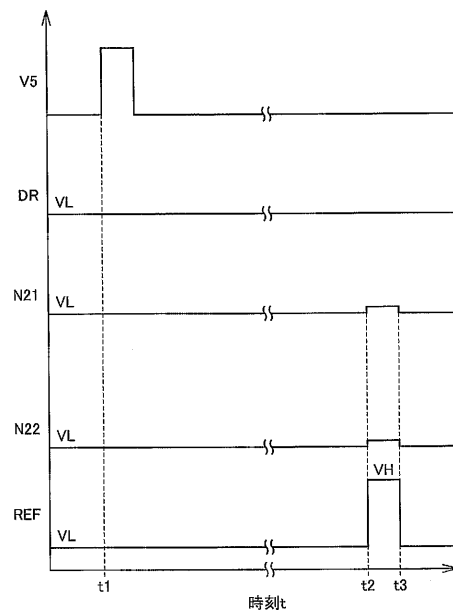
【図 15】 この発明の実施の形態 4 によるカラー液晶表示装置の要部を示す回路図である。

【図 16】 この発明の実施の形態 5 による画像表示装置の要部を示す回路図である。

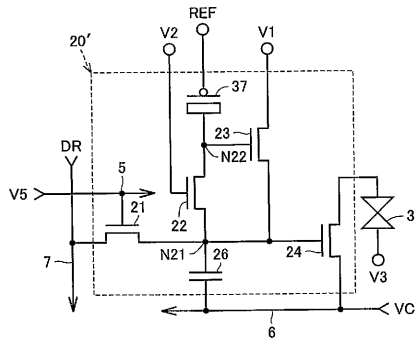
【図 17】 従来 of 液晶表示装置の要部を示す回路図である。

【図 18】 従来 of 液晶表示装置の問題点を説明するためのタイムチャートである。

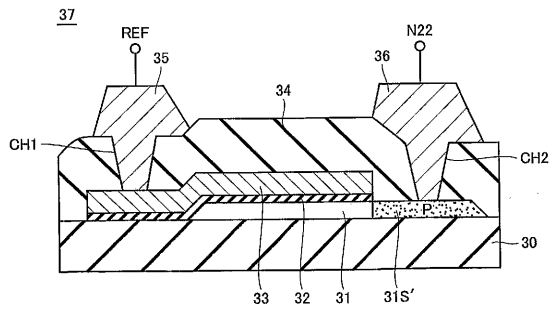
FIG.1



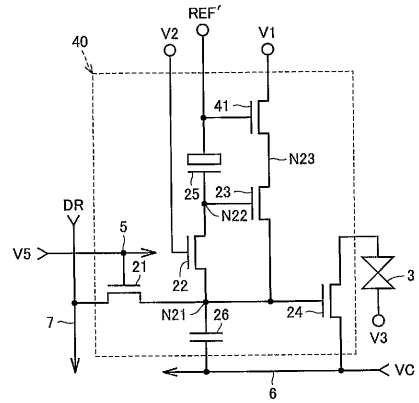
【図 6】
FIG.6



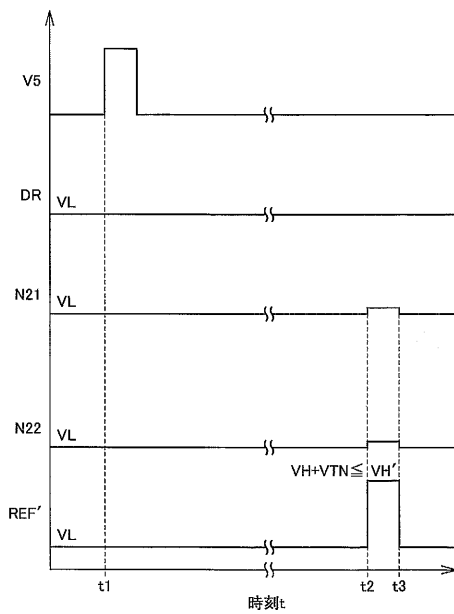
【図 7】
FIG.7



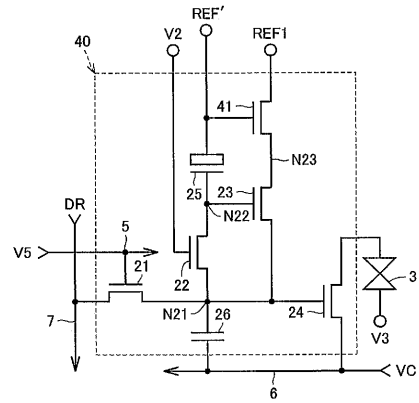
【図 8】
FIG.8

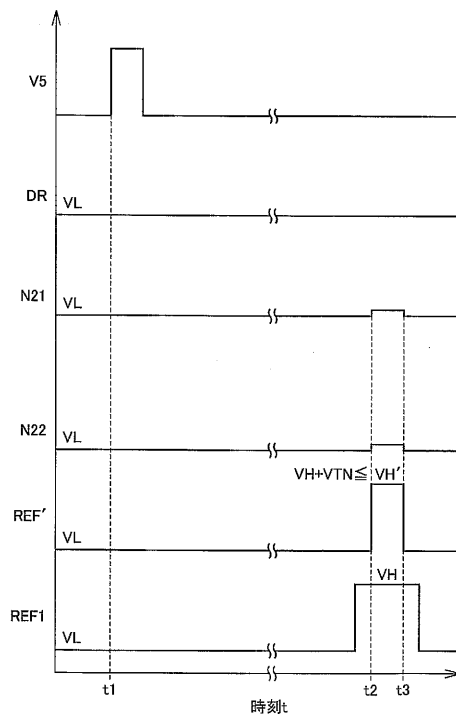
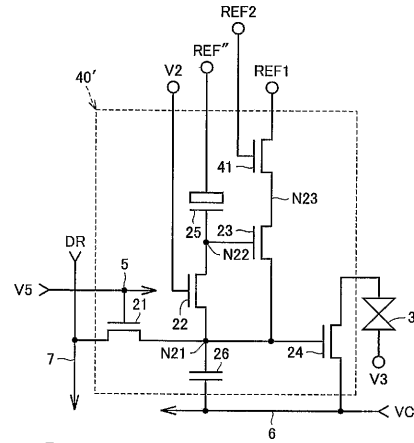
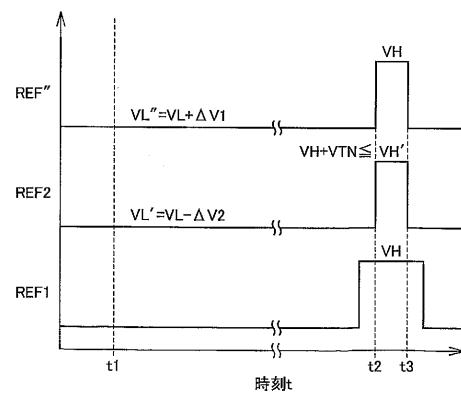
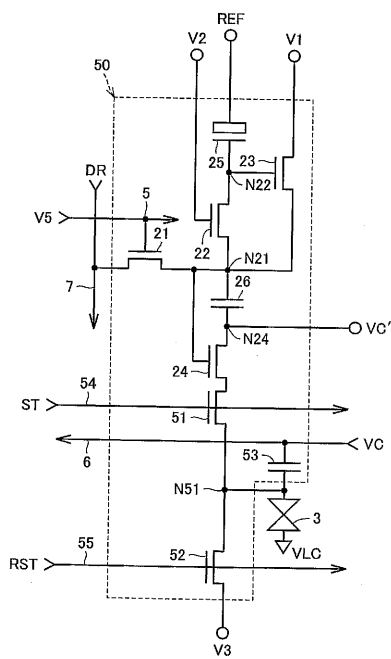
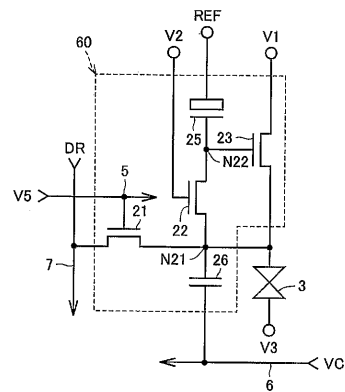
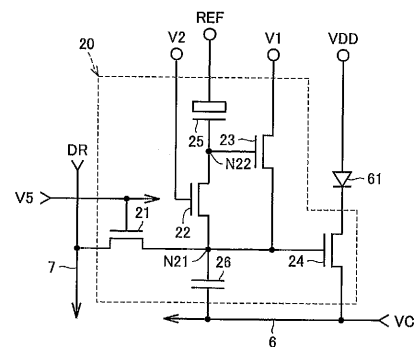


【図 9】
FIG.9

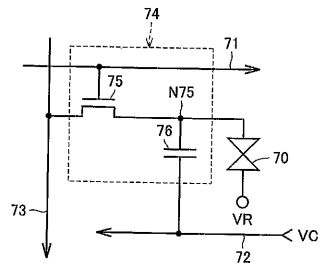


【図 10】
FIG.10

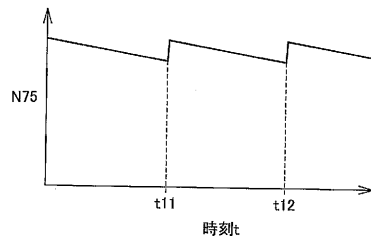


【図 1 1】
FIG.11【図 1 2】
FIG.12【図 1 3】
FIG.13【図 1 4】
FIG.14【図 1 5】
FIG.15【図 1 6】
FIG.16

【図 17】
FIG.17



【図 18】
FIG.18



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

(72)発明者 飛田 洋一
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

審査官 西村 仁志

(56)参考文献 特開昭62-009590(JP,A)
特開2001-306038(JP,A)
特表2004-536337(JP,A)
米国特許第06278242(US,B1)
特開平06-349270(JP,A)
特開平09-211424(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133
G11C 11/34
G09G 3/00-3/08
3/12-3/26
3/30-3/38
H05B 33/00-33/28

专利名称(译)	画像表示装置		
公开(公告)号	JP4334353B2	公开(公告)日	2009-09-30
申请号	JP2003566609	申请日	2002-02-06
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	飛田 洋一		
发明人	飛田 洋一		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H01L51/50 G09G3/32 H05B33/08		
CPC分类号	G09G3/3258 G09G3/2011 G09G3/3618 G09G3/3648 G09G2300/0417 G09G2300/0426 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2300/0866 G09G2320/02		
FI分类号	G02F1/133.550 G09G3/20.621.F G09G3/20.624.B G09G3/20.624.Z G09G3/36 H05B33/14.A		
代理人(译)	森田俊夫 堀井裕 酒井 将行		
审查员(译)	西村仁志		
其他公开文献	JPWO2003067316A1		
外部链接	Espacenet		

摘要(译)

的彩色液晶显示装置 (1) , 包括 (3) , 其中, 根据数据保持节点 (N21) , 按照 (DR, DG, DB, SN1, SN2) 中的图像信号的电位的光透射率的变化液晶单元第一和第二电位保持节点的数据 (N21) (VH, VL) 的扫描电路, 用于施加的电势中的一个 (5,7,8, 和11) , 以保持节点于刷新信号 (REF) , 如果电势超过保持节点 (N21) (N21 的数据的N型TFT的阈值电位 (VTN) 的数据的电势响应) 第一当数据保持节点 (N 21) 的电位未超过阈值电位 (VTN) 时, 数据保持节点 (N 21) 的电位不刷新一条新赛道 (22,23,25) 。

【 図 3 】
FIG.3

