

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4109247号
(P4109247)

(45) 発行日 平成20年7月2日(2008.7.2)

(24) 登録日 平成20年4月11日(2008.4.11)

(51) Int.Cl.	F I
GO2F 1/1335 (2006.01)	GO2F 1/1335 520
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO9F 9/30 (2006.01)	GO9F 9/30 338
HO1L 21/336 (2006.01)	HO1L 29/78 612D
請求項の数 15 (全 15 頁) 最終頁に続く	

(21) 出願番号 特願2004-372366 (P2004-372366)
 (22) 出願日 平成16年12月22日(2004.12.22)
 (65) 公開番号 特開2005-196172 (P2005-196172A)
 (43) 公開日 平成17年7月21日(2005.7.21)
 審査請求日 平成16年12月22日(2004.12.22)
 (31) 優先権主張番号 2003-101012
 (32) 優先日 平成15年12月30日(2003.12.30)
 (33) 優先権主張国 韓国 (KR)

前置審査

(73) 特許権者 501426046
 エルジー・フィリップス エルシーデー
 カンパニー, リミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100110423
 弁理士 曾我 道治
 (74) 代理人 100084010
 弁理士 古川 秀利
 (74) 代理人 100094695
 弁理士 鈴木 憲七
 (74) 代理人 100111648
 弁理士 梶並 順

最終頁に続く

(54) 【発明の名称】 半透過型液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

各画素領域が反射領域と透過領域とに定義される液晶表示装置の製造方法において、
 基板上に半導体パターンを形成する第1段階と、

前記半導体パターンを含む基板の全面にゲート絶縁膜を形成し、当該ゲート絶縁膜上に
 導電性金属を形成してパターンニングし、前記半導体パターンにゲート電極がオーバーラッ
 プするように前記基板上にゲートライン及びゲート電極を形成すると同時に、前記ゲート
 ラインと平行に配列され、前記半導体パターンにオーバーラップするように共通ラインを
 形成する第2段階と、

前記ゲート電極の両側の前記半導体パターンにソース/ドレイン領域を形成する第3段
 階と、

前記ゲートラインを含む基板の全面に層間絶縁膜及び透明導電層を順次形成する第4段
 階と、

第1ハーフトーンマスクを用いて前記層間絶縁膜及び透明導電層を選択的に除去して、
 前記ソース/ドレイン領域に第1、第2コンタクトホールを形成し、前記画素領域に透過
 電極を形成する第5段階と、

前記透過電極を含む基板の全面に絶縁膜を蒸着する第6段階と、

第2ハーフトーンマスクを用いて前記絶縁膜を選択的に除去して、前記ソース/ドレイ
 ン領域にソース/ドレインコンタクトホールを形成し、前記透過領域に透過ホールを形成
 し、前記反射領域の前記絶縁膜の表面に凸凹構造を形成する第7段階と、

10

20

前記絶縁膜上に金属層を蒸着し、選択的に除去して前記ソース領域に電氣的に連結されるデータライン及びソース電極を形成し、前記ドレイン領域と前記透過電極とに電氣的に連結されるように前記反射領域にドレイン電極及び反射電極を形成する第8段階とを含むことを特徴とする半透過型液晶表示装置の製造方法。

【請求項2】

前記半導体パターンを形成する段階は、
前記基板上に非晶質シリコン層を蒸着する段階と、
前記非晶質シリコンをポリシリコン層に結晶化する段階と、
前記ポリシリコン層を選択的に除去する段階とを含む
ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

10

【請求項3】

前記第1ハーフトーンマスクは、
画素領域に相応する遮光部と、
前記第1、第2コンタクトホールに相応する透過部と、
前記遮光部と透過部を除いた領域に相応する半透過部とを備えて構成される
ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

【請求項4】

前記第5段階は、
前記透明導電層上にフォトレジストを蒸着する段階と、
前記第1ハーフトーンマスクを用いた露光及び現像工程で前記遮光部に相応する部分は
残っており、前記透過部に相応する部分は前記透明導電層が露出するように除去され、前
記半透過部に相応する部分は一定の厚さが除去されるように前記フォトレジストをパター
ニングする段階と、
前記パターニングされたマスクを用いて、露出された前記透明導電膜及び層間絶縁膜を
選択的に除去して、前記第1、第2コンタクトホールを形成する段階と、
前記遮光部にのみ残るように前記フォトレジストをアッシングする段階と、
前記アッシングされたフォトレジストをマスクに用いて前記透明導電膜を選択的に除去
して、前記透過電極を形成する段階と
を含むことを特徴とする請求項3に記載の半透過型液晶表示装置の製造方法。

20

【請求項5】

前記第1、第2コンタクトホールの形成時、前記透明導電膜は湿式食刻で除去し、前記
層間絶縁膜は乾式食刻工程で除去する
ことを特徴とする請求項4に記載の半透過型液晶表示装置の製造方法。

30

【請求項6】

前記透過電極の形成時、前記透明導電層は湿式食刻工程で除去する
ことを特徴とする請求項4に記載の半透過型液晶表示装置の製造方法。

【請求項7】

前記透明導電膜は、インジウム - スズ - オキサイド (ITO)、スズ - オキサイド (TO)、
インジウム - ジンク - オキサイド (IZO)、またはインジウム - スズ - ジンク -
オキサイド (ITZO) で形成する
ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

40

【請求項8】

前記第2ハーフトーンマスクは、
前記ソース/ドレインコンタクトホールに対応する透過部と、
前記反射領域の凹部及び前記透過ホールに対応する半透過部と、
前記反射領域の凸部に対応する遮光部とを含む
ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

【請求項9】

前記第7段階は、
前記絶縁膜上にフォトレジストを形成する段階と、

50

前記第2ハーフトーンマスクを用いた露光及び現像工程で前記遮光部に相応する部分は残っており、前記透過部に相応する部分は有機絶縁膜が露出するように除去され、前記半透過部に相応する部分は一定の厚さが除去されるように前記フォトレジストをパターニングする段階と、

前記パターニングされたフォトレジストをマスクに用いて、前記露出した絶縁膜を選択的に除去して前記ソース/ドレインコンタクトホールを形成する段階と、

前記透過電極が現れるように前記パターニングされたフォトレジストと前記絶縁膜とを同時に食刻して透過領域に透過ホールを形成し、前記反射領域の絶縁膜の表面に凸凹部を形成する段階と

を含むことを特徴とする請求項8に記載の半透過型液晶表示装置の製造方法。

10

【請求項10】

前記パターニングしたフォトレジストと前記絶縁膜とを同時に食刻する段階は、乾式食刻で食刻する

ことを特徴とする請求項9に記載の半透過型液晶表示装置の製造方法。

【請求項11】

前記凸凹部が曲線型の凸凹となるようにリフローする段階を更に含むことを特徴とする請求項9に記載の半透過型液晶表示装置の製造方法。

【請求項12】

前記絶縁膜は、フォトアクリルで形成する

ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

20

【請求項13】

前記金属層はAlまたはAlネオジウムまたはAgを使用するか、或いは抵抗の小さい第1金属と、反射度の高い第2金属とを積層して形成する

ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

【請求項14】

前記第1金属はMoを使用し、前記第2金属はAlまたはAlネオジウムまたはAgを使用する

ことを特徴とする請求項13に記載の半透過型液晶表示装置の製造方法。

【請求項15】

前記層間絶縁膜は、シリコン酸化膜やシリコン窒化膜で形成する

ことを特徴とする請求項1に記載の半透過型液晶表示装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置の製造方法に関し、特にハーフトーンと回折露光を用いた半透過型液晶表示装置の製造方法に関する。

【背景技術】

【0002】

一般的に、液晶表示装置は、バックライトを光源に用いた透過型液晶表示装置と、バックライトを光源に用いず、自然光及び人工光を用いた反射型液晶表示装置に分離することができる。この際、透過型液晶表示装置は、バックライトを光源に用いて暗い外部環境でも明るい画像を表現する。しかし、明るい所では使用不可能で、電力消費が大きいという問題点がある。

40

【0003】

その反面、反射型液晶表示装置はバックライトを使用しないため、消費電力を減らすことができるが、外部の自然光が暗い時には使用不可能になるという限界がある。このような限界を克服するための代案として考え出されたものが半透過型液晶表示装置である。前記半透過型液晶表示装置は、単位画素領域内に反射部と透過部とを備えて透過型液晶表示装置と反射型液晶表示装置の機能を同時に備えたもので、バックライトの光と外部の自然光源または人工光源を全て使用することができるため、周辺環境に制約を受けず、電力消

50

費を減らすことができるという長所がある。

【 0 0 0 4 】

一方、前記液晶表示装置は、液晶の電荷維持能力を補助するために追加的なストレージキャパシタを構成する。ストリッジキャパシタを形成する構造のうち、前段ゲート配線と画素電極の間にキャパシタが形成される構造をストレージオンゲート (storage on gate) 構造と言い、共通電極ラインと画素電極の間にキャパシタが形成される構造をストレージオンコモン (storage on common) 構造と言う。

【 0 0 0 5 】

前記ストリッジキャパシタは対応する薄膜トランジスターのターンオフ区間で液晶キャパシタに充電された電圧を維持させる。これにより、前記薄膜トランジスターのターンオフ区間で液晶キャパシタを介して漏洩電流が発生するのを防止でき、フリッカーの発生による画質低下を解決することができる。

【 0 0 0 6 】

以下、図面を参照にして一般的な半透過型液晶表示装置について説明する。

【 0 0 0 7 】

図 1 は、一般的な半透過型カラー液晶表示装置を示す分解斜視図である。図 1 に示したように、一般的な半透過型液晶表示装置 11 は、ブラックマトリックス 16 を含むカラーフィルター 17 と、そのカラーフィルター上に透明な共通電極 13 が形成された上部基板 15 と、画素領域 P に透過部 A と反射部 C とが同時に形成された画素電極 19 と、スイッチング素子 T とアレイ配線が形成された下部基板 21 とで構成され、前記上部基板 15 と下部基板 21 の間には液晶 23 が充填されている。

【 0 0 0 8 】

前記下部基板 21 は T F T アレイ基板ともいい、前記下部基板 21 には、画素領域を定義するために複数個のゲート配線 25 と、複数個のデータ配線 27 とが互いに垂直に配列され、前記各ゲート配線 25 とデータ配線 27 とが交差する部分にスイッチング素子の薄膜トランジスター T がマトリックス状に配置される。

【 0 0 0 9 】

かかる構成を有する半透過型液晶表示装置の動作特性を図 2 に基づいて説明する。

【 0 0 1 0 】

図 2 は、一般的な半透過型液晶表示装置を示す断面図である。図 2 に示したように、概略的な半透過型液晶表示装置 11 は、共通電極 13 が形成された上部基板 15 と、透過部 A を含む各画素領域全体に形成される透過電極 19 a と、前記透過部 A を除いた画素領域 P に形成される反射電極 19 b とを備えた画素電極 19 が形成された下部基板 21 と、前記上部基板 15 と下部基板 21 の間に充填された液晶 23 と、前記下部基板 21 の下部に位置したバックライト 41 とで構成されている。

【 0 0 1 1 】

このような構成を有する半透過型液晶表示装置 11 を反射モードで使用する場合、光の大部分は外部の自然光源または人工光源が使用される。

【 0 0 1 2 】

上述した構成を参照にして、反射モード、透過モード時における液晶表示装置の動作を説明する。反射モードである場合、液晶表示装置は、外部の自然光源または人工光源を使用し、前記液晶表示装置の上部基板 15 に入射した光 B は前記反射電極 19 b に反射され、前記反射電極と前記共通電極 13 の電界によって配列された液晶 23 を透過するようになり、前記液晶 23 の配列に従って液晶を透過する光 B の量が調節され、イメージを表現する。

【 0 0 1 3 】

逆に、透過モードで動作する場合には、光源として前記下部基板 21 の下部に位置したバックライト 41 の光 F を使用するようになる。前記バックライト 41 から出射した光は前記透明電極 19 a 及び透過部 A を介して前記液晶 23 に入射し、前記透明電極 19 a と前記共通電極 13 の電界によって配列された液晶 23 によって前記下部バックライト 41

10

20

30

40

50

から入射した光の量を調節してイメージを表現する。

【0014】

以下、添付の図面を参照にして関連技術に係る半透過型液晶表示装置及びその製造方法について説明する。

【0015】

一般的に、液晶表示装置は、下部基板と呼ばれる薄膜トランジスタアレイ基板と、上部基板と呼ばれるカラーフィルター基板と、前記両基板間に形成された液晶とを含んで構成されており、下記で説明する内容は下部基板である薄膜トランジスタアレイ基板に関する。

【0016】

以下、従来 of 半透過型液晶表示装置の製造方法について説明する。

【0017】

図3は、関連技術に係る半透過型液晶表示装置を示す断面図である。図3の構成を有する半透過型液晶表示装置は9個のマスクを用いて製造されるが、以下マスクによる製造方法について説明する。まず、基板50上にバッファ絶縁膜51を形成する。次に、非晶質シリコン層を蒸着した後、熱硬化及びレーザー硬化工程を進めてポリシリコン層に結晶化させる。以後、第1マスクを用いたフォトリソ及び食刻工程でポリシリコン層をパターニングして、薄膜トランジスタが形成される部分及びストリッジキャパシタが形成される領域にかけて半導体パターン52を形成する。

【0018】

次いで、前記半導体パターン52を含む全面にゲート絶縁膜53と、導電性金属膜とを順次に蒸着した後、第2マスクを用いたフォトリソ及び食刻工程で前記導電性金属膜を選択的に除去して、ゲートライン(図示せず)及び前記ゲートラインから突出するゲート電極54aを形成する。これと同時に、前記ゲートラインと平行した方向で前記半導体パターン52にオーバーラップするよう共通ライン(図示せず)を形成する。この際、前記半導体パターン52にオーバーラップした前記共通ラインの一部がストリッジ電極54bとなる。

【0019】

その後、前記ゲート電極54aをマスクに用いて前記半導体パターン52にn型またはp型不純物イオンを注入して、ソース/ドレイン領域52a、52bを形成する。次に、前記ゲート電極54aを含む基板50の全面に第1層間絶縁膜55を7000程度の厚さで蒸着し、第3マスクを用いたフォトリソ及び食刻工程で前記第1層間絶縁膜55及びゲート絶縁膜53をパターニングして、前記ソース/ドレイン領域52a、52bに第1、第2コンタクトホールを形成する。

【0020】

そして、前記第1、第2コンタクトホールを含む全面に導電性金属膜を蒸着し、第4マスクを用いたフォトリソ及び食刻工程で導電性金属膜をパターニングして、前記ソース/ドレイン領域52a、52bに電氣的に連結されるようにソース/ドレイン電極56a、56bを形成する。

【0021】

次に、シリコン窒化膜とBCB(Benzo Cyclo Butene)で構成された第2、第3層間絶縁膜57、58を順次蒸着した後、第5マスクを用いて第3層間絶縁膜58上に凸凹パターンを形成する。以後、第6マスクを用いたフォトリソ及び食刻工程で第2、第3層間絶縁膜57、58を食刻して透過領域に第1ホールを形成し、ドレイン電極56b上に第3コンタクトホールを形成する。

【0022】

次いで、前記第3コンタクトホールを介してドレイン電極56bとコンタクトするように全面に反射金属を蒸着した後、第7マスクを用いたフォトリソ及び食刻工程で反射領域のみ残るように反射電極59を形成する。

【0023】

10

20

30

40

50

以後、全面にシリコン窒化膜で構成された第4層間絶縁膜60を蒸着する。次に、第8マスクを用いたフォトリソ及び食刻工程で第4層間絶縁膜60を食刻して、反射電極59の一領域と透過領域が現れるようにする。

【0024】

次いで、前記反射電極59と接触するように基板50の全面に透明導電膜を蒸着し、第9マスクを用いたフォトリソ及び食刻工程で透明導電膜をパターニングして、画素領域に透過電極61を形成する。ここで、前記半導体パターン52/ゲート絶縁膜53/ストレージ電極54bが積層された構造がストレージキャパシタを構成する。

【発明の開示】

【発明が解決しようとする課題】

10

【0025】

しかしながら、上述したような関連技術に係る半透過型液晶表示装置は、9つのマスクを使用して製造しなければならないため、マスクの整列作業、露光及び現像作業などにより工程が複雑になる。また、上記のように工程が複雑なので、収率が低下して結局生産性が低下するという問題点があった。

【0026】

本発明は上記のような問題点を解決するためのもので、その目的は、ハーフトーンマスクと回折露光を用いてマスクの数を減らすことのできる半透過型液晶表示装置の製造方法を提供することにある。

【課題を解決するための手段】

20

【0033】

上記目的を達成するための本発明に係る半透過型液晶表示装置の製造方法は、各画素領域が反射領域と透過領域とに定義される液晶表示装置の製造方法において、基板上に半導体パターンを形成する第1段階と、前記半導体パターンを含む基板の全面にゲート絶縁膜を形成し、当該ゲート絶縁膜上に導電性金属を形成してパターニングし、前記半導体パターンにゲート電極がオーバーラップするように前記基板上にゲートライン及びゲート電極を形成すると同時に、前記ゲートラインと平行に配列され、前記半導体パターンにオーバーラップするように共通ラインを形成する第2段階と、前記ゲート電極の両側の前記半導体パターンにソース/ドレイン領域を形成する第3段階と、前記ゲートラインを含む基板の全面に層間絶縁膜及び透明導電層を順次形成する第4段階と、第1ハーフトーンマスクを用いて前記層間絶縁膜及び透明導電層を選択的に除去して、前記ソース/ドレイン領域に第1、第2コンタクトホールを形成し、前記画素領域に透過電極を形成する第5段階と、前記透過電極を含む基板の全面に絶縁膜を蒸着する第6段階と、第2ハーフトーンマスクを用いて前記絶縁膜を選択的に除去して、前記ソース/ドレイン領域にソース/ドレインコンタクトホールを形成し、前記透過領域に透過ホールを形成し、前記反射領域の前記絶縁膜の表面に凸凹構造を形成する第7段階と、前記絶縁膜上に金属層を蒸着し、選択的に除去して前記ソース領域に電氣的に連結されるデータライン及びソース電極を形成し、前記ドレイン領域と前記透過電極とに電氣的に連結されるように前記反射領域にドレイン電極及び反射電極を形成する第8段階とを含むことを特徴とする。

30

【0034】

40

ここで、前記半導体パターンを形成する段階は、前記基板上に非晶質シリコン層を蒸着する段階と、前記非晶質シリコンをポリシリコン層に結晶化する段階と、前記ポリシリコン層を選択的に除去する段階とを含むことを特徴とする。

【0035】

前記第1ハーフトーンマスクは、画素領域に相応する遮光部と、前記第1、第2コンタクトホールに相応する透過部と、前記遮光部と透過部を除いた領域に相応する半透過部とを備えて構成されることを特徴とする。

【0036】

前記第5段階は、前記透明導電層上にフォトリソを蒸着する段階と、前記第1ハーフトーンマスクを用いた露光及び現像工程で前記遮光部に相応する部分は残っており、前

50

記透過部に相応する部分は前記透明導電層が露出するように除去され、前記半透過部に相応する部分は一定の厚さが除去されるように前記フォトレジストをパターニングする段階と、前記パターニングされたマスクを用いて、露出された前記透明導電膜及び層間絶縁膜を選択的に除去して、前記第1、第2コンタクトホールを形成する段階と、前記遮光部にのみ残るように前記フォトレジストをアッシングする段階と、前記アッシングされたフォトレジストをマスクに用いて前記透明導電膜を選択的に除去して、前記透過電極を形成する段階とを含むことを特徴とする。

【0037】

前記第1、第2コンタクトホールの形成時、前記透明導電膜は湿式食刻で除去し、前記層間絶縁膜は乾式食刻工程で除去することを特徴とする。

10

【0038】

前記透過電極の形成時、前記透明導電層は湿式食刻工程で除去することを特徴とする。

【0039】

前記透明導電膜はインジウム - スズ - オキサイド (ITO)、スズ - オキサイド (TO)、インジウム - ジンカーオキサイド (IZO)、またはインジウム - スズ - ジンカーオキサイド (ITZO) で形成することを特徴とする。

【0040】

前記第2ハーフトーンマスクは、前記ソース/ドレインコンタクトホールに対応する透過部と、前記反射領域の凹部及び前記透過ホールに対応する半透過部と、前記反射領域の凸部に対応する遮光部とを含むことを特徴とする。

20

【0041】

前記第7段階は、前記絶縁膜上にフォトレジストを形成する段階と、前記第2ハーフトーンマスクを用いた露光及び現像工程で前記遮光部に相応する部分は残っており、前記透過部に相応する部分は有機絶縁膜が露出するように除去され、前記半透過部に相応する部分は一定の厚さが除去されるように前記フォトレジストをパターニングする段階と、前記パターニングされたフォトレジストをマスクに用いて、前記露出した絶縁膜を選択的に除去して前記ソース/ドレインコンタクトホールを形成する段階と、前記透過電極及びソース/ドレイン領域が現れるまでパターニングしたフォトレジストと前記絶縁膜とを同時に食刻して透過領域に透過ホールを形成し、前記反射領域の絶縁膜の表面に凸凹部を形成する段階とを含むことを特徴とする。

30

【0042】

前記パターニングしたフォトレジストと前記絶縁膜とを同時に食刻する段階は、乾式食刻で食刻することを特徴とする。

【0043】

前記凸凹部が曲線型の凸凹となるようにリフローする段階を更に含むことを特徴とする。

【0044】

前記絶縁膜はフォトアクリルで形成することを特徴とする。

【0045】

前記金属層はAlまたはAlネオジムまたはAgを使用するか、或いは抵抗の小さい第1金属と、反射度の高い第2金属とを積層して形成することを特徴とする。

40

【0046】

前記第1金属はMoを使用し、前記第2金属はAlまたはAlネオジムまたはAgを使用することを特徴とする。

【0047】

前記層間絶縁膜はシリコン酸化膜やシリコン窒化膜で形成することを特徴とする。

【発明の効果】

【0048】

本発明の半透過型液晶表示装置の製造方法には次のような効果がある。

【0049】

50

第一に、ハーフトーンマスクと回折露光を用いてマスクの数を減らすことができるので、工程を単純化することができ、これによって生産競争力を向上させることが可能である。

第二に、反射領域に凸凹構造を有するように別途の熱処理工程を進めなくて良いため、熱処理によってフォトアクリルで構成された有機絶縁膜の特性が悪くなるという問題を防止できる。

第三に、反射電極が透過電極の上部に形成されるので、従来対比反射電極が透過電極の下部に形成され、反射効率が落ちるという問題を防止できる。

【発明を実施するための最良の形態】

【0050】

10

以下、本発明の好ましい実施の形態に係る半透過型液晶表示装置及びその製造方法について説明する。

まず、本発明の実施の形態に係る半透過型液晶表示装置の構成について述べる。

図4は、本発明の実施の形態に係る半透過型液晶表示装置の平面図で、図5は、本発明の実施の形態に係る図4のI-I'線上の半透過型液晶表示装置の構造断面図である。

【0051】

本発明の一実施の形態に係る半透過型液晶表示装置は、各画素領域が反射領域と透過領域とに定義された半透過型液晶表示装置として、図4及び図5に示したように、透明な基板100上にバッファ絶縁膜101が形成されており、前記バッファ絶縁膜101上の薄膜トランジスタ形成領域及びストレージキャパシタ形成領域にかけて半導体パターン104が形成される。

20

【0052】

そして、前記半導体パターン104を含む前記基板100の全面にゲート絶縁膜105が形成され、前記ゲート絶縁膜105上で一方向にゲートライン106が配列され、前記半導体パターン104にオーバーラップするよう前記ゲートライン106から突出したゲート電極106aが形成されている。また、前記ゲート絶縁膜105上に前記ゲートライン106と平行に共通ライン106bが配列される。この際、前記共通ライン106bは前記半導体パターン104と一部分がオーバーラップし、そのオーバーラップした領域がストレージ電極106cとして使用される。

【0053】

30

そして、前記ゲート電極106aとストレージ電極106cの下側を除いた前記ゲート電極106bの両側の前記半導体パターン104には不純物イオン注入によってソース/ドレイン領域104a、104bが形成され、前記ゲートライン106及び共通ライン106aを含む前記基板100の全面に第1層間絶縁膜107が形成され、前記第1層間絶縁膜107の画素領域に透過電極108aが形成される。ここで、前記第1層間絶縁膜107はシリコン酸化膜またはシリコン窒化膜で構成されている。

【0054】

前記透過電極108aを含む前記第1層間絶縁膜107上に有機絶縁膜112が形成され、前記ソース/ドレイン領域104a、104bが露出するように前記有機絶縁膜112、第1層間絶縁膜107及びゲート絶縁膜105が除去され、第1、第2コンタクトホール115a、115bが形成され、前記画素領域のうち透過部に相応する前記有機絶縁膜112が除去され、透過ホール115cが形成され、前記反射領域の前記有機絶縁膜112の表面は凸凹構造を有する。

40

【0055】

前記第1コンタクトホール115aを介して前記ソース領域104aに連結され、前記ゲートライン106に垂直になるようにデータライン116及びソース電極116aが形成され、前記第2コンタクトホール115bを介して前記ドレイン領域104bに連結され、前記透過ホール115cを介して前記透過電極108aに連結されるようにドレイン電極116b及び反射電極116cが一体に形成される。この際、前記反射電極116cは凸凹構造で形成されており、ソース電極116aはデータライン116の一方から突出

50

して形成されている。

【0056】

上記でデータライン116とソース電極116aとドレイン電極116bと反射電極116cは同一層に反射金属で形成される。この際、前記反射金属はAlまたはAlネオジムまたはAgのように抵抗値が小さく、反射率に優れた単層構造で形成するか、抵抗の小さい第1金属と反射度の高い第2金属とを積層して形成できる。この際、第1金属はMoを使用し、第2金属はAlまたはAlネオジム(例えばAlNd)またはAgを使用する。

【0057】

上述した構成によって、前記ゲートライン106とデータライン116との交差部分には薄膜トランジスタTFTが形成されるが、このようなTFTは基板100の一領域に形成された半導体パターン104と、その半導体パターン104を含む前記基板100の全面に形成されたゲート絶縁膜105と、前記半導体パターン104の一領域上に形成されたゲート電極106aと、そのゲート106a両側の前記半導体パターン104に形成されたソース/ドレイン領域104a、104bと、前記ソース/ドレイン領域104a、104bにコンタクトしたソース/ドレイン電極116a、116bとで構成されている。

10

【0058】

また、ストレージキャパシタは半導体パターン104/ゲート絶縁膜105/ストレージ電極106cまたは/及びストレージ電極106c/第1層間絶縁膜107/透過電極108aに形成される。

20

【0059】

次に、上記構成を有する本発明の実施の形態に係る半透過型液晶表示装置の製造方法について説明する。

【0060】

図6A乃至図6Jは、本発明の実施の形態に係る図4のI-I'線上の工程断面図である。図6Aに示したように、各画素領域が透過領域と反射領域とに定義される基板100上にバッファ絶縁膜101と、非晶質シリコン層を蒸着した後、熱硬化やレーザーアニリング工程で非晶質シリコン層を結晶化してポリシリコン層102とを形成する。

【0061】

図6Bに示したように、前記ポリシリコン層102上に第1フォトレジスト103を蒸着し、第1マスクを用いたフォトリソグラフィ工程で前記ポリシリコン層102上の薄膜トランジスタ形成領域と、ストレージキャパシタ形成領域にのみ残るように前記第1フォトレジスト103をパターンニングする。そして、前記パターンニングされた第1フォトレジスト103をマスクに用いて前記ポリシリコン層102を食刻して半導体パターン104を形成する。

30

【0062】

図6Cに示したように、前記半導体パターン104を含む基板の全面にゲート絶縁膜105を蒸着し、そのゲート絶縁膜105上に導電性金属のアルミニウム(Al)、モリブデン(Mo)、タングステン(W)、または前記金属のネオジム層を蒸着する。その後、第2フォトレジスト及び第2マスク(図示せず)を用いたフォトリソグラフィ工程と食刻工程で前記導電性金属をパターンニングして、一方向に延びたゲートライン106と、前記半導体パターン104にオーバーラップするように前記ゲートライン106から突出したゲート電極106aを形成する。これと同時に、前記ゲートライン106に平行して配列され、前記半導体パターン104にオーバーラップするように共通ライン106bを形成する。この際、前記半導体パターン104とオーバーラップする共通ライン106bの一領域はストレージ電極106cに用いられる。

40

【0063】

そして、前記ゲート電極106a及び共通ライン106bをマスクとして用いて前記半導体パターン104内に不純物イオンを注入して、ゲート電極106a両側の半導体パタ

50

ーン104にソース/ドレイン領域104a、104bを形成する。

【0064】

図6Dに示したように、前記ゲート電極106aを含む基板100の全面に層間絶縁膜107と透明導電膜108及び第3フォトレジスト110を順次蒸着する。この際、前記層間絶縁膜107はシリコン酸化膜またはシリコン窒化膜を蒸着して形成し、前記透明導電膜108はインジウム-スズ-オキサイド(ITO)、スズ-オキサイド(TO)、インジウム-ジンク-オキサイド(IZO)、またはインジウム-スズ-ジンク-オキサイド(ITZO)で形成する。

【0065】

そして、第3マスク109を用いた露光及び現像工程で透明導電膜108上に互いに異なる厚さを有するように前記第3フォトレジスト110をパターンニングする。この際、前記第3マスク109はハーフトーンマスクとして、第1領域109aと第2領域109bと第3領域109cの3領域に分けられる。

10

【0066】

前記マスク109の第1領域109aは、画素領域に相応する遮光領域として、露光及び現像後に前記第3フォトレジスト110はそのまま残っている。前記マスクの第2領域109bはソース/ドレイン領域104a、104bにコンタクトホールを形成するための透過領域に対応する領域として、露光及び現像後に第3フォトレジスト110は全部除去される。前記第3マスクの第3領域109cは、前記第1、第2領域を除いた部分に対応する部分投光領域として、露光及び現像後に前記第3フォトレジスト110は半分程度

20

【0067】

図6Eに示したように、前記パターンニングされた第3フォトレジスト110をマスクとして用いて前記第2領域に当たる前記透明導電膜108及び層間絶縁膜107を選択的に除去する。この際、前記透明導電膜108は湿食食刻で除去し、その後、前記層間絶縁膜107は乾式食刻工程で除去する。

【0068】

図6Fに示したように、前記第3領域109cの透明導電膜108が現れるように前記第3フォトレジスト110をアッシング処理する。これにより第1領域109aにのみ前記第3フォトレジスト110が残る。

30

【0069】

前記第1領域の第3フォトレジストパターン110をマスクとして用いた湿式食刻工程で前記第3領域の透明導電膜108を除去し、第2領域のゲート絶縁膜105を除去する。したがって、第1領域に透過電極108aを形成し、前記ソース/ドレイン領域104a、104bが現れるようにコンタクトホール111a、111bを形成する。その後、第3フォトレジストパターン110を除去する。

【0070】

上記の工程によって、ストレージキャパシタは半導体パターン104/ゲート絶縁膜105/ストレージ電極106cまたは/及びストレージ電極106c/層間絶縁膜107/透過電極108aによって形成される。

40

【0071】

図6Gに示したように、基板100の全面にフォトアクリルのような有機絶縁膜112と、第4フォトレジスト114とを順次に形成する。そして、第4マスク113を用いた露光及び現像工程で段差を有するように前記第4フォトレジスト114をパターンニングする。ここで、前記第4マスク113は透過層113a上に半透過層113b、半透過層113b上に遮光層113cの3層構造で構成されているが、透過層113aは水晶で構成されており、半透過層113bはモリブデンシリサイドで構成されており、遮光層113cはクロム(Cr)で構成されている。

【0072】

上記で半透過層113bは厚さによって30~50%程度の光を透過させ、遮光層11

50

3 c は反射電極の凸凹の大きさによって幅及び間隔が変わることがある。

【0073】

上記の構成を有する第4マスク113は大きく透過領域、半透過領域及び遮光領域に分けられる。前記透過領域は、前記ソース/ドレイン領域104a、104bのコンタクトホール111a、111bに対応する領域として、前記透過層113aのみで構成される。そして、前記半透過領域は透過層113a上に半透過層113bが形成されたもので、反射領域の凹部が形成される第1領域と、画素領域の透過ホール及びドレインコンタクト部分が形成される第2領域として分けられる。前記遮光領域は、透過層113a、半透過層113bと遮光層113cとが積層して形成されたもので、反射領域の凸部が形成される領域に当たる。

10

【0074】

上記のように構成された第4マスク113を用いて前記第4フォトレジスト114を露光及び現像すると、厚さが異なるようにパターンングされる。即ち、前記投光領域に対応する部分の第4フォトレジスト114は有機絶縁膜112が現れるように全部除去され、前記半透過領域の第4フォトレジスト114は一定の厚さだけ残るように除去され、前記遮光領域の第4フォトレジスト114は全部残っている。

【0075】

この際、前記部分透過領域のうち、前記反射領域の凹部が形成される第1領域より前記画素領域の透過ホールが形成される第2領域の前記第4フォトレジスト114が更に薄い厚さを有する。その理由は、前記第1領域では遮光層113c間の間隔が狭く、第2領域では遮光層113cの間隔が大きいため、半透過領域と言えども遮光層の間隔の広い部分で光の干渉及び回折現象によって更に多くの光が透過されるためである。

20

【0076】

図6Hに示したように、前記パターンングされた第4フォトレジスト114をマスクとして用いた乾式食刻工程で前記第4マスク113の透過領域に対応する有機絶縁膜112を除去する。

【0077】

図6Iに示したように、乾式食刻工程によって透明導電膜108で構成された透過電極108a及びソース/ドレイン領域104a、104bが現れるまで第4フォトレジストパターン114と有機絶縁膜112とを同時に食刻する。この際、透明導電膜108は食刻ストップ層として使用される。

30

【0078】

上記工程によってソース/ドレイン領域104a、104bの上部にソース/ドレインコンタクトホール115a、115bが形成され、半透過領域の第1領域は有機絶縁膜112の一定の厚さが食刻され凹部を形成し、半透過領域の第2領域には透過ホール115cが形成される。これによって反射領域は凸凹構造となり、透過ホール115cには透過電極108aが現れる。その後、反射領域の凸凹構造が曲線型の凸凹となるようにリフロー工程を進める。

【0079】

図6Jに示したように、ソース/ドレインコンタクトホール115a、115bと透過ホール115cを含む凸凹構造を有する基板100の全面にAlまたはAlネオジウムまたはAgのような抵抗値が小さく、反射率に優れた反射金属を蒸着する。

40

【0080】

次に、第5フォトレジスト及び第5マスク(図示せず)を用いたフォトリソグラフィ工程で前記反射金属を選択的に除去して、前記ゲートライン106と交差配列され、画素領域を定義するデータライン116と前記ソース領域104aには反射金属で構成されたソース電極116aを形成する。これと同時に、反射領域には前記ドレイン領域104bと前記透過電極108aに連結されるようにドレイン電極116bと反射電極116cを形成する。この際、前記反射電極116cは凸凹構造を有するように形成され、反射効率が向上する。前記ソース電極116aはデータライン116の一方から突出している。

50

【 0 0 8 1 】

この際、前記反射金属は単層構造よりは抵抗の小さい第1金属と、反射度の高い第2金属とを積層して形成することができ、前記第1金属はMoを使用し、第2金属はAlまたはAlネオジム(AlNd)またはAgを使用する。上記のように形成する理由は、Moと透明電極(ITO)とが直接コンタクトすると、AlまたはAlNdが透明電極とコンタクトする時よりコンタクト抵抗を低めることができ、Al、AlNdとITOが直接接すると、その界面でAl₂O₃が形成され、ガルバニック(galvanic)腐食問題が発生するが、これを防止するためである。

【 0 0 8 2 】

以上に説明した内容を通じて当業者であれば本発明の技術思想を離脱しない範囲で多様な変更及び修正が可能なが分かる。したがって、本発明の技術範囲は上記実施の形態に記載された内容に限られるものではなく、特許請求の範囲によって定められるべきである。

10

【 図面の簡単な説明 】

【 0 0 8 3 】

【 図 1 】 一般的な半透過型液晶表示装置の一部を示した分解斜視図である。

【 図 2 】 一般的な半透過型液晶表示装置の断面図である。

【 図 3 】 関連技術に係る半透過型液晶表示装置の構造断面図である。

【 図 4 】 本発明の実施の形態に係る半透過型液晶表示装置の平面図である。

【 図 5 】 本発明の実施の形態に係る図 4 の I - I ' 線上の半透過型液晶表示装置の構造断面図である。

20

【 図 6 A 】 本発明の実施の形態に係る図 4 の V - V ' 線上の半透過型液晶表示装置の工程断面図である。

【 図 6 B 】 図 6 A に続く工程断面図である。

【 図 6 C 】 図 6 B に続く工程断面図である。

【 図 6 D 】 図 6 C に続く工程断面図である。

【 図 6 E 】 図 6 D に続く工程断面図である。

【 図 6 F 】 図 6 E に続く工程断面図である。

【 図 6 G 】 図 6 F に続く工程断面図である。

【 図 6 H 】 図 6 G に続く工程断面図である。

30

【 図 6 I 】 図 6 H に続く工程断面図である。

【 図 6 J 】 図 6 I に続く工程断面図である。

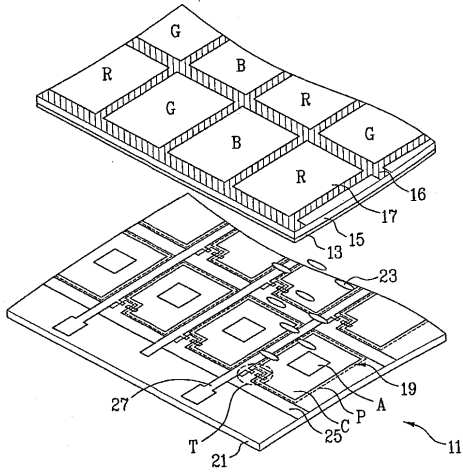
【 符号の説明 】

【 0 0 8 4 】

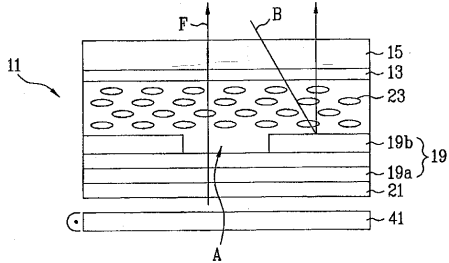
100 基板、101 パツファ絶縁膜、102 ポリシリコン層、103 第1フォトレジストパターン、104 アクティブパターン、104a、104b ソース、ドレイン領域、105 ゲート絶縁膜、106 ゲートライン、106a ゲート電極、107 第1層間絶縁膜、108 透明導電膜、108a 透過電極、109 第3マスク、110 第3フォトレジストパターン、111a、111b 第1、第2コンタクトホール、112 有機絶縁膜、113 第4マスク、113a 透過層、113b 半透過層、113c 遮光層、114 第4フォトレジストパターン、115a、115b ソース、ドレインコンタクトホール、115c 透過ホール、116 データライン、116a ソース電極、116b ドレイン電極、116c 反射電極。

40

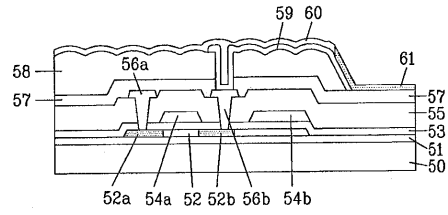
【図1】



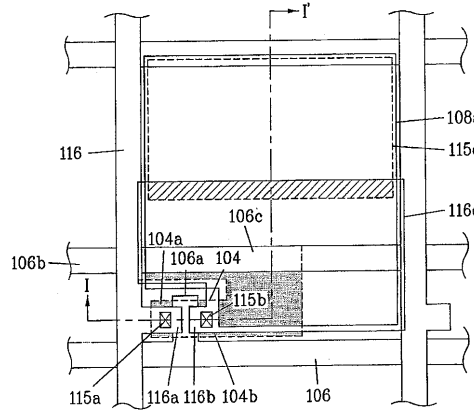
【図2】



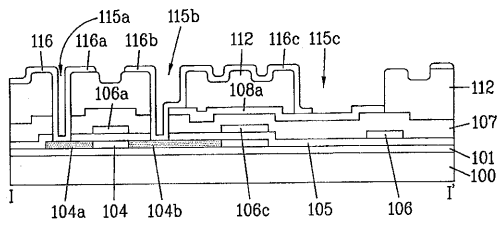
【図3】



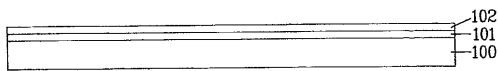
【図4】



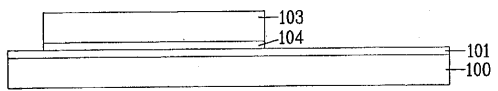
【図5】



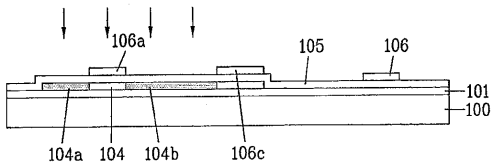
【図6A】



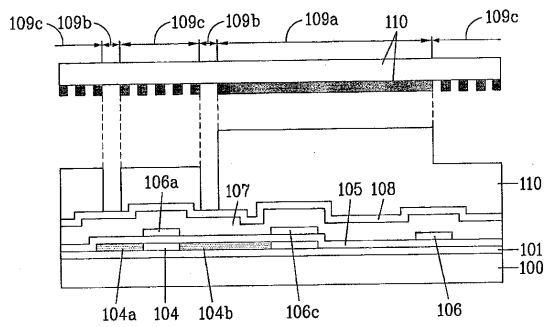
【図6B】



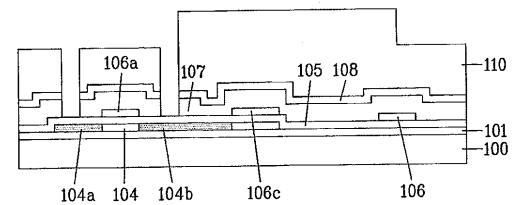
【図6C】



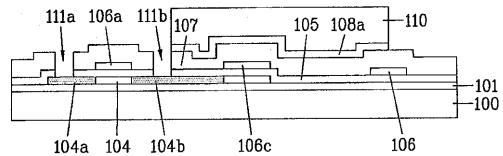
【図6D】



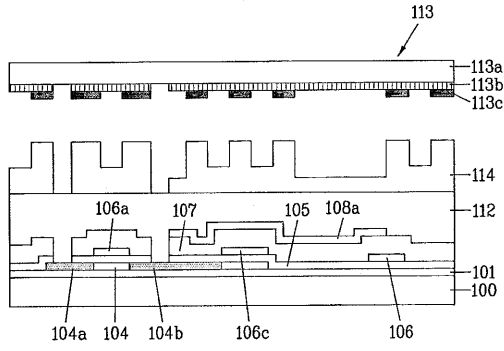
【図6E】



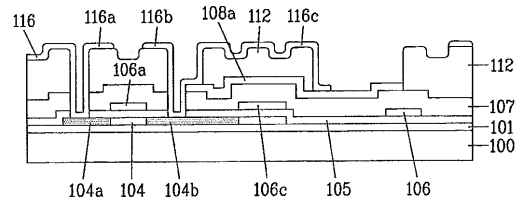
【図6F】



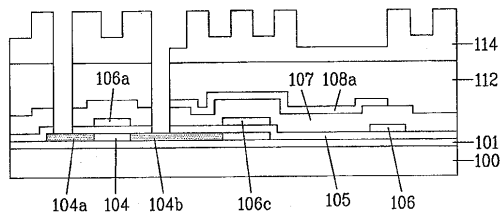
【図 6 G】



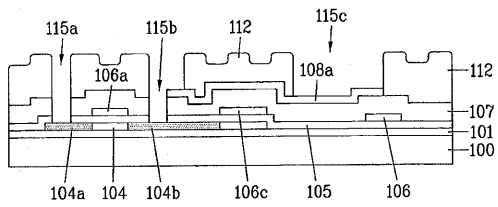
【図 6 J】



【図 6 H】



【図 6 I】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 29/786 (2006.01)

(72)発明者 鄭 フン

大韓民国慶尚北道漆谷郡石積面ウバン・シンチョンジ・アパートメント 106-1903

(72)発明者 洪 淳光

大韓民国大邱廣域市北區東川洞889、チルゴク・ウバン・ハイツ 102-807

審査官 山口 裕之

(56)参考文献 特開2003-149638(JP,A)

特開2000-305099(JP,A)

特開2000-171793(JP,A)

特開2003-050389(JP,A)

特開2003-248232(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F 1 / 1 3 3 5

G 0 2 F 1 / 1 3 4 3

G 0 2 F 1 / 1 3 6 8

专利名称(译)	制造透反液晶显示装置的方法		
公开(公告)号	JP4109247B2	公开(公告)日	2008-07-02
申请号	JP2004372366	申请日	2004-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
[标]发明人	鄭フン 洪淳光		
发明人	鄭 フン 洪 淳光		
IPC分类号	G02F1/1335 G02F1/1343 G02F1/1368 G09F9/30 H01L21/336 H01L29/786 G02F1/133 G02F1/1333 G02F1/136 G02F1/1362 G03F7/20 G09G3/36 H01L21/00 H01L21/32 H01L31/0224		
CPC分类号	G02F1/133555 G02F1/133371 G02F1/136227 G02F2001/136236		
FI分类号	G02F1/1335.520 G02F1/1343 G02F1/1368 G09F9/30.338 H01L29/78.612.D G02F1/136 G02F1/1362		
F-TERM分类号	2H091/FA15Y 2H091/FA16Y 2H091/FC01 2H091/FC10 2H091/FC23 2H091/FC26 2H091/GA02 2H091/GA11 2H091/GA13 2H091/LA12 2H092/GA12 2H092/GA29 2H092/HA03 2H092/HA05 2H092/JA24 2H092/JA27 2H092/JA46 2H191/FA02Y 2H191/FA14Y 2H191/FA34Y 2H191/FB14 2H191/FC10 2H191/FD22 2H191/FD26 2H191/GA10 2H191/GA19 2H191/LA13 2H191/LA21 2H191/NA13 2H191/NA32 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB02 2H192/CC72 2H192/DA12 2H192/DA44 2H192/DA65 2H192/HA44 2H291/FA02Y 2H291/FA14Y 2H291/FA34Y 2H291/FB14 2H291/FC10 2H291/FD22 2H291/FD26 2H291/GA10 2H291/GA19 2H291/LA13 2H291/LA21 2H291/NA13 2H291/NA32 2H291/NA34 2H291/NA37 5C094/AA42 5C094/AA43 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA13 5C094/EA04 5C094/EA05 5C094/EA06 5C094/EB02 5C094/FA01 5C094/GB10 5F110/AA16 5F110/AA26 5F110/BB01 5F110/CC02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE43 5F110/FF27 5F110/GG02 5F110/GG13 5F110/GG42 5F110/HJ13 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL11 5F110/NN02 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN33 5F110/NN73 5F110/PP01 5F110/PP03 5F110/QQ01 5F110/QQ11		
代理人(译)	英年古河 Kajinami秩序		
审查员(译)	山口博之		
优先权	1020030101012 2003-12-30 KR		
其他公开文献	JP2005196172A		
外部链接	Espacenet		

摘要(译)

一种能够使用半色调掩模和衍射曝光减少掩模数量的半透半反液晶显示装置及其制造方法。在其中每个像素区域被定义为反射区域和透射区域的半透射型液晶显示装置中, 形成在基板上的半导体图案和栅电极与半导体图案重叠以与半导体图案重叠。在包括栅极线的基板的整个表面上形成的中间层, 包括形成的栅极线和栅极电极, 在栅极电极的两侧上形成在半导体图案中的源极/漏极区域, 以及源极/漏极区域。绝缘膜, 形成在像素区域中的层间绝缘膜上的透射电极, 源/漏区上的接触孔, 以及透射区域上的透射孔绝缘膜, 数据线和源极电极电连接到源极区, 并电连接到漏极区和传输电极它形成在透射极区和漏极电极和反射电极。 [选图]图4

【 図 2 】

