

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3948883号
(P3948883)

(45) 発行日 平成19年7月25日(2007.7.25)

(24) 登録日 平成19年4月27日(2007.4.27)

(51) Int. Cl. F I
GO2F 1/1345 (2006.01) GO2F 1/1345
GO2F 1/133 (2006.01) GO2F 1/133 550
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 2 (全 11 頁)

(21) 出願番号	特願2000-183843 (P2000-183843)	(73) 特許権者	000005049
(22) 出願日	平成12年6月19日(2000.6.19)		シャープ株式会社
(65) 公開番号	特開2002-6331 (P2002-6331A)		大阪府大阪市阿倍野区長池町22番22号
(43) 公開日	平成14年1月9日(2002.1.9)	(74) 代理人	100078282
審査請求日	平成14年7月12日(2002.7.12)		弁理士 山本 秀策
審判番号	不服2004-10713 (P2004-10713/J1)	(74) 代理人	100062409
審判請求日	平成16年5月20日(2004.5.20)		弁理士 安村 高明
		(74) 代理人	100107489
			弁理士 大塩 竹志
		(72) 発明者	海瀬 泰佳
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	石黒 謙一
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

能動素子を含む表示用の走査ドライバおよびデータドライバが画素駆動素子と同一ベース基板上に形成され、前記ベース基板と、該ベース基板と所定間隔をおいて対向配設された対向基板との間に液晶を挟持すると共に、前記ベース基板と、前記対向基板の対向電極とがコモン転移電極を介して電氣的に接続されたドライバモノリシック方式のアクティブマトリクス型液晶表示装置において、

前記走査ドライバのシフトレジスタ回路の配列ピッチを画像表示領域における走査信号線の配列ピッチよりも小さく構成し、2段以上の前記シフトレジスタ回路を含む走査ドライバの所定駆動回路範囲毎に、該所定駆動回路範囲の走査ドライバを構成する能動素子を集積配置して生じた集積駆動回路間を連結する配線領域上、および/または、前記データドライバのシフトレジスタ回路の配列ピッチを画像表示領域におけるデータ信号線の配列ピッチよりも小さく構成し、2段以上の当該シフトレジスタ回路を含むデータドライバの所定駆動回路範囲毎に、該所定駆動回路範囲のデータドライバを構成する能動素子を集積配置して生じた集積駆動回路間を連結する配線領域上に、前記コモン転移電極を絶縁膜を介して配置した液晶表示装置。

【請求項2】

前記コモン転移電極の形状が、前記配線領域毎に配設された矩形状または丸形状である請求項1に記載の液晶表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【 発明の属する技術分野 】

本発明は、能動素子を含む表示駆動回路が画素駆動素子と同一基板上に形成されているドライバモノリシック方式のアクティブマトリクス型液晶表示装置に関するものである。

【 0 0 0 2 】

【 従来技術 】

従来、この種のアクティブマトリクス型液晶表示装置は、急峻なオン・オフ特性を有した画素駆動用のスイッチング素子として好適な薄膜トランジスタ (T F T : T h i n F i l m T r a n s i s t o r) を用いることにより高速応答性を有し、多画素化に適しており、ディスプレイの大型化、高精細化を実現している。

10

【 0 0 0 3 】

このようなアクティブマトリクス型液晶表示装置を、その表示ドライバが画像表示領域と同一基板上に設けられたドライバモノリシック方式で用いる場合について図7および図8を参照して説明する。

【 0 0 0 4 】

図7は、従来のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図、図8は、図7の液晶表示装置のA部拡大図である。図7および図8において、アクティブマトリクス型液晶表示装置としての液晶パネル (L C D) 1 0 0 は、ベース基板と対向基板間に液晶を挟持すると共に、そのベース基板の対向基板側表面中央部の画像表示領域 1 0 1 に、複数本の走査信号線 1 0 2 とデータ信号線 1 0 3 とが交差するように配設され、その各交差点近傍に、T F T などの画素駆動素子 (図示せず) と画素電極 1 0 4 とがマトリクス状に配設されている。このマトリクスの同一行上に位置する T F T のゲート電極が共通の走査信号線 1 0 2 に接続され、各行の走査信号線 1 0 2 はそれぞれ走査ドライバ 1 0 5 に接続されている。また、マトリクスの同一列上に位置する T F T のドレイン (またはソース) 電極が共通のデータ信号線 1 0 3 に接続され、T F T のソース (またはドレイン) 電極が画素電極 1 0 4 に接続され、各列のデータ信号線 1 0 3 はそれぞれデータドライバ 1 0 6 に接続されている。

20

【 0 0 0 5 】

このような各行毎の走査信号線 1 0 2 を走査ドライバ 1 0 5 によって順次走査しつつ、データドライバ 1 0 6 が、画像データを各データ信号線 1 0 3 から T F T を介して画素電極 1 0 4 に順次印加するように制御することにより、画像表示領域 1 0 1 において画像表示を行うようになっている。

30

【 0 0 0 6 】

この画像表示領域 1 0 1 のベース基板周辺部分に走査ドライバ 1 0 5 およびデータドライバ 1 0 6 が設けられ、これらの走査ドライバ 1 0 5 およびデータドライバ 1 0 6 の更に周辺部分であってベース基板の端縁部分には、一部端縁上に設けられた信号入力端子 1 0 7 から対向基板上の対向電極 (図示せず) に給電するための複数のコモン転移電極 1 0 8 が配設されている。これらのコモン転移電極 1 0 8 は導電ペーストを介して対向電極 (図示せず) の外周部分に電氣的に接続されている。

40

【 0 0 0 7 】

一般に、対向電極は、I T O などからなる透明電極により形成されているため、電気抵抗が比較的大きい。特に、大型の液晶表示装置では、対向電極での分布抵抗と液晶容量による極性反転信号の遅延などによる輝度傾斜、表示ムラなどを防止するために、コモン転移電極 1 0 8 を複数箇所に設ける必要がある。よって、T A B 方式の液晶ディスプレイであれば、T A B のピッチを狭くし、その T A B 間にコモン転移電極が設けられるが、ドライバモノリシック方式の液晶ディスプレイでは、走査ドライバ 1 0 5 およびデータドライバ 1 0 6 の更に外周側にコモン転移電極 1 0 8 を複数個配設している。

【 0 0 0 8 】

【 発明が解決しようとする課題 】

50

ところで、近年益々、機器の小型化の要請があり、液晶表示装置においても更なる小型化が強く要望されている。特に、ユーザが観察する画像表示領域101は大きく、周辺の表示に寄与しない外周縁部分は可能な限り小さく構成するという要望が強くある。

【0009】

当然の事ながら、上述したドライバモノリシック方式のアクティブマトリクス型液晶表示装置100においても同様であり、走査ドライバ105およびデータドライバ106からなる駆動回路やコモン転移電極108などが配置される、表示に寄与しない領域が、画像表示領域101に対して占める割合の減少を図ることが要望されている。

【0010】

しかしながら、液晶表示装置100において、走査ドライバ105およびデータドライバ106の更に外周側に複数のコモン転移電極108を形成していることによって、液晶表示パネルの周辺の表示に寄与しない外周縁部分の幅が著しく大きくなっていた。

【0011】

また、これらのコモン転移電極108に導電ペーストを印刷法などにより塗布しているが、その際に静電気が発生し易く、その静電気によってその近傍の能動素子に閾値変動が起こり易い。ドライバモノリシック方式のアクティブマトリクス型液晶表示装置100において、データドライバ106を構成するサンプリング用スイッチング素子以外の能動素子が多少の閾値変動を起こしても、表示品位にはそれほど影響を与えないが、サンプリング用スイッチング素子が閾値変動を起こした場合には、画像表示データのサンプリングレベルがデータ信号線103によって異なってしまい、表示品位を著しく低下させてしまう原因となる。

【0012】

本発明は、上記事情に鑑みてなされたもので、表示品位を低下させることなく、液晶表示パネル周辺の表示に寄与しない外周縁部分をより小さくして液晶表示パネルを小型化することができる液晶表示装置を提供することを目的とする。

【0013】

【課題を解決するための手段】

本発明の液晶表示装置は、能動素子を含む表示用の走査ドライバおよびデータドライバが画素駆動素子と同一ベース基板上に形成され、前記ベース基板と、該ベース基板と所定間隔を有して対向配設された対向基板との間に液晶を挟持すると共に、前記ベース基板と、前記対向基板の対向電極とがコモン転移電極を介して電氣的に接続されたドライバモノリシック方式のアクティブマトリクス型液晶表示装置において、前記走査ドライバのシフトレジスタ回路の配列ピッチを画像表示領域における走査信号線の配列ピッチよりも小さく構成し、2段以上の前記シフトレジスタ回路を含む走査ドライバの所定駆動回路範囲毎に、該所定駆動回路範囲の走査ドライバを構成する能動素子を集積配置して生じた集積駆動回路間を連結する配線領域上、および/または、前記データドライバのシフトレジスタ回路の配列ピッチを画像表示領域におけるデータ信号線の配列ピッチよりも小さく構成し、2段以上の当該シフトレジスタ回路を含むデータドライバの所定駆動回路範囲毎に、該所定駆動回路範囲のデータドライバを構成する能動素子を集積配置して生じた集積駆動回路間を連結する配線領域上に、前記コモン転移電極を絶縁膜を介して配置したものであり、そのことにより上記目的が達成される。なお、本明細書において、駆動回路領域とは、シリアルデータをパラレルデータに変換し、データ信号線を駆動するデータドライバ（例えばシフトレジスタ、バッファ回路部、サンプルホールド回路部やデジタル信号をラッチするラッチ回路部、デジタル信号をアナログ信号に変換するDAC回路部などを含む）および、該データドライバ間の配線部と、走査信号線を駆動する走査ドライバ（例えばシフトレジスタ、バッファ回路部などを含む）および、該走査ドライバ間の配線部とからなる領域である。

【0016】

この構成により、能動素子を含まない駆動回路領域または、所定の能動素子を含まない駆動回路領域に絶縁膜を介してコモン転移電極を重ねて配置したので、コモン転移電極の静

電気による能動素子の閾値変動を招くことなく、液晶表示品位の低下が防止されると共に、コモン転移電極を駆動回路領域に効率的に配置することが可能となり、液晶表示パネル周辺の表示に寄与しない外周縁部分をより小さくすることができて液晶表示パネルの小型化が可能となる。

【 0 0 2 0 】

この構成により、駆動回路部の能動素子の配設ピッチを小さくして生じた配線領域を簡単に作ることが可能となる。

【 0 0 2 2 】

上記表示用の駆動回路部は、走査信号線を駆動する走査ドライバと、データ信号線を駆動するデータドライバとを有し、データドライバには、シフトレジスタ回路の他にサンプルホールド回路が配設されている。データドライバのサンプルホールド回路を構成するサンプリング用スイッチング素子以外の能動素子、例えばシフトレジスタ回路の能動素子などが多少の閾値変動を起こしても、表示品位にはそれほど影響を与えない。したがって、上記構成により、サンプリング用スイッチング素子を含まない駆動回路領域上、即ち、サンプルホールド回路以外の駆動回路領域（例えばシフトレジスタ回路）上に、絶縁膜を介してコモン転移電極を配置すれば、サンプリング用スイッチング素子の閾値変動を招くことなく、安定した液晶表示品位となる。この場合にも、コモン転移電極を駆動回路領域上に効率的に配置するので、液晶表示パネル周辺の表示に寄与しない外周縁部分をより小さくできて液晶表示パネルの小型化が可能となる。

【 0 0 2 3 】

さらに、好ましくは、液晶表示装置におけるコモン転移電極の形状が、配線領域毎に配設された矩形状または丸形状である。駆動回路部としては、走査信号線を駆動する走査ドライバと、データ信号線を駆動するデータドライバとを有し、走査ドライバは表示パネルの例えば横方向両端部分に配設され、データドライバは表示パネルの例えば横方向両端部分に配設されている。

【 0 0 2 5 】

【 発明の実施の形態 】

以下、本発明の実施形態 1 および参考例 1 , 2 について図面を参照しながら詳細に説明する。

(実施形態 1)

図 1 は、本発明の実施形態 1 のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図であり、図 2 は、図 1 の液晶表示装置の A 1 部拡大図である。なお、図 7 および図 8 の各部材と同一の作用効果を奏する部材には同一の符号を付してその説明を省略する。また、図 1 および図 2 の各回路部は、説明を容易にするために模式的に示している。

【 0 0 2 6 】

図 1 および図 2 において、液晶表示装置 1 は、画像表示領域 1 0 1 の外周部分に、表示用の駆動回路として走査ドライバ 2 およびデータドライバ 3 が設けられて構成されている。走査ドライバ 2 およびデータドライバ 3 をそれぞれ複数駆動回路範囲の各走査ドライバ 2 a および各データドライバ 3 a に分け、各走査ドライバ 2 a 間を複数の配線 2 b で接続して走査ドライバ 2 が構成され、また、各データドライバ 3 a 間を複数の配線 3 b で接続してデータドライバ 3 が構成されている。これらの各走査ドライバ 2 a 間および各データドライバ 3 a 間の複数の配線 2 b , 3 b 上にそれぞれ、絶縁膜（図示せず）を介して、信号入力端子 1 0 7 から対向基板上の対向電極（図示せず）に給電するための複数のコモン転移電極 4 がそれぞれ配設されている。

【 0 0 2 7 】

走査ドライバ 2 は、主に、シフトレジスタ回路部 2 1 と、バッファ回路部 2 2 とを有している。シフトレジスタ回路部 2 1 は、バッファ回路部 2 2 が走査信号線 1 0 2 を順次駆動するために、均等に時間のずれたパルス信号であるサンプリング信号を出力するようになっている。また、バッファ回路部 2 2 はインバータからなり、小トランジスタサイズのシ

10

20

30

40

50

フトレジスタ回路部 2 1 からのサンプリング信号により走査信号を走査信号線 1 0 2 に順次出力するものである。

【 0 0 2 8 】

また、走査ドライバ 2 a は、所定段（ 2 段以上）のシフトレジスタ回路 2 1 a と、このシフトレジスタ回路 2 1 a に対応した所定段（ 2 段以上）のバッファ回路部 2 2 a とを有し、これらのシフトレジスタ回路 2 1 a およびバッファ回路部 2 2 a により請求項 2 の所定駆動回路範囲が構成されている。 1 段のシフトレジスタ回路 2 1 の配列ピッチ P 1 を、シフトレジスタ回路 2 1 の 1 段当たりの出力により駆動される走査信号線 1 0 2 の配列ピッチ P 1 1（画素の配列ピッチ）よりも小さく設定すると共に、この配列ピッチ P 1 のピッチ幅内に 1 段のバッファ回路部 2 2 を配設するようにしている。つまり、シフトレジスタ回路 2 1 の所定段分（所定駆動回路範囲）に相当するシフトレジスタ回路 2 1 a およびバッファ回路部 2 2 a を構成する各能動素子を集積配置（ピッチ幅が小さくなる）し、これによって、その集積配置間が空いた面積部分（各ドライバ間をつなぐ配線 2 b）上に絶縁膜を介してコモン転移電極 4 を配設するものである。したがって、コモン転移電極 4 は、配線 2 b 上に形成された絶縁膜上に配設されるものであり、コモン転移電極 4 の直下には、シフトレジスタ回路 2 1 およびバッファ回路部 2 2 を構成する能動素子を含まない駆動回路領域上に配置している。

10

【 0 0 2 9 】

データドライバ 3 は、主に、シフトレジスタ回路部 3 1 と、バッファ回路部 3 2 と、サンプルホールド回路部 3 3 とを有している。シフトレジスタ回路部 3 1 は、サンプルホールド回路部 3 3 がビデオ信号のサンプリングを順次行うように、均等に時間のずれたパルス信号であるサンプリング信号を出力するようになっている。バッファ回路部 3 2 はインバータからなり、小トランジスタサイズのシフトレジスタ回路部 3 1 の出力信号にて、大トランジスタサイズのサンプルホールド回路部 3 3 を駆動するために必要なものである。サンプルホールド回路部 3 3 は、ビデオ信号をサンプリングするための複数の能動素子としてのサンプリング用スイッチング素子から構成されている。このサンプリング用スイッチング素子は、ビデオ信号の画像情報を各データ信号線 1 0 3 の経路内に蓄えるものであり、各サンプリング用スイッチング素子のオン/オフは、バッファ回路部 3 2 から出力されるサンプリング信号にて制御されている。

20

【 0 0 3 0 】

また、データドライバ 3 a は、所定段（ 2 段以上）のシフトレジスタ回路部 3 1 a と、このシフトレジスタ回路部 3 1 a に対応した所定段（ 2 段以上）のバッファ回路部 3 2 a と、このバッファ回路部 3 2 a に対応した所定段（ 2 段以上）のサンプルホールド回路部 3 3 a とを有している。 1 段のシフトレジスタ回路 3 1 の配列ピッチ P 2 を、シフトレジスタ回路 3 1 の 1 段当たりの出力により駆動されるデータ信号線 1 0 3 に接続される画素の配列ピッチ P 2 1 よりも小さく設定すると共に、この配列ピッチ P 2 のピッチ幅内に 1 段のバッファ回路部 3 2 およびサンプルホールド回路部 3 3 を配設するようにしている。つまり、シフトレジスタ回路 3 1、バッファ回路部 3 2 およびサンプルホールド回路部 3 3 の所定段分（所定駆動回路範囲）を構成する能動素子を集積配置（ピッチ幅が小さくなる）し、これによって、その集積配置間が空いた面積部分（各ドライバ間をつなぐ配線 3 b）上に絶縁膜を介してコモン転移電極 4 を配設するようにしている。したがって、コモン転移電極 4 は、配線 3 b 上に形成された絶縁膜上に配設されるものであり、コモン転移電極 4 の直下には、シフトレジスタ回路 3 1 およびバッファ回路部 3 2 を構成する能動素子を含まない駆動回路領域上に配置している。

30

40

【 0 0 3 1 】

以上により、本実施形態 1 によれば、走査ドライバ 2 およびデータドライバ 3 の所定範囲毎の駆動回路部（走査ドライバ 2 a およびデータドライバ 3 a）の能動素子の配設ピッチを小さくして生じた配線領域（ 2 b , 3 b）上に絶縁膜を介してコモン転移電極 4 を配置したものである。即ち、液晶表示領域 1 0 1 の外側に配置される走査ドライバ 2 およびデータドライバ 3 の上記各配線領域とコモン転移電極 4 間に絶縁膜を介在させて同一平面上

50

に重ねて配置したため、コモン転移電極 4 の静電気による能動素子の閾値変動を招くことなく、液晶表示品位の低下を防止すると共に、コモン転移電極 4 を駆動回路配線領域上に効率よく重ねて配置することができ、液晶表示パネル周辺の表示に寄与しない外周縁部分をより小さくすることができ、液晶表示パネルの小型化を図ることができる。

【0032】

なお、本実施形態 1 では、複数のコモン転移電極 4 の配設位置を走査ドライバ 2 およびデータドライバ 3 の配設位置に適用する場合を例示したが、これに限らず、コモン転移電極 4 の配設位置を、例えば、走査ドライバ 2 の配設位置のみ、またはデータドライバ 3 の配設位置のみに適用してもよい。

【0033】

また、本実施形態 1 では、走査ドライバ 2 のバッファ回路部 2 2、およびデータドライバ 3 のバッファ回路部 3 2 およびサンプルホールド回路部 3 3 においても、上記配列ピッチ P 1 を、シフトレジスタ回路 2 1 の 1 段あたりの出力により駆動される走査信号線 1 0 2 の配列ピッチ P 1 1 よりも小さくすると共に、上記配列ピッチ P 2 を、シフトレジスタ回路 3 1 の 1 段あたりの出力により駆動されるデータ信号線 1 0 3 に接続される画素の配列ピッチ P 2 1 よりも小さくし、これらの回路の能動素子を集積配置する構成を例示したが、これに限らず、コモン転移電極 4 の配設位置を、シフトレジスタ回路部 2 1 または / およびシフトレジスタ回路部 3 1 の配設位置のみに適用するようにしてもよい。

【0034】

(参考例 1)

本参考例 1 では、コモン転移電極を、データドライバを構成する所定の能動素子 (サンプルホールド回路のサンプリング用スイッチング素子) を含まない駆動回路領域上に配置する場合である。

【0035】

図 3 は、本発明の参考例 1 のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図であり、図 4 は、図 3 の液晶表示装置の A 2 部拡大図である。なお、図 7 および図 8 の各部材と同一の作用効果を奏する部材には同一の符号を付してその説明を省略する。また、図 3 および図 4 の各回路部は、説明を容易にするために模式的に示している。

【0036】

図 3 および図 4 において、液晶表示装置 1 1 は、コモン転移電極 5 を、絶縁膜 (図示せず) を介して、データドライバ 1 0 6 を構成するサンプリング用スイッチング素子を含まない駆動回路領域、即ちサンプルホールド回路 1 0 6 3 以外のシフトレジスタ回路 1 0 6 1 およびバッファ回路 1 0 6 2 上に配置している。これは、表示品位に大きく影響を及ぼすデータドライバ 1 0 6 を構成するサンプルホールド回路 1 0 6 3 のサンプリング用スイッチング素子以外の能動素子 (例えばシフトレジスタ回路 1 0 6 1 の能動素子) が、多少の閾値変動を起こした場合でも、表示品位にはそれほど影響を与えないためである。なお、走査ドライバ 1 0 5、即ちシフトレジスタ回路 1 0 5 1 およびバッファ回路 1 0 5 2 上にも、複数の矩形状 (または丸状) のコモン転移電極 5 を絶縁膜 (図示せず) を介して配置している。

【0037】

以上により、本参考例 1 によれば、サンプリング用スイッチング素子の閾値変動を招くことなく、コモン転移電極 5 を駆動回路領域上に効率的に配置させるため、液晶パネル周辺の表示に寄与しない外周縁部分をより小さくできて、液晶表示パネルの小型化を図ることができる。

【0038】

(参考例 2)

本参考例 2 では、上記参考例 1 に記載されたコモン転移電極 5 が複数の矩形状に形成されていたものを、両端の各ドライバーに亘って帯形状で環状に形成された場合である。

【0039】

10

20

30

40

50

図5は、本発明の参考例2のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図であり、図6は、図5の液晶表示装置のA3部拡大図である。なお、図7および図8の各部材と同一の作用効果を奏する部材には同一の符号を付してその説明を省略する。また、図5および図6の各回路部は、説明を容易にするために模式的に示している。

【0040】

図5および図6において、液晶表示装置12は、帯形状で環状のコモン転移電極6を、データドライバ106のサンプルホールド回路1063を除く駆動回路（シフトレジスタ回路1051およびバッファ回路1052と、シフトレジスタ回路1061およびバッファ回路1062）に亘ってその上に絶縁膜（図示せず）を介して配置したものである。これは、各走査ドライバ105およびデータドライバ106上に矩形環状の均一なコモン転移電極6を形成することにより、各駆動回路にかかる付加容量を均一にすることができ、より安定した表示品位を得ることができるものである。

10

【0042】

【発明の効果】

以上により、請求項1によれば、能動素子を含まない駆動回路領域上に絶縁膜を介してコモン転移電極を重ねて配置したため、コモン転移電極の静電気による能動素子の閾値変動を招くことなく、液晶表示品位の低下を防止することができると共に、コモン転移電極を駆動回路領域上に効率的に配置することができ、液晶表示パネル周辺の表示に寄与しない外周縁部分をより小さくすることができ、液晶表示パネルの小型化を図ることができ

20

【0044】

また、駆動回路部の能動素子の配設ピッチを所定駆動回路毎に小さくして生じた配線領域上に絶縁膜を介してコモン転移電極を配置するため、能動素子を含まない駆動回路領域上に絶縁膜を介してコモン転移電極を重ねて配置することができる。

【0045】

さらに、駆動回路部の能動素子の配設ピッチを小さくして生じた配線領域を簡単に作ることができる。

【0046】

さらに、サンプリング用スイッチング素子を含まない駆動回路領域上に絶縁膜を介してコモン転移電極を配置することにより、サンプリング用スイッチング素子の閾値変動を招くことがなく、安定した良好な液晶表示品位とすることができると共に、液晶パネル周辺の表示に寄与しない外周縁部分をより小さくできて、液晶表示パネルの小型化を図ることができる。

30

【図面の簡単な説明】

【図1】 本発明の実施形態1のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図である。

【図2】 図1の液晶表示装置のA1部拡大図である。

【図3】 本発明の参考例1のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図である。

40

【図4】 図3の液晶表示装置のA2部拡大図である。

【図5】 本発明の参考例2のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図である。

【図6】 図3の液晶表示装置のA3部拡大図である。

【図7】 従来のドライバモノリシック方式のアクティブマトリクス型液晶表示装置におけるドライバおよびコモン転移電極の概略配置状態を示す平面図である。

【図8】 図7の液晶表示装置のA部拡大図である。

【符号の説明】

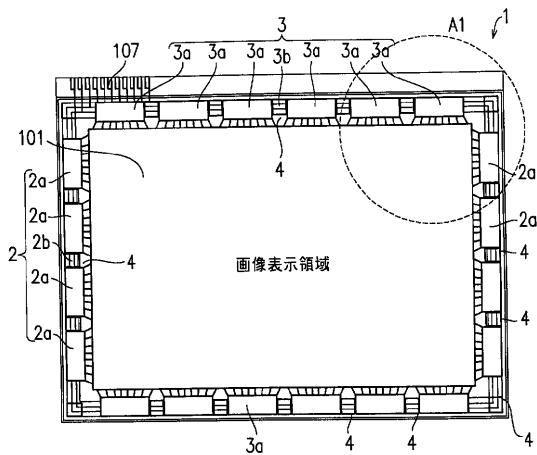
1, 11, 12 液晶表示装置

2, 2a 走査ドライバ

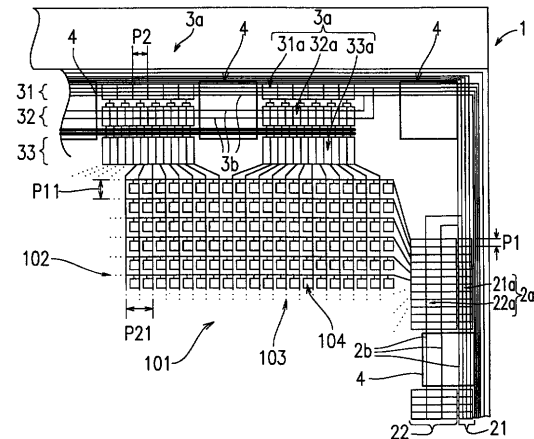
50

- 2 b , 3 b 配線
- 3 , 3 a データドライバ
- 4 , 5 , 6 コモン転移電極
- 2 1 , 2 1 a , 3 1 , 3 1 a , 1 0 5 1 , 1 0 6 1 シフトレジスタ回路部
- 2 2 , 2 2 a , 3 2 , 3 2 a , 1 0 5 2 , 1 0 6 2 バッファ回路部
- 3 3 , 3 3 a , 1 0 6 3 サンプルホールド回路部
- 1 0 2 走査信号線
- 1 0 3 データ信号線

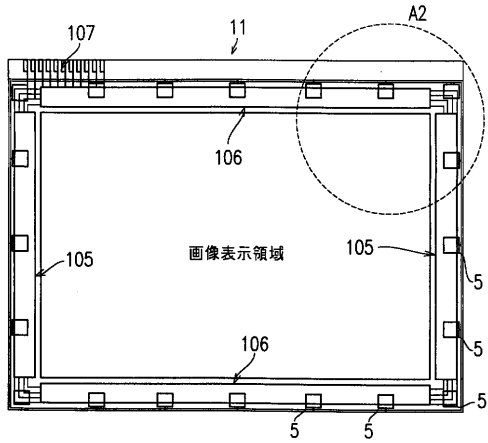
【 図 1 】



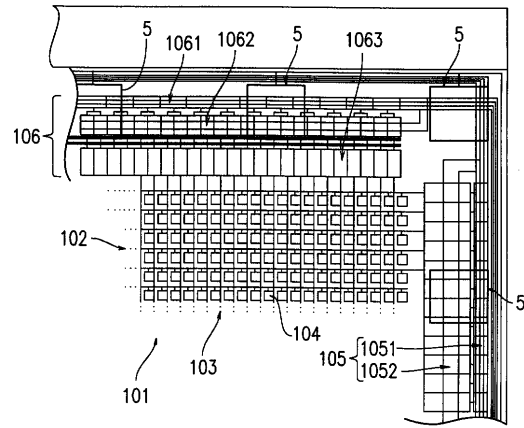
【 図 2 】



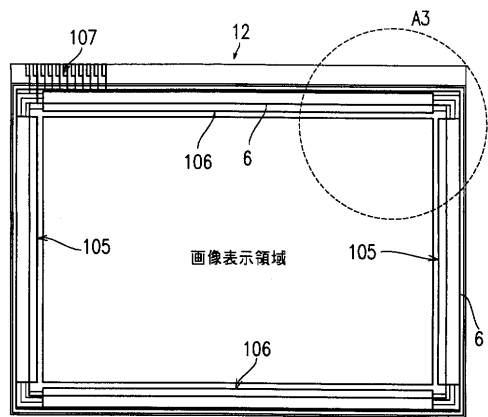
【 図 3 】



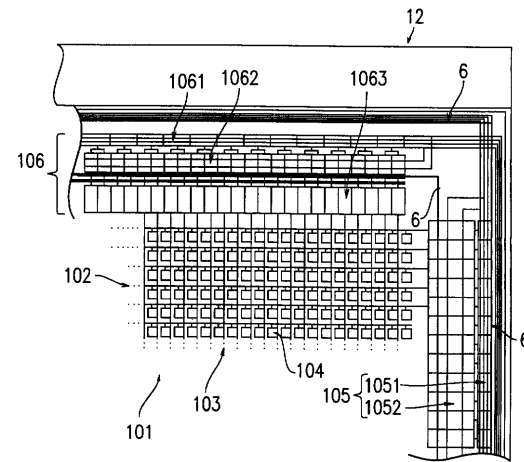
【 図 4 】



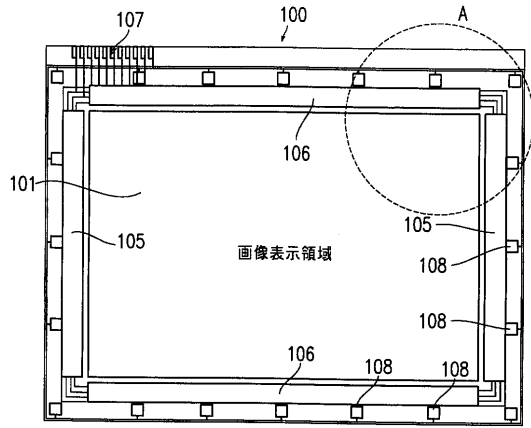
【 図 5 】



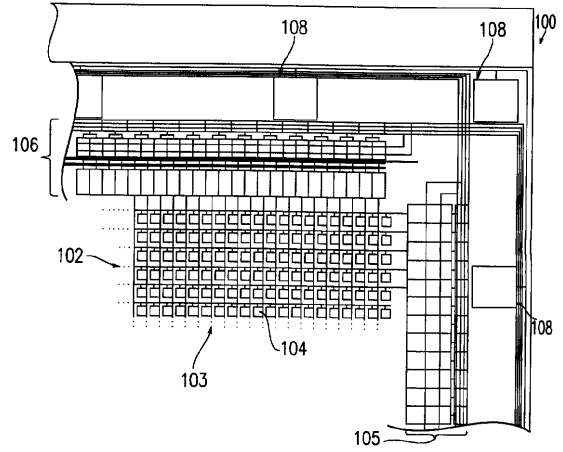
【 図 6 】



【図7】



【図8】



フロントページの続き

(72)発明者 久保田 靖
大阪府大阪市阿倍野区长池町2番2号 シャープ株式会社内

合議体
審判長 小牧 修
審判官 井上 博之
審判官 吉田 禎治

(56)参考文献 特開平11-202366号公報
特開平11-264997号公報
特開平9-258251号公報
特開平6-148678号公報
特開平6-138488号公報
特開昭58-85478号公報
特開昭61-69035号公報
特開平6-138482号公報
特開平4-73619号公報

(58)調査した分野(Int.Cl., DB名)
G02F 1/13 - 1/141

专利名称(译)	液晶表示装置		
公开(公告)号	JP3948883B2	公开(公告)日	2007-07-25
申请号	JP2000183843	申请日	2000-06-19
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	海瀬泰佳 石黒謙一 久保田靖		
发明人	海瀬 泰佳 石黒 謙一 久保田 靖		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1368 G02F1/13 G02F1/136 G02F1/1362 G09F9/30		
CPC分类号	G02F1/13452 G02F1/13454		
FI分类号	G02F1/1345 G02F1/133.550 G02F1/1368 G02F1/136.500 G09F9/30.338 G09F9/30.339.Z G09F9/30.349.Z		
F-TERM分类号	2H092/GA39 2H092/GA59 2H092/JA24 2H092/JA38 2H092/JA42 2H092/JB13 2H092/JB23 2H092/JB32 2H092/MA12 2H092/NA07 2H092/NA25 2H092/NA27 2H092/PA06 2H092/QA07 2H093/NA16 2H093/NC22 2H093/NC23 2H093/NC24 2H093/NC25 2H093/NC26 2H093/NC27 2H093/NC34 2H093/ND42 2H093/ND43 2H093/ND50 2H093/NE03 2H093/NE07 2H192/AA24 2H192/FA44 2H192/FA52 2H192/FB03 2H192/FB05 2H192/GA43 2H193/ZA04 2H193/ZP03 5C094/AA15 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA15 5C094/EA04 5C094/EA05 5C094/EA07		
审查员(译)	小牧修		
助理审查员(译)	井上博之		
其他公开文献	JP2002006331A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过减少液晶显示面板的外围边缘部分而不降低显示质量来最小化液晶显示面板，这对显示没有贡献。解决方案：减小扫描驱动器2和数据驱动器3的每个指定区域中的驱动电路部分（扫描驱动器2a和数据驱动器3a）中的有源元件的排列间距，以产生布线区域（2b，3b），其上设置有公共转移电极4，其中插入有绝缘膜。

【图 1】

