

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2010-113247

(P2010-113247A)

(43) 公開日 平成22年5月20日 (2010.5.20)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 505	2H193
G09G 3/20 (2006.01)	G09G 3/20 622P	5C006
	G09G 3/20 623U	5C080
	G09G 3/20 622G	
審査請求 未請求 請求項の数 6 O L (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2008-287050 (P2008-287050)	(71) 出願人	502356528
(22) 出願日	平成20年11月7日 (2008.11.7)		株式会社 日立ディスプレイズ
			千葉県茂原市早野3300番地
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	佐藤 秀夫
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		(72) 発明者	横 正博
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		(72) 発明者	阿部 裕行
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		Fターム (参考)	2H093 NC10 NC12 ND42 ND43 ND60
			最終頁に続く

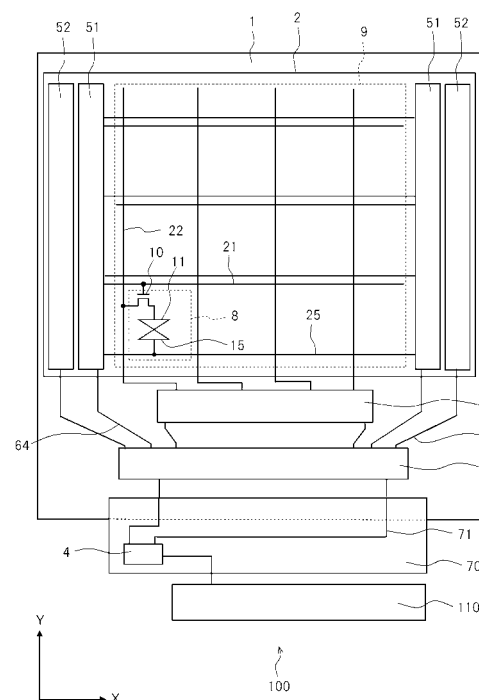
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 小型携帯機器に用いられる液晶表示装置にして、対向電極を駆動する駆動回路の負担を小さくし、表示品質の良好な液晶表示装置を提供する。

【解決手段】 液晶表示素子と、液晶駆動回路とを備える液晶表示装置であって、液晶駆動回路は走査信号線の左端から駆動する第1の走査駆動回路と、右端から駆動する第2駆動回路とを有し、1本の対向電極信号線を左右から駆動する対向電圧出力回路を有する。走査駆動回路が左右に均等に配置され、対向電極を駆動する負担が軽減する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 の基板と、第 2 の基板と、
前記第 1 の基板と前記第 2 の基板の間に挟まれた液晶組成物と、
前記第 1 の基板に設けられた複数の画素と、
前記画素に設けられた画素電極と、
前記画素電極に対向する対向電極と、
オン状態で前記画素電極に映像信号を供給するスイッチング素子と、
前記スイッチング素子に映像信号を供給する映像信号線と、
前記スイッチング素子のオン・オフを制御する走査信号を供給する走査信号線と、
前記対向電極に対向電圧を供給する対向電極信号線と、
前記映像信号を出力する第 1 の駆動回路と、
前記走査信号を出力する第 2 の駆動回路と第 3 の駆動回路と、
前記対向電圧を出力する第 4 の駆動回路と第 5 の駆動回路と、
第 1 の走査信号線に制御され映像信号が供給される第 1 の画素電極と、
第 2 の走査信号線に制御され映像信号が供給される第 2 の画素電極と、
前記第 1 の画素電極に対向して配置される対向電極に接続される第 1 の対向電極信号線
と、
前記第 2 の画素電極に対向して配置される対向電極に接続される第 2 の対向電極信号線
とを有し、
前記第 2 の駆動回路は前記走査信号線の一方の端部に形成され、
前記第 3 の駆動回路は前記走査信号線の他方の端部に形成され、
前記第 4 の駆動回路は前記対向電極信号線の一方の端部に形成され、
前記第 5 の駆動回路は前記対向電極信号線の他方の端部に形成され、
前記第 1 の走査信号線には前記第 2 の駆動回路から走査信号が出力し、
前記第 2 の走査信号線には前記第 3 の駆動回路から走査信号が出力し、
前記第 1 の対向電極信号線と前記第 2 の対向電極信号線とに前記第 4 の駆動回路から対
向電圧が出力し、
前記第 1 の対向電極信号線と前記第 2 の対向電極信号線とに前記第 5 の駆動回路から対
向電圧が出力する、
ことを特徴とする液晶表示装置。

【請求項 2】

請求項 1 に記載の液晶表示装置であって、
前記第 2 の駆動回路から出力する走査信号に同期して前記第 5 の駆動回路から対向電圧
が出力する、
ことを特徴とする液晶表示装置。

【請求項 3】

請求項 1 に記載の液晶表示装置であって、
前記画素電極と前記対向電極とは、絶縁膜を間に挟んで積層される、
ことを特徴とする液晶表示装置。

【請求項 4】

第 1 の基板と、第 2 の基板と、
前記第 1 の基板と前記第 2 の基板の間に挟まれた液晶組成物と、
前記第 1 の基板に設けられた複数の画素と、
前記画素に設けられた画素電極と、
前記画素電極に対向する対向電極と、
オン状態で前記画素電極に映像信号を供給するスイッチング素子と、
前記スイッチング素子に映像信号を供給する映像信号線と、
前記スイッチング素子のオン・オフを制御する走査信号を供給する走査信号線と、
前記対向電極に対向電圧を供給する対向電極信号線と、

前記映像信号を出力する第 1 の駆動回路と、
前記走査信号を出力する第 2 の駆動回路と第 3 の駆動回路と、
前記対向電圧を出力する第 4 の駆動回路と第 5 の駆動回路と、
第 1 の走査信号線に制御され映像信号が供給される第 1 の画素電極と、
第 2 の走査信号線に制御され映像信号が供給される第 2 の画素電極と、
前記第 1 の画素電極に対向して配置される対向電極に接続される第 1 の対向電極信号線と、

前記第 2 の画素電極に対向して配置される対向電極に接続される第 2 の対向電極信号線とを有し、

前記第 2 の駆動回路は前記走査信号線の一方の端部に形成され、
前記第 3 の駆動回路は前記走査信号線の他方の端部に形成され、
前記第 4 の駆動回路は前記対向電極信号線の一方の端部に形成され、
前記第 5 の駆動回路は前記対向電極信号線の他方の端部に形成され、
前記第 1 の走査信号線には前記第 2 の駆動回路から走査信号が出力し、
前記第 2 の走査信号線には前記第 3 の駆動回路から走査信号が出力し、
前記第 1 の対向電極信号線と前記第 2 の対向電極信号線とに前記第 4 の駆動回路から対向電圧が出力し、

前記第 2 の対向電極信号線と前記第 3 の対向電極信号線とに前記第 5 の駆動回路から対向電圧が出力し、

前記第 4 の駆動回路から前記第 1 の対向電極信号線に第 1 の電圧が出力し、
前記第 2 の対向電極信号線に前記第 1 の電圧とは逆極性の第 2 の電圧が出力し、
前記第 5 の駆動回路から前記第 2 の対向電極信号線に前記第 2 の電圧が出力し、
前記第 3 の対向電極信号線に前記第 1 の電圧が出力する、
ことを特徴とする液晶表示装置。

【請求項 5】

請求項 4 に記載の液晶表示装置であって、
前記第 4 の駆動回路と前記第 5 の駆動回路とは、前記第 1 の電圧と前記第 2 の電圧を同時に出力可能である、
ことを特徴とする液晶表示装置。

【請求項 6】

請求項 4 に記載の液晶表示装置であって、
前記画素電極と前記対向電極とは、絶縁膜を間に挟んで積層される、
ことを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係わり、特に、携帯型装置の表示部に用いられる液晶表示装置の駆動回路に適用して有効な技術に関する。

【背景技術】

【0002】

TFT (Thin Film Transistor) 方式の液晶表示装置は、パソコン、TV 等の表示装置として広く使用されている。これらの液晶表示装置は、液晶表示パネルと、液晶表示パネルを駆動する駆動回路とを備えている。

【0003】

そして、このような液晶表示装置において小型のものが、携帯電話機等の携帯機器の表示装置として広く利用されている。液晶表示装置を携帯機器の表示装置として用いる場合には、従来の液晶表示装置に比べて、さらなる狭額縁化が望まれている。液晶パネルの額縁幅を縮小するには内蔵するゲートドライバとコモンドライバの回路規模の削減が必要である。回路規模の削減方法の一つとして、ゲートドライバを左右に分割配置する方法が、下記「特許文献 1」により提案されている。しかし、この方法では対向電極電圧が左右で

10

20

30

40

50

アンバランスとなり、横スミアなどの画質不良が発生する。

【特許文献1】特開2004-61670号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

携帯機器の表示装置として、狭額縁化と共に低消費電力化がのぞまれている。そのため、駆動回路は低電圧で駆動するものが開発されている。また、従来の液晶表示装置では、対向電極電圧を一定として、画素電極に印加する階調電圧を反転させる交流化駆動を用いていたが、低電圧駆動化のために画素電極に印加する電圧とは逆極性側に対向電極電圧も変化させる、いわゆるコモン交流化駆動が携帯機器用の液晶表示装置にて行われている。

10

【0005】

しかしながら、コモン交流化駆動において画素電極に書き込まれる電圧の大きさ、または信号線の長さによって対向電極電圧が変動するといった問題が生じていた。

【0006】

すなわち、コモン交流化駆動では、ある行を走査する期間において、1本の対向電極電圧線により正極性用または負極性用の対向電極電圧が、走査される行を構成する画素全てに供給されている。また、走査信号の出力と同期するように対向電極電圧の極性を切り替えていた。

【0007】

このような方式では、横方向の画素数が多くなると、1本の対向電極電圧線により供給する電荷量が増加し、供給能力が不足する。また、縦方向の画素数が多くなると、フレーム周波数が同じであれば、1行を走査する期間が短くなってしまい、1本のコモン配線から十分に電荷を供給するための時間も不足する。そのため、画素電極の電圧の変化により対向電極電圧が変動するといった問題が顕著になった。

20

【0008】

このように高解像度化がすすむと、より多くの電流をより短い期間内に供給する必要がある。対向電極電圧の電圧変動を表示に問題が生じない程度に抑えるためには、配線抵抗の低減が必要となる。配線抵抗を低減するためには、対向電極を供給する配線幅を広くすることが考えられるが、高開口率化の要求もあり、逆に対向電極電圧線の幅は狭くすることが要求されている。

30

【課題を解決するための手段】

【0009】

携帯機器の表示装置として、液晶パネルの狭額縁化がのぞまれている。そこで、ゲートドライバを左右分割配置し、さらには対向電極電圧の変動を抑えるために対向電極電圧を両側より供給する構成とした。

【0010】

ゲートドライバを左右に配置することで、ゲートドライバの回路規模の半分を左右に分割して配置することが可能となる。また、左右に配置された各ゲートドライバは各々半数のゲート線を駆動することになる。ただし、対向電極電圧の変動を抑えるために、対向電極電圧は両側より供給するので、対向電極電圧出力回路は左右より対向電極電圧線を駆動することとなる。

40

【0011】

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、小型の液晶表示装置において、狭額縁で対向電極電圧を安定して印加できる駆動回路及び液晶表示パネルの構成を提供することにある。

【0012】

本発明の目的と新規な特徴の詳細を、本明細書の記述及び添付図面によって明らかにする。

【0013】

(1) 本発明に係る液晶表示装置は、第1の基板と、第2の基板と、前記第1の基板と

50

前記第 2 の基板の間に挟まれた液晶組成物と、前記第 1 の基板に設けられた複数の画素と、前記画素に設けられた画素電極と、前記画素電極に対向する対向電極と、オン状態で前記画素電極に映像信号を供給するスイッチング素子と、前記スイッチング素子に映像信号を供給する映像信号線と、前記スイッチング素子のオン・オフを制御する走査信号を供給する走査信号線と、前記対向電極に対向電圧を供給する対向電極信号線と、前記映像信号を出力する第 1 の駆動回路と、前記走査信号を出力する第 2 の駆動回路と第 3 の駆動回路と、前記対向電圧を出力する第 4 の駆動回路と第 5 の駆動回路と、第 1 の走査信号線に制御され映像信号が供給される第 1 の画素電極と、第 2 の走査信号線に制御され映像信号が供給される第 2 の画素電極と、前記第 1 の画素電極に対向して配置される対向電極に接続される第 1 の対向電極信号線と、前記第 2 の画素電極に対向して配置される対向電極に接続される第 2 の対向電極信号線とを有し、前記第 2 の駆動回路は前記走査信号線の一方の端部に形成され、前記第 3 の駆動回路は前記走査信号線の他方の端部に形成され、前記第 4 の駆動回路は前記対向電極信号線の一方の端部に形成され、前記第 5 の駆動回路は前記対向電極信号線の他方の端部に形成され、前記第 1 の走査信号線には前記第 2 の駆動回路から走査信号が出力し、前記第 2 の走査信号線には前記第 3 の駆動回路から走査信号が出力し、前記第 1 の対向電極信号線と前記第 2 の対向電極信号線とに前記第 4 の駆動回路から対向電圧が出力し、前記第 1 の対向電極信号線と前記第 2 の対向電極信号線とに前記第 5 の駆動回路から対向電圧が出力する、ことを特徴とする。

10

【0014】

(2) 上記(1)に記載の液晶表示装置は、前記第 2 の駆動回路から出力する走査信号に同期して前記第 5 の駆動回路から対向電圧が出力していてもよい。

20

【0015】

(3) 上記(1)に記載の液晶表示装置は、前記画素電極と前記対向電極とは、絶縁膜を間に挟んで積層されていてもよい。

【0016】

(4) 本発明に係る液晶表示装置は、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板の間に挟まれた液晶組成物と、前記第 1 の基板に設けられた複数の画素と、前記画素に設けられた画素電極と、前記画素電極に対向する対向電極と、オン状態で前記画素電極に映像信号を供給するスイッチング素子と、前記スイッチング素子に映像信号を供給する映像信号線と、前記スイッチング素子のオン・オフを制御する走査信号を供給する走査信号線と、前記対向電極に対向電圧を供給する対向電極信号線と、前記映像信号を出力する第 1 の駆動回路と、前記走査信号を出力する第 2 の駆動回路と第 3 の駆動回路と、前記対向電圧を出力する第 4 の駆動回路と第 5 の駆動回路と、第 1 の走査信号線に制御され映像信号が供給される第 1 の画素電極と、第 2 の走査信号線に制御され映像信号が供給される第 2 の画素電極と、前記第 1 の画素電極に対向して配置される対向電極に接続される第 1 の対向電極信号線と、前記第 2 の画素電極に対向して配置される対向電極に接続される第 2 の対向電極信号線とを有し、前記第 2 の駆動回路は前記走査信号線の一方の端部に形成され、前記第 3 の駆動回路は前記走査信号線の他方の端部に形成され、前記第 4 の駆動回路は前記対向電極信号線の一方の端部に形成され、前記第 5 の駆動回路は前記対向電極信号線の他方の端部に形成され、前記第 1 の走査信号線には前記第 2 の駆動回路から走査信号が出力し、前記第 2 の走査信号線には前記第 3 の駆動回路から走査信号が出力し、前記第 1 の対向電極信号線と前記第 2 の対向電極信号線とに前記第 4 の駆動回路から対向電圧が出力し、前記第 2 の対向電極信号線と前記第 3 の対向電極信号線とに前記第 5 の駆動回路から対向電圧が出力し、前記第 4 の駆動回路から前記第 1 の対向電極信号線に第 1 の電圧が出力し、前記第 2 の対向電極信号線に前記第 1 の電圧とは逆極性の第 2 の電圧が出力し、前記第 5 の駆動回路から前記第 2 の対向電極信号線に前記第 2 の電圧が出力し、前記第 3 の対向電極信号線に前記第 1 の電圧が出力することを特徴とする。

30

40

【0017】

(5) 上記(4)に記載の液晶表示装置は、前記第 4 の駆動回路と前記第 5 の駆動回路とは、前記第 1 の電圧と前記第 2 の電圧を同時に出力可能であってもよい。

50

【0018】

(6) 上記(4)に記載の液晶表示装置は、前記画素電極と前記対向電極とは、絶縁膜を間に挟んで積層されていてもよい。

【発明の効果】

【0019】

走査信号線を駆動する駆動回路を左右に分割して配置することで、液晶パネルの片側に偏っていた回路の占有面積を両側に均等に配置することが可能となり、偏った側の回路規模を削減することができる。

【0020】

また、1本の対向電極電圧線の両端より対向電圧を供給することが可能となり、1本の対向電極電圧線により供給可能な電荷量が増加し、十分な駆動能力で対向電極を駆動することができ、対向電圧の変動を抑えることが可能となる。

【発明を実施するための最良の形態】

【0021】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0022】

図1は、本発明の実施の形態の液晶表示装置を示す概略ブロック図である。同図に示すように、本実施の形態の液晶表示装置100は、液晶表示パネル1と、駆動回路5と、フレキシブル基板70と、バックライト110と、収納ケース(図示せず)とから構成される。

【0023】

液晶表示パネル1は、薄膜トランジスタ10、画素電極11、対向電極15等が形成されるTFT基板2と、カラーフィルタ等が形成されるカラーフィルタ基板(図示せず)とを、所定の間隙を隔てて重ね合わせ、該両基板間の周縁部近傍に枠状に設けたシール材により、両基板を貼り合わせると共に、シール材の内側に液晶組成物を封入、封止し、さらに、両基板の外側に偏光板を貼り付けて構成される。

【0024】

TFT基板2には、図中X方向に延在しY方向に並設される走査信号線(ゲート線とも呼ぶ)21と、Y方向に延在しX方向に並設される映像信号線(ドレイン信号線とも呼ぶ)22とが設けられており、走査信号線21と映像信号線22とで囲まれる領域に画素部8が形成されている。また、走査信号線21に並列に対向電極電圧線25が設けられている。

【0025】

なお、液晶表示パネル1は多数の画素部8をマトリクス状に備えているが、図を解り易くするため、図1では画素部8を1つだけ示している。マトリクス状に配置された画素部8は表示領域9を形成し、各画素部8が表示画像の画素の役割をはたし、表示領域9に画像を表示する。

【0026】

各画素部8の薄膜トランジスタ10は、ソースが画素電極11に接続され、ドレインが映像信号線22に接続され、ゲートが走査信号線21に接続される。この薄膜トランジスタ10は、画素電極11に表示電圧(階調電圧)を供給するためのスイッチとして機能する。

【0027】

なお、ソース、ドレインの呼び方は、バイアスの関係で逆になることもあるが、ここでは、映像信号線22に接続される方をドレインと称する。また、本実施の形態は対向電極15がTFT基板2に走査信号線21に並列に設けられる所謂横電界方式の液晶表示パネルに適用される。

【0028】

駆動回路 5 は、T F T 基板 2 を構成する透明な絶縁基板（ガラス基板、樹脂基板等）に配置される。駆動回路 5 は走査信号出力回路 5 1、分配回路 6 0、対向電圧出力回路 5 2 とに電氣的に接続している。走査信号出力回路 5 1、分配回路 6 0、対向電圧出力回路 5 2 とは T F T 基板 2 の上に薄膜トランジスタ 1 0 と同様の工程により形成される。

【0029】

走査信号出力回路 5 1 は走査信号線 2 1 に表示領域 9 の左右で接続しており、走査信号を出力して走査信号線を駆動する。対向電圧出力回路 5 2 は表示領域 9 の左右で対向電極電圧線 2 5 と接続しており、対向電圧を出力して対向電極電圧線 2 5 を駆動する。

【0030】

T F T 基板 2 には、フレキシブル基板 7 0 が接続されている。フレキシブル基板 7 0 にはコネクタ 4 が設けられている。コネクタ 4 は外部信号線と接続され外部からの信号が入力する。コネクタ 4 と駆動回路 5 の間には配線 7 1 が設けられており、外部からの信号は配線 7 1 を介して駆動回路 5 に入力する。

【0031】

液晶表示パネル 1 は非発光素子であるため、光源を必要とするが、液晶表示装置 1 0 0 にはバックライト 1 1 0 が設けられており、バックライト 1 1 0 は液晶表示パネル 1 に光を照射する。液晶表示パネル 1 は照射された光の透過・反射量を制御して表示を行う。なお、バックライト 1 1 0 は液晶表示パネル 1 の背面または前面に設けられるが、図 1 では図をわかり易くするために液晶表示パネル 1 と並べて示した。

【0032】

液晶表示装置 1 0 0 の外部に設けられた制御装置（図示せず）から送出された制御信号、および外部電源回路（図示せず）から供給される電源電圧が、コネクタ 4、配線 7 1 を介して駆動回路 5 に入力する。

【0033】

外部から駆動回路 5 に入力する信号は、クロック信号、ディスプレイタイミング信号、水平同期信号、垂直同期信号等の各制御信号および表示用データ（R、G、B）、表示モード制御コマンドであり、入力した信号を基に、駆動回路 5 は液晶表示パネル 1 を駆動する。

【0034】

駆動回路 5 は 1 チップの半導体集積回路（L S I）から構成され、制御信号線 6 4 を介して走査信号出力回路 5 1 へ制御信号を出力し、制御信号線 6 6 を介して制御信号を対向電圧出力回路 5 2 に出力している。また、分配回路 6 0 には映像信号を出力している。

【0035】

走査信号出力回路 5 1 は、駆動回路 5 内部で発生させる基準クロックに基づき、1 水平走査時間毎に、順次液晶表示パネル 1 の各走査信号線 2 1 に“H i g h”レベルの選択電圧（走査信号）を供給する。これにより、液晶表示パネル 1 の各走査信号線 2 1 に接続された複数の薄膜トランジスタ 1 0 が、1 水平走査期間の間、映像信号線 2 2 と画素電極 1 1 との間を電氣的に導通させる。

【0036】

また、駆動回路 5 は画素が表示すべき階調に対応する階調電圧（映像信号）を分配回路 6 0 に出力する。分配回路 6 0 は 1 水平走査期間を分割して異なる映像信号線 2 2 に階調電圧を分配する。映像信号線 2 2 に分配回路 6 0 から階調電圧が供給されると、オン状態（導通）の薄膜トランジスタ 1 0 を介して、映像信号線 2 2 から階調電圧が画素電極 1 1 に供給される。その後、薄膜トランジスタ 1 0 がオフ状態となることで画素が表示すべき映像に基づく階調電圧が画素電極 1 1 に保持される。

【0037】

画素電極 1 1 に対向するように対向電極 1 5 が設けられており、対向電極 1 5 には対向電極電圧線 2 5 が接続しており、対向電圧出力回路 5 2 から出力した対向電圧は対向電極電圧線 2 5 を介して対向電極 1 5 に供給される。

【0038】

10

20

30

40

50

次に図 2 に液晶表示装置 100 の画素部 8 の平面図を示す。また図 2 の A-A 線で示す断面図を図 3 に示す。図 2、図 3 は、横電界方式 (In-plane switching mode) の液晶パネルの画素部 8 を示している。図 2 に示すように T F T 基板 2 には画素部 8 が形成されており、画素部 8 は走査信号線 2 1 と映像信号線 2 2 とに囲まれた領域となる。

【0039】

走査信号線 2 1 と映像信号線 2 2 の交差部近傍にスイッチング素子 (以後、薄膜トランジスタ、T F T と呼ぶ) 10 が形成される。前述したように、T F T 10 は走査信号線 2 1 を介して供給されるゲート信号によりオン状態となり、映像信号線 2 2 を介して供給される映像信号を画素電極 1 1 に書き込む。

【0040】

画素電極 1 1 は櫛歯状に形成され、対向電極 1 5 に重ねて形成される。画素電極 1 1 に供給された映像信号と、対向電極 1 5 に供給される対向電圧との間に生じる電位差により、液晶分子の配向方向が変化して透過光の強度を制御することができる。なお、図 2 で対向電極電圧線 2 5 は、走査信号線 2 1 に沿って形成され、対向電極電圧線 2 5 の一部が対向電極 1 5 として機能している。また、図が煩雑になることを避けて、対向電極 1 5 と画素部 8 の輪郭は点線で示した。

【0041】

次に、液晶表示パネル 1 は図 3 に示すような断面構造をしており、T F T 基板 2 とカラーフィルタ基板 3 とが対向して配置されている。T F T 基板 2 とカラーフィルタ基板 3 との間には、液晶組成物 304 が保持されている。なお、T F T 基板 2 とカラーフィルタ基板 3 との周辺部には、シール材 (図示せず) が設けられており、T F T 基板 2 とカラーフィルタ基板 3 とシール材とは、狭い隙間を有する容器を形成し、液晶組成物 304 は T F T 基板 2 とカラーフィルタ基板 3 との間に封止される。

【0042】

カラーフィルタ基板 3 には赤 (R)、緑 (G)、青 (B) 毎にカラーフィルタ 150 が形成されており、各カラーフィルタ 150 の境界には遮光のためにブラックマトリクス 162 が形成されている。符号 18 は液晶分子の配向を制御する配向膜である。T F T 基板 2 側にも同様に配向膜 14 が設けられている。

【0043】

T F T 基板 2 は、少なくとも一部が透明なガラス、樹脂等からなる。T F T 基板 2 上には下地膜が形成されその上にポリシリコン膜からなる半導体層 134 が形成される。

【0044】

半導体層 134 の上にはゲート絶縁膜 136 が形成され、ゲート絶縁膜 136 の上にはゲート電極 131 が形成される。前述したように T F T 基板 2 には走査信号線 2 1 が形成されているが、走査信号線 2 1 の一部はゲート電極 131 を形成する。走査信号線 2 1 は、クロム (Cr) または、ジルコニウム (Zirconium) を主体とする層と、アルミニウム (Al) を主体とする層の多層膜から形成される。また、上面から T F T 基板 2 側の下面に向けて線幅が広がるように側面が傾斜している。なお、図 2 及び図 3 では、ゲート電極 131 を 2 つ有するタイプのトランジスタが図示されている。

【0045】

半導体層 134 の両端部には不純物が注入されドレイン領域 132 とソース領域 133 とが離間して形成されている。前述したように、ドレインとソースの呼び方は電位によって変化するが、本明細書では映像信号線 2 2 と接続する方をドレインと呼び、画素電極 1 1 と接続する方をソースと呼ぶ。

【0046】

映像信号線 2 2 は、モリブデン (Mo) とクロム (Cr) の合金や、モリブデン (Mo) 又はタングステン (W) を主体とする 2 つの層で、アルミニウム (Al) を主体とする層を挟んだ多層膜から形成されている。また、T F T 10 を覆うように無機絶縁膜 143 と有機絶縁膜 144 が形成されている。ソース領域 133 は無機絶縁膜 143 と有機絶縁膜 144 とに形成されたスルーホール 146 を介して画素電極 1 1 と接続されている。

10

20

30

40

50

【0047】

なお、無機絶縁膜143は窒化シリコンや酸化シリコンを用いて形成可能であり、有機絶縁膜144は有機樹脂膜を用いることができ、その表面は比較的平坦に形成することが可能なものであるが、凹凸を形成するように加工することも可能である。

【0048】

有機絶縁膜144の上には対向電極15が形成され、対向電極15の上には層間絶縁膜145が形成され、層間絶縁膜145の上には画素電極11が設けられる。画素電極11に階調電圧が供給されることで、対向電極15と画素電極11との間に電位差が生じる。また、対向電極15と層間絶縁膜145と画素電極11とで容量素子を形成している。

【0049】

画素電極11及び対向電極15は透明導電膜からなり、透明導電膜は、ITO (Indium Tin Oxide)、ITZO (Indium Tin Zinc Oxide)、IZO (Indium Zinc Oxide)、ZnO (Zinc Oxide)、SnO (酸化スズ)、In₂O₃ (酸化インジウム) 等の透光性の導電層から構成されている。

【0050】

また、前述したクロムを主体とする層は、クロム単体でもクロムとモリブデン (Mo) 等の合金でもよく、ジルコニウムを主体とする層は、ジルコニウム単体でもジルコニウムとモリブデン等の合金でもよく、タングステンを主体とする層は、タングステン単体でもタングステンとモリブデン等の合金でもよく、アルミニウムを主体とする層は、アルミニウム単体でもアルミニウムとネオジウム (Neodymium) 等の合金でもよい。

【0051】

次に、図4に対向電極15に供給する対向電圧Vcomを一定周期で反転させる、所謂対向電圧反転駆動方式を用いる場合の走査信号VSCNと映像信号VSIGと対向電圧Vcomとを示す。

【0052】

図4に示す走査信号VSCNは、任意の走査信号線21に出力される走査信号を示している。図4に示すように走査信号線21に供給される走査信号VSCNがハイ (High) 電圧である期間を1水平走査期間 (1H) と呼ぶ。対向電圧反転駆動方式では、対向電圧Vcomを一定周期で反転する。対向電圧反転駆動方式を用いると、映像信号VSIGの振幅が小さくても、映像信号VSIGと対向電圧Vcomとの電位差が大きくとることが可能で、低電圧駆動、低消費電力化が可能である。

【0053】

映像信号VSIGの符号VSHは、画素に供給される階調電圧が対向電圧Vcomに対して正極性の信号である正階調電圧を示す。符号VSLは対向電圧Vcomに対して負極性である負階調電圧を示す。

【0054】

符号VCOMHは対向電極ハイ電圧で、VCOMLは対向電極ロウ (Low) 電圧である。図4では対向電圧Vcomはハイ電圧VCOMHの場合を示しており、走査信号VSCNがハイ電圧となる1水平走査期間 (1H) 前にロウ電圧VCOMLからハイ電圧VCOMHへ反転している。

【0055】

走査信号VSCNの符号VGONは画素部の薄膜トランジスタ (TFT) 10をオンするための走査信号VSCNのハイ電圧で、正階調電圧VSHの最大値よりしきい値電圧分以上高い電圧が必要となる。また、符号VGOFFは薄膜トランジスタ10をオフするためのロウ電圧であり、負階調電圧VSLの最小値よりしきい値電圧分以上低い電圧が必要となる。

【0056】

図4では、前述したように対向電圧Vcomは走査信号VSCNが出力する1水平走査期間 (1H) 前にロウ電圧VCOMLからハイ電圧VCOMHへ、またはハイ電圧VCOMHからロウ電圧VCOMLへ反転している。従来、対向電圧Vcomの電圧を帰線期間

10

20

30

40

50

に反転する駆動方法も用いられているが、一度に全ての対向電圧 V_{com} を反転させると、対向電圧 V_{com} の反転から映像信号の書き換えまでの間隔が、走査信号線 21 の位置により異なることによる表示品質のバラツキが生じる。

【0057】

そのため、図 4 に示す駆動方法では走査信号 V_{SCN} に同期するように走査信号 V_{SCN} が出力する 1 水平走査期間 (1H) 前にロウ電圧 V_{COML} からハイ電圧 V_{COMH} へ、またはハイ電圧 V_{COMH} からロウ電圧 V_{COML} へ反転している。また、走査信号線 21 毎に並列に対向電極電圧線 25 を設けている。さらに、対向電圧出力回路 52 を設けて、走査信号 V_{SCN} に同期するように対向電極電圧線 25 の電圧を反転している。

【0058】

次に、図 5 を用いて分配回路 60 について説明する。図 5 では T F T 基板 2 に設けられた分配回路 60 と、T F T 基板 2 に搭載された駆動回路 5 とを主に示しており、他の構成は省略している。

【0059】

駆動回路 5 からは映像信号出力線 65 が分配回路 60 に入力している。分配回路 60 にはスイッチング素子 62 が形成されており、入力端子は映像信号出力線 65 に接続し、出力端子は映像信号線 22 に接続している。また、スイッチング素子 62 の制御端子には分配制御線 63 が接続している。

【0060】

駆動回路 5 の映像信号出力線 65 の 1 本は、3 個のスイッチング素子 62 と接続しており、3 個並列に接続されたスイッチング素子 62 が 1 組となって、3 本の分配制御線 63 に接続している。

【0061】

駆動回路 5 は 1 水平走査期間を 3 つに分割して、3 つの映像信号線 22 に出力すべき映像信号を順番に出力する。スイッチング素子 62 が順番にオン状態となることで、出力されるべき映像信号が各映像信号線 22 に分配される。

【0062】

分配回路 60 を設けることで、駆動回路 5 の映像信号出力線 65 の数を $1/3$ に減少させることが可能で、映像信号出力線 65 の接続信頼性を高めることが可能となる。また、駆動回路 5 の回路規模も小さく抑えることが可能となる。

【0063】

図 6 のタイミングチャートに示すように、駆動回路 5 から映像信号出力線 65 には、1 水平走査期間 1H を 3 つに分けて、3 本の映像信号線 22 分の映像信号 V_{SIG} が出力される。また、駆動回路 5 からは分配制御線 63 に分配信号 $BL1$, $BL2$, $BL3$ が順番に出力することで、3 本の映像信号線 22 に映像信号が供給される。

【0064】

次に図 7 と図 8 を用いて、走査信号出力回路 51 と対向電圧出力回路 52 とに用いられるシフトレジスタ回路について説明する。

【0065】

図 7 はシフトレジスタ回路 181 の概略を示す回路図で、第 1 段目のシフトレジスタ回路 181-1 と第 2 段目のシフトレジスタ回路 181-2 とを示している。図 8 はシフトレジスタ回路 181 のタイミングチャートでクロック信号 $\Phi 1$ とクロック信号 $\Phi 2$ に従って出力 $OUT1$ と $OUT2$ から順番に信号が出力する様子を示す。

【0066】

まず、スタートパルス信号 ΦIN が入力トランジスタ 81 に入力すると、スタートパルス信号 ΦIN に従ってノード $N1$ の電圧が上昇する。ノード $N1$ が上昇してトランジスタ 82 のしきい値を超えるとトランジスタ 82 はオン状態となる。

【0067】

スタートパルス信号 ΦIN がハイ電圧からロウ電圧に変化して、入力トランジスタ 81 がオフになると、トランジスタ 86 はこの時にオフ状態となるよう設計されているため、

10

20

30

40

50

ノードN 1はフローティング状態となる。そのため、トランジスタ8 2がオン状態で、クロック信号Φ 1がロウ電圧からハイ電圧に変化するに従い、ノードN 1とノードN 2に生じている容量9 5によりノードN 1の電圧は上昇する。よって、トランジスタ8 2のゲート端子に印加された電圧はクロック信号Φ 1よりも充分（しきい値電圧分に比較して）大きくなり、ノードN 2の電圧はクロック信号Φ 1のハイ電圧と同等となる。

【0068】

ノードN 2の電圧がクロック信号Φ 1のハイ電圧となることで、トランジスタ8 3を介してノードN 3もハイ電圧となり、次段のトランジスタ8 4はオン状態となる。

【0069】

同様にトランジスタ9 3のゲート端子もノードN 1に接続しており、出力端子OUT 1からはクロック信号Φ 1のハイ電圧が出力する。

【0070】

次段のトランジスタ8 4もオン状態で、クロック信号Φ 2がロウ電圧からハイ電圧に変化すると、ノードN 3とノードN 4に生じている容量9 6によりノードN 3の電圧はクロック信号Φ 2よりも充分大きくなり、ノードN 4の電圧はクロック信号Φ 2のハイ電圧と同等となる。

【0071】

ノードN 4の電圧がクロック信号Φ 2のハイ電圧となることで、出力OUT 2からハイ電圧が出力し、トランジスタ8 5を介してノードN 5もハイ電圧となり、次段にオン状態が伝えられる。

【0072】

この時、トランジスタ9 1がオン状態となりノードN 6がハイ電圧となることで、トランジスタ8 6の制御端子にハイ電圧が伝えられトランジスタ8 6がオン状態となり、ノードN 1と電源電圧VSSが導通状態となり、ノードN 1は電圧VSSで供給されるロウ電圧となる。

【0073】

そして、ノードN 6はオン状態が保持されて、ノードN 1がロウ電圧で安定するため、トランジスタ8 2等がノイズで誤動作することが防げるが、次のフレーム開始時にはスタートパルス信号Φ INによりトランジスタ8 8がオン状態となりトランジスタ8 6の制御端子にロウ電圧を供給することで、ノードN 1をフローティング状態とする。なお、トランジスタ8 9、トランジスタ9 2もトランジスタ8 8と同様の動作を行う。

【0074】

このシフトレジスタ回路181を走査信号出力回路51と対向電圧出力回路52に用いることで、小型で低消費電力な回路が実現できる。

【0075】

次に図9、図10を用いて、対向電圧出力回路52の動作について説明する。図9は対向電圧出力回路52の交流駆動回路182の概略構成図であり、図10は対向電圧出力回路52の動作を示すタイミングチャートである。

【0076】

図9に示す交流駆動回路182には、図中左側から前述のシフトレジスタ回路181の出力が入力する。シフトレジスタ回路181は図中上から下に出力がシフトするものとする。例えば、入力端子175に出力OUT 1が出力し、入力端子170に出力OUT 2が出力する。

【0077】

まず前段の出力OUT 1により、入力端子175にハイ電圧が入力し、ノードN 13がハイ電圧となる。ノードN 13がハイ電圧となると、トランジスタ123とトランジスタ124がオン状態となり、ノードN 14とノードN 15は電源電圧線173と導通状態となる。電源電圧線173にはロウ電圧（VSS）が供給されているので、ノードN 14とノードN 15とはロウ電圧となる。

【0078】

さらに、ノードN 1 4と接続されたノードN 1 2および、ノードN 1 5に接続されたノードN 1 1もロウ電圧となるので、トランジスタ1 2 7とトランジスタ1 2 8はオフ状態となる。この時、出力端子1 7 9はフローティング状態F Lとなる。

【0079】

次に、入力端子1 7 0に出力O U T 2を入力すると、ノードN 1 0はハイ電圧となり、トランジスタ1 2 1とトランジスタ1 2 2とはオン状態となる。そのため、交流駆動信号線1 7 1とノードN 1 1とが導通状態となり、交流駆動信号線1 7 2とノードN 1 2とが導通状態となる。

【0080】

交流駆動信号線1 7 1には図10に示す交流信号Mが供給されており、交流駆動信号線1 7 2には交流信号M b a rが供給されている。交流信号Mと交流信号M b a rとはそれぞれ位相が反転した信号である。そのため、ノードN 1 1がハイ電圧の場合にノードN 1 2はロウ電圧となる。

【0081】

ノードN 1 1がハイ電圧で、ノードN 1 2がロウ電圧の場合には、トランジスタ1 2 7がオン状態で、トランジスタ1 2 8がオフ状態となり、出力端子1 7 9は電源電圧線1 7 7と導通状態となり、電源電圧線1 7 8と非導通状態となる。

【0082】

電源電圧線1 7 7には対向電極ハイ電圧V C O M Hが供給され、電源電圧線1 7 8には対向電極ロウ電圧V C O M Lが供給されており、出力端子1 7 9は対向電極電圧線2 5に接続しているため、ノードN 1 1がハイ電圧の場合には対向電極電圧線2 5には対向電極ハイ電圧V C O M Hが出力する。対して、ノードN 1 2がハイ電圧でノードN 1 1がロウ電圧の場合には、対向電極電圧線2 5には対向電極ロウ電圧V C O M Lが出力する。

【0083】

その後、出力O U T 2がロウ電圧となってもノードN 1 1にはハイ電圧が保持され、トランジスタ1 2 5によってノードN 1 4は電源電圧線1 7 6からロウ電圧（V S S）が供給され、さらにノードN 1 2がロウ電圧となってもトランジスタ1 2 6をオフ状態とするので、ノードN 1 5、ノードN 1 1にはハイ電圧が保持されることで対向電極電圧線2 5には対向電極ハイ電圧V C O M Hが継続して出力する。

【0084】

なお、入力端子1 7 0から入力したハイ電圧は次段に出力端子1 7 4から出力しており、次段のノードN 1 4、ノードN 1 1、ノードN 1 5、ノードN 1 2をロウ電圧とし、次段のトランジスタ1 2 7とトランジスタ1 2 8をオフ状態とする。

【0085】

シフトレジスタ回路1 8 1の出力O U Tを走査信号V S C Nとして出力することで、シフトレジスタ回路1 8 1を走査信号出力回路5 1とすることが可能であるが、シフトレジスタ回路1 8 1の出力段に出力回路を設けて走査信号出力回路5 1とすることも可能である。

【0086】

前述のシフトレジスタ回路1 8 1と交流駆動回路1 8 2とを組合わせた走査回路5 3について図11を用いて説明する。

【0087】

シフトレジスタ回路1 8 1からは出力O U Tが出力するので、走査信号O U Tを走査信号線2 1に走査信号V S C Nとして出力し、さらに出力O U Tを交流駆動回路1 8 2の駆動にも利用している。

【0088】

ただし、走査信号線2 1と対向電極電圧線2 5とを同時に切り換えたのでは、画素電極1 1と対向電極1 5との間で電位が安定しないので、先に対向電極の電圧を反転した後で、走査信号線2 1に走査信号V S C Nを出力することとした。

【0089】

10

20

30

40

50

図 1 2 に図 1 1 の走査回路 5 3 の動作について説明するタイミングチャートを示す。まず、表示領域 9 の左側に配置されたシフトレジスタ回路 1 8 1 - 1 1 にスタートパルス信号 $\Phi I N$ が入力する。スタートパルス信号 $\Phi I N$ は交流駆動回路 1 8 2 - 1 1 の入力端子 1 7 5 に入力し、トランジスタ 1 2 7 とトランジスタ 1 2 8 (図 9 参照) を非導通状態とすることで、対向電極電圧線 2 5 - 1 を一旦フローティング状態 $F L$ とする。スタートパルス信号 $\Phi I N$ は表示領域 9 の右側に配置された交流化駆動回路 1 8 2 - 2 1 にも入力しており、同様に交流駆動回路 1 8 2 - 2 1 のトランジスタ 1 2 7 とトランジスタ 1 2 8 (図 9 参照) を非導通状態とし対向電極電圧線 2 5 - 1 をフローティング状態 $F L$ とする。

【0090】

その後、クロック信号 $\Phi 1$ がトランジスタ 9 3 (図 7 参照) から出力することで、シフトレジスタ回路 1 8 1 - 1 1 からハイ電圧が出力 $O U T 1 1$ として表示領域 9 の左側に配置された交流駆動回路 1 8 2 - 1 1 と右側に配置された交流駆動回路 1 8 2 - 2 1 の入力端子 1 7 0 に入力する。出力 $O U T 1 1$ の出力時に交流信号 M がロウ電圧で、交流信号 $M b a r$ がハイ電圧となっているので、交流駆動回路 1 8 2 のトランジスタ 1 2 8 を介して出力端子 1 7 9 と電源電圧線 1 7 8 とが導通状態となり、対向電極電圧線 2 5 - 1 には対向電極電圧 $V c o m (1)$ として対向電極ロウ電圧 $V C O M L$ が出力する。

【0091】

同時に、シフトレジスタ回路 1 8 1 - 1 1 から出力する出力 $O U T 1 1$ で交流駆動回路 1 8 2 - 1 2 及び交流駆動回路 1 8 2 - 2 2 のトランジスタ 1 2 7 とトランジスタ 1 2 8 を非導通状態とすることで、対向電極電圧線 2 5 - 2 を一旦フローティング状態 $F L$ とする。

【0092】

その後、クロック信号 $\Phi 3$ が表示領域 9 の右側に配置されたシフトレジスタ回路 1 8 1 - 2 1 に入力し、シフトレジスタ回路 1 8 1 - 2 1 のトランジスタ 9 4 (図 7 参照) を介して、シフトレジスタ回路 1 8 1 - 2 1 からハイ電圧が出力 $O U T 2 1$ として表示領域 9 の右側に配置された交流駆動回路 1 8 2 - 2 2 と左側に配置された交流駆動回路 1 8 2 - 1 2 に入力する。出力 $O U T 2 1$ の出力時には交流信号 M がロウ電圧で、交流信号 $M b a r$ がハイ電圧となっているので、トランジスタ 1 2 7 を介して出力端子 1 7 9 と電源電圧線 1 7 7 とが導通状態となり、対向電極電圧線 2 5 - 3 には対向電極電圧 $V c o m (2)$ として対向電極ハイ電圧 $V C O M H$ が出力する。

【0093】

この時、シフトレジスタ回路 1 8 1 - 2 1 から出力する出力 $O U T 2 1$ を走査信号線 2 1 - 1 に出力する走査信号 $V S C N (1)$ として利用する。

【0094】

同時に、シフトレジスタ回路 1 8 1 - 2 1 から出力する出力 $O U T 2 1$ で交流駆動回路 1 8 2 - 1 3 及び交流駆動回路 1 8 2 - 2 3 のトランジスタ 1 2 7 とトランジスタ 1 2 8 を非導通状態とすることで、対向電極電圧線 2 5 - 3 を一旦フローティング状態 $F L$ とする。

【0095】

その後、クロック信号 $\Phi 2$ が表示領域 9 の左側に配置されたシフトレジスタ回路 1 8 1 - 1 2 に入力し、シフトレジスタ回路 1 8 1 - 1 2 のトランジスタ 9 4 (図 7 参照) を介して、シフトレジスタ回路 1 8 1 - 1 2 からハイ電圧が出力 $O U T 1 2$ として表示領域 9 の左側に配置された交流駆動回路 1 8 2 - 1 3 と右側に配置された交流駆動回路 1 8 2 - 1 3 に入力する。出力 $O U T 1 2$ の出力時に交流信号 M がロウ電圧で、交流信号 $M b a r$ がハイ電圧であるので、交流駆動回路 1 8 2 のトランジスタ 1 2 8 を介して出力端子 1 7 0 と電源電圧線 1 7 8 とが導通状態となり、対向電極電圧線 2 5 - 3 には対向電極電圧 $V c o m (3)$ として対向電極ロウ電圧 $V C O M L$ が出力する。

【0096】

この時、シフトレジスタ回路 1 8 1 - 1 2 から出力する出力 $O U T 1 2$ を走査信号線 2 1 - 2 に出力する走査信号 $V S C N (2)$ として利用する。

10

20

30

40

50

【0097】

このように、走査回路53は走査信号出力回路51と対向電圧出力回路52の機能を合わせ持っており、小さな回路規模で走査信号と対向電極信号とを出力することが可能となっている。

【0098】

次に、図12の説明に用いた出力OUT11とOUT12の出力方法について、図13を用いて説明する。シフトレジスタ回路181は図7に示す回路と同じ回路を用いることが可能で、入力するクロック信号Φ1とΦ2のタイミングが図8とは異なっている。

【0099】

図13では、左右に配置されたシフトレジスタ回路181を駆動するために、デューティが25%のパルスを用いている。まず、スタート信号となるクロック信号Φ1が入力して図7に示す回路のノードN1がハイ電圧になった後、クロック信号Φ1によりノードN1がたたき上げられ、クロック信号Φ1がノードN2に出力する。

【0100】

ノードN2にクロック信号Φ1が出力すると、同時にノードN3もハイ電圧となり、クロック信号Φ2が入力することにより、ノードN3はたたき上げられて、ノードN4にクロック信号Φ2が出力する。

【0101】

ノードN4にクロック信号Φ2が出力されることで、トランジスタ86がオン状態となり、ノードN1がロウ電圧になる。ノードN2の電圧を出力OUT11として出力し、ノードN4の電圧を出力OUT12として出力することで、図12に示す出力OUT11とOUT12を出力することが可能である。

【0102】

次に、対向電極ハイ電圧VCOMHと対向電極ロウ電圧VCOMLとを出力する交流駆動回路183を用いる構成を図14に示す。図14に示す交流駆動回路183には2本の対向電極電圧線25が接続しており、それぞれに、対向電極ハイ電圧VCOMHまたは対向電極ロウ電圧VCOMLを出力する。

【0103】

図14に示す回路とすると、走査信号出力回路51を構成するシフトレジスタ181を表示領域9の左右に分けて配置することに加えて、対向電圧出力回路52を構成する交流駆動回路183をも表示領域9の左右に分けて配置することが可能である。

【0104】

図15に交流駆動回路183の回路構成を示す。図15では図9に示す回路に加えて、電源電圧線177と電源電圧線178に接続するトランジスタ129、130を設けている。ノードN11により制御されるトランジスタ127、130とは、トランジスタ127は対向電極ハイ電圧VCOMHが供給される電源電圧線177に接続し、トランジスタ130は対向電極ロウ電圧VCOMLが供給される電源電圧線178に接続しているので、交流信号Mが例えばハイ電圧の場合に、出力端子179-1からは対向電極ハイ電圧VCOMHが出力し、出力端子179-2からは対向電極ロウ電圧VCOMLが出力する。

【0105】

なお、図15の回路は、図9に示す回路にトランジスタ127、130とを加えた構造をしているので、以下の説明において図9と同様の動作の詳細は省略する。

【0106】

図16に図14に示す回路のタイミングチャートを示す。まず、表示領域9の左側に配置されたシフトレジスタ回路181-11にスタートパルス信号ΦINが入力端子175より入力する。スタートパルス信号Φ1により交流駆動回路183-11のトランジスタ127、トランジスタ128、トランジスタ129、トランジスタ130（図15参照）を非導通状態とすることで、対向電極電圧線25-1（対向電極電圧Vom(1)）を一旦フローティング状態FLとする。

【0107】

その後、クロック信号Φ 1がシフトレジスタ回路181-11のトランジスタ93（図7参照）から出力することで、ハイ電圧が出力OUT 11として表示領域9の左側に配置された交流駆動回路183-11の入力端子170に入力する。

【0108】

出力OUT 11の出力時に、交流信号Mがロウ電圧で、交流信号Mbarがハイ電圧であるため、交流駆動回路183-11のトランジスタ128を介して出力端子179-1と電源電圧線178とが導通状態となり、対向電極電圧線25-1には対向電極電圧Vcom（11）として対向電極ロウ電圧VCOMLが出力端子179-1から出力する。さらに、交流駆動回路183-11のトランジスタ129を介して出力端子179-2と電源電圧線177とが導通状態となり、対向電極電圧線25-2には対向電極電圧Vcom（12）として対向電極ハイ電圧VCOMHが出力端子179-2から出力する。

10

【0109】

他方、表示領域9の右側に形成された交流駆動回路183-21も対向電極電圧線25-2に接続しているが、交流駆動回路183-21から対向電極電圧線25-2への出力Vcom（21）は、スタートパルス信号ΦINによりフローティング状態FLとなっているため出力がショートする等の問題を防ぐことができる。

【0110】

次に、クロック信号Φ 3が表示領域9の右側に配置されたシフトレジスタ回路181-21に入力すると、ハイ電圧が出力OUT 21として表示領域9の右側に配置された交流駆動回路183-21の入力端子170に入力する。出力OUT 21の出力時に、交流信号Mがハイ電圧で、交流信号Mbarがロウ電圧であるから、交流駆動回路183-21のトランジスタ127を介して出力端子179-1と電源電圧線177とが導通状態となり、対向電極電圧線25-2には対向電極電圧Vcom（21）として対向電極ハイ電圧VCOMHが出力端子179-1から出力する。さらに、交流駆動回路183-11のトランジスタ128を介して出力端子179-2と電源電圧線178とが導通状態となり、対向電極電圧線25-3には対向電極電圧Vcom（22）として対向電極ロウ電圧VCOMLが出力端子179-2から出力する。

20

【0111】

ここで、交流駆動回路183-21から対向電極電圧線25-2には電源電圧線177から供給される対向電極ハイ電圧VCOMHが出力し、交流駆動回路183-11から対向電極電圧線25-2には電源電圧線177から供給される対向電極ハイ電圧VCOMHが出力しているので、表示領域9の左右から交流駆動回路183-21と交流駆動回路183-11から対向電極電圧線25-2を駆動してもショート等の問題の発生を防止できる。

30

【0112】

次に、図17を用いて十分な出力電圧を出力可能な交流駆動回路184を示す。交流駆動回路184では、対向電極ハイ電圧VCOMHが高電圧となっても、クロック信号を低電圧のままで動作することが可能である。

【0113】

交流駆動回路184では、図9に示す交流駆動回路182と同様に、入力端子171にシフトレジスタ回路181の出力が入力すると、ノードN11とノードN12とがロウ電圧となりトランジスタ127、128、129、130はオフとなって、出力端子179-1、179-2はフローティング状態となる。

40

【0114】

次に、入力端子170にシフトレジスタ回路181の出力が入力すると、配線171と172で供給される、交流信号Mと交流信号Mbarの電圧がノードN11とノードN12に供給される。このとき、省電力のためにシフトレジスタ回路181で用いられるクロック信号は低電圧な信号が用いられるため、シフトレジスタ回路181から出力する電圧も低電圧となる。

【0115】

50

また、交流信号Mと交流信号M b a rの電圧も省電力のため低電圧であることが望ましい、そのため、ノードN 1 1とノードN 1 2に保持される電圧は対向電極ハイ電圧V C O M Hに対して低電圧となり、トランジスタの閾値による出力電圧の低下も伴い、ノードN 1 1とノードN 1 2に保持される電圧では高電圧の対向電極ハイ電圧V C O M Hを出力することができないという問題が生じた。

【0 1 1 6】

そのため、交流駆動回路1 8 4ではノードN 1 1とノードN 1 2の電圧をシフトレジスタ回路1 8 1から出力する電圧を用いて、たたき上げて十分に対向電極ハイ電圧V C O M Hが出力可能な電圧としている。

【0 1 1 7】

交流駆動回路1 8 4では、入力端子1 7 1にハイ電圧が入力すると、トランジスタ2 7 9, 2 8 0により、ノードN 1 6とノードN 1 7とは電源電圧線1 7 3から供給されるロウ電圧(V S S)となる。

【0 1 1 8】

その後、入力端子1 7 0にシフトレジスタ回路1 8 1の出力が入力すると、交流信号Mと交流信号M b a rの電圧がノードN 1 1とノードN 1 2に供給される。ここで、仮にノードN 1 1がハイ電圧に充電され、ノードN 1 2がロウ電圧とすると、トランジスタ2 7 6がオン状態となり、オン状態のトランジスタ2 7 8を介してノードN 1 8も電源電圧線1 7 3から供給されるロウ電圧(V S S)となる。

【0 1 1 9】

逆にノードN 1 1がロウ電圧で、ノードN 1 2がハイ電圧に充電されるとすると、トランジスタ2 7 5がオン状態となり、オン状態のトランジスタ2 7 7を介してノードN 1 8は電源電圧線1 7 3から供給されるロウ電圧(V S S)となる。

【0 1 2 0】

次に、入力端子1 7 0へのシフトレジスタ1 8 1からの出力終了後、入力端子2 7 1にシフトレジスタ1 8 1からハイ電圧が入力すると、ノードN 1 1がハイ電圧に充電され、ノードN 1 2がロウ電圧の場合では、ノードN 1 8に接続する容量2 8 2の一方の電極の電圧が上昇することに合わせて、他方の電極の電圧が昇圧される。

【0 1 2 1】

容量2 8 2, 2 8 1の大きさが十分に大きければ、シフトレジスタ1 8 1のほぼ2 倍の電圧でトランジスタ1 2 7, 1 2 8, 1 2 9, 1 3 0を制御可能となる。

【図面の簡単な説明】

【0 1 2 2】

【図 1】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図 2】本発明の実施の形態の液晶表示装置の概略画素平面図である。

【図 3】本発明の実施の形態の液晶表示装置に概略画素断面図である。

【図 4】本発明の実施の形態の液晶表示装置に用いられる駆動波形を示すタイミングチャートである。

【図 5】本発明の実施の形態の液晶表示装置に用いられる駆動回路の概略図である。

【図 6】本発明の実施の形態の液晶表示装置の駆動波形を示すタイミングチャートである。

。【図 7】本発明の実施の形態の液晶表示装置のシフトレジスタ回路を示す概略回路図である。

【図 8】本発明の実施の形態の液晶表示装置の駆動波形を示すタイミングチャートである。

。【図 9】本発明の実施の形態の液晶表示装置の交流駆動回路を示す概略回路図である。

【図 1 0】本発明の実施の形態の液晶表示装置の駆動波形を示すタイミングチャートである。

【図 1 1】本発明の実施の形態の液晶表示装置の走査回路を示す概略回路図である。

【図 1 2】本発明の実施の形態の液晶表示装置の駆動波形を示すタイミングチャートであ

10

20

30

40

50

る。

【図 1 3】本発明の実施の形態の液晶表示装置の駆動波形を示すタイミングチャートである。

【図 1 4】本発明の実施の形態の液晶表示装置を示す概略回路図である。

【図 1 5】本発明の実施の形態の液晶表示装置の交流駆動回路を示す概略回路図である。

【図 1 6】本発明の実施の形態の液晶表示装置の駆動波形を示すタイミングチャートである。

【図 1 7】本発明の実施の形態の液晶表示装置の交流駆動回路を示す概略回路図である。

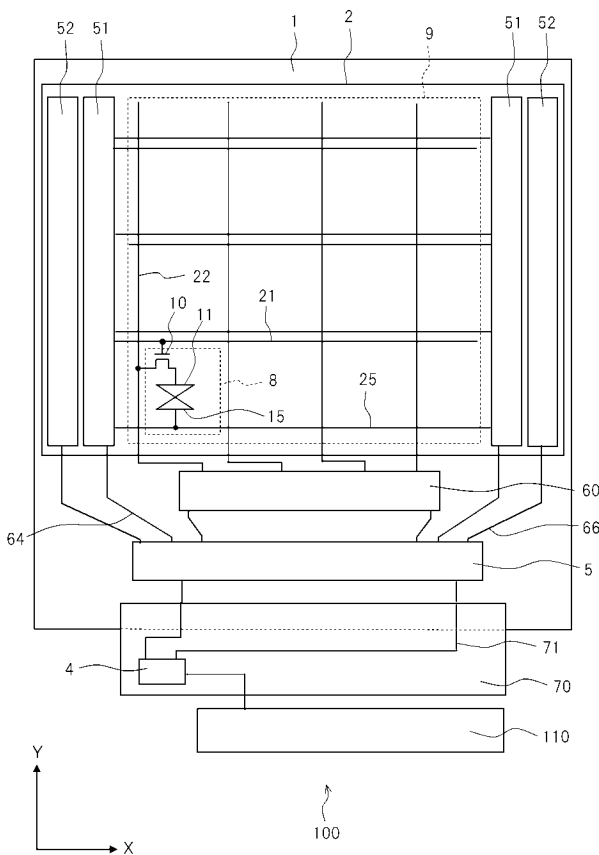
【符号の説明】

【0123】

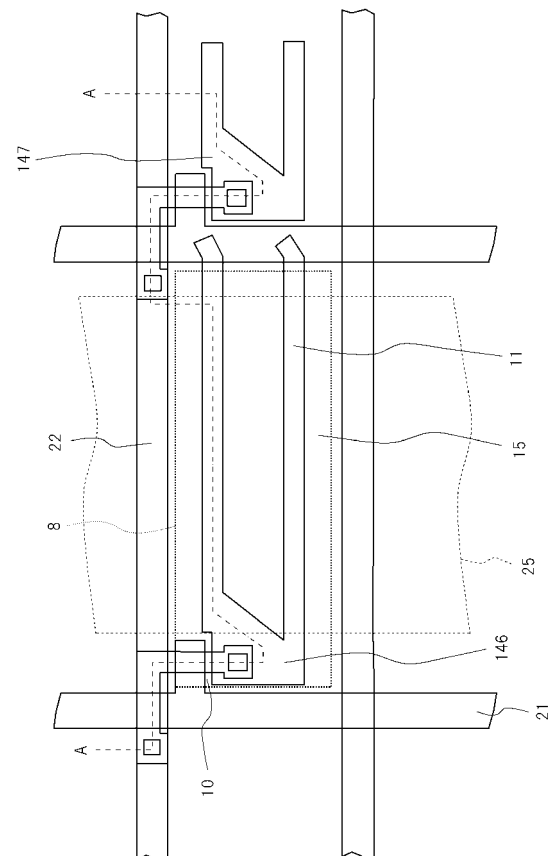
1 液晶表示パネル、2 TFT基板、5 駆動回路、8 画素部、9 表示領域、10 スwitchング素子（薄膜トランジスタ）、11 画素電極、21 走査信号線、22 映像信号線、70 フレキシブル基板、100 液晶表示装置。

10

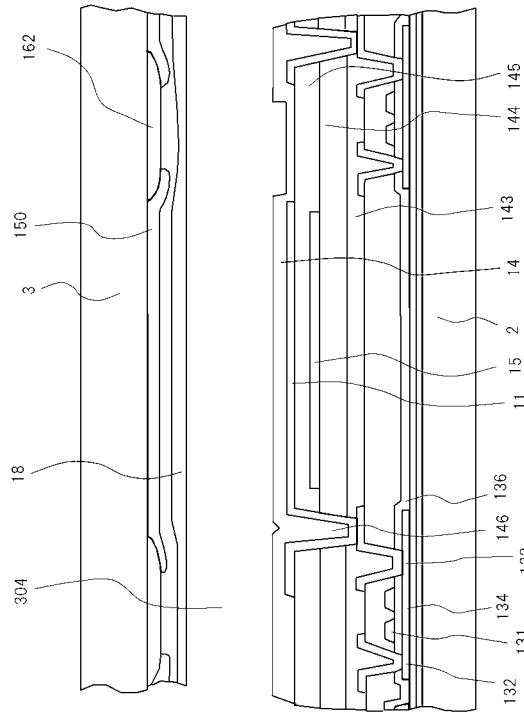
【図 1】



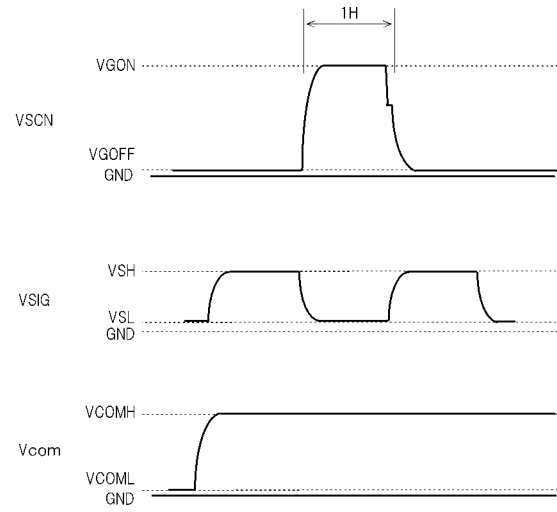
【図 2】



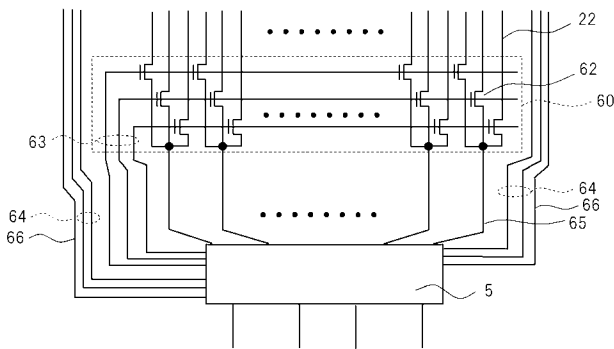
【図 3】



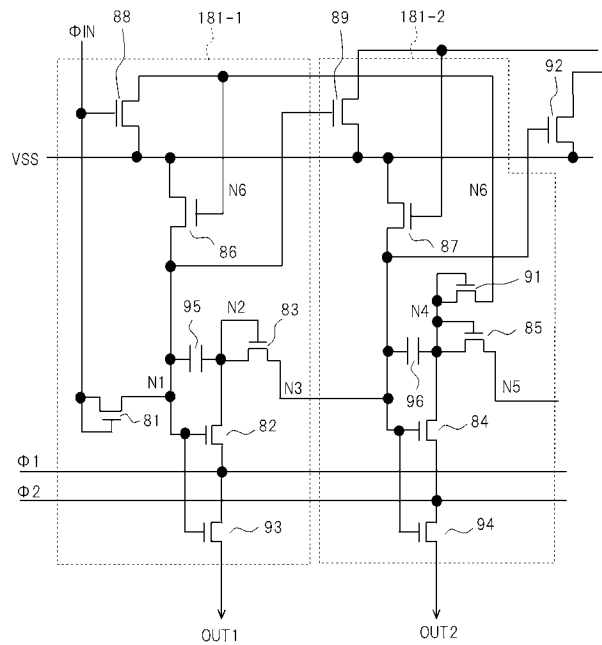
【図 4】



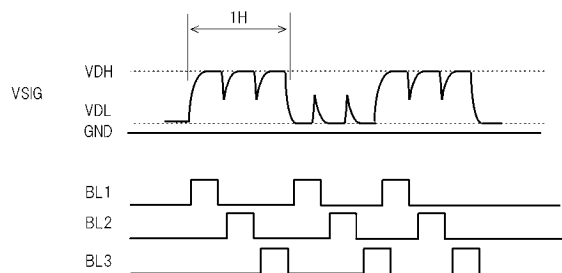
【図 5】



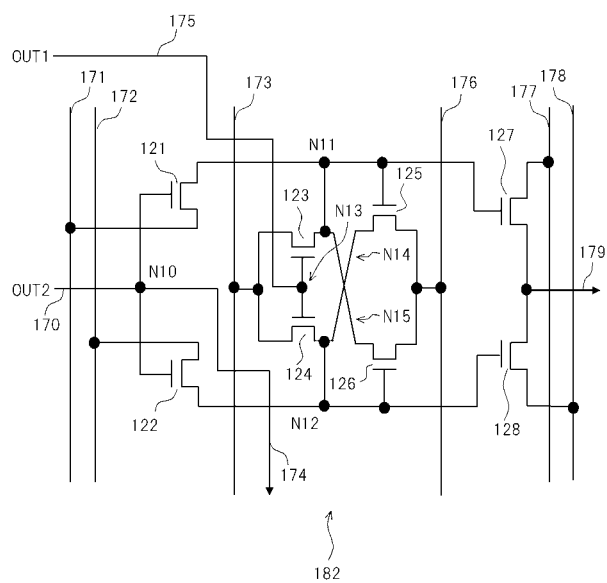
【図 7】



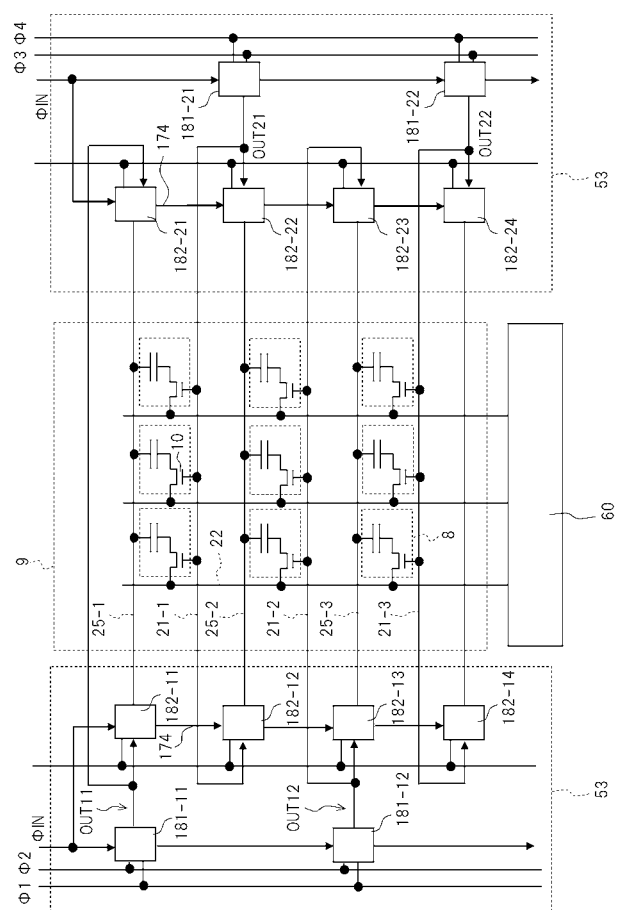
【図 6】



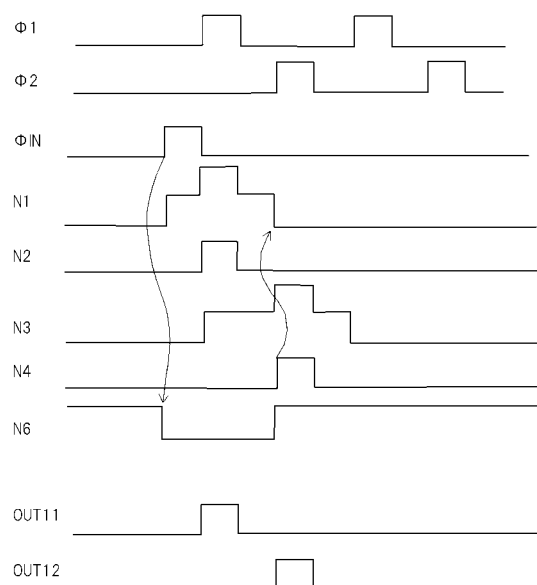
【図 9】



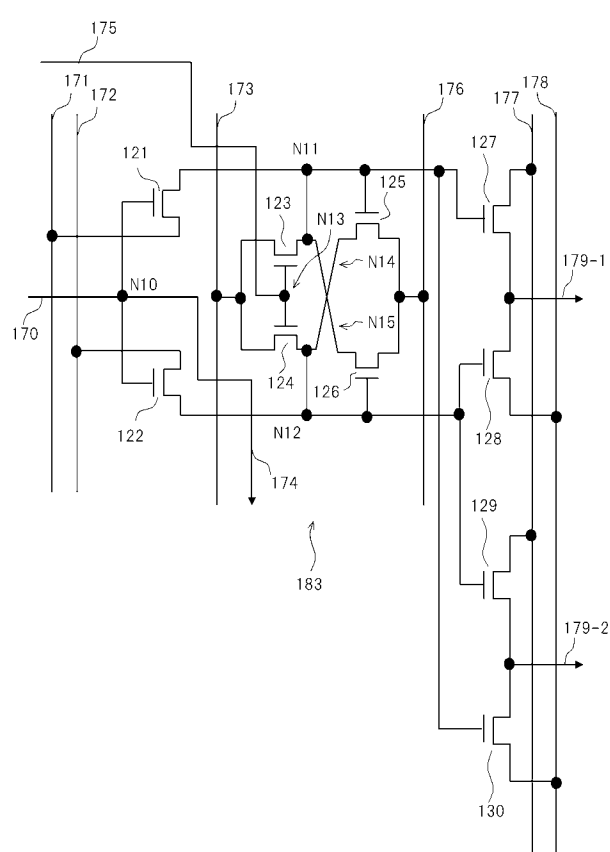
【図 1 1】



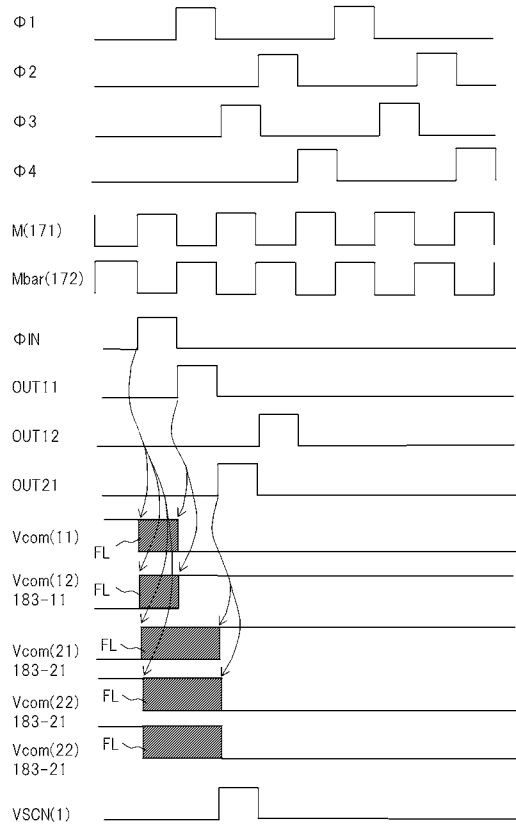
【図 13】



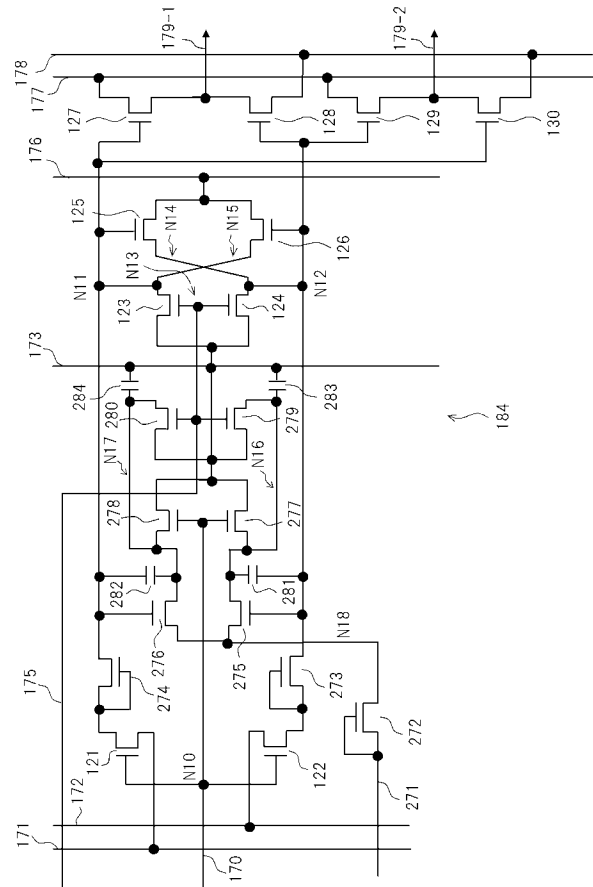
【図 15】



【図 16】



【図 17】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 8 0 S
G 0 9 G	3/20	6 8 0 T

F ターム(参考) 2H193 ZF22 ZF36

5C006	BB16	BC02	BC03	BC22	FA22	FA37	FA42	FA43	FA46	FA47
5C080	AA10	BB05	DD23	JJ02	JJ03	JJ04	JJ06	KK07	KK47	

专利名称(译)	液晶表示装置		
公开(公告)号	JP2010113247A	公开(公告)日	2010-05-20
申请号	JP2008287050	申请日	2008-11-07
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	佐藤秀夫 模正博 阿部裕行		
发明人	佐藤 秀夫 模 正博 阿部 裕行		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.622.P G09G3/20.623.U G09G3/20.622.G G09G3/20.623.R G09G3/20.621.M G09G3/20.622.D G09G3/20.623.D G09G3/20.680.S G09G3/20.680.T		
F-TERM分类号	2H093/NC10 2H093/NC12 2H093/ND42 2H093/ND43 2H093/ND60 2H193/ZF22 2H193/ZF36 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC22 5C006/FA22 5C006/FA37 5C006/FA42 5C006/FA43 5C006/FA46 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD23 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK47 2H193/ZA04 2H193/ZA08 2H193/ZA09 2H193/ZB07 2H193/ZC23 2H193/ZC25 2H193/ZD12 2H193/ZD23 2H193/ZF23 2H193/ZF24 2H193/ZF44 2H193/ZF59 2H193/ZG02 2H193/ZH38 2H193/ZQ16		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过减轻用于驱动对电极的驱动电路的负担，提供用于小型便携式装置的液晶显示装置和具有良好显示质量的液晶显示装置。

一种液晶显示装置，包括液晶显示元件和液晶驱动电路，液晶驱动电路包括从扫描信号线的左端驱动的第一扫描驱动电路，从右端驱动的第二驱动电路并且具有反电压输出电路，用于从左和右驱动一个反电极信号线。扫描驱动电路同样地布置在左侧和右侧，并且减少了驱动对电极的负担。点域1

