

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-129576

(P2008-129576A)

(43) 公開日 平成20年6月5日(2008.6.5)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 611E	5C080
	G09G 3/20 611D	
	G09G 3/20 622C	
審査請求 有 請求項の数 18 O L (全 12 頁) 最終頁に続く		

(21) 出願番号	特願2007-159702 (P2007-159702)	(71) 出願人	501426046 エルジー・フィリップス エルシーデー カンパニー、リミテッド
(22) 出願日	平成19年6月18日 (2007.6.18)		
(31) 優先権主張番号	10-2006-0116176		
(32) 優先日	平成18年11月23日 (2006.11.23)		
(33) 優先権主張国	韓国 (KR)		
		(74) 代理人	100064447 弁理士 岡部 正夫
		(74) 代理人	100085176 弁理士 加藤 伸晃
		(74) 代理人	100094112 弁理士 岡部 譲
		(74) 代理人	100096943 弁理士 臼井 伸一
		(74) 代理人	100101498 弁理士 越智 隆夫
		最終頁に続く	

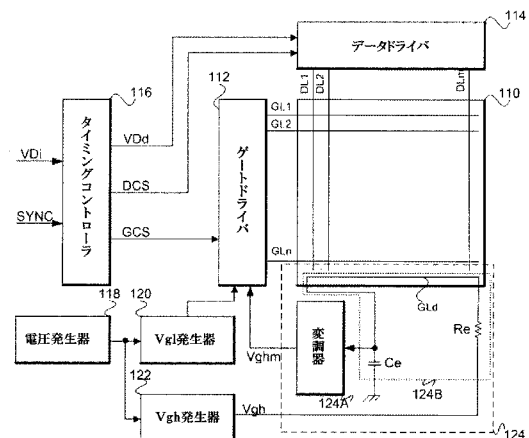
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】液晶パネルと関係なく、フリッカー及び干渉雑音などの発生を抑制する液晶表示装置を提供する。

【解決手段】液晶表示装置は、ゲートライン及びデータラインに接続された制御用スイッチ素子と、スイッチ素子に接続された液晶セルを含む液晶パネルと、ゲートラインの駆動に必要なゲートハイ電圧及びゲートロー電圧を発生するゲート電圧発生器と、ゲート電圧発生器からのゲートハイ電圧及びゲートロー電圧を利用して、一定の期間ずつイネーブルされると共に、順次シフトされるゲート走査信号をゲートラインにそれぞれ供給するゲートドライバと、ゲート電圧発生器からゲートドライバに供給されるゲートハイ電圧に負極性のインパルスが一定の周期ごとに付加されるように変調し、液晶パネルによって幅を調節して、ゲート走査信号の特定エッジのスタート時点が調節されるようにするゲート電圧変調部とを備える。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

ゲートライン及びデータラインにより区分された領域それぞれに、対応するゲートライン及び対応するデータラインに接続された制御用スイッチ素子、及び前記スイッチ素子に接続された液晶セルを含む液晶パネルと、

前記ゲートラインの駆動に必要なゲートハイ電圧及びゲートロー電圧を発生するゲート電圧発生器と、

前記ゲート電圧発生器からの前記ゲートハイ電圧及びゲートロー電圧を利用して、一定の期間ずつイネーブルされると共に、順次シフトされるゲート走査信号を前記ゲートラインにそれぞれ供給するゲートドライバと、

前記ゲート電圧発生器から前記ゲートドライバに供給される前記ゲートハイ電圧に負極性のインパルスが一定の周期ごとに付加されるように変調し、前記液晶パネルによって幅を調節して、前記ゲート走査信号の特定エッジのスタート時点が調節されるようにするゲート電圧変調部とを備えることを特徴とする液晶表示装置。

10

【請求項 2】

前記ゲート電圧変調部が、

前記ゲート電圧発生器及び前記ゲートドライバの間に接続され、前記ゲートハイ電圧に前記負極性のインパルスが付加されるように変調する変調器と、

前記ゲート電圧発生器、前記変調器及び前記液晶パネルの間に接続され、前記液晶パネルの一部分の抵抗値及び容量値のうち少なくとも一つにตอบสนองして、前記負極性のインパルスの幅が変更されるようにする時定数決定部とを備えることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記時定数決定部が、前記液晶パネル上の前記ゲートラインの抵抗値及び容量値のうち少なくとも一つにตอบสนองして、前記負極性のインパルスの幅を可変させることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、

前記時定数決定部が、前記変調器の入力端子に接続されたキャパシタと、前記ダミーゲートラインと共に、前記ゲート電圧発生器及び前記変調器の入力端子の間に接続される直列回路を形成する抵抗とを備えることを特徴とする請求項 2 に記載の液晶表示装置。

30

【請求項 5】

前記ダミーゲートラインが、最後のゲートラインの次に位置するように形成されたことを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記時定数決定部が、前記ダミーゲートラインと並列回路を形成する第 2 抵抗を追加で備えることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 7】

前記時定数決定部は、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが高ければ、前記負極性インパルスの幅を小さくし、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが低ければ、前記負極性インパルスの幅を大きくすることを特徴とする請求項 6 に記載の液晶表示装置。

40

【請求項 8】

前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、

前記時定数決定部が、前記変調器の入力端子に接続されたキャパシタと、前記ダミーゲートラインと共に、前記ゲート電圧発生器及び前記変調器の入力端子に接続される並列回路を形成する抵抗とを備えることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 9】

50

前記ダミーゲートラインが、最後のゲートラインの次に位置するように形成されたことを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

ゲートライン及びデータラインにより区分された領域それぞれに、対応するゲートライン及び対応するデータラインに接続された制御用スイッチ素子、及び前記スイッチ素子に接続された液晶セルを含む液晶パネルと、前記ゲートラインの駆動に必要なゲートハイ電圧及びゲートロー電圧を発生するゲート電圧発生器と、前記ゲート電圧発生器からの前記ゲートハイ電圧及びゲートロー電圧を利用して、一定の期間ずつイネーブルされると共に、順次シフトされるゲート走査信号を前記ゲートラインにそれぞれ供給するゲートドライバとを備える液晶表示装置の駆動方法において、

10

前記液晶パネル上の一部分の抵抗値及び容量値のうち少なくとも一つを感知する段階と、

前記感知された抵抗値及び容量値のうち少なくとも一つによって、前記ゲートハイ電圧に付加される負極性インパルスの幅を決める段階と、

前記決まった幅の負極性インパルスが、前記ゲート電圧発生器から前記ゲートドライバに供給される前記ゲートハイ電圧に、一定の周期ごとに付加されるように変調する段階と、

前記負極性インパルスが付加されたゲートハイ電圧によって、前記液晶パネル上の前記ゲートラインに供給される前記ゲート走査信号の特定エッジのスタート時点が調節されるようにする段階とを含むことを特徴とする液晶表示装置の駆動方法。

20

【請求項 11】

前記感知段階が、前記液晶パネル上の前記ゲートラインの抵抗値及び容量値のうち少なくとも一つを感知することを特徴とする請求項 10 に記載の液晶表示装置の駆動方法。

【請求項 12】

前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、

前記感知段階が、前記ダミーゲートラインを含む直列回路からの信号に応答する段階を含むことを特徴とする請求項 11 に記載の液晶表示装置の駆動方法。

【請求項 13】

前記装置が前記ダミーゲートラインと並列回路を形成する第 2 抵抗を追加で備え、

30

前記感知段階が、前記ダミーゲートラインを含む直並列回路からの信号に応答する段階を含むことを特徴とする請求項 12 に記載の液晶表示装置の駆動方法。

【請求項 14】

前記ダミーゲートラインが、最後のゲートラインの次に位置するように形成されたことを特徴とする請求項 12 に記載の液晶表示装置の駆動方法。

【請求項 15】

前記幅の決定段階は、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが高ければ、前記負極性インパルスの幅を小さくし、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが低ければ、前記負極性インパルスの幅を大きくすることを特徴とする請求項 12 に記載の液晶表示装置の駆動方法。

40

【請求項 16】

前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、

前記感知段階が、前記ダミーゲートラインを含む並列回路からの信号に応答する段階を含むことを特徴とする請求項 11 に記載の液晶表示装置の駆動方法。

【請求項 17】

前記ダミーゲートラインが、最後のゲートラインの次に位置するように形成されたことを特徴とする請求項 16 に記載の液晶表示装置の駆動方法。

【請求項 18】

前記幅の決定段階は、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一

50

つが高ければ、前記負極性インパルスの幅を小さくし、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが低ければ、前記負極性インパルスの幅を大きくすることを特徴とする請求項 16 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶パネル上に画像を表示する液晶表示装置及びその駆動方法に関し、特に、液晶パネルのゲートラインに、変調されたゲート走査信号が供給されるようにする液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

通常、液晶表示装置は、ビデオデータによって液晶の光透過率を調節して、ビデオデータに該当する画像を表示する。かかる液晶表示装置は、厚さを薄くしながらも画面のサイズを限界以上に大きくして具現することができる。尚、液晶表示装置は、スリム化及び軽量化を可能とする。したがって、液晶表示装置は、陰極線管 (Cathode Ray Tube) 表示装置の代わりに、コンピュータの表示装置またはテレビジョン受信機の表示装置として使用されている。

【0003】

ビデオデータに該当する画像を表示するために、液晶表示装置は、液晶パネルを駆動する駆動回路を備える。液晶パネルは、マトリックス (Matrix) 状に配列された画素セルを含む。各々の画素セルは、図 1 に示すように、データライン DL から液晶セルに供給される画素駆動信号を切り換えるために、ゲートライン GL 上のゲート走査信号に応答する薄膜トランジスタ MT を含む。前記薄膜トランジスタ MT を経由して液晶セル CLC に充電される電圧は、最初はデータライン DL 上の画素駆動信号の電圧レベルまで達した後、一定の電圧 ΔV_p の分落ちるようになる。それによって、液晶セル CLC に充電される電圧と、画素駆動信号の電圧との間には、一定の電圧 ΔV_p の偏差が発生する。これは、薄膜トランジスタ MT に存在する寄生容量に起因する。その結果、液晶パネル上に表示される画像には、フリッカー (Flicker) 及び干渉 (Crosstalk) 雑音などが現れる。

【0004】

このようなデータライン DL 上の画素駆動信号の電圧と液晶セル CLC に充電される電圧との差による影響を防止するために、ゲート走査信号の下降エッジ部分をなだらかに変調する液晶表示装置が提案されている。ゲート走査信号の変調機能を持つ従来の液晶表示装置は、図 2 に示すように、液晶パネル 10 上の多数のゲートライン GL1 ~ GLn を順次に駆動するためのゲートドライバ 12、液晶パネル 10 上の多数のデータライン DL1 ~ DLm に画素駆動電圧を供給するデータドライバ 14、及び前記ゲートドライバ 12 及びデータドライバ 14 を制御するタイミングコントローラ 16 を備える。

【0005】

ゲートドライバ 12 は、1 フレームの間、多数のゲートライン GL1 ~ GLn を順次に一定の期間 (例えば、一つの水平同期信号の期間)、イネーブル (Enable) する。そのために、ゲートドライバ 12 は、水平同期信号の周期ごとに順次にシフト (Shift) されるイネーブルパルスを排他的に有する多数のゲート走査信号を発生する。また、ゲートドライバ 12 は、ゲート走査信号がゲートロー電圧 (V_{gl}) とゲートハイ電圧 (V_{gh}) との間でスイングするように、ゲートロー電圧発生器 20 からのゲートロー電圧 (V_{gl}) 及びゲートハイ電圧発生器 22 からのゲートハイ電圧 (V_{gh}) を、選択的に多数のゲートライン GL1 ~ GLn の方に切り換える。

【0006】

ゲートハイ電圧発生器 22 からゲートドライバ 12 に供給されるゲートハイ電圧 (V_{gh}) は、一定の周期 (すなわち、水平同期信号の周期) ごとに、負極性のインパルスを有するように変調部 24 で変調される。変調部 24 は、ゲートハイ電圧発生器 22 及びゲ-

10

20

30

40

50

トドライバ１２との間に接続された変調器２４Ａ、前記変調器２４Ａ及びゲートハイ電圧発生器２２との間に接続された抵抗 R_e 、及び前記抵抗 R_e と変調器２４Ａの入力端子との接続点とベース電圧ライン（ GND ）との間に接続されたキャパシタ C_e を備える。前記抵抗 R_e の抵抗値及びキャパシタ C_e の容量値によって決定される時定数により、変調器２４Ａからゲートドライバ１２に供給される変調されたゲートハイ電圧に含まれた負極性インパルスの幅が一定に定まる。

【発明の開示】

【発明が解決しようとする課題】

【０００７】

しかし、ライン分の画素と接続されるゲートライン $GL_1 \sim GL_n$ は、液晶パネルによって抵抗値及び容量値で偏差が発生する。液晶パネルによるゲートラインの抵抗値及び容量値の偏差は、ゲートハイ電圧の負極性インパルスの幅を変化させて、液晶セル CLC に充電された電圧とデータライン DL 上の画素駆動信号の電圧との偏差（ V_p ）を発生させる。これは、ゲートハイ電圧のイネーブル区間が増減することに起因する。したがって、従来の液晶表示装置では、画像にフリッカー及び干渉雑音などが液晶パネルによって現われる。

10

【０００８】

本発明は、上述の問題点に鑑みてなされたもので、その目的は、液晶パネルと関係なくフリッカー及び干渉雑音などの発生を抑制するのに適合した液晶表示装置及びその駆動方法を提供することにある。

20

【課題を解決するための手段】

【０００９】

前記目的を達成すべく、本発明による液晶表示装置は、ゲートライン及びデータラインにより区分された領域それぞれに、対応するゲートライン及び対応するデータラインに接続された制御用スイッチ素子、及び前記スイッチ素子に接続された液晶セルを含む液晶パネルと、前記ゲートラインの駆動に必要なゲートハイ電圧及びゲートロー電圧を発生するゲート電圧発生器と、前記ゲート電圧発生器からの前記ゲートハイ電圧及びゲートロー電圧を利用して、一定の期間ずつイネーブルされると共に、順次シフトされるゲート走査信号を前記ゲートラインにそれぞれ供給するゲートドライバと、前記ゲート電圧発生器から前記ゲートドライバに供給される前記ゲートハイ電圧に負極性のインパルスが一定の周期ごとに付加されるように変調し、前記液晶パネルによって幅を調節して、前記ゲート走査信号の特定エッジのスタート時点が調節されるようにするゲート電圧変調部とを備えたものである。

30

【００１０】

また、前記ゲート電圧変調部が、前記ゲート電圧発生器及び前記ゲートドライバの間に接続され、前記ゲートハイ電圧に前記負極性のインパルスが付加されるように変調する変調器と、前記ゲート電圧発生器、前記変調器及び前記液晶パネルの間に接続され、前記液晶パネルの一部分の抵抗値及び容量値のうち少なくとも一つに応答して、前記負極性のインパルスの幅が変更されるようにする時定数決定部とを備えたものである。

【００１１】

40

また、前記時定数決定部が、前記液晶パネル上の前記ゲートラインの抵抗値及び容量値のうち少なくとも一つに応答して、前記負極性のインパルスの幅を可変させるものである。

【００１２】

また、前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、前記時定数決定部が、前記変調器の入力端子に接続されたキャパシタと、前記ダミーゲートラインと共に、前記ゲート電圧発生器及び前記変調器の入力端子の間に接続される直列回路を形成する抵抗とを備えたものである。

【００１３】

また、前記ダミーゲートラインが、最後のゲートラインの次に位置するように形成され

50

るものである。

【0014】

また、前記時定数決定部が、前記ダミーゲートラインと並列回路を形成する第2抵抗を追加で備えたものである。

【0015】

また、前記時定数決定部は、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが高ければ、前記負極性インパルスの幅を小さくし、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが低ければ、前記負極性インパルスの幅を大きくするものである。

【0016】

また、前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、前記時定数決定部が、前記変調器の入力端子に接続されたキャパシタと、前記ダミーゲートラインと共に、前記ゲート電圧発生器及び前記変調器の入力端子に接続される並列回路を形成する抵抗とを備えたものである。

【0017】

また、本発明による液晶表示装置の駆動方法は、液晶パネル上の一部分の抵抗値及び容量値のうち少なくとも一つを感知する段階と、前記感知された抵抗値及び容量値のうち少なくとも一つによって、前記ゲートハイ電圧に付加される負極性インパルスの幅を決める段階と、前記決まった幅の負極性インパルスが、前記ゲート電圧発生器から前記ゲートドライバに供給される前記ゲートハイ電圧に、一定の周期ごとに付加されるように変調する段階と、前記負極性インパルスが付加されたゲートハイ電圧によって、前記液晶パネル上の前記ゲートラインに供給される前記ゲート走査信号の特定エッジのスタート時点が調節されるようにする段階とを含むものである。

【0018】

また、前記感知段階が、前記液晶パネル上の前記ゲートラインの抵抗値及び容量値のうち少なくとも一つを感知するものである。

【0019】

また、前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、前記感知段階が、前記ダミーゲートラインを含む直列回路からの信号に応答する段階を含むものである。

【0020】

また、前記装置が前記ダミーゲートラインと並列回路を形成する第2抵抗を追加で備え、前記感知段階が、前記ダミーゲートラインを含む直並列回路からの信号に応答する段階を含むものである。

【0021】

また、前記幅の決定段階は、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが高ければ、前記負極性インパルスの幅を小さくし、前記ダミーゲートラインの抵抗値及び容量値のうち少なくとも一つが低ければ、前記負極性インパルスの幅を大きくするものである。

【0022】

また、前記液晶パネルが、前記ゲートラインと平行に形成されたダミーゲートラインを追加で備え、前記感知段階が、前記ダミーゲートラインを含む並列回路からの信号に応答する段階を含むものである。

【発明の効果】

【0023】

本発明による液晶表示装置及びその駆動方法によれば、液晶パネル上のゲートラインの抵抗値及び容量値のうち少なくとも一つに反比例して、適応的に幅が変わる負極性インパルスを持つゲートハイ電圧が変調される。このような変調されたゲートハイ電圧は、ゲートラインに供給されたゲート走査信号の下降エッジのスタート時点を抑えたり早めたりして、液晶セルの電荷充電量（または電荷充電時間）を多くしたり少なくしたりする。し

10

20

30

40

50

たがって、液晶セルに充電された電圧とデータライン上の画素駆動信号の電圧との偏差 ΔV_p が液晶パネルと関係なく、最小化する。その結果、液晶パネルが変更されても（すなわち、液晶パネルとは関係なく）、本発明による液晶表示装置を介して表示される画像には、フリッカー及び干渉雑音などが現れなくなる。

【発明を実施するための最良の形態】

【0024】

以下、本発明の好ましい実施の形態を、添付の図面に基づき詳細に説明する。

【0025】

図3は、本発明の実施の形態による液晶表示装置を概略的に示すブロック図である。図3に示すように、本発明の実施の形態による液晶表示装置は、液晶パネル110上の多数のゲートラインGL1～GLnに接続されたゲートドライバ112、及び液晶パネル110上の多数のデータラインDL1～DLmに接続されたデータドライバ114を備える。多数のゲートラインGL1～GLn及び多数のデータラインDL1～DLmは、互いに交差するように液晶パネル110上に形成されて、多数の画素領域を定義する。多数の画素領域の各々には、図1に図示されたような画素が形成される。液晶パネル110上の画素各々の構成及び作用は図1から明白なので、その詳細な説明は省略する。また、液晶パネル110には、ゲートラインGL1～GLnと平行に、ダミーゲートラインGLdが形成される。前記ダミーゲートラインGLdは、ゲートラインGL1～GLnと等しい長さを持つ。前記ダミーゲートラインGLdは、最後のゲートラインGLnの次の位置に形成されているが、一番目のゲートラインGL1の上側に、または隣接する任意のゲートラインの間に形成されることもできる。さらに、ダミーゲートラインGLdには、図示されていない1ライン分のダミー画素セルが接続されることもできる。このようなダミーゲートラインGLdは、ゲートラインGL1～GLn各々の抵抗値及び容量値を感知するためのセンサとして使われる。これによって、ダミーゲートラインGLdは、数kΩの抵抗値を有する。

【0026】

ゲートドライバ112は、1フレームの間、多数のゲートラインGL1～GLnを順次に一定の期間（例えば、一つの水平同期信号の期間）、イネーブル（Enable）する。そのために、ゲートドライバ112は、水平同期信号の週期ごとに順次にシフト（Shift）されるイネーブルパルスを経過的に持つ多数のゲート走査信号を発生する。多数のゲート走査信号それぞれに含まれたゲートイネーブルパルスは、水平同期信号の期間と等しい幅を持つ。多数のゲート走査信号それぞれに含まれたイネーブルパルスは、フレーム週期ごとに一度ずつ発生する。このような多数のゲート走査信号を発生するために、ゲートドライバ112は、タイミングコントローラ116からのゲート制御信号らGCSに应答する。ゲート制御信号GCSには、ゲートスタートパルスGSP及びゲートクロックGSCなどが含まれる。ゲートスタートパルスGSPは、フレーム期間のスタート時点から一つの水平同期信号の期間に該当する特定論理（例えば、ハイ論理）のパルスを持つ。ゲートクロックGSCは、水平同期信号と等しい周期を持つ。

【0027】

データドライバ114は、多数のゲートラインGL1～GLnのうち何れか一つがイネーブルされる度に、データラインDL1～DLmの数に該当する（すなわち、1ゲートラインに配列された画素の数に該当する）画素駆動信号を発生する。1ライン分の画素駆動信号の各々は、対応するデータラインDLを経由して、液晶パネル110上の対応する画素（すなわち、液晶セル）に供給される。ゲートラインGL上に配列された画素の各々は、画素駆動信号の電圧レベルに該当する光量を通過させる。1ライン分の画素駆動信号を発生するために、データドライバ114は、ゲート走査信号に含まれたイネーブルパルスの期間ごとに、1ライン分の画素データを順次に入力する。データドライバ114は、順次入力された1ライン分の画素データを、同時にアナログ形態の画素駆動信号に変換する。

【0028】

ゲートドライバ 112 及びデータドライバ 114 は、タイミングコントローラ 116 により制御される。タイミングコントローラ 116 は、図示していない外部のビデオデータソース（例えば、テレビジョン受信モジュールに含まれた映像信号復調部またはコンピュータシステムに含まれたグラフィックカード）から同期信号 SYNC を入力する。外部のビデオデータソースから供給される同期信号 SYNC には、データクロック (Dclk)、水平同期信号 (Hsync) 及び垂直同期信号 (Vsync) などが含まれる。タイミングコントローラ 116 は、同期信号 SYNC を利用して、ゲートドライバ 112 がフレームごとに液晶パネル 110 上の多数のゲートライン GL1 ~ GLn が順次に走査されるようにする多数のゲート走査信号を発生するのに必要なゲート制御信号 GCS を生成する。また、タイミングコントローラ 116 は、データドライバ 114 が、ゲートライン GL がイネーブルされる周期ごとに 1 ライン分の画素データを順次に入力し、その順次入力された 1 ライン分の画素データを、アナログ形態の画素駆動信号に変換及び出力するのに必要なデータ制御信号 DCS を発生する。さらに、タイミングコントローラ 116 は、ビデオデータソースからフレーム単位（1 枚の画像単位）で区分された画素データストリーム VDi を入力する。タイミングコントローラ 116 は、画素データストリーム VDi を 1 ライン分ずつ画素データストリーム VDd で区分し、その区分された 1 ライン分の画素データストリーム VDd をデータドライバ 114 に供給する。

10

【0029】

図 3 の液晶表示装置は、電圧発生器 118 に共通に接続されたゲートロー電圧発生器 120 及びゲートハイ電圧発生器 122 を含む。ゲートロー電圧発生器 120 は、電圧発生器 118 からの第 1 供給電圧 (Vcc1) またはベース電圧 (GND) をレベルシフトして、低電位電圧レベルを一定に維持するゲートロー電圧を発生する。このゲートロー電圧発生器 120 で発生されたゲートロー電圧 Vgl はゲートドライバ 112 に供給される。同様に、ゲートハイ電圧発生器 122 も、電圧発生器 118 からの第 2 供給電圧 (Vcc2) をレベルシフトして、高電位電圧レベルを一定且つ安定的に維持するゲートハイ電圧 Vgh を発生する。第 2 供給電圧 (Vcc2) は、前記の第 1 供給電圧 (Vcc1) に比べて、高い電圧レベルを持つ。このようにゲートハイ電圧発生器 122 で発生されたゲートハイ電圧 Vgh は、ゲートドライバ 112 の方に伝送される。

20

【0030】

ゲートハイ電圧発生器 122 及びゲートドライバ 112 の間には、変調部 124 が接続される。変調部 124 は、液晶パネル 110 上のゲートライン GL の抵抗値及び容量値に準じて可変する傾斜の負極性のインパルスが、ゲートハイ電圧 Vgh に含まれるようにする。そのために、変調部 124 は、ゲートハイ電圧発生器 122 及びゲートドライバ 112 の間に接続された変調器 124A と、ゲートハイ電圧発生器 122 及び変調器 124A の間に接続されたパネル適応型時定数決定部 124B とを備える。変調器 124A は、一定の周期（すなわち、水平同期信号の周期）ごとに負極性のインパルスを発生する。変調器 124A は、発生された負極性のインパルスをゲートハイ電圧 Vgh に付加して、変調されたゲートハイ電圧 Vghm を発生する。このように変調器 124A によって、負極性のインパルスがゲートハイ電圧 Vgh に付加されるように変調されたゲートハイ電圧 Vghm は、ゲートドライバ 112 に供給される。

30

40

【0031】

パネル適応型時定数決定部 124B は、液晶パネル 110 上のダミーゲートライン GLd と共に直列回路を成すように、ゲートハイ電圧発生器 122 及び変調器 124A の間に接続された抵抗 Re と、変調器 124A の入力端子及びベース電圧ライン GND の間に接続されたキャパシタ Ce とを備える。ダミーゲートライン GLd 及び抵抗 Re の抵抗値の合計と、ダミーゲートライン GLd 及びキャパシタ Ce の容量値の合計とによって、変調器 124A で発生される負極性インパルスの幅が決まる。ダミーゲートライン GLd の抵抗値と容量値は、液晶パネル 110 によって大きくなるかまたは小さくなることもある。これによって、ダミーゲートライン GLd 及び抵抗 Re の抵抗値の合計とダミーゲートライン GLd 及びキャパシタ Ce の容量値の合計も増減することができる。その結果、ダミ

50

ーゲートライン $G L d$ 及び抵抗 $R e$ の抵抗値の合計とダミーゲートライン $G L d$ 及びキャパシタ $C e$ の容量値の合計による時定数も、液晶パネル 110 (すなわち、ダミーゲートライン $G L d$ の抵抗値及び容量値) によって増減調節される。このようにパネル適応型時定数決定部 124B により時定数が増減するので、変調器 124A によりゲートハイ電圧 $V g h$ に付加される負極性のインパルスの幅が、図 4 の $G H M m$ 、 $G H M i$ 、 $G H M d$ と共に、液晶パネル 110 に反比例して、適応的に増減する。言い換えれば、変調器 124A から出力される変調されたゲートハイ電圧 $G H M$ のイネーブル区間が、ダミーゲートライン $G L d$ の抵抗値及び容量値に比例して、適応的に増減する。

【0032】

例えば、液晶パネル 110 によって変わるダミーゲートライン $G L d$ の抵抗値及び容量値が平均値 (または、製作者により設計された抵抗値及び容量値) を持つ場合、変調器 124A から出力される変調されたゲートハイ電圧 $G H M$ のイネーブル区間が、図 4 の $G H M m$ での $G E I m$ の長さを持つとする。このために、前記抵抗 $R e$ は、数 $k \Omega$ の抵抗値を持つように設定される。この場合、ダミーゲートライン $G L d$ の抵抗値及び容量値が平均値より大きくなると、変調器 124A から出力される変調されたゲートハイ電圧 $G H M$ のイネーブル区間は、図 4 の $G H M i$ での $G E I i$ のように長くなる。一方、ダミーゲートライン $G L d$ の抵抗値及び容量値が平均値より小さくなると、変調器 124A から出力される変調されたゲートハイ電圧 $G H M$ のイネーブル区間は、図 4 の $G H M d$ での $G E I d$ のように短くなる。

【0033】

このように変調されたゲートハイ電圧 $V g h m$ により、ゲートドライバ 112 から液晶パネル 110 上のゲートライン $G L 1 \sim G L n$ に順次 to 供給されるゲート走査信号 $G S S$ は、図 4 に示すように、下降エッジのスタート時点が早く、または遅くなる。例えば、 $G H M m$ のような変調されたゲートハイ電圧 $G H M$ が発生されると (すなわち、液晶パネル 110 上のゲートライン $G L$ の抵抗値及び容量値が平均値を持つ場合)、ゲート走査信号 $G S S$ はゲートハイ電圧 $V g h$ でイネーブルされた後、中間のイネーブル区間 $G E I m$ に該当する期間が経過した時点から減少する。これによって、液晶セル $C L C$ に充電される電圧とデータライン $D L$ 上の画素駆動信号の電圧との偏差 $V p$ が最小になる。 $G H M i$ のような変調されたゲートハイ電圧 $G H M$ が発生されると (すなわち、液晶パネル 110 上のゲートライン $G L$ の抵抗値及び容量値が平均値より大きい場合)、ゲート走査信号 $G S S$ はゲートハイ電圧 $V g h$ でイネーブルされた後、中間のイネーブル区間 $G E I m$ より長いイネーブル区間 $G E I i$ に該当する期間が経過して遅くなった時点から減少する。これによって、液晶セル $C L C$ に充電される電圧とデータライン $D L$ 上の画素駆動信号の電圧との偏差 $V p$ が最小になる。これは、液晶セル $C L C$ の電荷充電量 (または時間) が増加することに起因する。 $G H M d$ のような変調されたゲートハイ電圧 $G H M$ が発生されると (すなわち、液晶パネル 110 上のゲートライン $G L$ の抵抗値及び容量値が平均値より小さな場合)、ゲート走査信号 $G S S$ はゲートハイ電圧 $V g h$ でイネーブルされた後、中間のイネーブル区間 $G E I m$ より短いイネーブル区間 $G E I d$ に該当する期間が経過して、早い時点から減少する。したがって、液晶セル $C L C$ に充電される電圧とデータライン $D L$ 上の画素駆動信号の電圧との偏差 $V p$ が最小になる。これは、液晶セル $C L C$ の電荷充電量 (または時間) が減少することに起因する。

【0034】

このように、液晶パネル 110 上のゲートライン $G L$ の抵抗値及び容量値に反比例して、適応的に幅が変わる負極性のインパルスを持つゲートハイ電圧が変調される。このような変調されたゲートハイ電圧は、ゲートラインに供給されたゲート走査信号の下降エッジのスタート時点を変ばしたり早めたりして、液晶セル $C L C$ の電荷充電量 (または電荷充電時間) を多くしたり少なくしたりする。したがって、液晶セル $C L C$ に充電された電圧とデータライン $D L$ 上の画素駆動信号の電圧との偏差 $V p$ が最小化する。この結果、液晶パネル 110 が変更されても、本発明による液晶表示装置を介して表示される画像では、フリッカー及び干渉雑音などが現われなくなる。

10

20

30

40

50

【 0 0 3 5 】

例えば、パネル適応型時定数決定部 1 2 4 B は、ダミーゲートライン G L d と並列に連結される第 2 の抵抗を追加で備えることができる。

【 0 0 3 6 】

上述した本発明の好ましい実施の形態は、例示の目的のために開示されたものであり、本発明の属する技術の分野における通常の知識を有する者であれば、本発明の技術的思想を逸脱しない範囲内で、様々な置換、変形、及び変更が可能である。

【 0 0 3 7 】

例えば、パネル適応型時定数決定部 1 2 4 B がダミーゲート G L d と並列に連結される第 2 抵抗を追加で備えることができる。この場合、時定数を決める容量値の合計と抵抗値の変化幅がダミーゲートラインの容量値及び抵抗値の変化幅より小さく調節される。したがって、ゲート走査信号の下降エッジの時点の変化幅も、微細に調節されることができる。

10

【 0 0 3 8 】

他の形態で、パネル適応型時定数決定部 1 2 4 B は、ダミーゲートライン G L d と直列接続された抵抗 R e の代りに、ダミーゲートライン G L d と並列回路を成すように接続された抵抗を含むこともできる。この場合、並列抵抗の抵抗値は、ダミーゲートライン G L d の抵抗値より大きく設定される。

したがって、保護されるべき本発明の技術的思想及び範囲は、添付の特許請求の範囲により定まるものであろう。

20

【 図面の簡単な説明 】

【 0 0 3 9 】

【 図 1 】 液晶パネル上の画素セルを示す回路図である。

【 図 2 】 従来の液晶表示装置を概略的に示すブロック図である。

【 図 3 】 本発明の実施の形態に係るよるパネル適応型液晶表示装置を概略的に示す回路図である。

【 図 4 】 図 3 に図示された変調器及びゲートドライバから出力される信号を示す波形図である。

【 符号の説明 】

【 0 0 4 0 】

30

1 0、1 1 0 : 液晶パネル

1 2、1 1 2 : ゲートドライバ

1 4、1 1 4 : データドライバ

1 6、1 1 6 : タイミングコントローラ

1 8、1 1 8 : 電圧発生器

2 0、1 2 0 : ゲートロー電圧発生器

2 2、1 2 2 : ゲートハイ電圧発生器

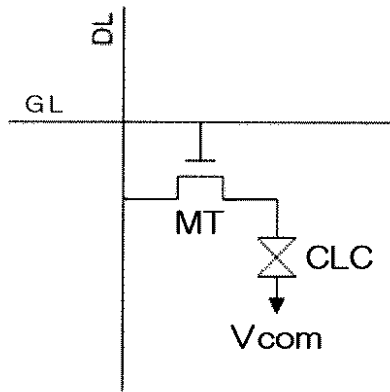
2 4、1 2 4 : 変調部

C e : キャパシタ

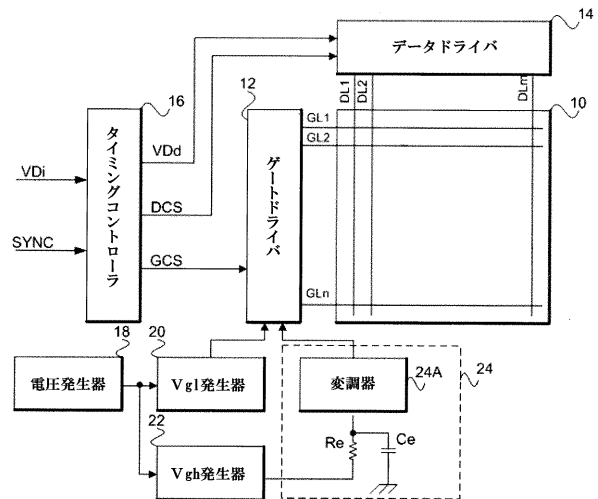
R e : 抵抗

40

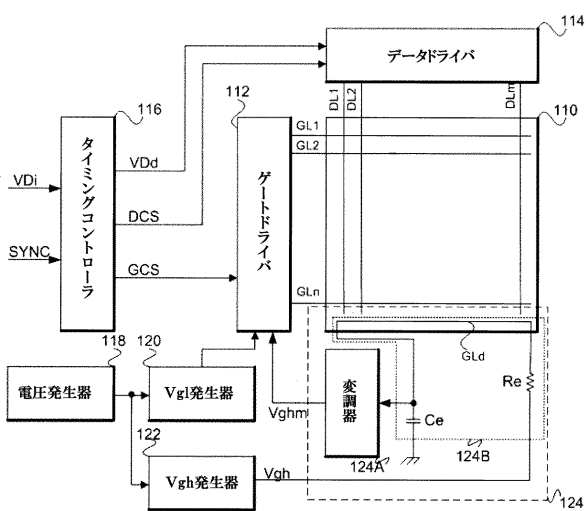
【図 1】



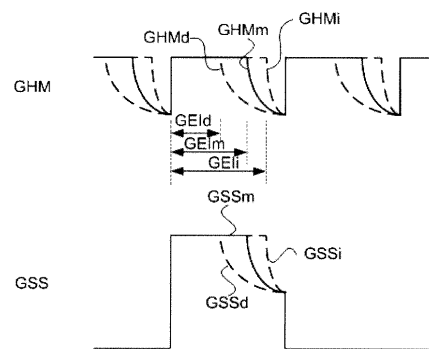
【図 2】



【図 3】



【図 4】



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 2 2 G	
	G 0 9 G 3/20 6 8 0 H	

(74)代理人 100104352
弁理士 朝日 伸光

(74)代理人 100128657
弁理士 三山 勝巳

(72)発明者 チョン インヨン
大韓民国 キョンブク チルゴックン ソジヨクブ ジュンリ ブヨン アパート 1 0 9 - 9 0
9

(72)発明者 チャン ビョンテ
大韓民国 キョンブク グミシ グピョンドン 4 5 4 ブヨン アパート 5 0 4 - 1 0 0 3

F ターム(参考) 2H093 NC09 NC11 ND10
5C006 AC11 AC22 AF42 BB16 BB27 BC03 BC06 BF37 FA23 FA25
5C080 AA10 BB05 DD06 DD10 DD28 FF01 FF11 JJ02 JJ04

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2008129576A	公开(公告)日	2008-06-05
申请号	JP2007159702	申请日	2007-06-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	チョンインヨン チャンビヨンテ		
发明人	チョン インヨン チャン ビヨンテ		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3674 G09G2320/0247 G09G2320/029		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.E G09G3/20.611.D G09G3/20.622.C G09G3/20.622.G G09G3/20.680.H		
F-TERM分类号	2H093/NC09 2H093/NC11 2H093/ND10 5C006/AC11 5C006/AC22 5C006/AF42 5C006/BB16 5C006/BB27 5C006/BC03 5C006/BC06 5C006/BF37 5C006/FA23 5C006/FA25 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD10 5C080/DD28 5C080/FF01 5C080/FF11 5C080/JJ02 5C080/JJ04		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020060116176 2006-11-23 KR		
其他公开文献	JP5403879B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够独立于液晶面板抑制闪烁，串扰噪声等的液晶显示装置。**ΣSOLUTION**：液晶显示装置包括：控制开关元件，连接到栅极线和数据线；液晶面板，包括连接到开关元件的液晶单元；栅极电压发生器，用于产生驱动栅极线所需的栅极高电压和栅极低电压；栅极驱动器，利用来自栅极电压发生器的栅极高电压和栅极低电压，在每个恒定周期使能，并提供分别连续移位到栅极线的栅极扫描信号；栅极电压调制部分执行调制，使得在每个恒定周期将负极性脉冲加到从栅极电压发生器提供给栅极驱动器的栅极高电压，通过液晶面板控制宽度和调整栅极扫描信号的指定边缘的起始点。**Σ**

