

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-107369

(P2008-107369A)

(43) 公開日 平成20年5月8日(2008.5.8)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 525	5C006
G09G 3/20 (2006.01)	G02F 1/133 550	5C080
	G02F 1/133 575	
	G09G 3/20 611E	
審査請求 未請求 請求項の数 49 O L (全 39 頁) 最終頁に続く		

(21) 出願番号	特願2005-25245 (P2005-25245)	(71) 出願人	000005049
(22) 出願日	平成17年2月1日(2005.2.1)		シャープ株式会社
			大阪府大阪市阿倍野区長池町22番22号
		(74) 代理人	100078282
			弁理士 山本 秀策
		(74) 代理人	100062409
			弁理士 安村 高明
		(74) 代理人	100107489
			弁理士 大塩 竹志
		(72) 発明者	東野 洋之
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	梅原 哲也
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		最終頁に続く	

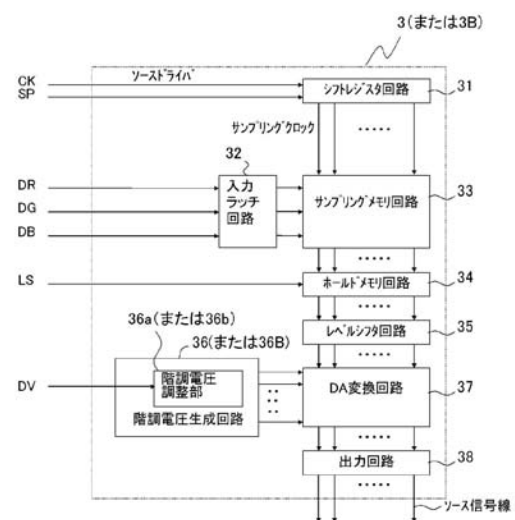
(54) 【発明の名称】 液晶表示装置および液晶表示駆動回路

(57) 【要約】

【課題】 階調特性を変化させることなくフリッカ現象を低減させる。

【解決手段】 各ソースドライバ3内の階調電圧生成回路16に、第X階調の正極性階調電圧V_{HX}および第X階調の負極性階調電圧V_{LX}を電荷引き込み量Δだけ増加させる階調電圧調整部16aを設ける。ゲート信号線方向の電荷引き込み量ΔVの傾斜に合わせて、ドライバ単位で正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象を抑制することができる。また、転写ブロックにおける電荷引き込み量ΔVの水平方向および垂直方向の偏差に合わせて、1フレーム内で1水平ラインまたは複数ライン毎に正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象を抑制することができる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

表示用の階調電圧が生成される階調電圧生成回路が設けられ、複数の走査信号線と複数の映像信号線とが互いに交差して設けられ、両信号線で区切られた絵素部が 2 次元状に複数配設され、映像データ信号に応じた該階調電圧が各絵素部毎に供給されて表示を行う液晶表示装置において、

該階調電圧生成回路に、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する階調電圧調整部が設けられている液晶表示装置。

【請求項 2】

前記複数の映像信号線に前記階調電圧を供給するソースドライバに該階調電圧および各種制御信号を出力するコントロール IC が設けられ、該コントロール IC 内に前記階調電圧生成回路が設けられている請求項 1 に記載の液晶表示装置。

【請求項 3】

前記複数の映像信号線に前記階調電圧を供給するソースドライバが設けられ、該ソースドライバ内に前記階調電圧生成回路が設けられている請求項 1 に記載の液晶表示装置。

【請求項 4】

複数の走査信号線と複数の映像信号線とが互いに交差して設けられ、両信号線で区切られた絵素部がマトリクス状に複数配設された表示部と、

該表示部の周辺に所定数の映像信号線毎に設けられ、正極性または負極性の階調電圧を映像信号として該映像信号線に選択的に供給する複数のソースドライバと、

該表示部の周辺に所定数の走査信号線毎に設けられ、各絵素部駆動用の走査信号を該走査信号線に選択的に供給する複数のゲートドライバとを有し、

各ソースドライバ内にそれぞれ、表示用の階調電圧が生成される階調電圧生成回路がそれぞれ設けられ、該階調電圧生成回路に、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する階調電圧調整部が設けられている液晶表示装置。

【請求項 5】

前記絵素部は、前記両信号線の交差部近傍の走査信号線が制御端子に接続され、該交差部近傍の映像信号線が一方駆動領域に接続されたスイッチ素子と、該スイッチ素子の他方駆動領域が接続された絵素電極とを有する請求項 1 ~ 4 のいずれかに記載の液晶表示装置。

【請求項 6】

前記階調電圧調整部は、1 フレーム内において一または複数の映像信号線毎に、前記第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する請求項 1 ~ 4 のいずれかに記載の液晶表示装置。

【請求項 7】

前記階調電圧調整部は、1 フレーム内において一または複数の走査信号線毎に、前記第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する走査信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する請求項 1 ~ 4 および 6 のいずれかに記載の液晶表示装置。

【請求項 8】

前記階調電圧調整部は、前記ソースドライバ単位で、前記第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する請求項 4 に記載の液晶表示装置。

【請求項 9】

前記階調電圧調整部は、前記ゲートドライバ単位で、前記第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する走査信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する請求項 4 または 8 に記載の液晶表示装

10

20

30

40

50

置。

【請求項 10】

前記調整電圧は、前記走査信号線方向の電荷引き込み量 ΔV の傾斜に合わせて設定される請求項 6 または 8 に記載の液晶表示装置。

【請求項 11】

前記調整電圧は、前記映像信号線方向の電荷引き込み量 ΔV の傾斜に合わせて設定される請求項 7 または 9 に記載の液晶表示装置。

【請求項 12】

前記調整電圧は、複数領域分割転写により生じる電荷引き込み量 ΔV のパネル面内偏差が水平方向および / または垂直方向の偏差である場合に、転写ブロックの水平方向および / または垂直方向の電荷引き込み量 ΔV の偏差に合わせて設定される請求項 6 ~ 11 のいずれかに記載の液晶表示装置。

10

【請求項 13】

前記階調電圧調整部は、前記一または複数の走査信号線の選択駆動タイミング毎に、または前記ゲートドライバの駆動タイミング単位で、前記調整電圧が加算された電圧またはこれに対応した電圧を、対応する走査信号線に接続された絵素部の電荷引き込み量 ΔV に最適なように時間軸で変化させる請求項 7 または 9 に記載の液晶表示装置。

【請求項 14】

前記階調電圧調整部は、前記第 X 階調の正極性階調電圧 $V_H(X)$ を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に前記調整電圧だけ高くするようにシフトさせ、該第 X 階調の負極性階調電圧 $V_L(X)$ を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に該調整電圧だけ高くするようにシフトさせる請求項 1, 4, 6 ~ 9 および 13 のいずれかに記載の液晶表示装置。

20

【請求項 15】

前記階調電圧生成回路は、正負の基準電圧から正負の複数の参照電圧を生成する第 1 の電圧分割回路と、正極性の参照電圧から正極性の階調電圧を生成する第 2 の電圧分割回路と、負極性の参照電圧から負極性の階調電圧を生成する第 3 の電圧分割回路とを有し、前記階調電圧調整部は、該第 1 の電圧分割回路からの参照電圧から出力調整電圧だけ増加させた電圧またはこれに対応する電圧を、該第 2 の電圧分割回路および該第 3 の電圧分割回路にそれぞれ出力する請求項 1 ~ 4 のいずれかに記載の液晶表示装置。

30

【請求項 16】

前記階調電圧調整部は、前記第 1 の電圧分割回路からの正極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 2 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力し、該第 1 の電圧分割回路からの負極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 3 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力する請求項 15 に記載の液晶表示装置。

【請求項 17】

前記階調電圧調整部は、コントロール IC から供給される階調電圧調整信号に応じて調整電圧を生成する調整電圧生成回路と、該調整電圧生成回路からの出力調整電圧を所定の参照電圧に加算した電圧を差動増幅する差動増幅回路とを有している請求項 1, 4, 6 ~ 9 および 13 ~ 15 のいずれかに記載の液晶表示装置。

40

【請求項 18】

前記調整電圧生成回路は、前記階調電圧調整信号の電圧値に応じて抵抗値が可変である可変抵抗素子と、該可変抵抗素子からの出力電圧が入力されるバッファ手段とを有する請求項 17 に記載の液晶表示装置。

【請求項 19】

前記可変抵抗素子はポテンションメータである請求項 18 に記載の液晶表示装置。

【請求項 20】

前記差動増幅回路は、正極性の最大階調電圧、該正極性の最小階調電圧、負極性の最大

50

階調電圧および該負極性の最小階調電圧に対してそれぞれ設けられており、それぞれ正極性入力端が、前記第 1 の電圧分割回路からの所定の参照電圧を出力する出力端と前記調整電圧生成回路の出力端とに接続され、その各出力端が前記第 2 の電圧分割回路および前記第 3 の電圧分割回路のいずれかに接続されている請求項 17 に記載の液晶表示装置。

【請求項 21】

前記差動増幅回路は、第 1 ～ 第 4 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最低値出力端側に出力し、

該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 3 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最低値出力端側に出力するように構成した請求項 20 に記載の液晶表示装置。

【請求項 22】

前記調整電圧生成回路は、各階調に応じた調整電圧を生成する第 1 ～ 第 n (n は 2 以上の自然数) の調整電圧生成回路を有しており、

前記差動増幅回路は、正極性側と負極性側の各階調電圧に対してそれぞれ $n \times 2$ 個設けられており、それぞれ正極性入力端が前記第 1 の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第 1 ～ 第 n の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第 2 の電圧分割回路の位置および第 3 の電圧分割回路の位置のいずれかに接続されている請求項 17 に記載の液晶表示装置。

【請求項 23】

前記調整電圧生成回路は、最大階調電圧、中間階調電圧および最小階調電圧に対してそれぞれ各階調に応じた調整電圧を生成する第 1 ～ 第 3 の調整電圧生成回路を有しており、

前記差動増幅回路は、その出力電圧値が正極性の最大階調電圧、正極性の中間階調電圧、正極性の最小階調電圧、負極性の最大階調電圧、負極性の中間階調電圧および負極性の最小階調電圧になるようにそれぞれ設けられており、それぞれ正極性入力端が前記第 1 の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第 1 ～ 第 3 の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第 2 の電圧分割回路および第 3 の電圧分割回路のいずれかに接続されている請求項 17 に記載の液晶表示装置。

【請求項 24】

前記差動増幅回路は、第 1 ～ 第 6 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から前記第 1 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の最大階調電圧出力端側に出力し、

該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から前記第 2 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の中間階調電圧出力端側に出力し、

該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 3 参照電圧から前記第 3 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の最小階調電圧出力端側に出力し、

該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該第 1 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の最大階調電圧出力端側に出力し、

該第 5 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 5 参照電圧から該第 2 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の中間階調電圧出力端側に出力し、

該第 6 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 6 参照電圧から該第 3 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の最小階調電圧出力端側に出力するように構成した請求項 2 3 に記載の液晶表示装置。

10

【請求項 2 5】

前記階調電圧調整部は、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、各階調毎に独立して電圧調整する請求項 1 7 および 2 2 ~ 2 4 のいずれかに記載の液晶表示装置。

【請求項 2 6】

前記コントロール IC から前記ソースドライバ間に、前記階調電圧調整信号を供給するための第 1 信号伝送ラインと、前記映像データ信号を供給するための第 2 信号伝送ラインとが設けられている請求項 2 または 1 7 に記載の液晶表示装置。

【請求項 2 7】

前記コントロール IC から前記ソースドライバ間に、前記階調電圧調整信号および前記映像データ信号を共通に供給するための信号伝送ラインが設けられている請求項 2 または 1 7 に記載の液晶表示装置。

20

【請求項 2 8】

前記信号伝送ラインを介して帰線期間中に前記階調電圧調整信号が供給され、該信号伝送ラインを介して非帰線期間中に前記映像データ信号が供給され、

前記ソースドライバは、前記コントロール IC から供給されるラッチ信号とスタートパルスからセクタ回路制御信号を生成するセクタ回路制御信号生成回路と、該セクタ回路制御信号に基づいて該映像データ信号および該階調電圧調整信号のいずれかを選択するセクタ回路とを更に有する請求項 2 7 に記載の液晶表示装置。

【請求項 2 9】

前記セクタ回路制御信号は前記ラッチ信号の立ち下がりタイミングで立ち上がり、前記スタート信号の立ち上がりタイミングで立ち下がるように生成される請求項 2 8 に記載の液晶表示装置。

30

【請求項 3 0】

前記セクタ回路は、前記セクタ回路制御信号の 2 値の一方レベル期間で前記階調電圧調整信号を選択して前記階調電圧調整部に出力し、該 2 値の他方レベル期間で前記映像データ信号を選択して出力する請求項 2 8 に記載の液晶表示装置。

【請求項 3 1】

前記調整電圧は、画面フリッカ低減用の調整電圧である請求項 1、4 および 6 ~ 1 4 のいずれかに記載の液晶表示装置。

40

【請求項 3 2】

前記調整電圧は、基準階調電圧の正極性階調電圧と負極性階調電圧のセンター値を所定電圧だけシフトさせるための調整電圧である請求項 3 1 に記載の液晶表示装置。

【請求項 3 3】

前記調整電圧は、基準階調電圧の正極性階調電圧と負極性階調電圧のセンター値の初期設定値と電荷引き込み量 ΔV に依存する電圧値である請求項 3 1 に記載の液晶表示装置。

【請求項 3 4】

前記調整電圧は電荷引き込み量 ΔV またはこれに対応した電圧である請求項 3 1 に記載の液晶表示装置。

【請求項 3 5】

50

前記絵素部は、前記両信号線の交差部近傍の走査信号線が制御端子に接続され、該交差部近傍の映像信号線が一方駆動領域に接続されたスイッチ素子と、該スイッチ素子の他方駆動領域が接続された絵素電極とを有し、

前記電荷引き込み量 ΔV は、

該絵素電極の液晶容量 C_{lc} 、これに接続された補助容量 C_s 、該スイッチ素子のトランジスタゲート・ドレイン間の寄生容量 C_{gd} 、該走査信号線のゲートハイ電圧 V_{GH} 、該走査信号線のゲートロー電圧 V_{GL} として、

$$\Delta V = \{ C_{gd} / (C_{gd} + C_{lc} + C_s) \} \times (V_{GH} - V_{GL})$$

である請求項 34 に記載の液晶表示装置。

【請求項 36】

正極性または負極性の表示用の階調電圧が生成される階調電圧生成回路が設けられ、該表示用の階調電圧を用いて液晶表示部を表示駆動する液晶表示駆動回路において、

該階調電圧生成回路に、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号が供給される絵素部の調整電圧だけ増加させて電圧調整する階調電圧調整部が設けられている液晶表示駆動回路。

【請求項 37】

前記正極性または負極性の表示用の階調電圧を映像信号として前記液晶表示部に供給する複数のソースドライバと、

液晶表示駆動用の走査信号を該液晶表示部に供給する複数のゲートドライバとを有し、

各ソースドライバ内にそれぞれ前記階調電圧生成回路がそれぞれ設けられている請求項 36 に記載の液晶表示駆動回路。

【請求項 38】

前記階調電圧調整部は、前記走査信号の駆動タイミング毎に、または前記ゲートドライバの駆動タイミング単位で、前記調整電圧が加算された電圧またはこれに対応した電圧を、対応する走査信号が供給される絵素部の電荷引き込み量 ΔV に最適なように時間軸で変化させる請求項 37 に記載の液晶表示駆動回路。

【請求項 39】

前記階調電圧調整部は、前記第 X 階調の正極性階調電圧 $V_H(X)$ を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に前記調整電圧だけ高くするようにシフトさせ、該第 X 階調の負極性階調電圧 $V_L(X)$ を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に該調整電圧だけ高くするようにシフトさせる請求項 37 に記載の液晶表示駆動回路。

【請求項 40】

前記階調電圧生成回路は、正負の基準電圧から正負の複数の参照電圧を生成する第 1 の電圧分割回路と、正極性の参照電圧から正極性の階調電圧を生成する第 2 の電圧分割回路と、負極性の参照電圧から負極性の階調電圧を生成する第 3 の電圧分割回路とを有し、前記階調電圧調整部は、該第 1 の電圧分割回路からの参照電圧から出力調整電圧だけ増加させた電圧またはこれに対応する電圧を、該第 2 の電圧分割回路および該第 3 の電圧分割回路にそれぞれ出力する請求項 36 または 37 に記載の液晶表示駆動回路。

【請求項 41】

前記階調電圧調整部は、前記第 1 の電圧分割回路からの正極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 2 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力し、該第 1 の電圧分割回路からの負極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 3 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力する請求項 40 に記載の液晶表示駆動回路。

【請求項 42】

前記階調電圧調整部は、コントロール IC から供給される階調電圧調整信号に応じて調整電圧を生成する調整電圧生成回路と、該調整電圧生成回路からの出力調整電圧を所定の参照電圧に加算した電圧を差動増幅する差動増幅回路とを有している請求項 36 ~ 40 の

10

20

30

40

50

いずれかに記載の液晶表示駆動回路。

【請求項 4 3】

前記調整電圧生成回路は、前記階調電圧調整信号の電圧値に応じて抵抗値が可変である可変抵抗素子と、該可変抵抗素子からの出力電圧が入力されるバッファ手段とを有する請求項 4 2 に記載の液晶表示駆動回路。

【請求項 4 4】

前記差動増幅回路は、正極性の最大階調電圧、該正極性の最小階調電圧、負極性の最大階調電圧および該負極性の最小階調電圧に対してそれぞれ設けられており、それぞれ正極性入力端が、前記第 1 の電圧分割回路からの所定の参照電圧を出力する出力端と前記調整電圧生成回路の出力端とに接続され、その各出力端が前記第 2 の電圧分割回路および前記第 3 の電圧分割回路のいずれかに接続されている請求項 4 2 に記載の液晶表示駆動回路。

10

【請求項 4 5】

前記差動増幅回路は、第 1 ～ 第 4 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最低値出力端側に出力し、

該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 3 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

20

該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最低値出力端側に出力するように構成した請求項 4 4 に記載の液晶表示駆動回路。

【請求項 4 6】

前記調整電圧生成回路は、各階調に応じた調整電圧を生成する第 1 ～ 第 n (n は 2 以上の自然数) の調整電圧生成回路を有しており、

前記差動増幅回路は、正極性側と負極性側の各階調電圧に対してそれぞれ $n \times 2$ 個設けられており、それぞれ正極性入力端が前記第 1 の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第 1 ～ 第 n の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第 2 の電圧分割回路の位置および第 3 の電圧分割回路の位置のいずれかに接続されている請求項 4 2 に記載の液晶表示駆動回路。

30

【請求項 4 7】

前記調整電圧生成回路は、最大階調電圧、中間階調電圧および最小階調電圧に対してそれぞれ各階調に応じた調整電圧を生成する第 1 ～ 第 3 の調整電圧生成回路を有しており、

前記差動増幅回路は、その出力電圧値が正極性の最大階調電圧、正極性の中間階調電圧、正極性の最小階調電圧、負極性の最大階調電圧、負極性の中間階調電圧および負極性の最小階調電圧になるようにそれぞれ設けられており、それぞれ正極性入力端が前記第 1 の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第 1 ～ 第 3 の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第 2 の電圧分割回路および第 3 の電圧分割回路のいずれかに接続されている請求項 4 2 に記載の液晶表示駆動回路。

40

【請求項 4 8】

前記差動増幅回路は、第 1 ～ 第 6 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から前記第 1 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の最大階調電圧出力端側に出力し

50

、
該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から前記第 2 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の中間階調電圧出力端側に出力し、
該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 3 参照電圧から前記第 3 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の最小階調電圧出力端側に出力し、
該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該第 1 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の最大階調電圧出力端側に出力し、
該第 5 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 5 参照電圧から該第 2 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の中間階調電圧出力端側に出力し、
該第 6 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 6 参照電圧から該第 3 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の最小階調電圧出力端側に出力するように構成した請求項 4 7 に記載の液晶表示駆動回路。

10

20

30

40

50

【請求項 4 9】

前記階調電圧調整部は、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、各階調毎に独立して電圧調整する請求項 4 2 および 4 6 ~ 4 8 のいずれかに記載の液晶表示駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えばテレビジョン装置のディスプレイやパーソナルコンピュータのモニタなどの表示画面に用いられるアクティブマトリクス型などの液晶表示装置およびこれに用いる液晶表示駆動回路に関する。

【背景技術】

【0002】

従来、液晶表示装置では、複数の走査信号線（ゲート信号線）と複数の映像信号線（ソース信号線）とが互いに交差して設けられ、両信号線で区切られた領域毎にゲート信号線およびソース信号線に接続された表示用絵素部がマトリクス状に複数配置された液晶パネルを有している。各表示用絵素部はそれぞれ、画素電極と対向電極との間に設けられた液晶容量 C_{lc} と、ゲート電極がゲート信号線に接続され、ソース電極がソース信号線に接続され、ドレイン電極が画素電極に接続された薄膜トランジスタ（TFT）とを有しており、必要に応じて補助容量 C_s が設けられている。

【0003】

この液晶パネルの周辺部には、複数本のソース信号線毎にソースドライバが設けられており、ソースドライバは、対応するソース信号線に対して、そのソース信号線に接続された各表示用絵素部の映像表示に応じた映像信号を供給する。この映像信号は、液晶の焼き付きを防止するために、対向電極電位に対して正極性と負極性が交互に供給されている。

【0004】

また、液晶パネルの周辺部には、複数本のゲート信号線毎にゲートドライバが設けられており、ゲートドライバは、対応するゲート信号線に対して、そのゲート信号線に接続された各表示用絵素部を選択駆動するための走査信号を供給する。

【0005】

この絵素部毎に、走査信号によって TFT がオン状態になったときに、映像信号が TFT を介して画素電極に供給され、対向電極電位と画素電極電位の電位差に応じて両電極の間に挟まれた表示媒体である液晶の配向状態が変化し、表示画面上の複数の画素部全体として、表示画面上に文字・図形などの他、各種画像が表示される。

【 0 0 0 6 】

この液晶表示装置において、各表示用絵素には液晶容量 C_{lc} と補助容量 C_s の他に、TFTのゲート・ドレイン間の寄生容量 C_{gd} が存在する。このため、各絵素部にはゲート・ドレイン間の寄生容量 C_{gd} に起因して、下記式 1 によって示される電荷引き込み電圧（電荷引き込み量） ΔV が生じ、実際に液晶に印加される電圧は、電荷引き込み量 ΔV だけ変化したものとなる。

【 0 0 0 7 】

$$\Delta V = \{ C_{gd} / (C_{gd} + C_{lc} + C_s) \} \times (V_{GH} - V_{GL})$$

また、液晶パネルの表示画面内において上記電荷引き込み量 ΔV が異なることにより、表示画面がちらついて見えるフリッカ現象が生じる。このフリッカ現象には、以下の（ 1 ）と（ 2 ）の二種類が挙げられる。

10

【 0 0 0 8 】

（ 1 ）液晶パネルにおいて、ゲート信号線には配線抵抗や寄生容量が存在するため、ゲート信号線の信号入力端側から離れるにしたがってゲート信号の波形になまりが生じ、各絵素部でゲート・ドレイン間の寄生容量 C_{gd} による電荷引き込み量 ΔV に差異が生じる。この電荷引き込み量 ΔV の差異によって、液晶パネルの表示画面内で正極性駆動時に液晶層に印加される電圧と、負極性駆動時に液晶層に印加される電圧の中心値に偏差が生じ、これによってフリッカ現象が発生する。

【 0 0 0 9 】

（ 2 ）ガラス基板上に絵素パターンを形成する工程において、ガラス基板の面積によっては一回の形成でガラス基板全面に絵素パターンを形成することが困難であるため、複数ブロックに分割して複数回の絵素パターン形成を行うことがある。この場合、アライメント位置またはパターン形成装置の特性などによって、液晶パネルの表示画面内にゲート・ドレイン間の寄生容量 C_{gd} に偏差が生じる。この寄生容量 C_{gd} の偏差により、上記式で示される電荷引き込み量 ΔV に差異が生じ、液晶パネルの表示画面内で正極性駆動時に液晶層に印加される電圧と、負極性駆動時に液晶層に印加される電圧の中心値に偏差が生じて、フリッカ現象が発生する。

20

【 0 0 1 0 】

ここで、フリッカ現象（ 1 ）は、ゲート信号の波形なまりに起因する。一般に、ゲート信号線は表示画面内で水平方向に配置されているため、電荷引き込み量 ΔV の水平方向における傾斜に対して補正を行うことによって、フリッカ現象を緩和させることができる。

30

【 0 0 1 1 】

また、フリッカ現象（ 2 ）は、絵素パターンの形成工程における特性に起因する。このため、複数回の絵素パターン形成を行った場合に、各形成ブロックにおける電荷引き込み量 ΔV の偏差に対して補正を行うことによって、フリッカ現象を緩和させることができる。

【 0 0 1 2 】

さらに、例えば特許文献 1 には、階調電圧生成回路にポテンションメータなどの外部入力により所望の抵抗値が得られる素子を組み込むことによって、駆動回路設計後に回路定数を変更することなく階調特性を調整可能な液晶表示装置が開示されている。

40

【特許文献 1】特開 2 0 0 1 - 2 2 3 2 5 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 3 】

上述した従来の二種類のフリッカ現象は、根本的な発生要因が異なるが、両者とも液晶パネルの表示画面内における電荷引き込み量 ΔV の偏差に起因するものである。このため、液晶パネルの表示画面内における電荷引き込み量 ΔV の偏差に応じて、液晶層に印加される階調電圧値を調整することによって、フリッカ現象を低減させることが可能である。

【 0 0 1 4 】

しかしながら、この階調電圧値の調整による変化は、各階調における正極性電圧と負極

50

性電圧の中心値のずれによるフリッカ現象の程度の変化に加えて、いわゆる「値」の変化などのように階調特性の変化をも生じることから表示品位の変化を伴う。そこで、階調特性を変化させることなくフリッカ現象を低減させることが可能な構造が求められている。

【 0 0 1 5 】

特許文献 1 では、駆動回路設計後に階調電圧を容易に調整できるものの、この階調電圧の調整は、階調特性の変化による表示品位の変化を伴う。

【 0 0 1 6 】

本発明は、上記従来の問題を解決するもので、階調特性を変化させることなくフリッカ現象を低減できる液晶表示装置およびこれに用いる液晶表示駆動回路を提供することを目的とする。

10

【課題を解決するための手段】

【 0 0 1 7 】

本発明の液晶表示装置は、表示用の階調電圧が生成される階調電圧生成回路が設けられ、複数の走査信号線と複数の映像信号線とが互いに交差して設けられ、両信号線で区切られた絵素部が 2 次元状に複数配設され、映像データ信号に応じた該階調電圧が各絵素部毎に供給されて表示を行う液晶表示装置において、

該階調電圧生成回路に、第 X 階調の正極性階調電圧 $VH(X)$ および該第 X 階調の負極性階調電圧 $VL(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する階調電圧調整部が設けられており、そのことにより上記目的が達成される。

20

【 0 0 1 8 】

また、好ましくは、本発明の液晶表示装置において、複数の映像信号線に前記階調電圧を供給するソースドライバに該階調電圧および各種制御信号を出力するコントロール IC が設けられ、該コントロール IC 内に前記階調電圧生成回路が設けられている。

【 0 0 1 9 】

さらに、好ましくは、本発明の液晶表示装置において、複数の映像信号線に前記階調電圧を供給するソースドライバが設けられ、該ソースドライバ内に前記階調電圧生成回路が設けられている。

【 0 0 2 0 】

さらに、好ましくは、本発明の液晶表示装置は、複数の走査信号線と複数の映像信号線とが互いに交差して設けられ、両信号線で区切られた絵素部がマトリクス状に複数配設された表示部と、

30

該表示部の周辺に所定数の映像信号線毎に設けられ、正極性または負極性の階調電圧を映像信号として該映像信号線に選択的に供給する複数のソースドライバと、

該表示部の周辺に所定数の走査信号線毎に設けられ、各絵素部駆動用の走査信号を該走査信号線に選択的に供給する複数のゲートドライバとを有し、

各ソースドライバ内にそれぞれ、表示用の階調電圧が生成される階調電圧生成回路がそれぞれ設けられ、該階調電圧生成回路に、第 X 階調の正極性階調電圧 $VH(X)$ および該第 X 階調の負極性階調電圧 $VL(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する階調電圧調整部が設けられており、そのことにより上記目的が達成される。

40

【 0 0 2 1 】

さらに、好ましくは、本発明の液晶表示装置における絵素部は、前記両信号線の交差部近傍の走査信号線が制御端子に接続され、該交差部近傍の映像信号線が一方駆動領域に接続されたスイッチ素子と、該スイッチ素子の他方駆動領域が接続された絵素電極とを有する。

【 0 0 2 2 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、1 フレーム内において一または複数の映像信号線毎に、前記第 X 階調の正極性階調電圧 $VH(X)$ および該第 X 階調の負極性階調電圧 $VL(X)$ を、対応する映像信号線に接続された絵素部の

50

調整電圧だけ増加させて電圧調整する。

【 0 0 2 3 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、1フレーム内において一または複数の走査信号線毎に、前記第X階調の正極性階調電圧 $V_H(X)$ および該第X階調の負極性階調電圧 $V_L(X)$ を、対応する走査信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する。

【 0 0 2 4 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、前記ソースドライバ単位で、前記第X階調の正極性階調電圧 $V_H(X)$ および該第X階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する。

10

【 0 0 2 5 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、前記ゲートドライバ単位で、前記第X階調の正極性階調電圧 $V_H(X)$ および該第X階調の負極性階調電圧 $V_L(X)$ を、対応する走査信号線に接続された絵素部の調整電圧だけ増加させて電圧調整する。

【 0 0 2 6 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は、前記走査信号線方向の電荷引き込み量 ΔV の傾斜に合わせて設定される。

【 0 0 2 7 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は、前記映像信号線方向の電荷引き込み量 ΔV の傾斜に合わせて設定される。

20

【 0 0 2 8 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は、複数領域分割転写により生じる電荷引き込み量 ΔV のパネル面内偏差が水平方向および/または垂直方向の偏差である場合に、転写ブロックの水平方向および/または垂直方向の電荷引き込み量 ΔV の偏差に合わせて設定される。

【 0 0 2 9 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、前記一または複数の走査信号線の選択駆動タイミング毎に、または前記ゲートドライバの駆動タイミング単位で、前記調整電圧が加算された電圧またはこれに対応した電圧を、対応する走査信号線に接続された絵素部の電荷引き込み量 ΔV に最適のように時間軸で変化させる。

30

【 0 0 3 0 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、前記第X階調の正極性階調電圧 $V_H(X)$ を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に前記調整電圧だけ高くするようにシフトさせ、該第X階調の負極性階調電圧 $V_L(X)$ を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に該調整電圧だけ高くするようにシフトさせる。

【 0 0 3 1 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧生成回路は、正負の基準電圧から正負の複数の参照電圧を生成する第1の電圧分割回路と、正極性の参照電圧から正極性の階調電圧を生成する第2の電圧分割回路と、負極性の参照電圧から負極性の階調電圧を生成する第3の電圧分割回路とを有し、前記階調電圧調整部は、該第1の電圧分割回路からの参照電圧から出力調整電圧だけ増加させた電圧またはこれに対応する電圧を、該第2の電圧分割回路および該第3の電圧分割回路にそれぞれ出力する。

40

【 0 0 3 2 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、前記第1の電圧分割回路からの正極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第2の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力し、該第1の電圧分割回路からの負極性側の大小二つの参照電圧から

50

出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 3 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力する。

【 0 0 3 3 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、コントロール IC から供給される階調電圧調整信号に応じて調整電圧を生成する調整電圧生成回路と、該調整電圧生成回路からの出力調整電圧を所定の参照電圧に加算した電圧を差動増幅する差動増幅回路とを有している。

【 0 0 3 4 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧生成回路は、前記階調電圧調整信号の電圧値に応じて抵抗値が可変である可変抵抗素子と、該可変抵抗素子からの出力電圧が入力されるバッファ手段とを有する。

10

【 0 0 3 5 】

さらに、好ましくは、本発明の液晶表示装置における可変抵抗素子はポテンションメータである。

【 0 0 3 6 】

さらに、好ましくは、本発明の液晶表示装置における差動増幅回路は、正極性の最大階調電圧、該正極性の最小階調電圧、負極性の最大階調電圧および該負極性の最小階調電圧に対してそれぞれ設けられており、それぞれ正極性入力端が、前記第 1 の電圧分割回路からの所定の参照電圧を出力する出力端と前記調整電圧生成回路の出力端とに接続され、その各出力端が前記第 2 の電圧分割回路および前記第 3 の電圧分割回路のいずれかに接続されている。

20

【 0 0 3 7 】

さらに、好ましくは、本発明の液晶表示装置における差動増幅回路は、第 1 ～ 第 4 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最低値出力端側に出力し、

30

該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 3 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最低値出力端側に出力するように構成する。

【 0 0 3 8 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧生成回路は、各階調に応じた調整電圧を生成する第 1 ～ 第 n (n は 2 以上の自然数；複数) の調整電圧生成回路を有しており、

40

前記差動増幅回路は、正極性側と負極性側の各階調電圧に対してそれぞれ $n \times 2$ 個設けられており、それぞれ正極性入力端が前記第 1 の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第 1 ～ 第 n の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互いに対応した前記第 2 の電圧分割回路の位置および第 3 の電圧分割回路の位置のいずれかに接続されている。

【 0 0 3 9 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧生成回路は、最大階調電圧、中間階調電圧および最小階調電圧に対してそれぞれ各階調に応じた調整電圧を生成する第 1 ～ 第 3 の調整電圧生成回路を有しており、

前記差動増幅回路は、その出力電圧値が正極性の最大階調電圧、正極性の中間階調電圧

50

、正極性の最小階調電圧、負極性の最大階調電圧、負極性の中間階調電圧および負極性の最小階調電圧になるようにそれぞれ設けられており、それぞれ正極性入力端が前記第 1 の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第 1 ~ 第 3 の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第 2 の電圧分割回路および第 3 の電圧分割回路のいずれかに接続されている。

【 0 0 4 0 】

さらに、好ましくは、本発明の液晶表示装置における差動増幅回路は、第 1 ~ 第 6 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から前記第 1 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の最大階調電圧出力端側に出力し、

該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から前記第 2 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の中間階調電圧出力端側に出力し、

該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 3 参照電圧から前記第 3 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 2 の電圧分割回路の正極性の最小階調電圧出力端側に出力し、

該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該第 1 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の最大階調電圧出力端側に出力し、

該第 5 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 5 参照電圧から該第 2 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の中間階調電圧出力端側に出力し、

該第 6 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 6 参照電圧から該第 3 の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第 3 の電圧分割回路の負極性の最小階調電圧出力端側に出力するように構成する。

【 0 0 4 1 】

さらに、好ましくは、本発明の液晶表示装置における階調電圧調整部は、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、各階調毎に独立して電圧調整する。

【 0 0 4 2 】

さらに、好ましくは、本発明の液晶表示装置において、前記コントロール IC から前記ソースドライバ間に、前記階調電圧調整信号を供給するための第 1 信号伝送ラインと、前記映像データ信号を供給するための第 2 信号伝送ラインとが設けられている。

【 0 0 4 3 】

さらに、好ましくは、本発明の液晶表示装置において、けるコントロール IC から前記ソースドライバ間に、前記階調電圧調整信号および前記映像データ信号を共通に供給するための信号伝送ラインが設けられている。

【 0 0 4 4 】

さらに、好ましくは、本発明の液晶表示装置において、前記信号伝送ラインを介して帰線期間中に前記階調電圧調整信号が供給され、該信号伝送ラインを介して非帰線期間中に前記映像データ信号が供給され、

前記ソースドライバは、前記コントロール IC から供給されるラッチ信号とスタートパルスからセクタ回路制御信号を生成するセクタ回路制御信号生成回路と、該セクタ回路制御信号に基づいて該映像データ信号および該階調電圧調整信号のいずれかを選択するセクタ回路とを更に有する。

【 0 0 4 5 】

10

10

10

20

20

20

30

40

50

さらに、好ましくは、本発明の液晶表示装置におけるセクタ回路制御信号は前記ラッチ信号の立ち上がりタイミングで立ち上がり、前記スタート信号の立ち上がりタイミングで立ち下がるように生成される。

【 0 0 4 6 】

さらに、好ましくは、本発明の液晶表示装置におけるセクタ回路は、前記セクタ回路制御信号の 2 値の一方レベル期間で前記階調電圧調整信号を選択して前記階調電圧調整部に出し、該 2 値の他方レベル期間で前記映像データ信号を選択して出力する。

【 0 0 4 7 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は、画面フリッカ低減用の調整電圧である。

【 0 0 4 8 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は、基準階調電圧の正極性階調電圧と負極性階調電圧のセンター値を所定電圧だけシフトさせるための調整電圧である。

【 0 0 4 9 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は、基準階調電圧の正極性階調電圧と負極性階調電圧のセンター値の初期設定値と電荷引き込み量 ΔV に依存する電圧値である。

【 0 0 5 0 】

さらに、好ましくは、本発明の液晶表示装置における調整電圧は電荷引き込み量 ΔV またはこれに対応した電圧である。

【 0 0 5 1 】

さらに、好ましくは、本発明の液晶表示装置における絵素部は、前記両信号線の交差点近傍の走査信号線が制御端子に接続され、該交差点近傍の映像信号線が一方駆動領域に接続されたスイッチ素子と、該スイッチ素子の他方駆動領域が接続された絵素電極とを有し、

前記電荷引き込み量 ΔV は、

該絵素電極の液晶容量 C_{lc} 、これに接続された補助容量 C_s 、該スイッチ素子のトランジスタゲート・ドレイン間の寄生容量 C_{gd} 、該走査信号線のゲートハイ電圧 V_{GH} 、該走査信号線のゲートロー電圧 V_{GL} として、

$$\Delta V = \{ C_{gd} / (C_{gd} + C_{lc} + C_s) \} \times (V_{GH} - V_{GL})$$

である。

【 0 0 5 2 】

本発明の液晶表示駆動回路は、正極性または負極性の表示用の階調電圧が生成される階調電圧生成回路が設けられ、該表示用の階調電圧を用いて液晶表示部を表示駆動する液晶表示駆動回路において、

該階調電圧生成回路に、第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号が供給される絵素部の調整電圧だけ増加させて電圧調整する階調電圧調整部が設けられており、そのことにより上記目的が達成される。

【 0 0 5 3 】

さらに、好ましくは、本発明の液晶表示駆動回路において、前記正極性または負極性の表示用の階調電圧を映像信号として前記液晶表示部に供給する複数のソースドライバと、液晶表示駆動用の走査信号を該液晶表示部に供給する複数のゲートドライバとを有し、各ソースドライバ内にそれぞれ前記階調電圧生成回路がそれぞれ設けられている。

【 0 0 5 4 】

さらに、好ましくは、本発明の液晶表示駆動回路における階調電圧調整部は、前記走査信号の駆動タイミング毎に、または前記ゲートドライバの駆動タイミング単位で、前記調整電圧が加算された電圧またはこれに対応した電圧を、対応する走査信号が供給される絵素部の電荷引き込み量 ΔV に最適なように時間軸で変化させる。

10

20

30

40

50

【 0 0 5 5 】

さらに、好ましくは、本発明の液晶表示駆動回路における階調電圧調整部は、前記第 X 階調の正極性階調電圧 V_H (X) を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に前記調整電圧だけ高くするようにシフトさせ、該第 X 階調の負極性階調電圧 V_L (X) を間を含む階調電圧範囲の最低値と最高値を当該階調電圧範囲と共に該調整電圧だけ高くするようにシフトさせる。

【 0 0 5 6 】

さらに、好ましくは、本発明の液晶表示駆動回路における階調電圧生成回路は、正負の基準電圧から正負の複数の参照電圧を生成する第 1 の電圧分割回路と、正極性の参照電圧から正極性の階調電圧を生成する第 2 の電圧分割回路と、負極性の参照電圧から負極性の階調電圧を生成する第 3 の電圧分割回路とを有し、前記階調電圧調整部は、該第 1 の電圧分割回路からの参照電圧から出力調整電圧だけ増加させた電圧またはこれに対応する電圧を、該第 2 の電圧分割回路および該第 3 の電圧分割回路にそれぞれ出力する。

10

【 0 0 5 7 】

さらに、好ましくは、本発明の液晶表示駆動回路における階調電圧調整部は、前記第 1 の電圧分割回路からの正極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 2 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力し、該第 1 の電圧分割回路からの負極性側の大小二つの参照電圧から出力調整電圧だけ増加させた各電圧またはこれに対応する各電圧を、前記第 3 の電圧分割回路の階調電圧範囲の最高値と最低値側にそれぞれ出力する。

20

【 0 0 5 8 】

さらに、好ましくは、本発明の液晶表示駆動回路における階調電圧調整部は、コントロール IC から供給される階調電圧調整信号に応じて調整電圧を生成する調整電圧生成回路と、該調整電圧生成回路からの出力調整電圧を所定の参照電圧に加算した電圧を差動増幅する差動増幅回路とを有している。

【 0 0 5 9 】

さらに、好ましくは、本発明の液晶表示駆動回路における調整電圧生成回路は、前記階調電圧調整信号の電圧値に応じて抵抗値が可変である可変抵抗素子と、該可変抵抗素子からの出力電圧が入力されるバッファ手段とを有する。

【 0 0 6 0 】

さらに、好ましくは、本発明の液晶表示駆動回路における差動増幅回路は、正極性の最大階調電圧、該正極性の最小階調電圧、負極性の最大階調電圧および該負極性の最小階調電圧に対してそれぞれ設けられており、それぞれ正極性入力端が、前記第 1 の電圧分割回路からの所定の参照電圧を出力する出力端と前記調整電圧生成回路の出力端とに接続され、その各出力端が前記第 2 の電圧分割回路および前記第 3 の電圧分割回路のいずれかに接続されている。

30

【 0 0 6 1 】

さらに、好ましくは、本発明の液晶表示駆動回路における差動増幅回路は、第 1 ~ 第 4 の差動増幅回路を有しており、

該第 1 の差動増幅回路は、前記第 1 の電圧分割回路からの正極性側の第 1 参照電圧から出力調整電圧だけ増加させた電圧をその正極性入力端に inputs し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

40

該第 2 の差動増幅回路は、該第 1 の電圧分割回路からの正極性側の第 2 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に inputs し、その出力電圧を前記第 2 の電圧分割回路の階調電圧範囲の最低値出力端側に出力し、

該第 3 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 3 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に inputs し、その出力電圧を前記第 3 の電圧分割回路の階調電圧範囲の最高値出力端側に出力し、

該第 4 の差動増幅回路は、該第 1 の電圧分割回路からの負極性側の第 4 参照電圧から該出力調整電圧だけ増加させた電圧をその正極性入力端に inputs し、その出力電圧を前記第 3

50

の電圧分割回路の階調電圧範囲の最低値出力端側に出力するように構成されている。

【0062】

さらに、好ましくは、本発明の液晶表示駆動回路における調整電圧生成回路は、各階調に応じた調整電圧を生成する第1～第n（nは2以上の自然数）の調整電圧生成回路を有しており、

前記差動増幅回路は、正極性側と負極性側の各階調電圧に対してそれぞれ $n \times 2$ 個設けられており、それぞれ正極性入力端が前記第1の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第1～第nの調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第2の電圧分割回路の位置および第3の電圧分割回路の位置のいずれかに接続されている。

10

【0063】

さらに、好ましくは、本発明の液晶表示駆動回路における調整電圧生成回路は、最大階調電圧、中間階調電圧および最小階調電圧に対してそれぞれ各階調に応じた調整電圧を生成する第1～第3の調整電圧生成回路を有しており、

前記差動増幅回路は、その出力電圧値が正極性の最大階調電圧、正極性の中間階調電圧、正極性の最小階調電圧、負極性の最大階調電圧、負極性の中間階調電圧および負極性の最小階調電圧になるようにそれぞれ設けられており、それぞれ正極性入力端が前記第1の電圧分割回路から所定の参照電圧を出力する出力部と、該出力部に対応した該第1～第3の調整電圧生成回路の各出力端のいずれかとに接続され、その出力端が、該正極性側と負極性側で互に対応した前記第2の電圧分割回路および第3の電圧分割回路のいずれかに接続されている。

20

【0064】

さらに、好ましくは、本発明の液晶表示駆動回路における差動増幅回路は、第1～第6の差動増幅回路を有しており、

該第1の差動増幅回路は、前記第1の電圧分割回路からの正極性側の第1参照電圧から前記第1の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第2の電圧分割回路の正極性の最大階調電圧出力端側に出力し、

該第2の差動増幅回路は、該第1の電圧分割回路からの正極性側の第2参照電圧から前記第2の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第2の電圧分割回路の正極性の中間階調電圧出力端側に出力し、

30

該第3の差動増幅回路は、該第1の電圧分割回路からの正極性側の第3参照電圧から前記第3の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第2の電圧分割回路の正極性の最小階調電圧出力端側に出力し、

該第4の差動増幅回路は、該第1の電圧分割回路からの負極性側の第4参照電圧から該第1の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第3の電圧分割回路の負極性の最大階調電圧出力端側に出力し、

該第5の差動増幅回路は、該第1の電圧分割回路からの負極性側の第5参照電圧から該第2の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第3の電圧分割回路の負極性の中間階調電圧出力端側に出力し、

40

該第6の差動増幅回路は、該第1の電圧分割回路からの負極性側の第6参照電圧から該第3の調整電圧生成回路の出力調整電圧だけ増加させた電圧をその正極性入力端に入力し、その出力電圧を前記第3の電圧分割回路の負極性の最小階調電圧出力端側に出力するように構成されている。

【0065】

さらに、好ましくは、本発明の液晶表示駆動回路における階調電圧調整部は、第X階調の正極性階調電圧 $V_H(X)$ および該第X階調の負極性階調電圧 $V_L(X)$ を、各階調毎に独立して電圧調整する。

【0066】

上記構成により、以下、本発明の作用を説明する。

50

【 0 0 6 7 】

本発明にあつては、階調特性に変化を与えることなく、フリッカ現象を低減させる。

【 0 0 6 8 】

液晶表示装置において、第 X 階調表示時に各絵素部の液晶層に印加される電圧 $V_{LC}(X)$ は、対向電位を V_{com} 、任意の第 X 階調の正極性階調電圧を $V_H(X)$ 、任意の第 X 階調の負極性階調電圧を $V_L(X)$ とすると、

$$V_{LC}(X) = V_H(X) - V_{com} \quad (\text{正極性駆動時})$$

$$V_{LC}(X) = V_{com} - V_L(X) \quad (\text{負極性駆動時})$$

によって表される。

【 0 0 6 9 】

10

この各絵素部の液晶層に印加される電圧 $V_{LC}(X)$ に変化が生じると、液晶層に加えられる電界に変化が生じ、液晶層の光透過率に変化が生じる。それに伴って、液晶表示装置に所望の階調レベルとは異なった階調レベルが表示として表れ、この結果として階調特性に変化が生じる。したがって、階調特性に変化を与えないためには、各階調レベルにおいて各絵素部の液晶層に印加される電圧 $V_{LC}(X)$ を所望の電圧値に固定する必要がある。

【 0 0 7 0 】

しかしながら、上述したように、TFT基板にはTFTの寄生容量 C_{gd} に起因して電荷引き込み量 ΔV が存在するため、実際に液晶層に印加される電圧 $V_{LC}(X)$ は、電荷引き込み量を ΔV とすると、

20

$$V_{LC}(X) = (V_H(X) - \Delta V) - V_{com} \quad (\text{正極性駆動時})$$

$$V_{LC}(X) = V_{com} - (V_L(X) + \Delta V) \quad (\text{負極性駆動時})$$

によって表される電圧値となる。

【 0 0 7 1 】

このように、第 X 階調の正極性階調電圧 $V_H(X)$ および第 X 階調の負極性階調電圧 $V_L(X)$ が電荷引き込み量 ΔV だけ減少することによって、正極性階調電圧と負極性階調電圧との平衡が崩れ、フリッカ現象が発生する。

【 0 0 7 2 】

そこで、本発明にあつては、第 X 階調の正極性階調電圧 $V_H(X)$ および第 X 階調の負極性階調電圧 $V_L(X)$ を電荷引き込み量 ΔV だけ同時に増加させることによって、フリッカ現象の発生を抑制することが可能となる。このような電荷引き込み量 ΔV を打ち消すように階調電圧 $V_H(X)$ および $V_L(X)$ をそれぞれ同じ電圧値 ΔV (電荷引き込み量 ΔV) だけ増加させることによって、実際に液晶層に印加される電圧 $V_{LC}(X)$ を所望の電圧値に固定しながら、フリッカ現象を抑制することが可能となる。

30

【 0 0 7 3 】

さらに、上述したように、(1) パネル面内でのゲート信号波形のなまり、および(2) パネル面内でのゲート・ドレイン間の寄生容量 C_{gd} の偏差 (ω 値) によって、電荷引き込み量 ΔV はパネル面内で異なった値となる。このため、パネル面内全体でフリッカ現象を抑制するためには、パネル面内の電荷引き込み量 ΔV の大きさに応じて、階調電圧毎に適正な調整量に変化させる必要がある。

40

【 0 0 7 4 】

そこで、本発明にあつては、液晶表示装置において、例えばソースドライバ内に設けられた階調電圧生成回路に階調電圧調整部を設けて、液晶表示装置の駆動時に、第 X 階調の正極性階調電圧 $V_H(X)$ および第 X 階調の負極性階調電圧 $V_L(X)$ を、各電荷引き込み量 Δ に応じて動的に増加させることによって、パネル面内全体のフリッカ現象を抑制することが可能となる。

【 0 0 7 5 】

例えば、ソースドライバ毎に階調電圧調整部を設けて、コントロール IC から各ソースドライバに異なった階調電圧調整信号を供給することによって、ソースドライバ単位で異なった正負極性階調電圧のセンター値を設定することが可能となる。

50

【0076】

よって、上記フリッカ現象(1)に対しては、ゲート信号線方向の電荷引き込み量 ΔV の傾斜に合わせて、ドライバ単位で正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象(1)を抑制することが可能となる。

【0077】

また、上記フリッカ現象(2)において、複数領域分割転写により生じる電荷引き込み量 ΔV のパネル面内偏差が例えば水平方向の偏差である場合にも、転写ブロックの電荷引き込み量 ΔV の偏差に合わせて、ドライバ単位で正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象(2)を抑制することが可能となる。

10

【0078】

さらに、例えば、水平帰線期間内にコントロールICから階調電圧調整信号を供給することによって、1水平ラインまたは複数水平ライン毎に正負極性階調電圧のセンター値を設定することが可能となる。

【0079】

よって、上記フリッカ現象(2)において、複数領域分割転写により生じる電荷引き込み量 ΔV のパネル面内偏差が垂直方向の偏差であっても、転写ブロックの電荷引き込み量 ΔV の偏差に合わせて、1フレーム内で1ラインまたは複数ライン毎に正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象(2)を抑制することが可能となる。

20

【0080】

さらに、電荷引き込み量 Δ は、TFTのドレインに印加される階調電圧値に対する偏差(階調電圧毎の偏差)を有している。よって、調電圧生成回路に階調毎に独立して調整電圧生成回路を設けて、各階調に対してそれぞれ異なる階調電圧調整信号を供給し、独立して正負極性階調電圧センター値を調整することによって、各階調電圧間で電荷引き込み量 ΔV に偏差が存在するか、または各階調電圧間でフリッカ現象が最小となる正負極性階調電圧センター値に偏差が存在する場合でも、フリッカ現象を抑制することが可能となる。

【0081】

さらに、階調電圧調整信号は、専用の伝送ラインを設けてもよいが、帰線期間中に映像信号伝送ラインを階調電圧調整信号伝送ラインとして用いることによって、階調電圧調整信号専用の伝送ラインを削減することが可能となる。

30

【0082】

なお、ここで、上記特許文献1に開示されている液晶表示装置と本願発明について比較してみると、両者は階調電圧を調整する手段が類似している。

【0083】

しかしながら、特許文献1と本発明では、差動増幅回路の使用方法に相違がある。また、特許文献1では、駆動回路設計後に階調特性を容易に調整することを目的としているのに対して、本発明では階調特性を変化させることなくパネル面内全面のフリッカ現象を低減させることを目的としている。

【0084】

また、特許文献1では、階調電圧を調整した場合に、各階調の正極性電圧と負極性電圧の電圧差が変化することによって、各階調における電荷引き込み量が変化する。その電荷引き込み量の変化に起因して、フリッカ現象の悪化を引き起こすという問題がある。

40

【0085】

さらに、特許文献1では、階調電圧調整用のシリアルデータを入力する方法や、そのタイミングなどに関しては、何等言及されていない。

【0086】

下記表1に、本願発明と特許文献1との内容比較を示している。

【0087】

【表 1】

項目	特開2001-22325	本発明
目的	階調特性の調整	パネル面内のフリッカ現象の低減
階調電圧調整手段	正極性と負極性階調電圧の振幅値を変化させる。	正極性と負極性階調電圧の振幅値を固定して、センター値のみ変化させる。
階調電圧調整用データの 入力方法	一切、言及されていない。	シリアルデータの入力方法・タイミングについて記載。 また、データラインの追加なしに伝送可能な方法についても記載。

10

以上のことから、特許文献 1 と本願発明はその構成を全く相違するものである。

【発明の効果】

【0088】

以上により、本発明によれば、液晶表示装置において、階調電圧生成回路に階調電圧調整部を設けて、第 X 階調の正極性階調電圧 V_{HX} および第 X 階調の負極性階調電圧 V_{LX} を、電荷引き込み量 Δ だけ同時に増加させることによって、階調特性を変化させることなく、パネル面内全体のフリッカ現象を抑制して、良好な表示状態を得ることができる。

20

【発明を実施するための最良の形態】

【0089】

以下に、本発明の液晶表示装置およびこれを用いた液晶表示駆動回路の実施形態 1 ～ 3 について、図面を参照しながら詳細に説明する。

(実施形態 1)

図 1 は、本発明の実施形態 1 に係る液晶表示装置の構成例を示すブロック図である。

【0090】

図 1 において、液晶表示装置 10 は、液晶パネル 1 と、複数のゲートドライバ 2 と、複数のソースドライバ 3 と、映像データ信号およびこれらの制御信号を出力するコントロール IC 4 とを有している。

30

【0091】

液晶パネル 1 は、複数の走査信号線（ゲート信号線）と複数の映像信号線（ソース信号線）とが互いに交差して設けられ、両信号線で区切られた絵素領域毎（絵素部毎）にゲート信号線およびソース信号線に接続された表示用の絵素部がマトリクス状に複数配置されている。

【0092】

ゲートドライバ 2 は、液晶パネル 1 の周辺に複数本（所定本数）のゲート信号線毎に設けられており、対応する各ゲート信号線に対して、そのゲート信号線に接続された各絵素部を選択駆動するための走査信号（ゲート信号）が選択的に供給される。

40

【0093】

ソースドライバ 3 は、液晶パネル 1 の周辺に複数本（所定本数）のソース信号線毎に設けられており、対応する各ソース信号線に対して、そのソース信号線に接続された各表示用絵素部の映像表示に応じた正極性および負極性の階調電圧が映像信号（ソース信号）として選択的に供給される。

【0094】

コントロール IC 4 からは、ゲートドライバ 2 に対してクロック信号 CK およびスタートパルス SP などの各種同期信号が供給されると共に、ソースドライバ 3 に対してクロッ

50

ク信号 C K、スタートパルス S P およびラッチ信号 L S などの各種同期信号と、R G B の各映像データ信号 D R , D G , D B と、階調電圧を調整するための階調電圧調整信号 D V が供給される。

【0095】

この液晶表示装置 10 において、コントロール I C 4 から出力される各種同期信号によってソースドライバ 3 およびゲートドライバ 2 が駆動され、これによって、映像データ信号に基づいた映像が、表示部を構成する液晶パネル 1 より表示される。

【0096】

本実施形態 1 では、各ソースドライバ 3 に、コントロール I C 4 から供給される階調電圧調整信号 D V によって任意の各階調の階調電圧値（第 X 階調の正極性階調電圧 V H X および第 X 階調の負極性階調電圧 V L X ）を電荷引き込み量 ΔV だけ高く電圧調整する機能（以下、階調電圧調整機能という）が設けられている。

【0097】

これにより、ゲート信号の波形なまりによって各絵素部で電荷引き込み量 ΔV に差異が生じて、ソースドライバ 3 単位で階調電圧のセンター値を電圧調整することによって、フリッカを抑制することができる。また、複数領域分割転写により例えば水平方向に電荷引き込み量 ΔV の偏差が生じて、その水平方向の電荷引き込み量 ΔV の傾斜に合わせて階調電圧のセンター値を電圧調整することによって、フリッカを抑制することができる。このことについて、図 2 ~ 図 4 を用いて詳細に説明する。

【0098】

図 2 は、図 1 の液晶表示装置 10 におけるソースドライバ 3 の構成例を示すブロック図である。

【0099】

図 2 において、ソースドライバ 3 は、一般的に用いられているソースドライバと同様に、シフトレジスタ回路 3 1 と、入力ラッチ回路 3 2 と、サンプリングメモリ回路 3 3 と、ホールドメモリ回路 3 4 と、レベルシフタ回路 3 5 と、階調電圧生成回路 3 6 と、D A （デジタル・アナログ）変換回路 3 7 と、出力回路 3 8 とを有している。

【0100】

シフトレジスタ回路 3 1 は、コントロール I C 4 からのクロック信号 C K とスタートパルス S P が入力されて、各ソース信号線に対するサンプリングクロックを生成してサンプリングメモリ回路 3 3 に供給する。

【0101】

入力ラッチ回路 3 2 は、コントロール I C 4 からの映像データ信号 D R、D G および D B をラッチする。

【0102】

サンプリングメモリ回路 3 3 は、入力ラッチ回路 3 2 でラッチされた映像データ信号 D R、D G および D B を、シフトレジスタ回路 3 1 からのサンプリングクロックのタイミングによってサンプリングする。

【0103】

ホールドメモリ回路 3 4 は、コントロール I C 4 からのラッチ信号 L S のタイミングでサンプリングメモリ 3 3 からの 1 水平ライン分の映像データ信号（サンプリングデータ）がラッチされて保持される。

【0104】

レベルシフタ回路 3 5 は、ホールドメモリ回路 3 4 の映像データ信号（サンプリングデータ）が供給されて、そのレベルが所定量だけシフトされる。

【0105】

階調電圧生成回路 3 6 は、多段階表示に必要な複数の階調電圧が生成可能とされて、D A 変換回路 3 7 に供給される。本実施形態 1 において、階調電圧生成回路 3 6 は、コントロール I C 4 から供給される階調電圧調整信号 D V に応じて階調電圧を調整する調整電圧 V a を出力する調整電圧調整部 3 6 a を有している。この調整電圧 V a が各階調の階調電

10

20

30

40

50

圧値（第 X 階調の正極性階調電圧 V_{HX} および第 X 階調の負極性階調電圧 V_{LX} ）を電荷引き込み量 ΔV だけ高く電圧調整するための電圧となっている。これを図 3 および図 4 にて詳細に説明する。

【0106】

D A 変換回路 37 は、レベルシフタ回路 35 からの映像データ信号に応じて階調電圧生成回路 36 からの階調電圧が D A 変換されて出力回路 38 に供給される。

【0107】

出力回路 38 は、D A 変換された D A 変換回路 37 からの階調電圧を表示電圧として各ソース信号線にそれぞれ出力する。

【0108】

図 3 は、図 2 のソースドライバ 3 における階調電圧生成回路 36 の構成例を示す回路図である。

【0109】

図 3 において、階調電圧生成回路 36 は、一般的に用いられている階調電圧生成回路に、階調電圧調整部 36a が付加されたものであり、正負の基準電圧 V_{LS} と GND から正負の複数の参照電圧（点 A ~ D の各抵抗分割電圧）を生成する第 1 の電圧分割回路 361 と、各参照電圧をそれぞれ一時記憶するバッファ 362a ~ 362d と、正極性の参照電圧（点 A, B の各抵抗分割電圧）を用いて正極性の階調電圧 $V_{H0} \sim V_{H63}$ を抵抗分割により生成する第 2 の電圧分割回路 363a と、負極性の参照電圧（点 C, D の各抵抗分割電圧）を用いて負極性の階調電圧 $V_{L63} \sim V_{L0}$ を生成する第 3 の電圧分割回路 363b と、電荷引き込み量 ΔV に相当する調整電圧 V_a を上記参照電圧（点 A ~ D の各抵抗分割電圧）にそれぞれ加算するように出力する電圧階調電圧調整部 36a とを有している。

【0110】

バッファ 362a は第 1 の電圧分割回路 361 の点 A にその正極性入力端が接続され、出力端にその負極性入力端が接続されており、バッファ 362b は第 1 の電圧分割回路 361 の点 B にその正極性入力端が接続され、その出力端にその負極性入力端が接続されている。これらのバッファ 362a および 362b からは、正の参照電圧が出力されている。また、バッファ 362c は第 1 の電圧分割回路 361 の点 C にその正極性入力端が接続され、その出力端にその負極性入力端が接続されており、バッファ 362d は第 1 の電圧分割回路 361 の点 D にその正極性入力端が接続され、その出力端にその負極性入力端が接続されている。これらのバッファ 362c および 362d からは、負の参照電圧が出力されている。

【0111】

階調電圧調整部 36a は、コントロール IC 4 から供給される階調電圧調整信号 DV に応じて調整電圧 V_a を生成する調整電圧生成回路 364 と、バッファ 362a ~ 362d の各出力端および調整電圧生成回路 364 の出力端に正極性入力端が接続され、負極性入力端が接地された差動増幅回路 365a ~ 365d とを有しており、電荷引き込み量 ΔV だけ高く電圧調整するための調整電圧 V_a を、バッファ 362a ~ 362d の各出力端からの参照電圧にそれぞれ加算して差動増幅回路 365a ~ 365d の各正極性入力端にそれぞれ入力している。

【0112】

図 4 は、図 3 の調整電圧生成回路 364 の構成例を示す回路図である。

【0113】

図 4 に示すように、調整電圧生成回路 364 は、階調電圧調整信号 DV に応じて抵抗値が可変である可変抵抗素子 364m と、可変抵抗素子 364m の出力に正極性入力端が接続され、その負極性入力端がその出力端に接続されたバッファ手段としてのバッファ 364n とを有している。この可変抵抗素子 364m としては、シリアルデータを入力することによって所望の抵抗値を得ることができるポテンションメータなどを用いることが好ましい。以下では、可変抵抗素子 364m としてポテンションメータを用いた場合について

10

20

30

40

50

説明する。

【0114】

図3の説明に戻って階調電圧調整部36aの差動増幅回路365aから説明する。差動増幅回路365aはその正極性入力端が調整電圧生成回路364の出力端とバッファ362aの出力端との接続点Eに接続され、その負極性入力端が抵抗を介して接地されている。また、差動増幅回路365bはその正極性入力端が調整電圧生成回路364の出力端とバッファ362bの出力端との接続点Fに接続され、その負極性入力端が抵抗を介して接地されている。さらに、差動増幅回路365cがその正極性入力端が調整電圧生成回路364の出力端とバッファ362cの出力端との接続点Gに接続され、その負極性入力端が抵抗を介して接地されている。さらに、差動増幅回路365dはその正極性入力端が調整電圧生成回路364の出力端とバッファ362dの出力端との接続点Hに接続され、その負極性入力端が抵抗を介して接地されている。さらに、調整電圧生成回路364の出力端と接続点E～Hとの間、バッファ362a～362dの出力端と接続点E～Hとの間、および差動増幅回路365a～365dの出力端と負極性入力端の間にはそれぞれ抵抗が設けられている。

10

【0115】

差動増幅回路265aの出力端は、第2の電圧分割回路363aにおいて、対向電圧 V_{com} に対して正極性の最大階調電圧 V_{H0} が出力される点Iに接続されており、差動増幅回路365bの出力端は、第2の電圧分割回路363aにおいて正極性の最小階調電圧 V_{H63} が出力される点Jに接続されている。

20

【0116】

また、差動増幅回路365cの出力端は、第3の電圧分割回路363bにおいて、対向電圧 V_{com} に対して負極性の最大階調電圧 V_{L63} が出力される点Kに接続されており、差動増幅回路365dの出力端は、第3の電圧分割回路363bにおいて負極性の最小階調電圧 V_{L0} が出力される点Lに接続されている。

【0117】

これにより、対向電圧 V_{com} に対して正極性の階調電圧のうち、電圧値が最大の階調電圧 V_{H0} と最小の階調電圧 V_{H63} 、および V_{com} に対して負極性の階調電圧のうち、電圧値が最大の階調電圧 V_{L63} と最小の階調電圧 V_{L0} の電圧が調整される。

30

【0118】

このように、階調電圧調整部36aは、任意の第X階調の正極性階調電圧 V_{HX} を間を含む階調電圧範囲の最低値（階調電圧 V_{H63} ）と最高値（階調電圧 V_{H0} ）を、階調電圧範囲（ $V_{H63} \sim V_{H0}$ ）と共に電荷引き込み量 ΔV （調整電圧 V_a ）だけ高くなるようにシフトさせ、また、任意の第X階調の負極性階調電圧 V_{LX} を間を含む階調電圧範囲の最低値（階調電圧 V_{L0} ）と最高値（階調電圧 V_{L63} ）を階調電圧範囲（ $V_{L0} \sim V_{L63}$ ）と共に電荷引き込み量 ΔV （調整電圧 V_a ）だけ高くなるようにシフトさせることにより、各階調の正極性電圧と負極性電圧の電圧差を保持しかつ、正極性電圧と負極性電圧の中心電位を電荷引き込み量 ΔV （調整電圧 V_a ）だけ高くなるように変化させている。

40

【0119】

上記構成により、以下に、本実施形態1の階調電圧生成回路36の動作について説明する。

【0120】

図4に示す調整電圧生成回路364では、階調電圧調整信号 DV によって可変抵抗素子364aの抵抗値が制御され、バッファ364nを介して調整電圧 V_a が出力される。このようにして、調整電圧生成回路364からは、階調電圧調整信号 DV に応じて、 V_h から0Vまでの電圧値が調整電圧 V_a として選択的に出力される。

【0121】

また、図3に示す差動増幅回路365a～365dでは、各階調電圧 V_{H0} 、 V_{H63} 、 V_{L63} および V_{L0} が調整電圧生成回路364からの出力調整電圧 V_a だけ高くされ

50

て出力される。これにより、調整用電圧生成回路 364 によって生成される調整電圧 V_a (電荷引き込み量 ΔV) だけ、 V_{H0} 、 V_{H63} 、 V_{L0} および V_{L63} がそれぞれ均等に高い方にシフトされるため、各階調の正極性電圧と負極性電圧の電圧差は保持されて、正極性電圧と負極性電圧の中心電位 (以下、センター値) のみを変化させることができる。例えば、 $V_{H20} - V_{L20}$ は電圧調整前と同様に保持されて、階調特性を変動させることなく、 V_{H20} と V_{L20} のセンター値のみを変化させることができる。

【0122】

このような階調電圧生成回路 36 をソースドライバ 3 毎に設けて、コントロール IC 4 から各ソースドライバ 3 に異なった階調電圧調整信号 DV を供給することによって、ソースドライバ 3 単位で異なった正負極性階調電圧のセンター値を設定することが可能となる。

10

【0123】

したがって、本実施形態 1 によれば、上記フリッカ現象 (1) の要因であるゲート走査線方向の電荷引き込み量 ΔV の傾斜に合わせて、ソースドライバ 3 単位で正極性階調電圧および負極性階調電圧を、対応するソース信号線に接続された絵素部の電荷引き込み量 ΔV だけ増加させて、正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象 (1) を低減させることができる。

【0124】

また、本実施形態 1 によれば、上記フリッカ現象 (2) の要因である複数領域分割転写により生じる電荷引き込み量 ΔV のパネル面内偏差が水平方向の偏差である場合に、転写ブロックの水平方向の電荷引き込み量 ΔV の偏差に合わせて、ソースドライバ単位で正極性階調電圧および負極性階調電圧を対応するソース信号線に接続された絵素部の電荷引き込み量 Δ だけ増加させて、正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象 (2) を低減させることができる。

20

【0125】

以下に、本実施形態 1 の液晶表示装置 10 において、電荷引き込み量 ΔV の水平方向の傾斜に起因するフリッカ現象の低減方法に関し、電荷引き込み量 ΔV の水平方向の傾斜に対して補正が可能であることについて、図 5 の事例を用いて詳細に説明する。

【0126】

図 5 に、液晶パネル 1 の水平方向 (x 方向) の階調電圧値を示している。

30

【0127】

図 5 に示す第 A ライン目において、フリッカ現象が最小となる正負極性階調電圧のセンター値が図 5 中の一点鎖線上にある場合について考える。

【0128】

階調電圧調整機能を有さない従来の液晶表示装置では、液晶パネル 1 の表示画面内のいずれか一点でフリッカが目視されないように調整することしかできなかった。よって、例えば図 5 中に点線で示すように、パネル中央で調整した場合には、パネル左右において図 5 中の ΔV_l および ΔV_r だけ正極性電圧と負極性電圧の平衡が崩れ、フリッカ現象が発生する。

【0129】

これに対して、ソースドライバ 3 毎に階調電圧調整機能を設けた本実施形態 1 の液晶表示装置 10 によれば、図 5 中に実線で示すように、ソースドライバ 3 単位で正負極性階調電圧のセンター値を最適な値に設定することができるため、フリッカ現象を大幅に低減させることが可能となる。

40

【0130】

本実施形態 1 では、前述したようにソースドライバ 3 単位で正負極性階調電圧のセンター値を最適な値に設定することに限らず、例えば水平帰線期間内にコントロール IC 4 から調整電圧調整部 36a に対して階調電圧調整信号 DV を供給することによって、1 フレーム内において 1 水平ラインまたは複数水平ライン毎に、正負極性階調電圧のセンター値を設定することが可能となる。

50

【0131】

これにより、上記フリッカ現象(2)の要因である複数領域分割転写により生じる電荷引き込み量 ΔV のパネル面内偏差が垂直方向の偏差であっても、転写ブロックの垂直方向の電荷引き込み量 ΔV の偏差に合わせて、1フレーム内において1水平ラインまたは複数水平ライン毎に正極性階調電圧および負極性階調電圧を対応するゲート信号線に接続された絵素部の電荷引き込み量 ΔV だけ増加させて、正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象(2)を低減させることができる。

【0132】

以下に、本実施形態1の液晶表示装置10において、電荷引き込み量 ΔV の垂直方向の傾斜に起因するフリッカ現象の低減方法に関し、電荷引き込み量 ΔV の垂直方向の傾斜に対して補正が可能であることについて、図6の事例を用いて詳細に説明する。

10

【0133】

図6には、液晶パネル1の垂直方向(y方向)の階調電圧値を示している。

【0134】

図6に示す第Bライン目において、フリッカ現象が最小となる正負極性階調電圧のセンター値が図6中の一点鎖線上にある場合について考える。

【0135】

本実施形態1の階調電圧調整機能を有さない従来の液晶表示装置では、パネル面内のいずれか一点でフリッカが目視されないように調整することしかできない。よって、例えば図6中に点線で示すように、パネル中央で調整した場合には、転写ブロックが異なる領域において図6中の ΔV_u および ΔV_d だけ正極性電圧と負極性電圧の平衡が崩れ、フリッカ現象が発生してしまう。

20

【0136】

これに対して、1フレーム内で1水平ラインまたは複数水平ライン毎に正負極性階調電圧のセンター値を変化可能とした本実施形態1では、図6中に実線で示すように、正負極性階調電圧のセンター値を最適な値に設定することができるため、フリッカ現象を大幅に低減させることが可能となる。これは、例えばソースドライバ2毎に、正負極性階調電圧のセンター値を最適な値に設定するようにしてもよい。

【0137】

以上のように、本実施形態1によれば、ソースドライバ3毎に、または、1水平ラインあるいは複数水平ライン毎に、正負極性階調電圧のセンター値を電圧調整可能な構造を液晶表示装置10に設けることによって、階調特性を変動させることなく、パネル面内全面のフリッカ現象を低減させることができる。

30

【0138】

(実施形態2)

電荷引き込み量 ΔV はパネル面内で偏差を有しているが、TFT素子のドレイン領域に印加される階調電圧値に対して偏差(階調電圧毎の偏差)を有しており、一般に、この偏差は ω 値と呼ばれる。上記実施形態1のように、階調電圧 V_{H0} 、 V_{H63} 、 V_{L0} および V_{L63} を全て同電位の調整電圧 V_a だけ増加・調整することによってフリッカ現象を低減することが可能であるが、さらに、自由度が高い階調電圧調整機能により ω 値に対する補正をも行えるようにすることによって、更なるフリッカ現象の低減が可能となる。

40

【0139】

そこで、本実施形態2では、階調電圧毎の偏差である ω 値に対する補正を可能とした液晶表示装置10Bについて説明する。

【0140】

図7は、本発明の実施形態2の液晶表示装置10B(図1参照)における階調電圧生成回路36Bの構成例を示す回路図である。

【0141】

図7において、階調電圧生成回路36Bは、正負の基準電圧 V_{LS} と GND から正負の

50

複数の参照電圧（所定の参照電圧）を生成する第４の電圧分割回路３６１ｂと、複数の参照電圧のいずれかを一時記憶するバッファ３６２ａ～３６２ｆと、コントロールＩＣ４から供給される階調電圧調整信号ＤＶ０、ＤＶＸおよびＤＶ６３に応じて階調毎に独立した調整電圧を生成する調整電圧生成回路３６４ａ～３６４ｃと、調整電圧生成回路３６４ａ～３６４ｃのいずれかからの調整電圧とバッファ３６２ａ～３６２ｆのいずれかからの出力電圧との加算値を差動増幅する差動増幅回路３６５ａ～３６５ｆと、正極性の参照電圧を用いて正極性の階調電圧ＶＨ０～ＶＨ６３を生成する第５の電圧分割回路３６３ｃと、負極性の参照電圧を用いて負極性の階調電圧ＶＬ６３～ＶＬ０を生成する第６の電圧分割回路３６３ｄとを有している。これらの調整電圧生成回路３６４ａ～３６４ｃおよび差動増幅回路３６５ａ～３６５ｆにより階調電圧調整部３６ｂが構成されている。

10

【０１４２】

調整電圧生成回路３６４ａ～３６４ｃは、階調特性に変化を与えないために、図３の調整電圧生成回路３６４の場合と同様に、同階調の正極性階調電圧と負極性階調電圧は、階調電圧調整時に同じ電圧値（電荷引き込み量 ΔV ）が増加され、正極性階調電圧と負極性階調電圧の電圧差を一定に維持しながら、正負極性階調電圧のセンター値が電圧調整される。例えば、任意の第Ｘ階調の正極性電圧ＶＨ（Ｘ）および負極性電圧ＶＬ（Ｘ）において、 $VH(X) - VL(X)$ の電圧値は一定に固定したまま、ＶＨ（Ｘ）およびＶＬ（Ｘ）を出力調整電圧Ｖａだけ電圧値を増加させることによって、ＶＨ（Ｘ）とＶＬ（Ｘ）のセンター値のみを変化させることができる。

20

【０１４３】

差動増幅回路３６５ａはその正極性入力端が調整電圧生成回路３６４ａの出力端と、正の最大参照電圧が出力されるバッファ３６２ａの出力端との接続点Ａ１に接続され、その負極性入力端が抵抗を介して接地されている。また、差動増幅回路３６５ｂはその正極性入力端が調整電圧生成回路３６４ｂの出力端と、正の中間参照電圧が出力されるバッファ３６２ｂの出力端との接続点Ｂ１に接続され、その負極性入力端が抵抗を介して接地されている。さらに、差動増幅回路３６５ｃはその正極性入力端が調整電圧生成回路３６４ｃの出力端と、正の最小参照電圧が出力されるバッファ３６２ｃの出力端との接続点Ｃ１に接続され、その負極性入力端が抵抗を介して接地されている。

【０１４４】

また、差動増幅回路３６５ｄはその正極性入力端が調整電圧生成回路３６４ｃの出力端と、負の最大参照電圧が出力されるバッファ３６２ｄの出力端との接続点Ｄ１に接続され、その負極性入力端が抵抗を介して接地されている。また、差動増幅回路３６５ｅはその正極性入力端が調整電圧生成回路３６４ｂの出力端と、負の中間参照電圧が出力されるバッファ３６２ｅの出力端との接続点Ｅ１に接続され、その負極性入力端が抵抗を接地されている。さらに、差動増幅回路３６５ｆはその正極性入力端が調整電圧生成回路３６４ａの出力端と、負の最小参照電圧が出力されるバッファ３６２ｆの出力端との接続点Ｆ１に接続され、その負極性入力端が抵抗を介して接地されている。

30

【０１４５】

さらに、調整電圧生成回路３６４ａ～３６４ｃの各出力端と接続点Ａ～Ｆとの各間、バッファ３６２ａ～３６２ｆの各出力端と接続点Ａ～Ｆとの各間、差動増幅回路３６５ａ～３６５ｆの各出力端と各負極性入力端との各間にはそれぞれ抵抗が設けられている。

40

【０１４６】

差動増幅回路３６５ａの出力端は、第５の電圧分割回路３６３ｃにおいて、対向電圧Ｖｃｏｍに対して正極性の最大階調電圧ＶＨ０が出力される点Ｇ１に接続されており、差動増幅回路３６５ｂの出力端は、第５の電圧分割回路３６３ｃにおいて、正極性の中間階調電圧ＶＨ（Ｘ）が出力される点Ｈ１に接続されており、差動増幅回路３６５ｃの出力端は、第５の電圧分割回路３６３ｃにおいて、正極性の最小階調電圧ＶＨ６３が出力される点Ｉ１に接続されている。

【０１４７】

また、差動増幅回路３６５ｄの出力端は、第６の電圧分割回路３６３ｄにおいて、対向

50

電圧 V_{com} に対して負極性の最大階調電圧 V_{L63} が出力される点 $J1$ に接続されており、差動増幅回路 $365e$ の出力端は、第 6 の電圧分割回路 $363d$ において、負極性の中間階調電圧 $V_L(X)$ が出力される点 $K1$ に接続されており、差動増幅回路 $365f$ の出力端は、第 6 の電圧分割回路 $363d$ において、負極性の最小階調電圧 V_{L0} が出力される点 $L1$ に接続されている。

【0148】

これにより、対向電圧 V_{com} に対して正極性の階調電圧のうち、電圧値が最大の階調電圧 V_{H0} と中間の階調電圧 $V_H(X)$ と最小の階調電圧 V_{H63} 、および、 V_{com} に対して負極性の階調電圧のうち、電圧値が最大の階調電圧 V_{L63} と中間の階調電圧 $V_L(X)$ と最小の階調電圧 V_{L0} の電圧が階調毎に調整されている。

10

【0149】

以上のように、本実施形態 2 によれば、各階調毎に独立して正負極性階調電圧のセンター値を調整することが可能となるため、各階調間で電荷引き込み量 ΔV に偏差 (ω 値) が存在するか、あるいは各階調間でフリッカ現象が最小となる正負極性階調電圧のセンター値に偏差 (ω 値) が存在する場合においても、各階調に対してそれぞれ異なった階調電圧調整信号 $DV0$ 、 DVX および $DV63$ を入力することによって、フリッカ現象を更に低減させることができる。

【0150】

なお、図 7 の事例では、第 0 階調、第 X 階調および第 63 階調の三つの階調に対して階調電圧調整機能を設けているが、必ずしも三つである必要はなく、これ以上のより多くの階調に対して階調電圧調整機能を設けることによって、各階調間で生じる偏差に対してより詳細に調整を行うことも可能である。

20

(実施形態 3)

上記図 2 に示すソースドライバ 3 では、本発明の階調電圧調整機能を付加するために、階調電圧調整信号 DV を伝送するために階調電圧調整信号伝送ラインおよび階調電圧調整信号入力端子を少なくとも一つずつ追加する必要がある。例えば上記実施形態 1 のように階調電圧調整信号 DV をコントロール IC 4 から各ソースドライバ 3 にそれぞれ供給するためには、その伝送ラインおよび入力端子を一つずつ追加する必要がある、上記実施形態 2 のようにコントロール IC 4 から階調電圧調整信号 $DV0$ 、 DVX および $DV63$ を供給する場合には、伝送ラインおよび入力端子を三つずつ追加する必要がある。

30

【0151】

しかしながら、駆動回路基板の配線状況を考えると、伝送ラインおよび入力端子の増加は極力少ない方が好ましい。よって、本実施形態 3 では、伝送ラインおよびその入力端子の追加なしに階調電圧調整機能をソースドライバに付加することが可能な液晶表示装置について説明する。

【0152】

一般に、帰線期間は非表示期間であるため、映像データ信号を伝送する必要はない。そこで、本実施形態 3 では、図 8 に示すソースドライバの構造を採用することによって、帰線期間中に映像信号伝送ラインを階調電圧調整信号伝送ラインとして代用し、伝送ラインの削減を図っている。この場合について図 8 を用いて詳細に説明する。

40

【0153】

図 8 は、本発明の実施形態 3 の液晶表示装置におけるソースドライバの構成例を示すブロック図である。

【0154】

図 8 に示すように、ソースドライバ 3C は、図 2 に示すソースドライバ 3B に加えて、映像データ信号 DR 、 DG および DB と階調電圧調整信号 $DV0$ 、 DVX および $DV63$ とのうち、表示期間 (非帰線期間) には映像データ信号 DR 、 DG および DB を選択して入力ラッチ回路 32 に供給し、また、非表示期間 (帰線期間) には階調電圧調整信号 $DV0$ 、 DVX および $DV63$ を選択して階調電圧調整部 36b に供給するセレクト回路 39a と、コントロール IC 4 から供給されるラッチ信号 LS とスタートパルス SP とに応じ

50

てセクタ回路制御信号 S_s を生成するセクタ回路制御信号生成回路 39b とを有している。

【0155】

図9は、図8のラッチ信号 L_S 、スタートパルス SP およびセクタ回路制御信号 S_s の信号波形図である。

【0156】

セクタ回路制御信号生成回路 39b は、図9に示すように、ラッチ信号 L_S の立ち下がり時に立ち上がり、スタートパルス SP 立ち上がり時に立ち下がるセクタ回路制御信号 S_s が生成される。セクタ回路制御信号 S_s が ON 状態（ハイレベル）のときは帰線期間を示し、セクタ回路制御信号 S_s が OFF 状態（ローレベル）のときは非帰線期間を示し、この非帰線期間（表示期間）でコントロール $IC4$ からソースドライバ 3C に対して映像データ信号 DR 、 DG および DB が伝送され、帰線期間（非表示期間）でコントロール $IC4$ からソースドライバ 3C に対して階調電圧調整信号 $DV0$ 、 DVX および $DV63$ が伝送されている。

【0157】

図10は、図8のセクタ回路 39a の構成例を示す回路図である。

【0158】

図10に示すように、セクタ回路 39a は、非帰線期間に映像データ信号 DR 、 DG および DB が伝送され、帰線期間に階調電圧調整信号 $DV0$ 、 DVX および $DV63$ が伝送されてくる入力信号に対して、セクタ回路制御信号 S_s と同期して出力端子が選択されて、入力信号が分岐される。セクタ回路制御信号 S_s が OFF 状態（非帰線期間）時には、入力される映像データ信号 DR 、 DG および DB が入力ラッチ回路 32 側に出力され、セクタ回路制御信号 S_s が ON 状態（帰線期間）時には、同じ伝送ラインから入力される階調電圧調整信号 $DV0$ 、 DVX および $DV63$ が階調電圧調整部 36b 側に出力される。

【0159】

図11は、図8のソースドライバ 3C を有する液晶表示装置 10C の構成例を示すブロック図である。

【0160】

図11に示すように、コントロール $IC4$ からソースドライバ 3C に映像信号用伝送ライン 5 を用いて非帰線期間に映像データ信号 DR 、 DG および DB を伝送し、帰線期間に階調電圧調整信号 DV を伝送することにより、駆動回路上の伝送ラインおよびドライバ入力端子の新たな追加なしに、本発明の階調電圧調整機能を付加したソースドライバ 3C を実現することができる。

【0161】

以上により、上記実施形態 1～3 によれば、各ソースドライバ 3、3B または 3C 内の階調電圧生成回路 36 または 36B に、第 X 階調の正極性階調電圧 V_{HX} および第 X 階調の負極性階調電圧 V_{LX} を電荷引き込み量 Δ だけ同時に増加させる階調電圧調整部 36a または 36b を設けている。ゲート信号線方向の電荷引き込み量 ΔV の傾斜に合わせて、ドライバ単位で正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象を抑制することができる。また、転写ブロックにおける電荷引き込み量 ΔV の水平方向および垂直方向の偏差に合わせて、1 フレーム内で 1 ラインまたは複数ライン毎に正負極性階調電圧のセンター値を調整することによって、階調特性を変動させることなく、フリッカ現象を抑制することができる。

【0162】

なお、上記実施形態 1～3 では、各ソースドライバ 3、3B または 3C 内の階調電圧生成回路 36 または 36B にそれぞれ、任意の第 X 階調の正極性階調電圧 $V_H(X)$ および該第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する映像信号線に接続された各絵素部の電荷引き込み量 ΔV だけ同時に増加させて電圧調整する階調電圧調整部 36a または 36b が設けられた場合について説明したが、これに限らず、階調電圧生成回路 36 または 3

10

20

30

40

50

6 B は、各ソースドライバ 3 , 3 B または 3 C 内にある必要はなく、制御手段としてのコントロール IC 4 内に設けられていてもよい。この場合には、階調電圧調整信号および映像データ信号の代わりに映像信号としての表示用の階調信号が各ソースドライバ 3 , 3 B または 3 C に伝送される。

【 0 1 6 3 】

また、上記実施形態 1 ~ 3 では、階調電圧調整部 3 6 a または 3 6 b が、図 6 にも示すように、1 フレーム内において一または複数の走査信号線毎に、またはゲートドライバ 2 単位で、第 X 階調の正極性階調電圧 $V_H(X)$ および第 X 階調の負極性階調電圧 $V_L(X)$ を、対応する走査信号線に接続された絵素部の電荷引き込み量 ΔV だけ同時に増加させて電圧調整する場合について説明したが、この場合、1 フレーム内において一または複数の走査信号線の選択駆動タイミング毎に、または一または複数の走査信号線を選択駆動する各ゲートドライバ 2 の駆動タイミング単位で、各ソースドライバ 3 から各映像信号線に供給される表示用の階調電圧（映像信号）に加算されている電荷引き込み量 ΔV （調整電圧 V_a ）を、対応する走査信号線に接続された絵素部の電荷引き込み量 ΔV に最適なように時間軸で変化させるようになっている。

【 0 1 6 4 】

さらに、調整電圧 V_a について説明すると、実際のシフトする電圧量は式 1 に示す電荷引き込み量 ΔV と等しい値に限るものではなく、基準階調電圧の正極性・負極性のセンター値の初期設定値と電荷引き込み量 ΔV に依存する調整電圧値である。このため、シフトする電荷量は「電荷引き込み量 ΔV 」に限らず、図 4 の調整電圧 V_a となる。

【 0 1 6 5 】

したがって、調整電圧は、画面フリッカ低減用の調整電圧であって、基準階調電圧の正極性階調電圧と負極性階調電圧のセンター値を所定電圧だけシフトさせるための調整電圧である。

【 0 1 6 6 】

もちろん、この調整電圧は電荷引き込み量 ΔV またはこれに対応した電圧であってもよい。電荷引き込み量 ΔV は、絵素電極の液晶容量 C_{lc} 、これに接続された補助容量 C_s 、スイッチ素子のトランジスタゲート・ドレイン間の寄生容量 C_{gd} 、該走査信号線のゲートハイ電圧 V_{GH} 、該走査信号線のゲートロー電圧 V_{GL} として、次の式 1 に示すように、

$$\Delta V = \{ C_{gd} / (C_{gd} + C_{lc} + C_s) \} \times (V_{GH} - V_{GL})$$

である。

【 0 1 6 7 】

以上のように、本発明の好ましい実施形態 1 ~ 3 を用いて本発明を例示してきたが、本発明は、この実施形態 1 ~ 3 に限定して解釈されるべきものではない。本発明は、特許請求の範囲によってのみその範囲が解釈されるべきであることが理解される。当業者は、本発明の具体的な好ましい実施形態 1 ~ 3 の記載から、本発明の記載および技術常識に基づいて等価な範囲を実施することができることが理解される。本明細書において引用した特許、特許出願および文献は、その内容自体が具体的に本明細書に記載されているのと同様にその内容が本明細書に対する参考として援用されるべきであることが理解される。

【産業上の利用可能性】

【 0 1 6 8 】

本発明は、例えばテレビジョン装置のディスプレイやパーソナルコンピュータのモニターなどの表示画面に用いられるアクティブマトリクス型などの液晶表示装置およびこれに用いる液晶表示駆動回路の分野において、階調電圧生成回路に階調電圧調整部を設けて、第 X 階調の正極性階調電圧 V_{HX} および第 X 階調の負極性階調電圧 V_{LX} を電荷引き込み量 Δ だけ同時に増加させることによって、階調特性を変化させることなく、パネル面内全体のフリッカ現象を抑制して、良好な表示状態を得ることができる。

【図面の簡単な説明】

【 0 1 6 9 】

- 【図 1】本発明の実施形態 1 に係る液晶表示装置の構成例を示すブロック図である。
- 【図 2】図 1 の液晶表示装置におけるソースドライバの構成例を示すブロック図である。
- 【図 3】図 2 のソースドライバにおける階調電圧生成回路の構成例を示す回路図である。
- 【図 4】図 3 の調整電圧生成回路の構成例を示す回路図である。
- 【図 5】本発明の実施形態 1 において、電荷引き込み量 ΔV の水平方向の偏差に起因するフリッカ現象の低減方法を説明するための図である。
- 【図 6】本発明の実施形態 1 において、電荷引き込み量 ΔV の垂直方向の傾斜に起因するフリッカ現象の低減方法を説明するための図である。
- 【図 7】本発明の実施形態 2 の液晶表示装置における階調電圧生成回路の構成例を示す回路図である。
- 【図 8】本発明の実施形態 3 の液晶表示装置におけるソースドライバの構成例を示すブロック図である。
- 【図 9】図 8 のラッチ信号 L_S 、スタートパルス S_P およびセクタ回路制御信号 S_s の信号波形図である。
- 【図 10】図 8 のセクタ回路の構成例を示す回路図である。
- 【図 11】図 8 のソースドライバを有する液晶表示装置の構成例を示すブロック図である。

10

【符号の説明】

【0170】

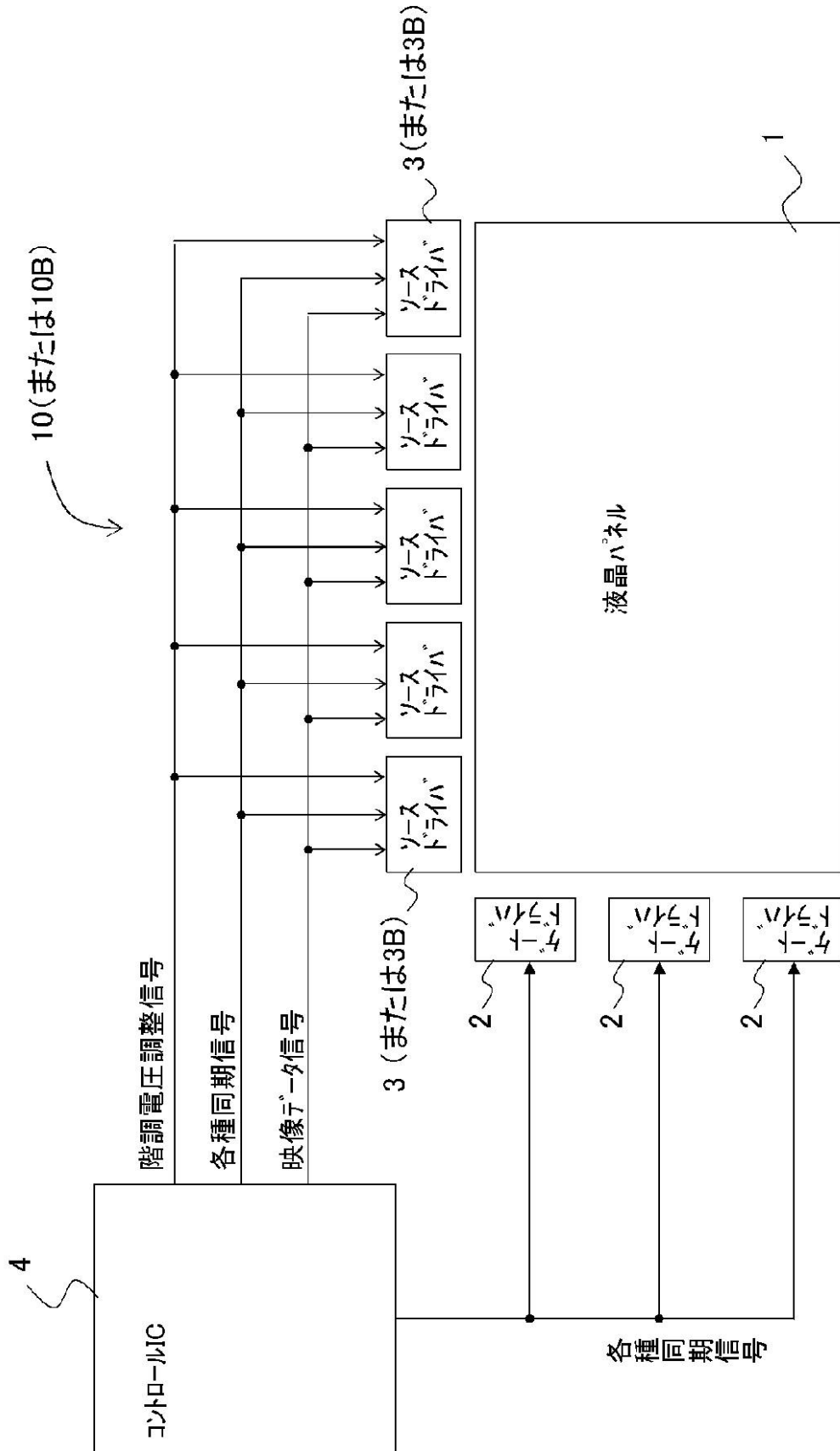
- 1 液晶パネル
- 2 ゲートドライバ
- 3, 3B, 3C ソースドライバ
- 31 シフトレジスタ回路
- 32 入力ラッチ回路
- 33 サンプリングメモリ回路
- 34 ホールドメモリ回路
- 35 レベルシフタ回路
- 36 階調電圧生成回路
- 36a, 36b 階調電圧調整部
- 361 第 1 の電圧分割回路
- 361b 第 4 の電圧分割回路
- 362a ~ 362f バッファ
- 363a 第 2 の電圧分割回路
- 363b 第 3 の電圧分割回路
- 363c 第 5 の電圧分割回路
- 363d 第 6 の電圧分割回路
- 364, 364a ~ 364c 階調電圧生成回路
- 364m 可変抵抗素子
- 364n バッファ
- 365a ~ 365f 差動増幅回路
- 37 DA 変換回路
- 38 出力回路
- 39a セクタ回路
- 39b セクタ回路制御信号生成回路
- 4 コントロール IC
- 10, 10B, 10C 液晶表示装置

20

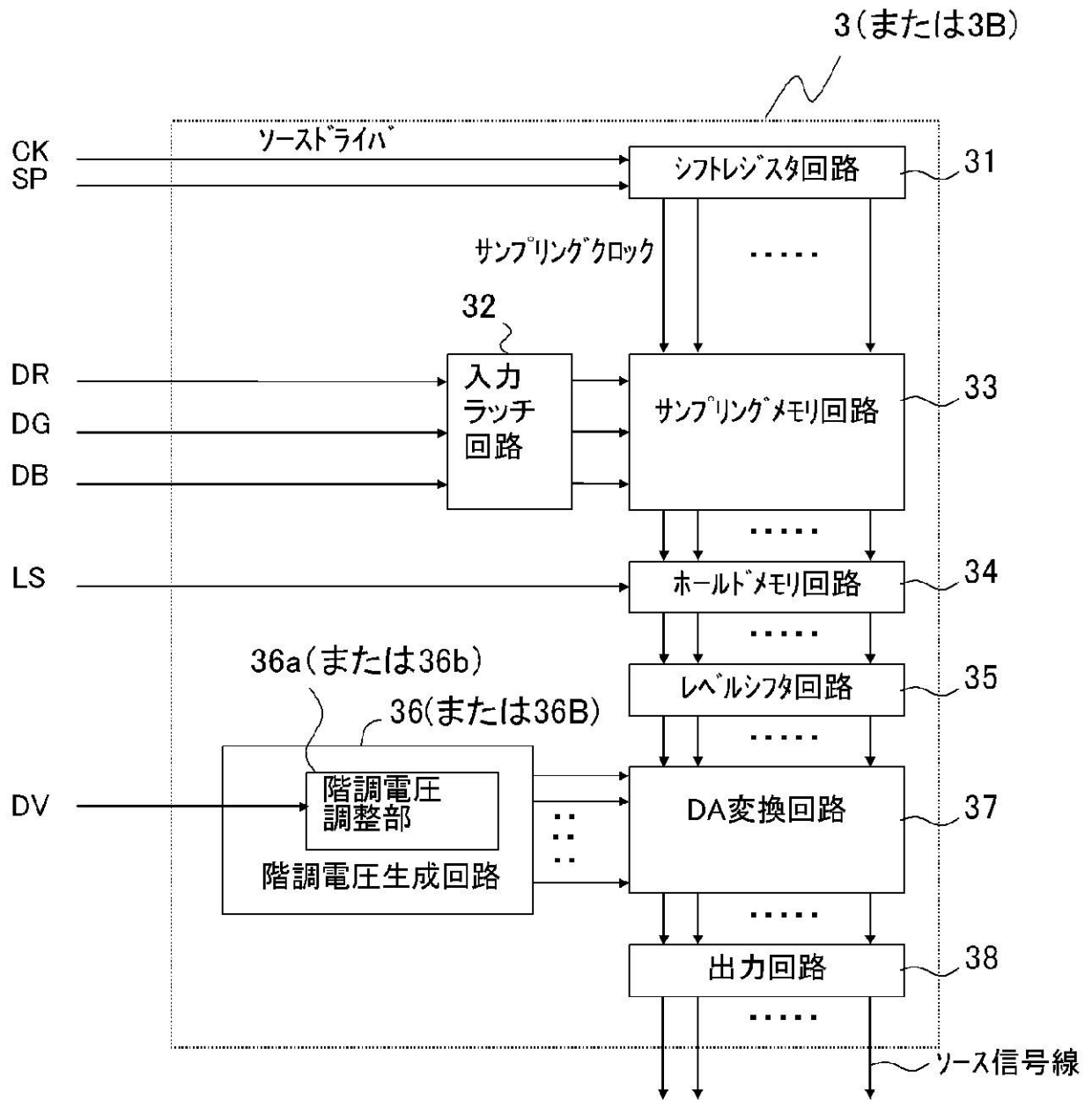
30

40

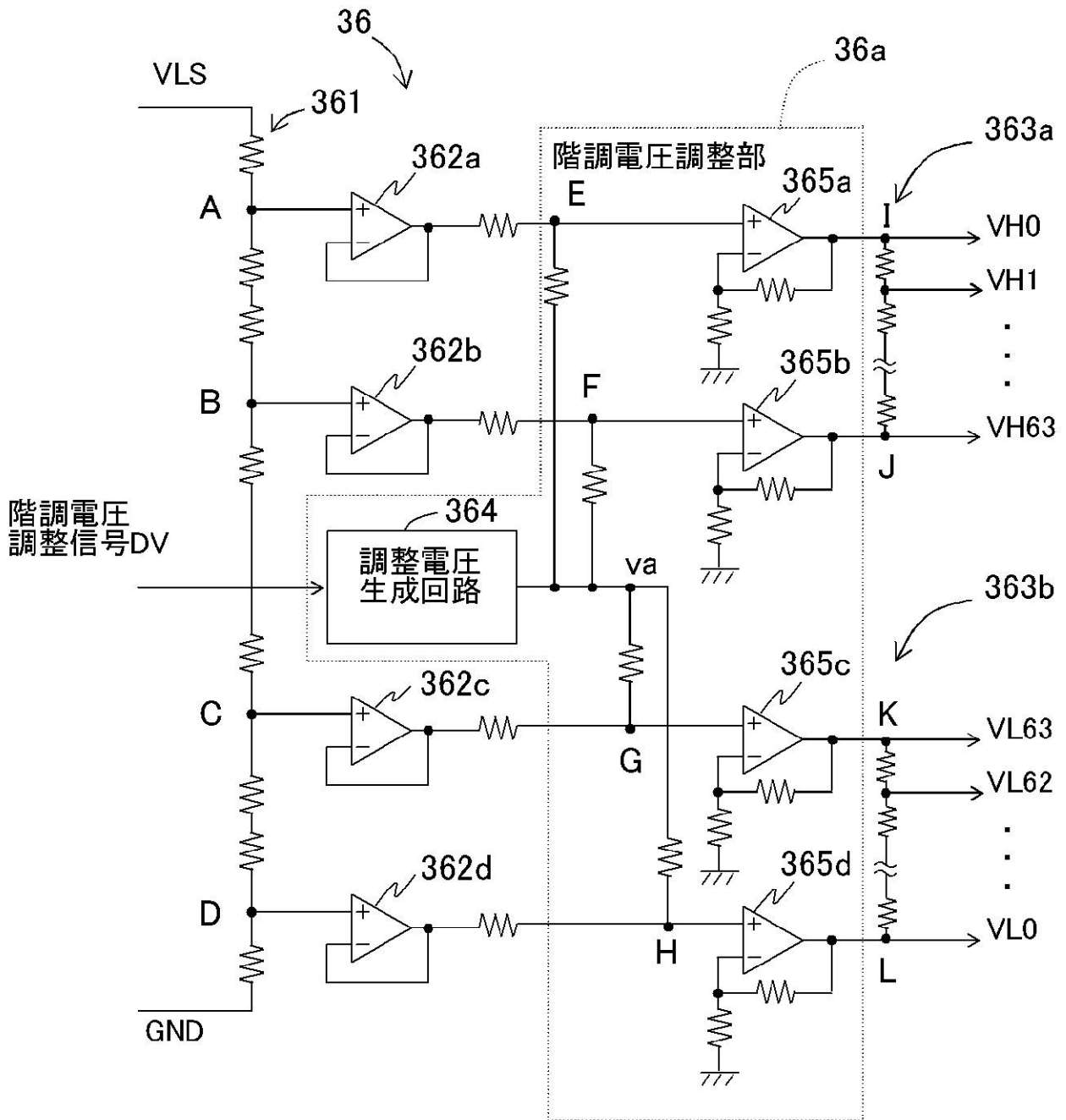
【図 1】



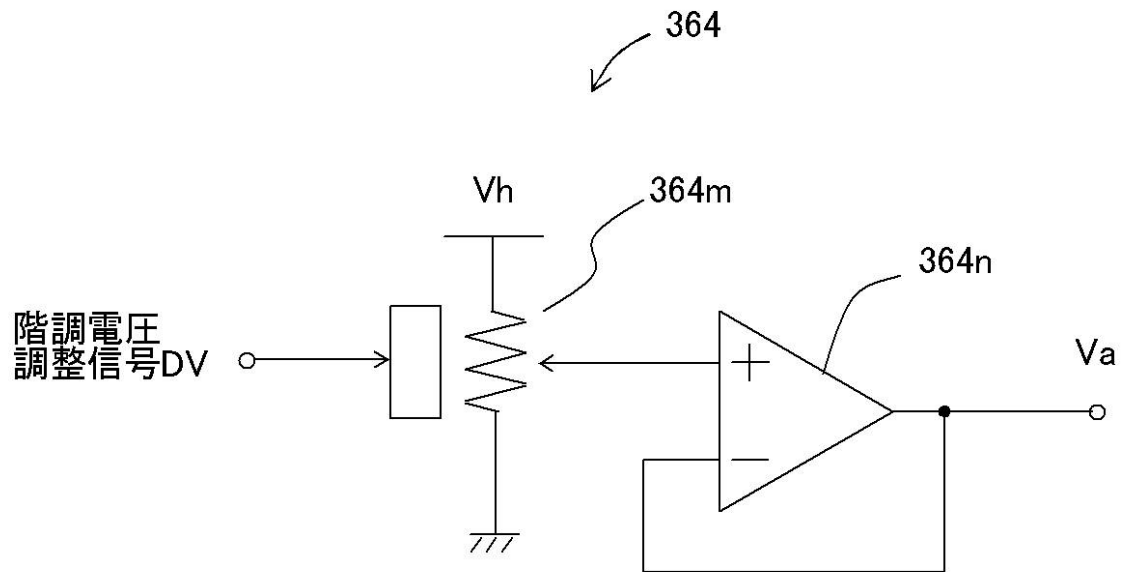
【図2】



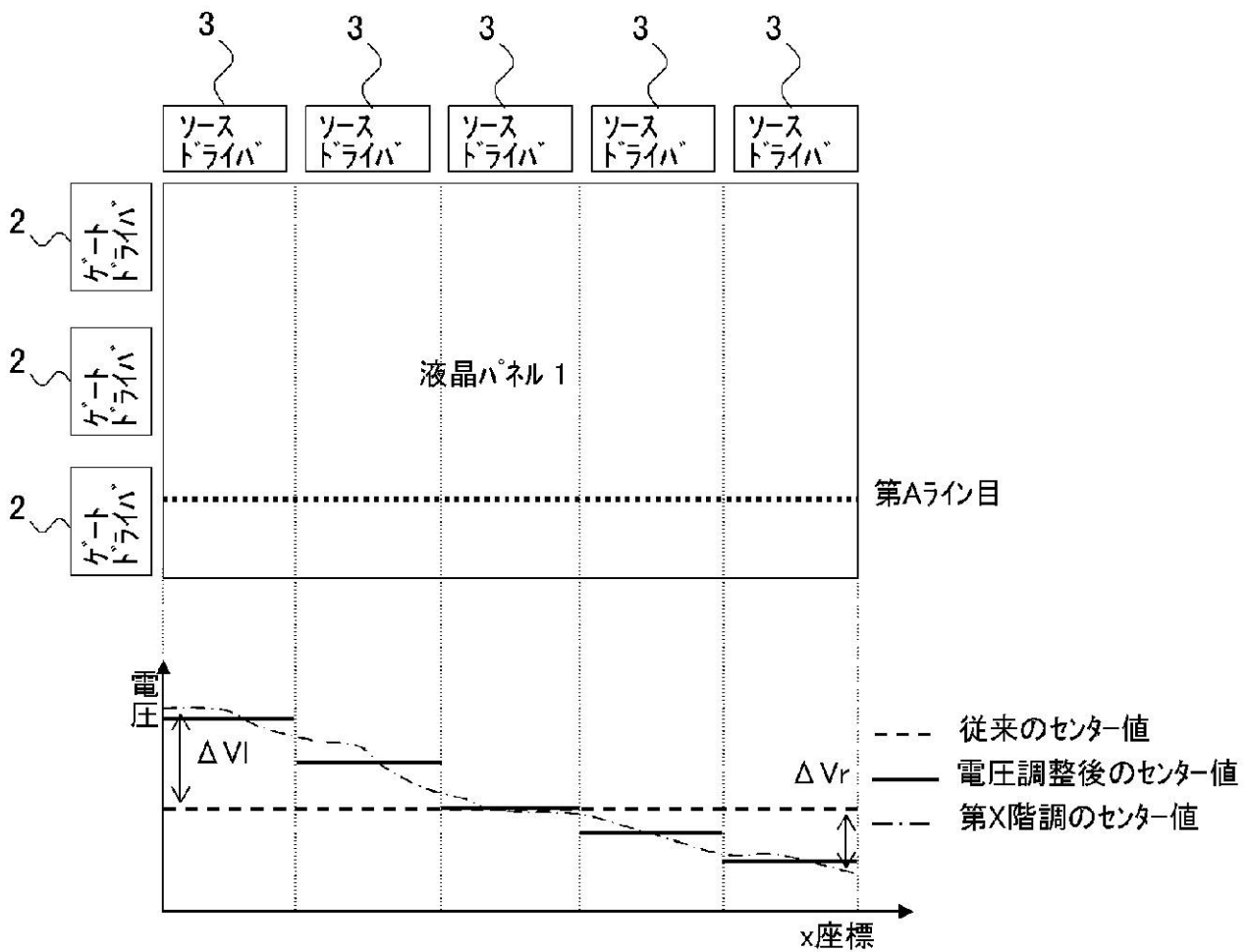
【図3】



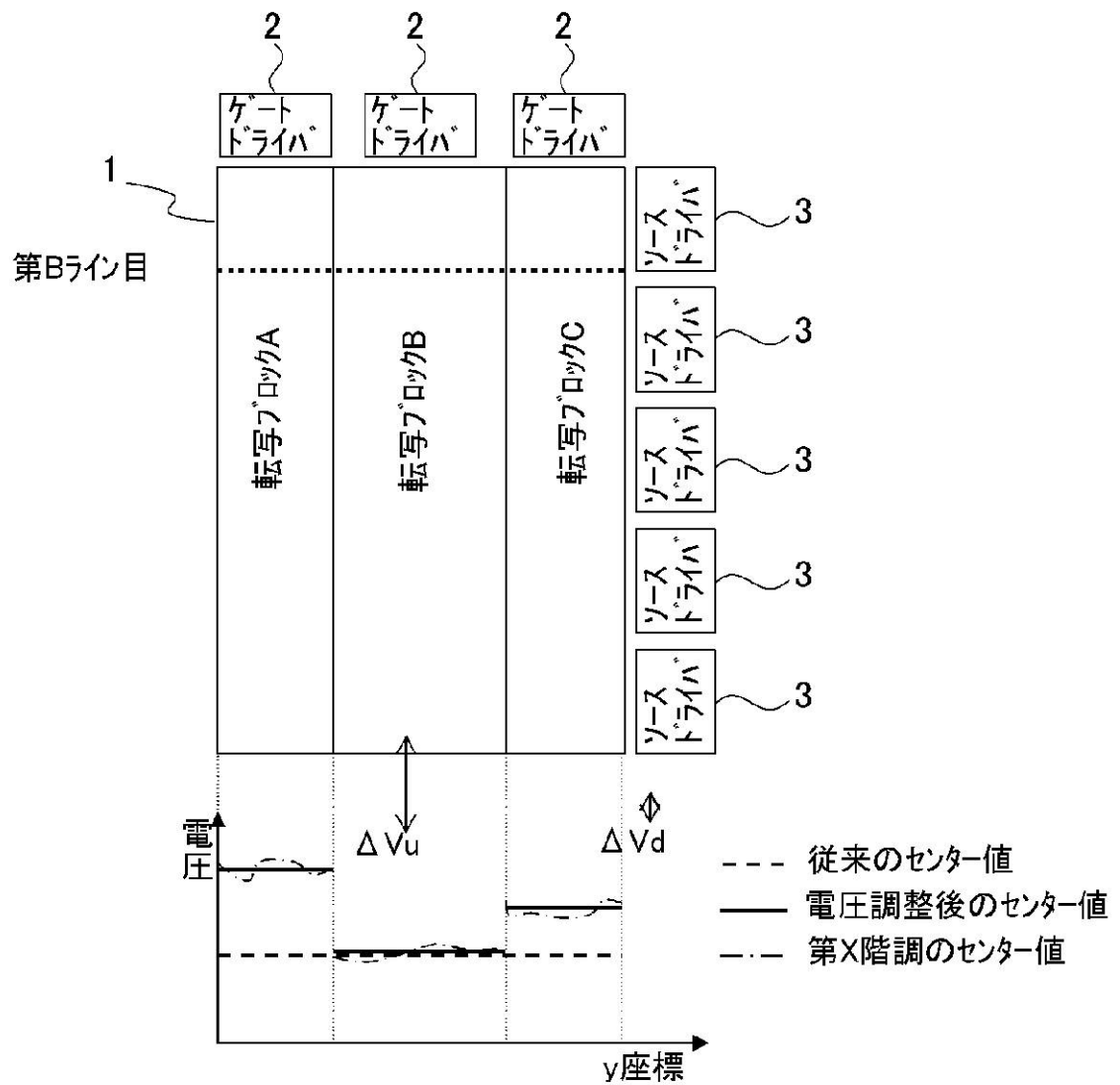
【図 4】



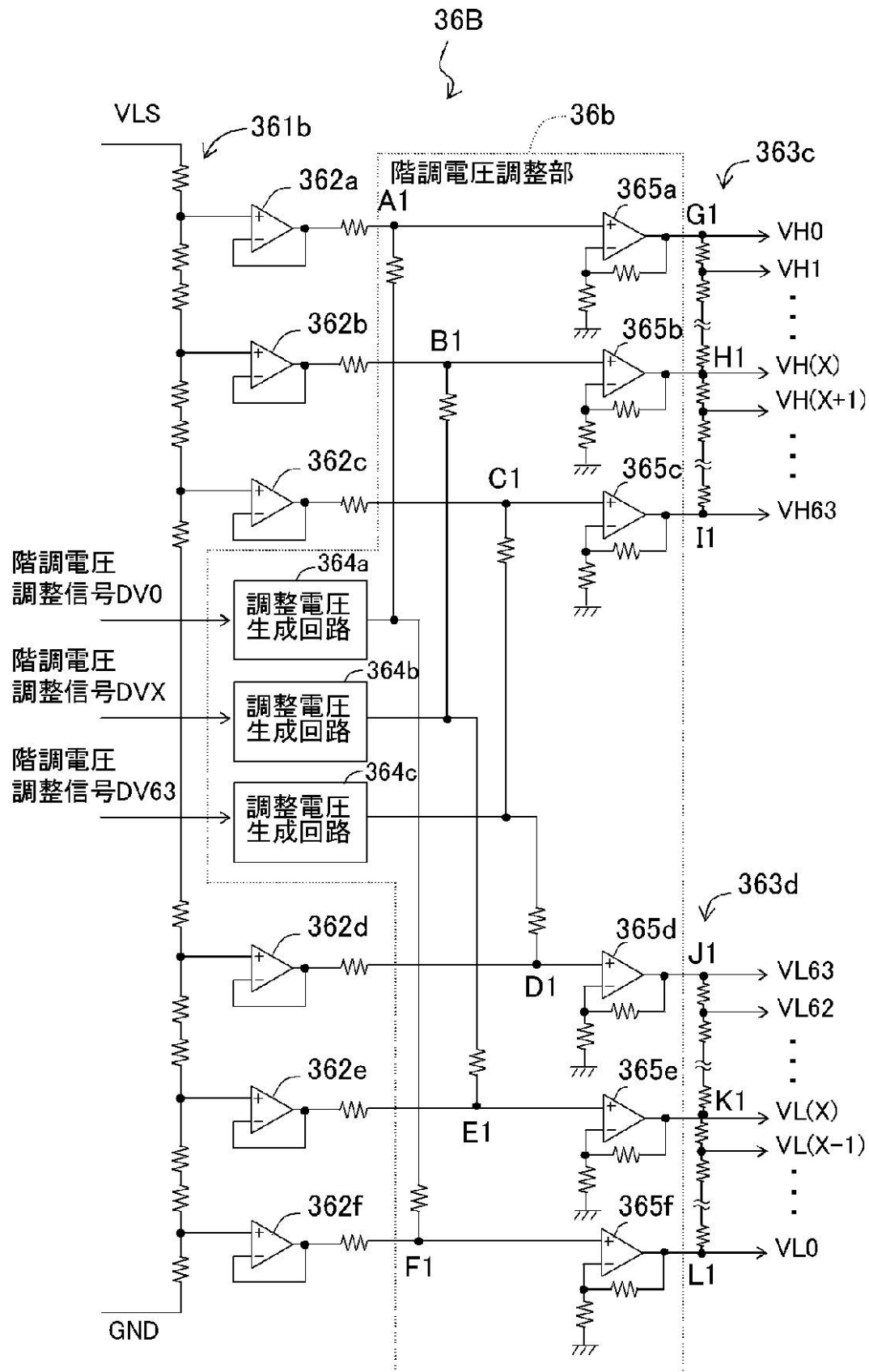
【図 5】



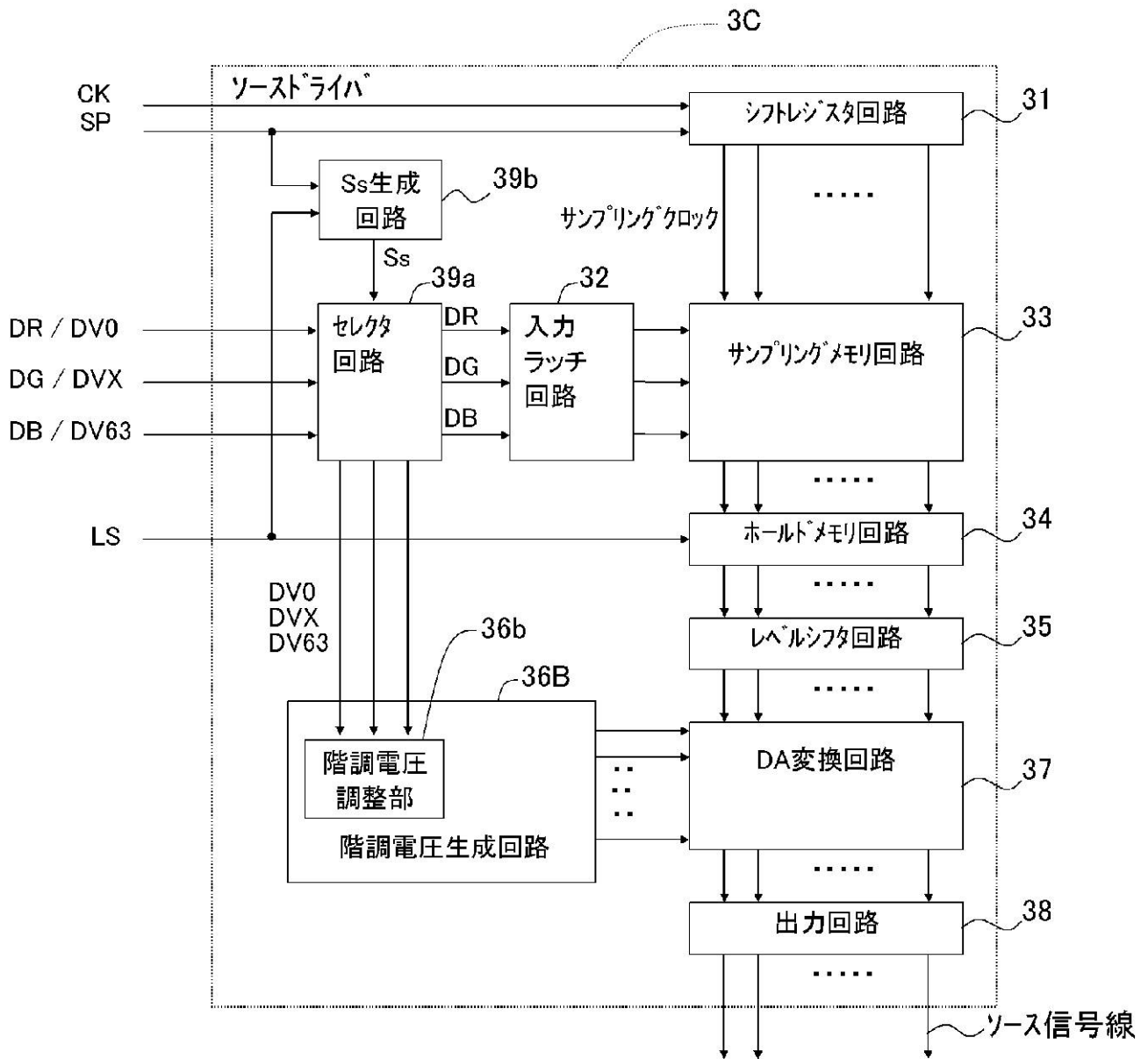
【 図 6 】



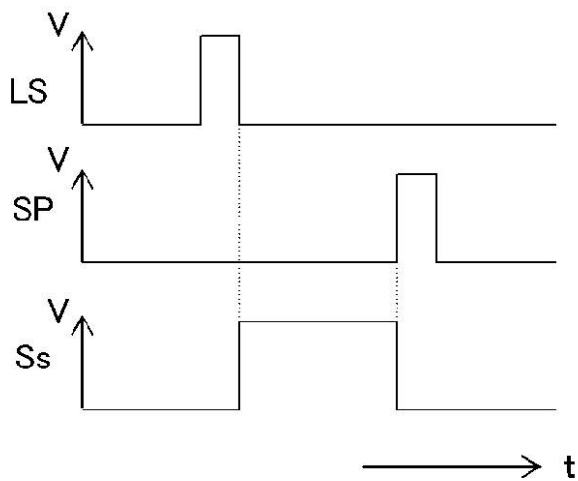
【図 7】



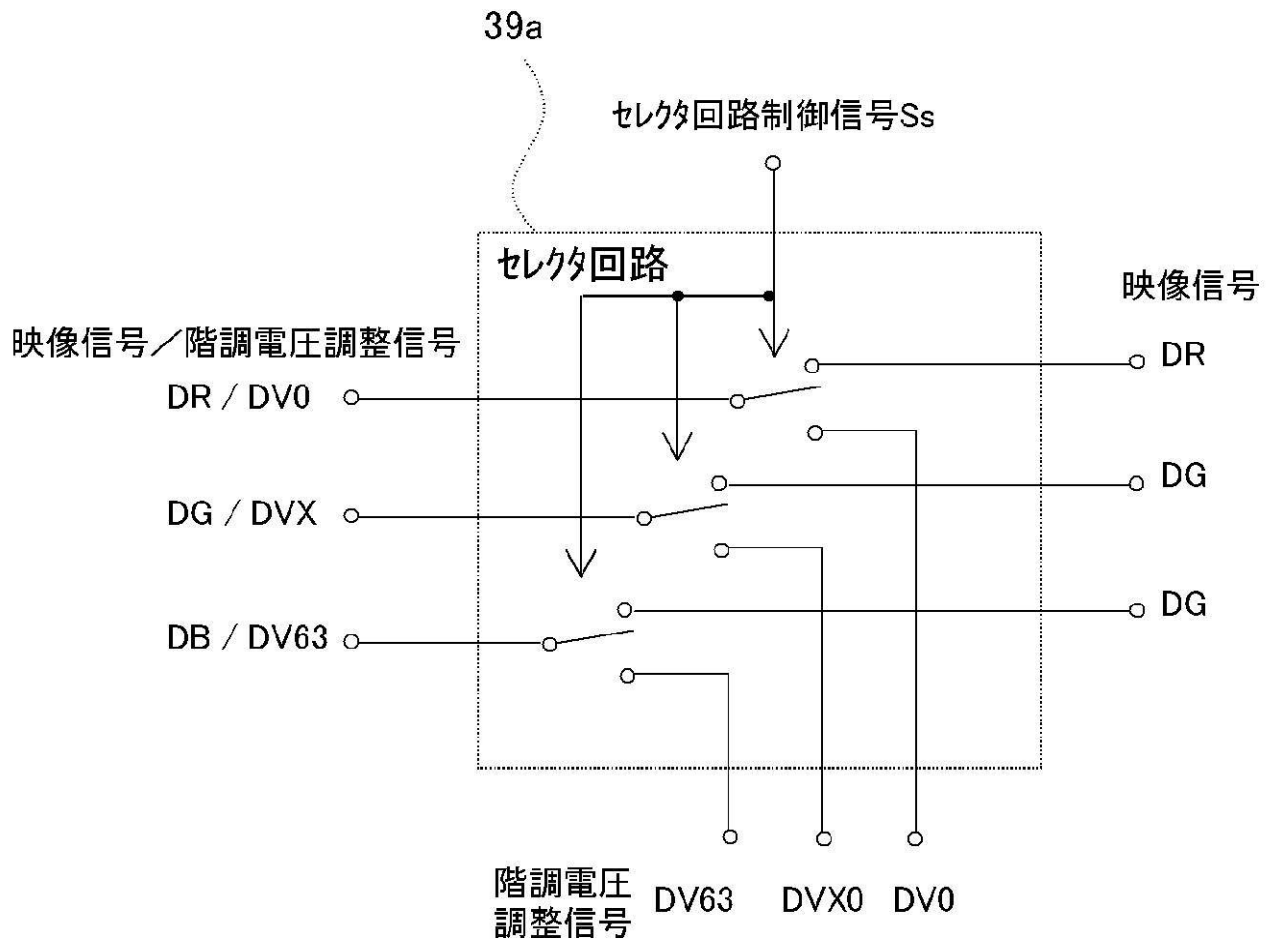
【図 8】



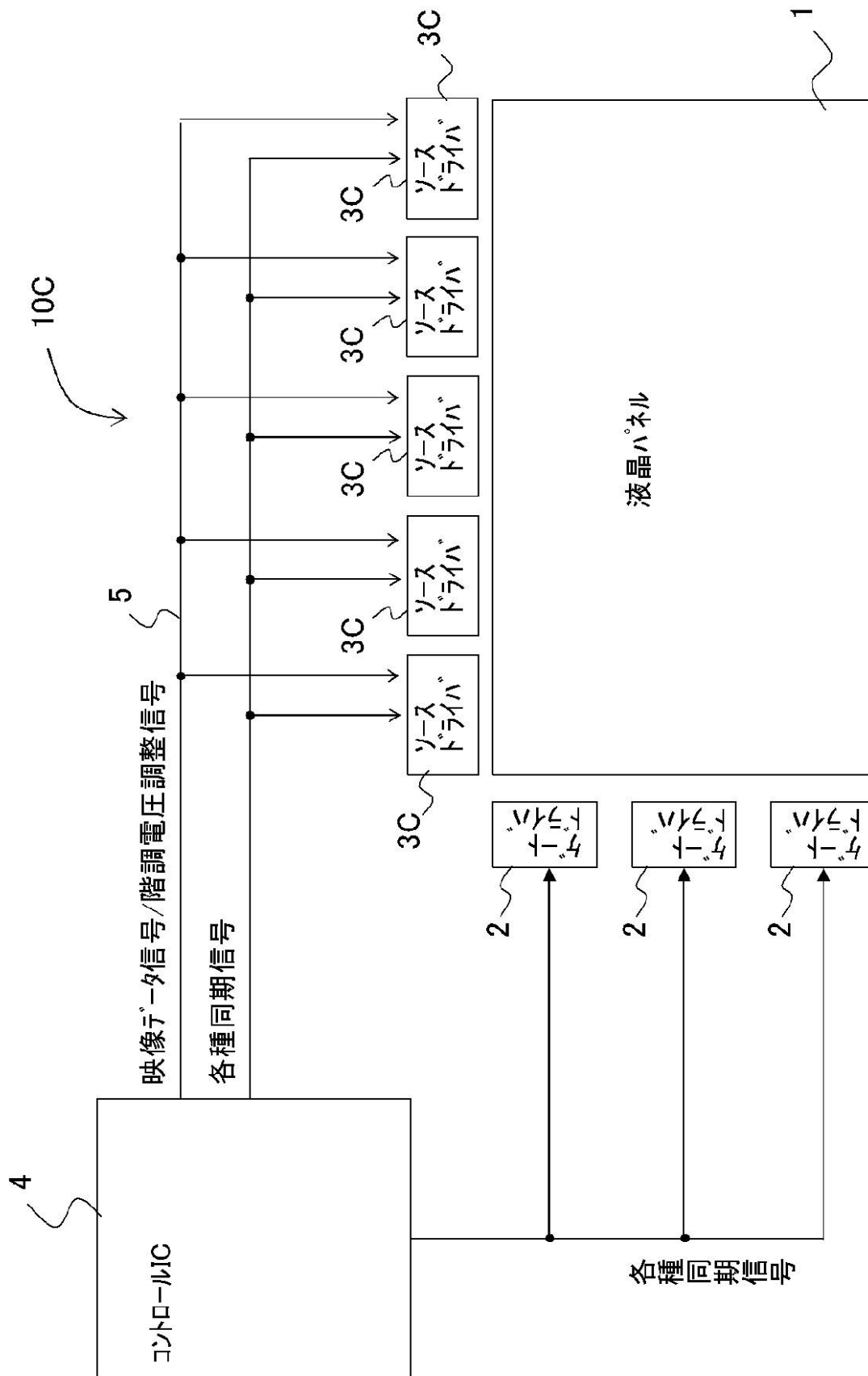
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 2 F
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 2 A
G 0 9 G	3/20	6 2 3 A
G 0 9 G	3/20	6 2 3 E
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 C

(72)発明者 森 泰樹

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

F ターム(参考) 2H093 NA16 NA31 NA43 NA53 NC03 NC10 NC12 NC21 NC22 NC23
NC34 NC49 ND06 ND10 ND35 NE03 NH18
5C006 AA16 AC11 AC24 AC26 AF43 AF52 AF83 BB16 BC12 BF43
FA23
5C080 AA10 BB05 DD06 EE29 FF11 GG11 JJ02 JJ03 JJ04 JJ05

专利名称(译)	液晶显示装置和液晶显示器驱动电路		
公开(公告)号	JP2008107369A	公开(公告)日	2008-05-08
申请号	JP2005025245	申请日	2005-02-01
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	東野洋之 梅原哲也 森泰樹		
发明人	東野 洋之 梅原 哲也 森 泰樹		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G2310/027		
FI分类号	G09G3/36 G02F1/133.525 G02F1/133.550 G02F1/133.575 G09G3/20.611.E G09G3/20.612.F G09G3/20.621.B G09G3/20.622.A G09G3/20.623.A G09G3/20.623.E G09G3/20.624.B G09G3/20.641.C		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA43 2H093/NA53 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC21 2H093/NC22 2H093/NC23 2H093/NC34 2H093/NC49 2H093/ND06 2H093/ND10 2H093/ND35 2H093/NE03 2H093/NH18 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC26 5C006/AF43 5C006/AF52 5C006/AF83 5C006/BB16 5C006/BC12 5C006/BF43 5C006/FA23 5C080/AA10 5C080/BB05 5C080/DD06 5C080/EE29 5C080/FF11 5C080/GG11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H193/ZA04 2H193/ZD23 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZP03		
外部链接	Espacenet		

摘要(译)

在不改变灰度特性的情况下减少了闪烁现象。每个源极驱动器3中的灰度级电压产生电路16将第X灰度级的正灰度级电压VHX和第X灰度级的负灰度级电压VLX增加电荷引入量 Δ 。提供了电压调节单元16a。通过根据栅极信号线方向上的电荷吸入量 ΔV 的倾斜度来调整每个驱动器的正/负灰度电压的中心值，可以在不改变灰度特性的情况下抑制闪烁现象。另外，通过根据转印块在水平方向和垂直方向上的电荷引入量 ΔV 的偏差来调整一帧中的每条水平线或多条线的正/负极性灰度电压的中心值，灰度特性 闪烁现象可以得到抑制而无需改变 [选择图]图2

