

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-316387

(P2007-316387A)

(43) 公開日 平成19年12月6日(2007.12.6)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/139 (2006.01)	G02F 1/139	2H088
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/133 (2006.01)	G02F 1/133 580	2H093
G02F 1/1368 (2006.01)	G02F 1/1368	

審査請求 未請求 請求項の数 15 O L (全 18 頁)

(21) 出願番号 特願2006-146447 (P2006-146447)
 (22) 出願日 平成18年5月26日 (2006.5.26)

(71) 出願人 302020207
 東芝松下ディスプレイテクノロジー株式会社
 東京都港区港南4-1-8
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

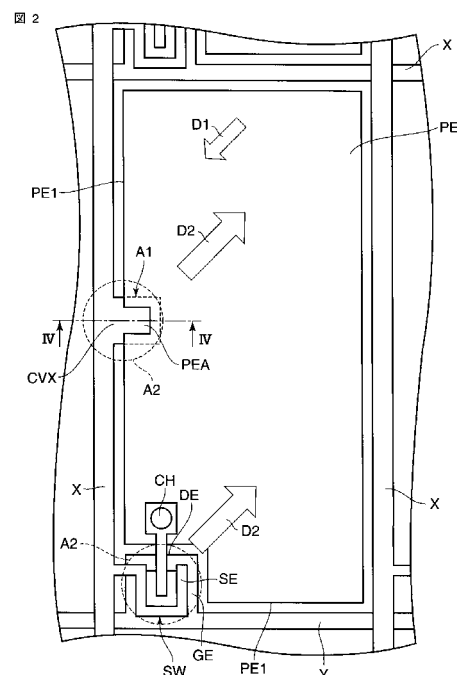
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 OCBモードの液晶表示装置において初期化に要する時間を短縮する。

【解決手段】 アレイ基板12と対向基板14との間に挟持された液晶層LQを備え、マトリクス状に配置された複数の表示画素PXからなる表示部10Aを有するOCBモードの液晶表示装置であって、アレイ基板12は、複数の表示画素PXのそれぞれに対応して配置された画素電極PEを有し、対向基板14は、複数の画素電極PEに対向する対向電極CEを有し、アレイ基板12および対向基板14は、画素電極PEおよび対向電極CE上にそれぞれ配置されているとともに、ラビング処理によって液晶層LQに含まれる液晶分子の配向状態を制御する一対の配向膜、を備え、各表示画素PXにおいて、前記配向膜のラビング方向D1の終端側に、液晶層LQに含まれる液晶分子の配向状態を非表示状態から表示状態へ転移させるための電界を形成する転移形成部A1が設けられている液晶表示装置。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

第 1 基板と第 2 基板との間に挟持された液晶層を備え、マトリクス状に配置された複数の表示画素からなる表示部を有する O C B モードの液晶表示装置であって、

前記第 1 基板は、前記複数の表示画素のそれぞれに対応して配置された画素電極を有し、

前記第 2 基板は、前記複数の画素電極に対向する対向電極を有し、

前記第 1 基板および前記第 2 基板は、前記画素電極および前記対向電極上にそれぞれ配置されているとともに、ラビング処理によって前記液晶層に含まれる液晶分子の配向状態を制御する一对の配向膜、を備え、

各表示画素において、前記配向膜のラビング方向の終端側に、前記液晶層に含まれる液晶分子の配向状態を非表示状態から表示状態へ転移させるための電界を形成する転移形成部が設けられている液晶表示装置。

【請求項 2】

前記転移形成部は、矩形状の表示画素の長辺上に設けられた請求項 1 に記載の液晶表示装置。

【請求項 3】

前記転移形成部は、矩形状の表示画素の短辺上に設けられた請求項 1 に記載の液晶表示装置。

【請求項 4】

さらに、ラビング方向の始端側に転移形成部が設けられた請求項 1 に記載の液晶表示装置。

【請求項 5】

前記転移形成部は、等間隔に設けられた請求項 1 に記載の液晶表示装置。

【請求項 6】

前記転移形成部は、矩形状の表示画素の長辺と短辺との交差部側に設けられた請求項 1 に記載の液晶表示装置。

【請求項 7】

前記転移形成部は、前記長辺の前記短辺と交差する一端側までの間隔が前記長辺の他端側までの間隔より小さくなるような位置に設けられた請求項 6 に記載の液晶表示装置。

【請求項 8】

前記転移形成部は、前記画素電極と、前記画素電極とは異なる電位であって且つ前記画素電極と絶縁層を介して少なくともその一部が対向する配線とで構成された請求項 1 に記載の液晶表示装置。

【請求項 9】

前記画素電極は、前記転移形成部において凹部を有し、

前記配線は、前記凹部と重なるように配置されている請求項 8 に記載の液晶表示装置。

【請求項 10】

前記画素電極は、前記転移形成部において凸部を有し、

前記配線は、前記凸部と重なるように配置されている請求項 8 に記載の液晶表示装置。

【請求項 11】

前記配線は、表示画素が配列する列に沿って配置された信号線、表示画素が配列する行に沿って配置された走査線、及び、前記走査線と並んで配置された補助容量線の少なくとも 1 つである請求項 8 に記載の液晶表示装置。

【請求項 12】

前記補助容量線は、表示画素が配列される列に沿って延びた分岐部を有する請求項 11 に記載の液晶表示装置。

【請求項 13】

外部の温度を測定する測定手段と、

液晶分子の配向状態を表示状態へ転移させる際に、前記測定手段によって測定された温

10

20

30

40

50

度が所定温度よりも低い場合に、前記対向電極に印加する電圧を制御して前記液晶層に印加される電圧を所定温度のときの設定電圧より大きく設定するコントローラと、をさらに備えた請求項 1 記載の液晶表示装置。

【請求項 1 4】

前記コントローラは、前記測定手段によって測定された温度が所定温度よりも低い場合に、前記対向電極に印加される電圧値と前記画素電極に印加される電圧の中央値との差が大きくなるように前記対向電極に印加される電圧を制御する手段を有する請求項 1 3 記載の液晶表示装置。

【請求項 1 5】

ラビング方向は、前記走査線及び前記信号線に交差する方向に設定された請求項 1 1 記載の液晶表示装置。 10

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

この発明は、液晶表示装置に関し、特に、アクティブマトリクス型の液晶表示装置に関する。

【背景技術】

【0 0 0 2】

一般に液晶表示装置は、マトリクス状に配置された表示画素からなる表示部を有する液晶表示パネルを備えている。この液晶表示パネルは、互いに対向する一对の基板、すなわち、アレイ基板および対向基板と、一对の基板間に挟持された液晶層とを有している。 20

【0 0 0 3】

アレイ基板は、前記複数の表示画素のそれぞれに対応して配置された画素電極を有し、対向基板は複数の画素電極に対向する対向電極を有している。

【0 0 0 4】

O C B (Optically Compensated Bend) モードによる液晶表示装置は、T N モード等の液晶表示装置に較べて、高速応答・高視野角であるという特徴を有する。このことから、O C B モードの液晶表示装置は、例えば、今後の市場拡大が期待されている液晶テレビ製品向けとして適当である。

【0 0 0 5】

この O C B モードの液晶表示装置では、液晶層に電圧が印加されていないときには、液晶層に含まれる液晶分子の配向状態が非表示状態であるスプレイ配向となっているため、O C B モードの液晶表示装置を起動する際には、非表示状態での液晶分子の配向状態から、表示状態での液晶分子の配向状態（ベンド配向）へ配向状態を変化（以下、転移という）させて初期化する必要がある。 30

【0 0 0 6】

従来、隣合う画素電極間で横電界を生じさせて、画像を表示させる前に液晶分子の配向状態を非表示状態の配向状態から表示状態の配向状態への転移を促進し、これにより速やかに画像を表示させる液晶表示装置が提案されている（特許文献 1 参照）。

【特許文献 1】特開 2 0 0 2 - 3 5 7 8 0 8 号公報 40

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 7】

しかし、転移の際には、液晶分子の配向状態は画素電極および対向電極上に配置された配向膜のラビング方向と逆方向に最も早く転移が進むが、上記の液晶表示装置では、配向膜のラビング方向が考慮されておらず、転移が開始される位置によっては、転移が開始されてから初期化が完了するまで時間を要する場合があります、画素サイズが大きいパネルにおいては、初期化が完了するまでの時間をさらに要する場合があった。

【0 0 0 8】

また、特に、低温環境においては液晶材料の粘性が増し、初期化に必要な時間がさらに 50

増大する場合があった。

【0009】

本発明は、上記の問題点に鑑みて成されたものであって、OCBモードの液晶表示装置において、初期化に要する時間を短縮することを目的とする。

【課題を解決するための手段】

【0010】

本発明の態様による液晶表示装置は、第1基板と第2基板との間に挟持された液晶層を備え、マトリクス状に配置された複数の表示画素からなる表示部を有するOCBモードの液晶表示装置であって、前記第1基板は、前記複数の表示画素のそれぞれに対応して配置された画素電極を有し、前記第2基板は、前記複数の画素電極に対向する対向電極を有し、前記第1基板および前記第2基板は、前記画素電極および前記対向電極上にそれぞれ配置されているとともに、ラビング処理によって前記液晶層に含まれる液晶分子の配向状態を制御する一対の配向膜、を備え、各表示画素において、前記配向膜のラビング方向の終端側に、前記液晶層に含まれる液晶分子の配向状態を非表示状態から表示状態へ転移させるための電界を形成する転移形成部が設けられている。

10

【発明の効果】

【0011】

この発明によれば、OCBモードの液晶表示装置において、初期化に要する時間を短縮する液晶表示装置を提供することができる。

【発明を実施するための最良の形態】

20

【0012】

以下、本発明の第1実施形態に係る液晶表示装置について図面を参照して説明する。本実施形態に係る液晶表示装置は、図1に示すように、略矩形平板状の液晶表示パネル10を備えている。液晶表示パネル10は、互いに対向する一対の基板、すなわちアレイ基板12および対向基板14を有している。アレイ基板12と対向基板14との間には液晶層LQが挟持されている。

【0013】

液晶表示パネル10は、マトリクス状に配置された複数の表示画素PXからなる表示部10Aと、表示部10Aの周囲の周辺部10Bとを有している。

【0014】

30

表示部10Aには、複数の表示画素PXが配置された行に沿って複数の走査線Y（Y1～Ym）が配置され、複数の表示画素PXが配置された列に沿って複数の信号線X（X1～Xn）が配置されている。複数の走査線Yは、周辺部10Bに配置された走査線駆動回路GDに接続されている。複数の信号線Xは、周辺部10Bに配置された信号線駆動回路SDに接続されている。

【0015】

各表示画素PXは、アレイ基板12上に、例えば薄膜トランジスタ（TFT：Thin Film Transistor）からなる画素スイッチSWを有している。画素スイッチSWのゲート電極GEは、図2に示すように、対応する走査線Yに接続されている（あるいは一体に形成されている）。画素スイッチSWのソース電極SEは、対応する信号線Xに接続されている（あるいは一体に形成されている）。画素スイッチSWのドレイン電極DEは、アレイ基板12上において、各表示画素PXに配置された画素電極PEにコンタクトホールCHによって接続されている。

40

【0016】

本実施形態において、画素電極PEは略矩形状であって、対向基板14上に配置された対向電極CEに対向するように配置されている。画素電極PEおよび対向電極CE上には、ラビング処理によって液晶層LQに含まれる液晶分子の配向状態を制御する一対の配向膜（図示せず）が配置されている。本実施形態に係る液晶表示装置では、配向膜は図2に示すD1方向にラビングされている。

【0017】

50

図 2 に示すように、各表示画素には、配向膜のラビング方向 D 1 の終端側に、液晶層 L Q に含まれる液晶分子の配向状態を転移させるための転移核 A 2 を形成する転移形成部 A 1 が設けられている。本実施形態の場合、転移形成部 A 1 は、矩形状の表示画素 P X の長辺側に設けられている。

【0018】

転移形成部 A 1 は、画素電極 P E の凹部 P E A と、画素電極 P E とは異なる電位となる配線、すなわち信号線 X とによって構成されている。すなわち、図 2 および図 4 に示すように、転移形成部 A 1 において、画素電極 P E は、ラビング方向 D 1 の終端側の端辺 P E 1 に略矩形状の凹部 P E A を有している。信号線 X は、画素電極 P E の端辺 P E 1 側に延びた凸部 C V X を有し、画素電極 P E 1 の凹部 P E A と信号線 X の凸部 C V X とは絶縁層を介して少なくとも一部で対向するように配置されている。 10

【0019】

ここで、ラビング方向 D 1 の終端側の端辺 P E 1 とは、図 3 に示すように、核表示画素において、画素電極 P E の端辺のうち、ラビング方向 D 1 と 2 回目以降に交差する端辺である。すなわち、本実施形態の場合は、ラビング方向 D 1 の終端側の端辺 P E 1 は、画素スイッチ S W に隣接する端辺となる。すなわち、本実施形態では、画素電極 P E の凹部 P E A は、画素電極 P E の長辺であってラビング方向 D 1 の終端側の端辺 P E 1 に配置されている。

【0020】

上記のように、画素電極 P E の凹部 P E A と信号線 X の凸部 C V X とを配置すると、画素電極 P E と信号線 X とに異なる電位となったときに、図 5 に示すように、画素電極 P E の凹部 P E A と信号線 X の凸部 C V X との間に電界が発生する。この電界は、画素電極 P E の面方向と略平行な平面上で凹部 P E A の端辺と略直交する方向に発生する。すなわち、画素電極 P E と対向電極 C E との間に発生する電界は異なる平面上に電界が発生することになる。本実施形態の場合、凹部 P E A の端辺に沿って 180° の範囲に電界が発生する。 20

【0021】

液晶層 L Q 内に電界が発生すると、この電界近傍にある液晶分子は電界の方向に配列する。そうすると、本実施形態の様に、凹部 P E A の端辺にそって 180° の範囲に凹部 P E A の端辺に対して略直交する方向に電界が発生する場合には、局所的に、画素電極 P E と対向電極 C E との間に発生する電界とは異なる方向の電界が発生する事になる。このような領域は液晶分子の配向状態の変化が生じやすくなる。 30

【0022】

従って、転移形成部 A 1 によって、初期化する際に液晶分子の配向状態を図 6 に示すように非表示状態（スプレイ配向）から表示状態（ベンド配向）へ変化させるための転移核 A 2 が形成されることになる。

【0023】

また、図 2 に示す場合では、画素スイッチ S W が配置された領域も同様に、画素電極 P E と画素スイッチ S W との間に電界が生じ、転移核 A 2 となる。したがって、本実施形態の場合には、画素電極 P E の凹部 P E A と信号線 X の凸部が重なる位置、すなわち転移形成部 A 1 と画素スイッチ S W との 2 箇所に転移核 A 2 が形成され、これらの転移核 A 2 によって、初期化の際に液晶分子の転移が促されることになる。 40

【0024】

ここで、図 7 に示すように、表示画素 P X に転移核 A 2 が発生した場合、各表示画素 P X において転移が進む速さはラビング方向 D 1 に対して逆の方向に最も速くなる。すなわち、ラビング方向 D 1 に対して逆方向である D 2 方向に進む速さが最も早くなる。

【0025】

このことから、各表示画素 P X において、上記の様に転移核 A 2 をラビング方向 D 1 の終端側に形成することによって、転移が進む方向 D 2 が表示画素 P X を横断する方向となり、液晶分子の配向状態の転移が迅速に進むことになる。 50

【0026】

さらに、図1に示すように、本実施形態に係る液晶表示装置は、信号線駆動回路SD及び走査線駆動回路GD等を制御するコントローラCTR、および、液晶表示装置の外部の温度を測定するためのセンサSをさらに有している。コントローラCTRは、液晶表示装置が起動する際に、センサSからの測定結果によって液晶層LQに印加される電圧を制御する初期制御部CIを有している。

【0027】

コントローラCTRは走査線駆動回路GDを制御して、タイミング信号YTに合わせて走査線Yを選択させる。すなわち、走査線Yは走査線駆動回路GDからの走査信号Vgによって順次選択される。走査線Yが選択されると、選択された走査線Yに接続された画素スイッチSWが導通する。コントローラCTRは信号線駆動回路SDを制御して、タイミング信号XTに合わせて信号線Xに画像データVsを送信させる。信号線駆動回路SDから信号線Xに出力された画像データVsは、画素スイッチSWを介して画素電極PEに印加される。

10

【0028】

コントローラCTRの初期制御部CIは、液晶表示装置の初期化の際に、図8に示すように、走査信号Vg、画像データVs、および、コモン信号Vcomを液晶表示パネル10に送信する。このときに、コントローラCTRの初期制御部CIは、センサSに外部の温度を測定させて、センサSの測定結果によって液晶表示パネル10に送信するコモン信号Vcomの大きさを制御する。

20

【0029】

すなわち、外部の温度が低くなると液晶材料の粘性が増し液晶分子の配列状態の変化が抑制される。そのため、初期制御部CIは、センサSの測定結果がある一定の温度よりも低い場合には、画像データVsの中央値Vscに対してコモン信号Vcomを大きく設定する。すなわち、 $|Vcom - Vsc|$ の値を大きくする。

【0030】

そうすると、液晶材料の粘性が高い場合には、画素電極PEと対向電極CEとの間に挟持された液晶層LQに印加される電圧が高くなる、すなわち、液晶分子の配列状態を非表示状態から表示状態へと変化させるための電圧が大きくなるため、液晶分子の転移に要する時間が短縮されることになる。

30

【0031】

したがって、本実施形態に係る液晶表示装置によれば、OCBモードの液晶表示装置において初期化に要する時間を短縮することができ、特に、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0032】

次に、本発明の第2実施形態に係る液晶表示装置について図面を参照して説明する。なお、以下の説明において、第1実施形態に係る液晶表示装置と同様の構成については同一の符号を付して説明を省略する。

【0033】

本実施形態に係る液晶表示装置は、前述の第1実施形態に係る液晶表示装置と同様に、各表示画素PXにおいてラビング方向D1の終端側に転移形成部A1を有している。すなわち、本実施形態に係る液晶表示装置では、転移形成部A1は、ラビング方向D1の終端側の端辺PE1であって、矩形状の表示画素PXの短辺側に設けられている。

40

【0034】

転移形成部A1は、画素電極PEの凹部PEAと、絶縁層を介して凹部PEAと一部において対向するとともに画素電極PEとは異なる電位となる配線、すなわち走査線Yとによって構成されている。画素電極PEの凹部PEAは、走査線Yと絶縁層を介して少なくともその一部が対向するように配置されている。

【0035】

すなわち、画素電極PEは、短辺であってラビング方向D1の終端側の端辺PE1に凹

50

部 P E A を有している。走査線 Y は、図 9 および図 10 に示すように、画素電極 P E の端辺 P E 1 側に延びた凸部 C V X を有している。画素電極 P E 1 の凹部 P E A と走査線 Y の凸部 C V X とは、絶縁層を介して少なくとも一部で対向するように配置されている。

【0036】

上記のように、転移形成部 A 1 において画素電極 P E の凹部 P E A と走査線 Y の凸部 C V X とを配置すると、図 5 に示す場合と同様に、画素電極 P E の凹部 P E A の端辺に略直交する方向に電界が発生する。そうすると、画素電極 P E の凹部 P E A と走査線 Y の凸部 C V X とが重なる位置、すなわち転移形成部 A 1 に転移核 A 2 が形成されることになる。初期化の際には、この転移核 A 2 によって転移が促される。

【0037】

このとき、前述の第 1 実施形態の場合と同様に、転移が進む速さはラビング方向 D 1 に対して逆方向 D 2 に最も速くなる。従って、上記の様に各表示画素 P X においてラビング方向 D 1 の終端側に転移形成部 A 1 を有することによって、初期化に要する時間を短縮することができる。

【0038】

従って、本実施形態に係る液晶表示装置によれば、O C B モードの液晶表示装置において初期化に要する時間を短縮することができる。また、第 1 実施形態と同様にコントローラ C T R が初期制御部 C I を備える場合には、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0039】

次に、本発明の第 3 実施形態について図面を参照して説明する。

【0040】

本実施形態に係る液晶表示装置は、前述の第 1 実施形態に係る液晶表示装置と同様に、各表示画素においてラビング方向 D 1 の終端側に転移形成部 A 1 を有している。すなわち、本実施形態に係る液晶表示装置は、各表示画素 P X において、配向膜のラビング方向 D 1 の終端側の端辺 P E 1 である長辺側に転移形成部 A 1 を有している。

【0041】

転移形成部 A 1 は、画素電極 P E の凹部 P E A と、絶縁膜を介して凹部 P E A と一部において対向するとともに画素電極 P E とは異なる電位となる配線、すなわち補助容量線 C s とによって構成されている。すなわち、図 11 に示すように、本実施形態に係る液晶表示装置の液晶表示パネル 10 は、表示部 10 A において走査線 Y と略平行に延びる補助容量線 C s を有している。補助容量線 C s は画素電極 P E を横断するように配置されている。

【0042】

画素電極 P E は、前述の第 1 実施形態の場合と同様に、配向膜のラビング方向 D 1 の終端側の端辺 P E 1 に凹部 P E A を有している。凹部 P E A は、補助容量線 C s が配置されている位置に形成されている。すなわち、図 12 に示すように、補助容量線 C s 上には絶縁膜が配置され、画素電極 P E 1 の凹部 P E A と補助容量線 C s とは、この絶縁層を介して対向するように配置されている。

【0043】

上記の様に、補助容量線 C s と画素電極 P E の凹部 P E A とを配置すると、図 5 に示す信号線 X と画素電極 P E との間と同様に、補助容量線 C s と画素電極 P E の凹部 P E A との間で、凹部 P E A の端辺に対して略直交する方向に電界が発生する。そうすると、画素電極 P E の凹部 P E A と補助容量線 C s とが重なる位置、すなわち転移形成部 A 1 に、転移核 A 2 が形成される。初期化の際にはこの転移核 A 2 において転移が促される。

【0044】

このとき、前述の第 1 実施形態の場合と同様に、転移が進む速さはラビング方向 D 1 に対して逆方向 D 2 に最も速くなる。従って、上記の様に各表示画素 P X においてラビング方向 D 1 の終端側に転移形成部 A 1 を有することによって、初期化に要する時間を短縮することができる。

10

20

30

40

50

【0045】

すなわち、本実施形態に係る液晶表示装置によれば、前述の第1実施形態の場合と同様に、OCBモードの液晶表示装置において初期化に要する時間を短縮することができる。また、第1実施形態と同様にコントローラCTRが初期制御部CIを備える場合には、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0046】

次に、本発明の第4実施形態に係る液晶表示装置について図面を参照して説明する。本実施形態に係る液晶表示装置は、前述の第1実施形態の場合と同様に、各表示画素PXにおいてラビング方向の終端側に転移形成部A1を有している。本実施形態に係る液晶表示装置は、各表示画素PXにおいて、画素電極PEのラビング方向D1の終端側の端辺PE1である長辺側と、ラビング方向D1の始端側の端辺である長辺側とに転移形成部A1を有している。

10

【0047】

転移形成部A1は、画素電極PEの凹部PEAと画素電極PEとは異なる電位となる配線、すなわち補助容量線Csとによって構成されている。すなわち、図13に示すように、表示部10Aにおいて走査線Yに対して略平行に延びる補助容量線Csを有している。補助容量線Csは、表示画素PXが配列する行に沿って配置された分岐部CsAを有している。すなわち、分岐部CsAは、図13に示すように、信号線Xに沿って延びている。分岐部CsAは、画素電極PE側に突出した凸部CVXを有している。

【0048】

20

画素電極PEは、補助容量線Csの分岐部CsAの凸部CVXおよびその一部が対向する凹部PEAを有している。凹部PEAは、少なくとも画素電極PEのラビング方向D1の終端側の端辺PE1に形成されている。本実施形態の場合、凹部PEAは画素電極PEの2つの長辺に形成されている。

【0049】

図14に示すように、補助容量線Cs上に絶縁膜が配置され、この絶縁膜上において補助容量線Csが配置された間に信号線Xが配置されている。信号線X上にはさらに絶縁膜が配置され、この絶縁膜を介して分岐部CsAの凸部CVXと画素電極PEの凹部PEAとがその一部において対向するように配置されている。

【0050】

30

上記の様に、分岐部CsAの凸部CVXと画素電極PEの凹部PEAとを配置すると、図5に示す信号線Xと画素電極PEとの間と同様に、補助容量線Csの凸部CVXと画素電極PEの凹部PEAとの間で、凹部PEAの端辺に対して略直交する方向に電界が発生する。そうすると、凸部CVXと凹部PEAとのが配置された位置、すなわち転移核形成部A1に転移核A2が発生する。

【0051】

すなわち、本実施形態に係る液晶表示装置によれば、前述の第1実施形態の場合と同様に、OCBモードの液晶表示装置において初期化に要する時間を短縮することができる。また、第1実施形態と同様にコントローラCTRが初期制御部CIを有することによって、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

40

【0052】

さらに、本実施形態に係る液晶表示装置では、上記のように補助容量線Csが信号線Xに沿って延びる分岐部CsAを有し、分岐部CsAに沿って転移形成部A1を配置することができることから、前述の第3実施形態の場合と比較して、複数の転移形成部A1を配置することが容易となる。従って、各表示画素PXにおいて、複数の転移核A2を形成することが容易となり、初期化に要する時間をより短縮することができる。

【0053】

次に、第5実施形態に係る液晶表示装置について図面を参照して説明する。本実施形態に係る液晶表示装置は、本実施形態に係る液晶表示装置は、前述の第1実施形態と同様に

50

、各表示画素 P X においてラビング方向 D 1 の終端側に転移形成部 A 1 を有している。本実施形態に係る液晶表示装置は、各表示画素 P X において、図 1 5 に示すように略矩形状の画素電極 P E を有している。本実施形態では、画素電極 P E の信号線 X に対して略平行に延びる端辺と、走査線 Y に対して略平行に延びる端辺とが略同一の長さとなっている。

【0054】

この場合、画素電極 P E には、配向膜のラビング方向の終端側の端辺 P E 1 側に少なくとも 1 つの凹部 P E A を配置する。本実施形態の場合、図 1 5 に示すように画素電極 P E はラビング方向 D 1 の終端側に 2 つの端辺 P E 1 を有し、それぞれの端辺 P E 1 側に 1 つの転移形成部 A 1 を配置している。

【0055】

転移形成部 A 1 は、画素電極 P E の凹部 P E A と、画素電極 P E とは異なる電位となる配線、すなわち信号線 X および走査線 Y とによって構成されている。すなわち、画素電極 P E は、ラビング方向 D 1 の終端側の端辺 P E 1 に凹部 P E A を有している。この凹部 P E A が配置された画素電極 P E の端辺 P E 1 に沿って延びた信号線 X および走査線 Y は、それぞれ画素電極 P E の凹部 P E A の位置に対応して凸部 C V X を有している。画素電極 P E の凹部 P E A と信号線 X および走査線 Y の凸部 C V X とは、それぞれ絶縁層を介してその一部において対向するように配置されている。

【0056】

本実施形態に係る液晶表示装置のように、各表示画素 P X が端辺の長さが略同一である略矩形状である画素電極 P E を有する場合、上記のように、画素電極 P E 、信号線 X 、および走査線 Y を配置すると、図 5 に示す場合と同様に、信号線 X の凸部 C V X と画素電極 P E の凹部 P E A との間、および、走査線 Y の凸部 C V X と画素電極 P E の凹部 P E A との間で凹部 P E A の端辺に略直交する方向に電界が発生する。

【0057】

そうすると、信号線 X の凸部 C V X と画素電極 P E の凹部 P E A とが配置された位置、および、走査線 Y の凸部 C V X と画素電極 P E の凹部 P E A とのが配置された位置、すなわち転移形成部 A 1 に転移核 A 2 が形成される。

【0058】

このとき、前述の第 1 実施形態の場合と同様に、転移が進む速さはラビング方向 D 1 に対して逆方向 D 2 に最も速くなる。従って、上記の様に各表示画素 P X においてラビング方向 D 1 の終端側に転移形成部 A 1 を有することによって、初期化に要する時間を短縮することができる。

【0059】

すなわち、本実施形態に係る O C B モードの液晶表示装置のように、略矩形状であって全ての端辺の長さが略等しい画素電極 P E を有する場合に、上記の様に、転移核 A 2 を形成することによって、初期化に要する時間を効果的に短縮することができる。また、第 1 実施形態と同様にコントローラ C T R が初期制御部 C I を有することによって、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0060】

次に、本発明の第 6 実施形態に係る液晶表示装置について図面を参照して説明する。本実施形態に係る液晶表示装置は、前述の第 1 実施形態に係る液晶表示装置と同様に、各表示画素 P X において、すくなくともラビング方向 D 1 の終端側に転移形成部 A 1 を有している。本実施形態にかかる液晶表示装置は、図 1 6 に示すように、各表示画素 P X において、ラビング方向 D 1 の終端側と始端側とにそれぞれ転移形成部 A 1 を有している。

【0061】

この転移形成部 A 1 は、画素電極 P E の凹部 P E A と、画素電極 P E とは異なる電位となる配線、すなわち信号線 X とから構成されている。すなわち、本実施形態に係る液晶表示装置は、図 1 6 に示すように、略矩形状の画素電極 P E を有している。画素電極 P E は、第 1 実施形態の場合と同様に、配向膜のラビング方向 D 1 の終端側の端辺 P E 1 である長辺側に凹部 P E A を有している。

10

20

30

40

50

【0062】

さらに、画素電極 P E は、配向膜のラビング方向 D 1 の終端側でない端辺である長辺側にも凹部 P E A を有している。すなわち、画素電極 P E の長辺にそれぞれ凹部 P E A が、配置されている。

【0063】

画素電極 P E の凹部 P E A が配置された端辺に沿って延びている信号線 X は、凹部 P E A と重なる位置に凸部 C V X を有している。すなわち、画素電極 P E の凹部 P E A と、信号線 X の凸部 C V X とは、絶縁層を介してその一部において対向するように配置されている。

【0064】

上記の様に、画素電極 P E および信号線 X を配置すると、図 5 に示す場合と同様に、信号線 X と画素電極 P E の凹部 P E A との間で凹部 P E A の端辺に対して略直交する方向に電界が発生する。そうすると、画素電極 P E の凹部 P E A と信号線 X の凸部とが配置された位置、すなわち、各表示画素 P X のラビング方向の D 1 の終端側と始端側との転移形成部 A 1 に転移核 A 2 が形成される。

【0065】

このとき、前述の第 1 実施形態の場合と同様に、転移が進む速さはラビング方向 D 1 に対して逆方向 D 2 に最も速くなる。従って、上記の様に各表示画素 P X においてラビング方向 D 1 の終端側および始端側に転移形成部 A 1 を有することによって、初期化に要する時間をより短縮することができる。

【0066】

また、第 1 実施形態と同様にコントローラ C T R が初期制御部 C I を有することによって、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0067】

次に、第 7 実施形態に係る液晶表示装置について図面を参照して説明する。本実施形態に係る液晶表示装置は、前述の第 1 実施形態に係る液晶表示装置と同様に、各表示画素 P X において、ラビング方向 D 1 の終端側に転移形成部 A 1 を有している。すなわち、本実施形態に係る液晶表示装置は、各表示画素 P X において、ラビング方向 D 1 の終端側の端辺 P E 1 である長辺側に 2 つの転移形成部 A 1 を有している。

【0068】

この転移形成部 A 1 は、画素電極 P E の凹部 P E A と画素電極 P E とは異なる電位となる配線、すなわち信号線 X とによって構成されている。すなわち、本実施形態に係る液晶表示装置は、図 17 に示すように、略矩形状の画素電極 P E を有している。画素電極 P E は、配向膜のラビング方向 D 1 の終端側の端辺 P E 1 である長辺に 2 つの凹部 P E A を有している。この凹部 P E A は、端辺 P E 1 において等間隔に配置されている。つまり、本実施形態の場合、各凹部 P E A から最も近い画素電極 P E の短辺までの距離と、凹部 P E A 間の距離とが略同一となるように配置されている。

【0069】

信号線 X は、画素電極 P E の凹部 P E A の位置に対応した凸部 C V X を有している。すなわち、画素電極 P E の凹部 P E A と信号線 X の凸部 C V X とは絶縁層を介してその一部が対向するように配置されている。

【0070】

上記の様に、画素電極 P E の凹部 P E A および信号線 X の凸部 C V X を配置すると、図 5 に示す場合と同様に、信号線 X の凸部 C V X と画素電極 P E の凹部 P E A との間で凹部 P E A の端辺に対して略直交する方向に電界が発生する。したがって、本実施形態の場合、画素電極 P E の凹部 P E A と信号線 X の凸部とが配置された位置、すなわち転移形成部 A 1 に転移核 A 2 が形成される。

【0071】

このとき、前述の第 1 実施形態の場合と同様に、転移が進む速さはラビング方向 D 1 に

10

20

30

40

50

対して逆方向 D 2 に最も速くなる。従って、上記の様に各表示画素 P X においてラビング方向 D 1 の終端側に 2 つの転移形成部 A 1 を等間隔に配置し、これに対応した転移核 A 2 を形成することによって、第 1 実施形態の場合と比較して初期化に要する時間を短縮することができる。

【0072】

また、第 1 実施形態と同様にコントローラ C T R が初期制御部 C I を有することによって、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0073】

次に、第 8 実施形態に係る液晶表示装置について図面を参照して説明する。本実施形態に係る液晶表示装置は、前述の第 1 実施形態に係る液晶表示装置と同様に、各表示画素 P X において、ラビング方向 D 1 の終端側に転移形成部 A 1 を有している。すなわち、転移形成部 A 1 は、各表示画素において、表示画素 P E のラビング方向 D 1 の終端側の端辺 P E 1 である長辺側に設けられている。

10

【0074】

この転移形成部 A 1 は、矩形状の表示画素 P X の長辺と短辺との交差部側、すなわち、長辺の短辺と交差する一端側までの間隔が、長辺の他端側までの間隔より小さくなるような位置に設けられている。つまり、転移形成部 A 1 は、画素電極 P E の長辺の短辺と交差する一端であって、画素スイッチ S W が配置されている側までの間隔が、他端側までの間隔よりも小さくなるように配置されている。すなわち、ラビング方向 D 1 の終端側の 2 つの端辺 P E 1 が互いに交差する側までの間隔が、他端側までの間隔よりも小さくなるような位置に設けられている。

20

【0075】

転移形成部 A 1 は、画素電極 P E の凹部 P E A と画素電極 P E とは異なる電位となる配線、すなわち信号線 X とによって構成されている。すなわち、本実施形態に係る液晶表示装置は、図 1 8 に示すように、各表示画素 P X において、画素電極 P E のラビング方向 D 1 の終端側の端辺 P E 1 に凹部 P E A を有している。信号線 X は、画素電極 P E の凹部 P E A に対応する位置に凸部 C V X を有している。画素電極 P E の凹部 P E A と信号線 X の凸部 C V X とは、絶縁層を介してその一部で対向するように配置されている。

【0076】

上記の様に、画素電極 P E の凹部 P E A および信号線 X の凸部 C V X を配置すると、図 5 に示す場合と同様に、信号線 X の凸部 C V X と画素電極 P E の凹部 P E A との間で凹部 P E A の端辺に対して略直交する方向に電界が発生する。したがって、本実施形態の場合、画素電極 P E の凹部 P E A と信号線 X の凸部とが配置された位置、すなわち転移形成部 A 1 に転移核 A 2 が形成される。

30

【0077】

このとき、前述の第 1 実施形態の場合と同様に、転移が進む速さはラビング方向 D 1 に対して逆方向 D 2 に最も速くなる。従って、上記の様に各表示画素 P X においてラビング方向 D 1 の終端側に転移形成部 A 1 を配置し、転移核 A 2 を形成することによって、初期化に要する時間を短縮することができる。

40

【0078】

さらに、本実施形態の様に、転移形成部 A 1 をラビング方向 D 1 の終端側の端辺において、等間隔に配置せずに、ラビング方向 D 1 の終端側において、端辺 P E 1 が交差する側までの間隔が、他端までの間隔よりも小さくなる位置に配置することによって、最も転移が進む速さが速くなる方向 D 2 において、転移核 A 2 と表示画素 P X の端部までの距離が長くなり、初期化に要する時間をより短縮することができる。

【0079】

なお、上記の説明では、各表示画素 P X において転移形成部 A 1 が 1 つ設けられる場合について、説明したが、図 1 9 に示すように、複数の転移形成部 A 1 が設けられる場合にも、本実施形態を適用することができる。この場合にも、転移形成部 A 1 が、長辺の短辺

50

と交差する一端側までの間隔が、長辺の他端側までの間隔より小さくなるような位置に設けられることによって、上記の転移形成部 A 1 が 1 つの場合と同様の効果を得ることができる。

【0080】

また、第 1 実施形態と同様にコントローラ C T R が初期制御部 C I を有することによって、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供できる。

【0081】

従って、上述したように、本発明に係る液晶表示装置によれば、O C B モードの液晶表示装置において初期化に要する時間を短縮することができ、特に、低温環境下であっても初期転移時間を短縮することができる液晶表示装置を提供することができる。

【0082】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。

【0083】

例えば、前述の各実施形態に係る液晶表示装置では、画素電極 P E の凹部 P E A と信号線 X 等の他の導電層の凸部 C V X とが重なるように配置されている位置に、転移が促進される転移核 A 2 を発生させた。しかし、転移核 A 2 を発生させる構成はこれに限らない。例えば、図 20 に示すように、画素電極 P E に凸部 C V X を形成し、その凸部 C V X を信号線 X 等の他の導電層と重なるように配置することによっても、図 5 に示す場合と同様に画素電極 P E の凸部 C V X の端辺のそれぞれに略直交する方向に電界が発生し、転移核 A 2 が形成される。したがって、前述の各実施形態において、図 20 に示すように画素電極 P E の凸部 C V X とその他の導電層とを配置することによっても同様の効果を得ることが可能である。

【0084】

また、前述の実施形態に係る液晶表示装置では、画素電極 P E の凹部 P E A が信号線 X、走査線 Y 又は補助容量線 C s と重なるように配置して転移核 A 2 を形成したが、画素電極 P E の凹部 P E A が他の導電層と重なる様に配置されていれば良く、例えば、図 21 に示すように、特別の信号が印加されない島状の導電層 F E と重なるように配置されていてもよい。この場合にも、各実施形態に係る液晶表示装置と同様の効果を得ることができる。

【0085】

また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【図面の簡単な説明】

【0086】

【図 1】 本発明の第 1 実施形態に係る液晶表示装置の構成を概略的に示す図。

【図 2】 図 1 に示す液晶表示装置の表示画素の構成例を説明するための図。

【図 3】 図 2 に示す表示画素のラビング方向の終端側の端辺を説明するための図。

【図 4】 図 2 に示す表示画素を線 IV-IV で切断した断面の一例を概略的に示す図。

【図 5】 図 2 に示す表示画素の転移形成部の構成例を説明するための図。

【図 6】 O C B モードの液晶表示装置を初期化する際の液晶分子の配向状態の変化を説明するための図。

【図 7】 図 6 に示す液晶分子の変化と配向膜のラビング方向との関係を説明するための図。

【図 8】 図 1 に示す液晶表示装置のコントローラの動作例を説明するための図。

【図 9】 本発明の第 2 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 10】 図 9 に示す表示画素を線 X-X で切断した断面の一例を概略的に示す図。

【図 1 1】 本発明の第 3 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 1 2】 図 1 1 に示す表示画素を線 XII-XII' で切断した断面の一例を概略的に示す図。

【図 1 3】 本発明の第 4 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 1 4】 図 1 3 に示す表示画素を線 XIV-XIV' で切断した断面の一例を概略的に示す図。

【図 1 5】 本発明の第 5 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 1 6】 本発明の第 6 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 1 7】 本発明の第 7 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 1 8】 本発明の第 8 実施形態に係る液晶表示装置の表示画素の構成例を説明するための図。

【図 1 9】 本発明の第 8 実施形態に係る液晶表示装置の表示画素の他の構成例を説明するための図。

【図 2 0】 本発明に係る液晶表示装置の表示画素の転移形成部の他の構成例を説明するための図。

【図 2 1】 本発明に係る液晶表示装置の表示画素の他の構成例を説明するための図。

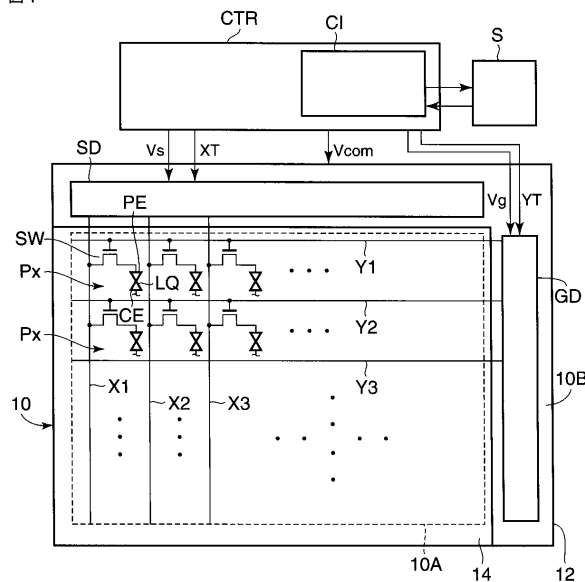
【符号の説明】

【0087】

1 2 …アレイ基板、1 4 …対向基板、L Q …液晶層、P X …表示画素、1 0 A …表示部、P E …画素電極、P E …画素電極、C E …対向電極、D 1 …ラビング方向、A 1 …転移形成部

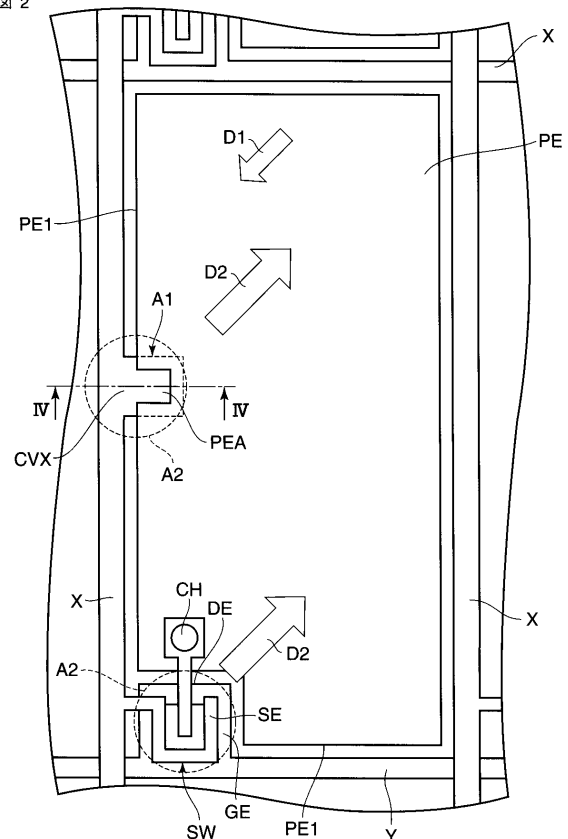
【図 1】

図 1



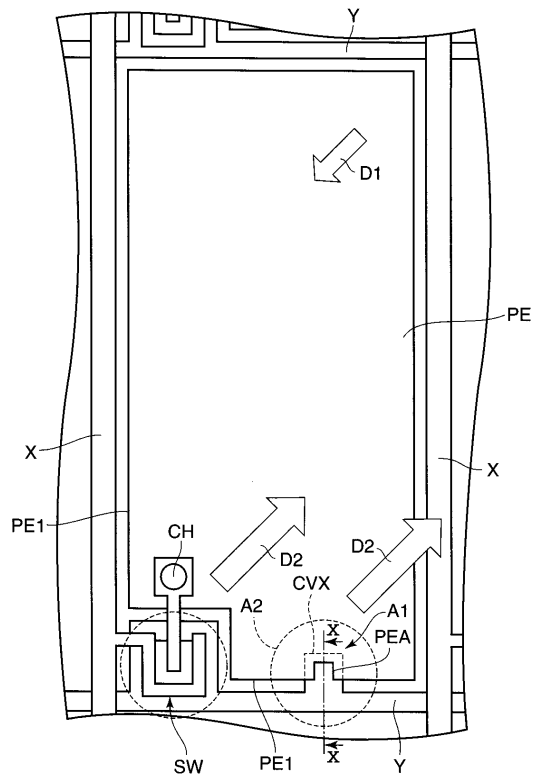
【図 2】

図 2



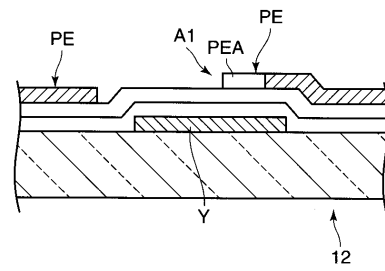
【図 9】

図 9



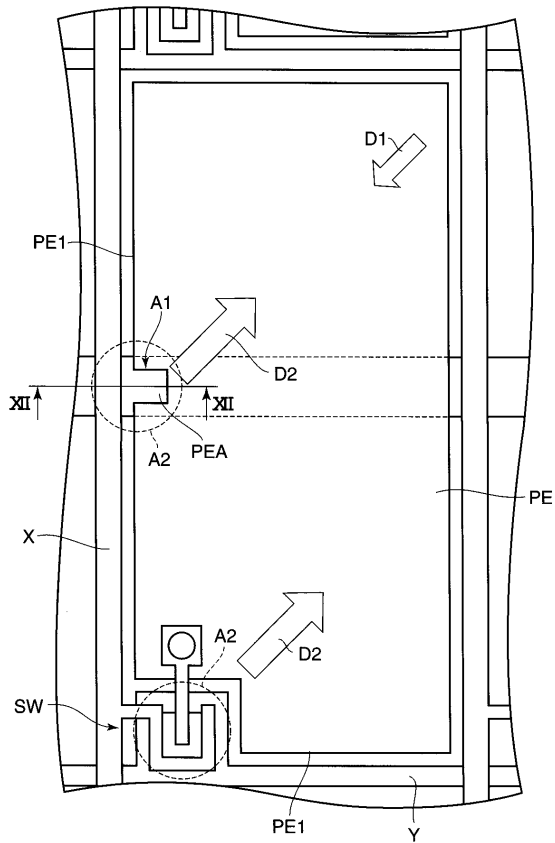
【図 10】

図 10



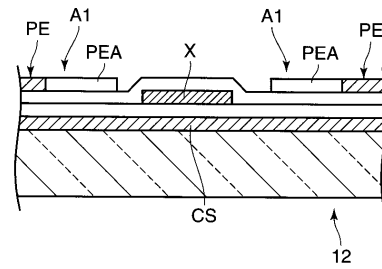
【図 11】

図 11



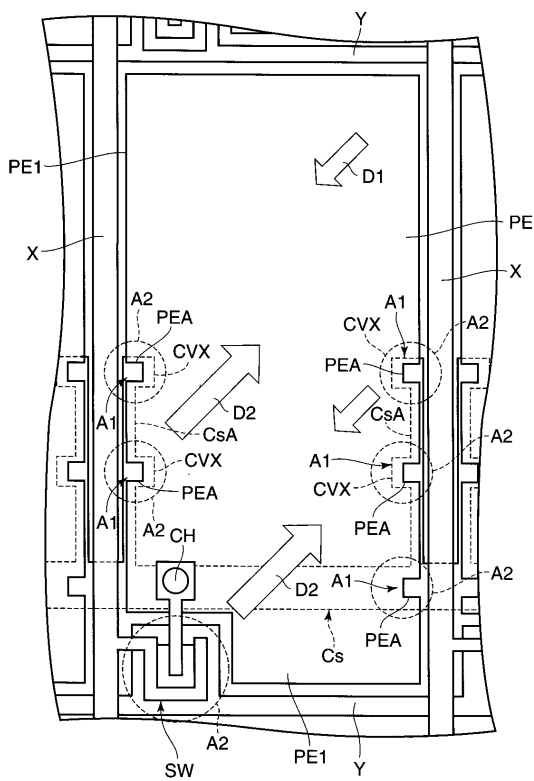
【図 12】

図 12



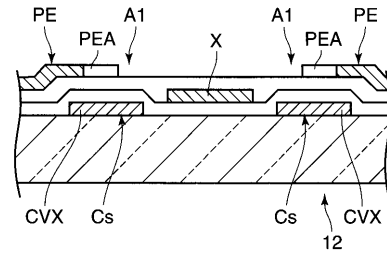
【図 13】

図 13



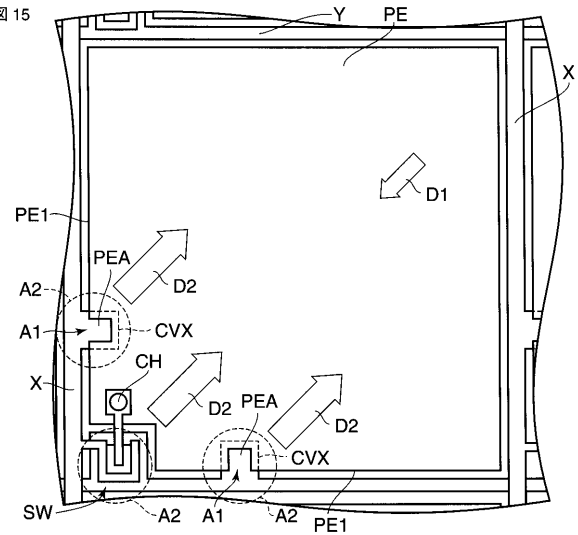
【図 14】

図 14



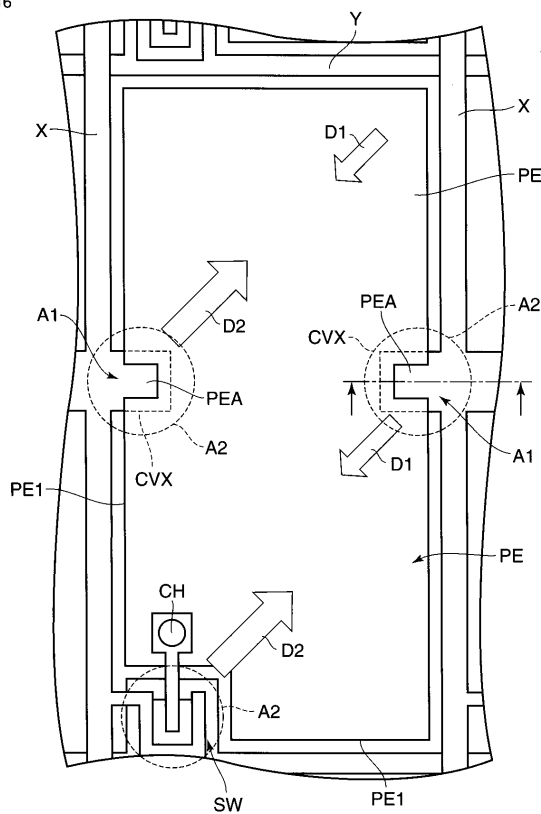
【図 15】

図 15



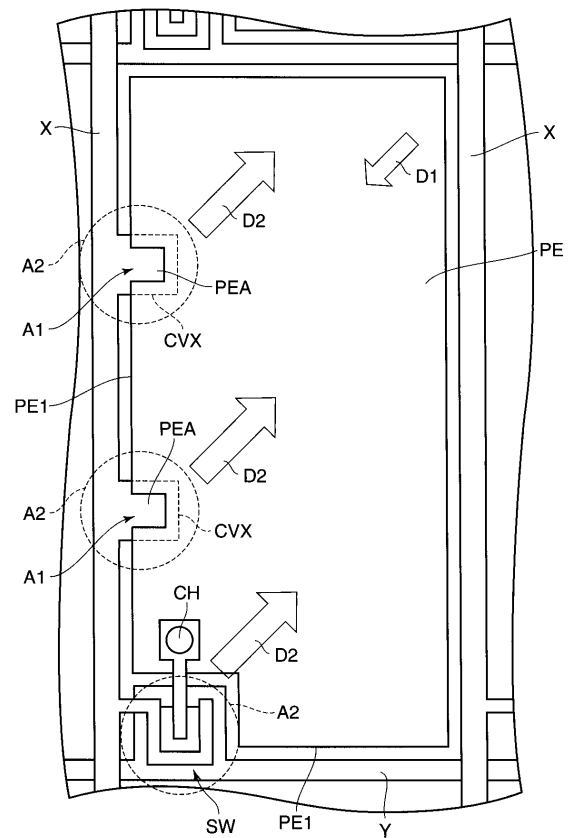
【図 16】

図 16



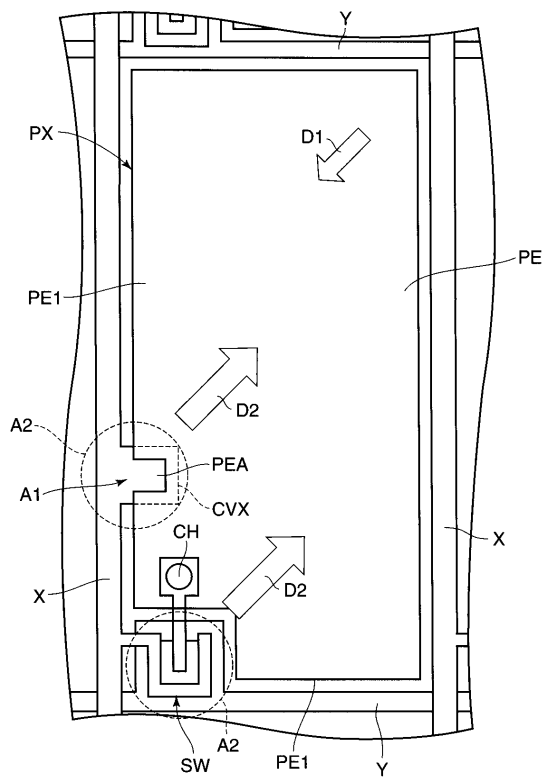
【図 17】

図 17



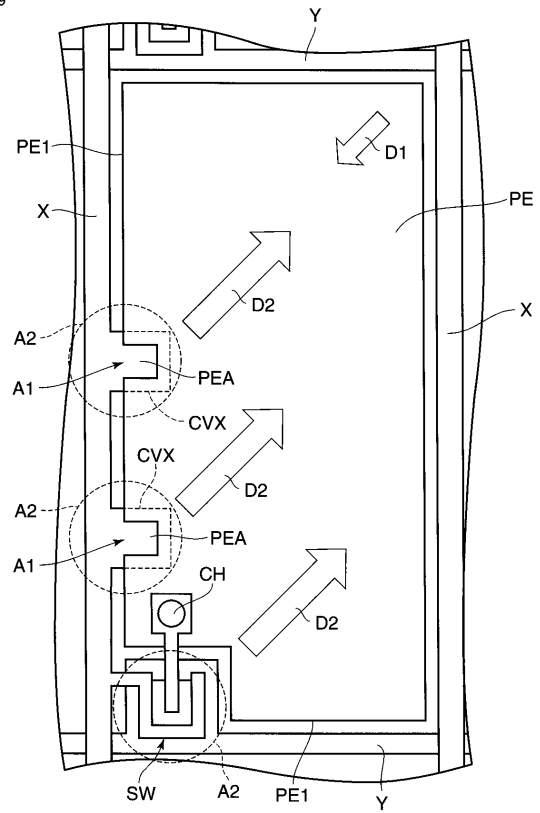
【図 18】

図 18



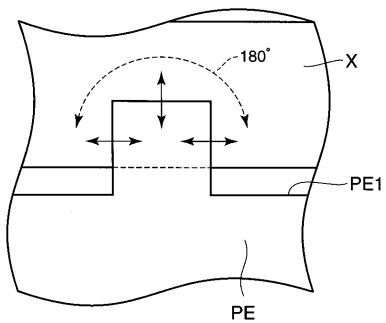
【図 19】

図 19



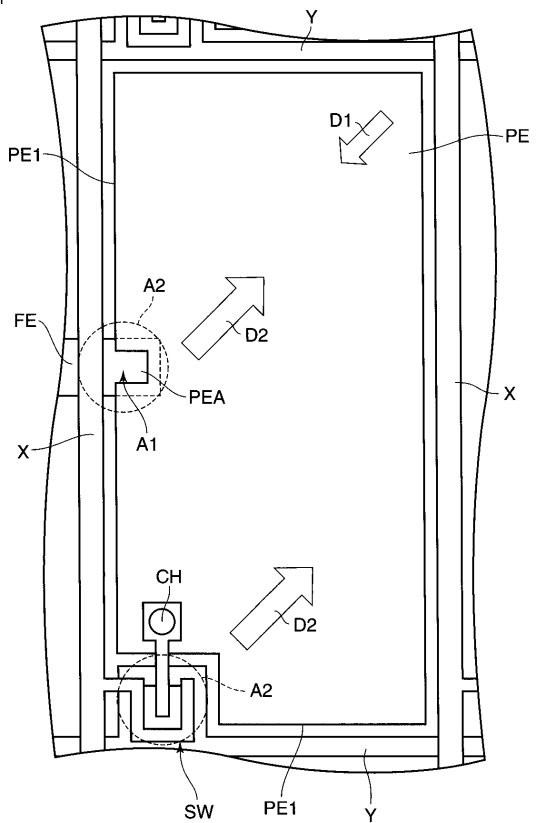
【図 20】

図 20



【図 21】

図 21



フロントページの続き

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 深海 徹夫

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 塚根 みどり

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 中尾 健次

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H088 HA02 HA03 HA06 HA08 JA04 JA09 MA10

2H092 JA24 JB61 PA02 PA06 QA06 QA09

2H093 NA80 NC34 NC35 NC36 NC57 NC63 NC65 ND02 ND33 NE03

NE04 NF04 NF09

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2007316387A5	公开(公告)日	2008-05-29
申请号	JP2006146447	申请日	2006-05-26
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	深海徹夫 塚根みどり 中尾健次		
发明人	深海 徹夫 塚根 みどり 中尾 健次		
IPC分类号	G02F1/139 G02F1/1343 G02F1/133 G02F1/1368		
CPC分类号	G09G3/3651 G02F1/133784 G02F1/1362 G02F1/1395 G09G2300/0491 G09G2320/0252 G09G2320/041 G09G2330/026		
FI分类号	G02F1/139 G02F1/1343 G02F1/133.580 G02F1/1368		
F-TERM分类号	2H088/HA02 2H088/HA03 2H088/HA06 2H088/HA08 2H088/JA04 2H088/JA09 2H088/MA10 2H092/JA24 2H092/JB61 2H092/PA02 2H092/PA06 2H092/QA06 2H092/QA09 2H093/NA80 2H093/NC34 2H093/NC35 2H093/NC36 2H093/NC57 2H093/NC63 2H093/NC65 2H093/ND02 2H093/ND33 2H093/NE03 2H093/NE04 2H093/NF04 2H093/NF09 2H092/JA42 2H092/JB05 2H192/AA24 2H192/BA13 2H192/BC31 2H192/CB45 2H192/CC42 2H192/CC57 2H192/DA12 2H192/FA73 2H192/FB02 2H192/GB73 2H192/JA18 2H193/ZA04 2H193/ZA08 2H193/ZE31 2H193/ZE34 2H193/ZH17 2H193/ZH33 2H193/ZH40 2H193/ZP03 2H193/ZP04 2H193/ZQ08 2H193/ZQ14		
代理人(译)	河野 哲 中村诚		
其他公开文献	JP2007316387A		

摘要(译)

要解决的问题：缩短OCB模式液晶显示设备中初始化所需的时间。OCB模式的液晶显示装置，其具有夹在阵列基板12和对置基板14之间的液晶层LQ，并且具有由排列成矩阵状的多个显示像素PX构成的显示部10A。阵列基板12具有与多个显示像素PX的每一个对应地配置的像素电极PE，对置基板14具有与多个像素电极PE相对的对置电极CE。相对基板12和相对基板14分别设置在像素电极PE和相对电极CE上，并且各自包括一对取向膜，该一对取向膜通过摩擦处理来控制液晶层LQ中所包括的液晶分子的取向状态。在像素PX中，在取向膜的沿摩擦方向D1的端侧设置有过渡形成部A1，该过渡形成部A1形成用于使液晶层LQ中包含的液晶分子的取向状态从非显示状态转变为显示状态的电场。液晶显示装置 [选择图]图2