

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-183537

(P2007-183537A)

(43) 公開日 平成19年7月19日(2007.7.19)

| (51) Int. Cl. | F I | テーマコード (参考) |
|------------------------------|----------------|-------------|
| G09G 3/36 (2006.01) | G09G 3/36 | 2H092 |
| G02F 1/1343 (2006.01) | G02F 1/1343 | 2H093 |
| G02F 1/133 (2006.01) | G02F 1/133 505 | 5C006 |
| G09G 3/20 (2006.01) | G09G 3/20 624D | 5C080 |
| | G09G 3/20 680G | |

審査請求 有 請求項の数 34 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2006-160631 (P2006-160631)
 (22) 出願日 平成18年6月9日 (2006.6.9)
 (31) 優先権主張番号 10-2005-0132909
 (32) 優先日 平成17年12月29日 (2005.12.29)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046
 エルジー・フィリップス エルシーデー
 カンパニー, リミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100096943
 弁理士 臼井 伸一
 (74) 代理人 100101498
 弁理士 越智 隆夫

最終頁に続く

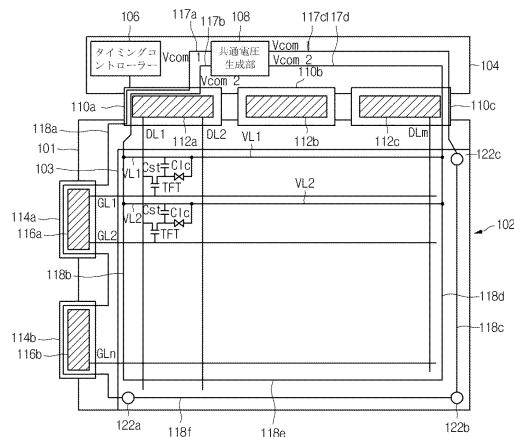
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 信頼性ある画質を得ることができる液晶表示装置を提供する。

【解決手段】 下板に多数のゲートラインと多数のデータラインによって画素領域を定義し、各ゲートラインと平行に複数の共通ラインが配列され、下板の枠領域に第1及び第2共通電圧供給ラインが配列される。上板に共通電極が具備され、下板の第1共通電圧供給ラインと上板の共通電極はドットによって電氣的に連結される。互いに相違する値を持つ第1及び第2共通電圧が第1及び第2共通電圧供給ラインに供給される。よって、第1共通電圧は第1共通電圧供給ライン及びドットを経由して上板の共通電極に印加され、第2共通電圧は第2共通電圧供給ラインを経由して共通ラインに印加される。第1共通電圧が第2共通電圧より大きい値を持つことができる。面抵抗が大きい上板の共通電極により大きい値を持つ第1共通電圧を印加することで、より安定的に共通電圧を供給することができて画質低下を防止できる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

第1及び第2共通電圧供給ラインを具備して、複数のゲートラインと複数のデータラインによって定義された画素領域がマトリックス形態で配列されて、前記第2共通電圧供給ラインに電氣的に連結されて前記各ゲートラインに平行に配列された複数の共通ラインが具備された下板；

前記下板に対向されて前記第1共通電圧供給ラインに電氣的に連結された共通電極が具備された上板；

前記第1共通電圧供給ラインと前記共通電極を電氣的に連結するためのドット；及び

前記第1及び第2共通電圧供給ラインに独立的に供給するための第1及び第2共通電圧を生成する共通電圧生成部を含む液晶表示装置。 10

【請求項 2】

前記共通ラインと前記画素領域に配列された画素電極とのオーバーラップによってストレージ(storage)キャパシタ(Cst)が形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記ストレージキャパシタには前記第2共通電圧と前記画素電極に供給されたデータ電圧間の差の値が保存されることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記第1共通電圧は画像を表示するための基準電圧であることを特徴とする請求項 1 に記載の液晶表示装置。 20

【請求項 5】

前記第1及び第2共通電圧供給ラインは前記下板の枠領域に配列されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記第1共通電圧は前記下板の前記第1共通電圧供給ライン及び前記ドットを經由して前記上板の前記共通電極に供給されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記第2共通電圧は前記下板の第2共通電圧供給ラインを經由して前記共通ラインに供給されることを特徴とする請求項 1 に記載の液晶表示装置。 30

【請求項 8】

前記ドットは前記第1共通電圧供給ラインの間に形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】

前記ドットは前記第1共通電圧供給ライン上に形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】

前記第1共通電圧と前記第2共通電圧は互いに相違する値を持つことを特徴にする請求項 1 に記載の液晶表示装置。 40

【請求項 11】

前記第1共通電圧は前記第2共通電圧より少なくとも大きいことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 12】

前記第1及び第2共通電圧は前記共通ラインのライン抵抗及び前記共通電極の面抵抗に依存して決定されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 13】

第1及び第2共通電圧供給ラインを具備して、複数のゲートラインと複数のデータラインによって定義された画素領域がマトリックス形態で配列されて、前記第2共通電圧供給ラインに電氣的に連結された前記各ゲートラインに並行に配列された複数の共通ラインが具備 50

された下板；

前記下板に対向されて前記第1共通電圧供給ラインに電氣的に連結された共通電極が具備された上板；前記第1共通電圧供給ラインと前記共通電極を電氣的に連結するためのドット；

前記第1及び第2共通電圧供給ラインに独立的に供給するための第1及び第2共通電圧を生成する共通電圧生成部；前記下板の第1側に接続された第1 TCP；及び

前記下板の第2側に接続されて前記共通電圧生成部と電氣的に連結された第2 TCPを含む液晶表示装置。

【請求項 1 4】

前記第1及び第2共通電圧供給ラインは前記下板の枠領域に配列されることを特徴とする請求項 1 3 に記載の液晶表示装置。 10

【請求項 1 5】

前記第1共通電圧は前記下板の前記第1共通電圧供給ライン及び前記ドットを經由して前記上板の前記共通電極に供給されることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 6】

前記第2共通電圧は前記下板の第2共通電圧供給ラインを經由して前記共通ラインに供給されることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 7】

前記ドットは前記第1共通電圧供給ラインの間に形成されることを特徴とする請求項 1 3 に記載の液晶表示装置。 20

【請求項 1 8】

前記ドットは前記第1共通電圧供給ライン上に形成されることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 9】

前記第1共通電圧と前記第2共通電圧は互いに相違する値を持つことを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 2 0】

前記第1共通電圧は前記第2共通電圧より少なくとも大きいことを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 2 1】 30

前記第1及び第2共通電圧は前記共通ラインのライン抵抗及び前記共通電極の面抵抗に依存して決定することを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 2 2】

前記第1共通電圧供給ラインは前記下板の枠領域と前記第1TCPに形成されることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 2 3】

前記第1及び第2 TCPにはドライバICが実装されていることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 2 4】

第1及び第2共通電圧供給ラインを具備して、複数のゲートラインと複数のデータラインによって定義された画素領域がマトリックス形態で配列されて、前記第2共通電圧供給ラインに電氣的に連結されて前記各ゲートラインに一直線に配列された複数の共通ラインが具備された下板； 40

前記下板に対向されて前記第1共通電圧供給ラインに電氣的に連結された共通電極が具備された上板；

前記第1共通電圧供給ラインと前記共通電極を電氣的に連結するためのドット；

前記第1及び第2共通電圧供給ラインに独立的に供給するための第1及び第2共通電圧を生成する共通電圧生成部；

前記下板の向い合って対応された第1及び第2側に接続された第1及び第2 TCP；及び

前記下板の第3側に接続されて前記共通電圧生成部と電氣的に連結された第3TCP 50

を含む液晶表示装置。

【請求項 25】

前記第1及び第2共通電圧供給ラインは前記下板の枠領域に配列されることを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 26】

前記第1共通電圧は前記下板の前記第1共通電圧供給ライン及び前記ドットを經由して前記上板の前記共通電極に供給されることを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 27】

前記第2共通電圧は前記下板の第2共通電圧供給ラインを經由して前記共通ラインに供給されることを特徴とする請求項 24 に記載の液晶表示装置。 10

【請求項 28】

前記ドットは前記第1共通電圧供給ラインの間に形成されることを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 29】

前記ドットは前記第1共通電圧供給ライン上に形成されることを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 30】

前記第1共通電圧と前記第2共通電圧は互いに相違する値を持つことを特徴とする請求項 24 に記載の液晶表示装置。 20

【請求項 31】

前記第1共通電圧は前記第2共通電圧より少なくとも大きいことを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 32】

前記第1及び第2共通電圧は前記共通ラインのライン抵抗及び前記共通電極の面抵抗に依存して決定されることを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 33】

前記第1共通電圧供給ラインは前記下板の枠領域と前記第1及び第2 TCPに形成されることを特徴とする請求項 24 に記載の液晶表示装置。

【請求項 34】

前記第1乃至第3 TCPにはドライバICが実装されていることを特徴とする請求項 24 に記載の液晶表示装置。 30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に信頼性ある画質を得ることができる液晶表示装置に関する。

【背景技術】

【0002】

情報化社会が発展することによって表示装置に対する要求も多様な形態に漸増している。これに応じて近來にはLCD(Liquid Crystal Display device)、PDP(Plasma Display Panel)、ELD(Electro Luminescent Display)等を含んだ多様な平板表示装置が研究されてきた。そして、一部は既に表示装置に広く活用されている。 40

【0003】

その中に、液晶表示装置は現在画質が優秀で軽量、薄型、低消費電力等の長所を持っていて、これに従ってブラウン管(CRT)を迅速に代替させている。前記液晶表示装置はノートブックのモニター、テレビの表示パネル等で多様に開発されている。

【0004】

液晶表示装置は液晶の変位によって光の透過率を調節して画像を表示する。

【0005】

図1は従来の液晶表示装置を示した図面である。

図1に図示するように、従来の液晶表示装置は所定の画像が表示される液晶パネル(2)と、前記液晶パネル(2)の一侧に設置されたPCB(4)と、前記液晶パネル(2)の一侧と前記PCB(4)の間に接続された複数のデータTCP(10a ~ 10c)等と、前記複数のデータTCP(10a ~ 10c)等それぞれに実装された複数のデータドライバIC(12a ~ 12c)等と、前記液晶パネル(2)の他側に接続された複数のゲートTCP(14a, 14b)等と、前記複数のゲートTCP(14a, 14b)等それぞれに実装された複数のゲートドライバIC(16a, 16b)等を具備する。

【0006】

前記PCBには各種素子が実装されるのに、例えばタイミングコントローラ(6)、共通電圧生成部(8)、電源供給部(未図示)等が実装されることができ、前記タイミングコントローラ(6)は前記ゲートドライバIC(16a, 16b)を駆動するためのゲート制御信号と前記データドライバIC(12a乃至12c)を駆動するためのデータ制御信号を生成する。前記ゲート制御信号は所定のゲート信号ライン(未図示)を通じて前記ゲートドライバIC(16a, 16b)に供給される。前記データ制御信号は所定のデータ信号ライン(未図示)を通じて前記データドライバIC(12a乃至12c)に供給される。前記共通電圧生成部(8)は所定の共通電圧を生成する。

10

【0007】

前記液晶パネル(2)は下板(1)、上板(3)及び二つの基板(1, 3)の間に載せられた液晶を含む。前記下板(1)は複数のゲートライン(GL1 ~ GLn)とデータライン(DL1 ~ DLm)が交差配列されてその交差部には薄膜トランジスタ(TFT)と画素電極(未図示)が形成されて、複数のゲートライン(GL1 ~ GLn)と平行に複数の共通ライン(VL1, VL2, ...)が配列されている。前記画素電極は以前共通ラインとオーバーラップされてストレージ(storage)キャパシタ(Cst)が形成される。このような方式をストレージオンコモン(storage on common)方式と言う。前記上板(3)はR、G及びBカラーフィルタが配列されて、その上に共通電極が形成される。

20

【0008】

前記共通電圧生成部(8)で生成された共通電圧(Vcom)は第1及び第2 TCPライン(17a, 17b)に供給される。前記第1TCPライン(17a)は第1データTCP(10a)上にパターン形態で形成されて前記第2TCPライン(17b)は第3データTCP(10c)上にパターン形態で形成される。

【0009】

前記下板(1)の枠領域には第1乃至第5共通電圧供給ライン(18a乃至18e)が配列されている。前記第1及び第2共通電圧供給ライン(18a, 18b)は前記下板(1)の左側枠領域に配列されて、前記第3及び第4共通電圧供給ライン(18c, 18d)は前記下板(1)の右側枠領域に配列されて、前記第5共通電圧供給ライン(18e)は前記下板の下側枠領域に配列される。同時に、前記下板の枠領域には下板(1)と上板(2)の間に共通電圧を疎通することができる媒介であるAgドット(22)が形成されている。

30

【0010】

前記第1 TCPライン(17a)は前記第1及び第2共通電圧供給ライン(18a, 18b)に同時に連結されて、前記第2 TCPライン(17b)は前記第3及び第4共通電圧供給ライン(18c, 18d)に同時に連結される。

40

【0011】

前記第1、第3及び第5共通電圧供給ライン(18a, 18c, 18e)はAgドット(22)と電気的に連結されて、前記第1及び第3共通電圧供給ライン(18a, 18b)に供給された共通電圧をAgドット(22)を通じて上板(3)の共通電極で供給する。前記第2及び第4共通電圧供給ライン(18b, 18d)は前記共通ライン(VL1, VL2, ...)と電気的に連結されて、前記第2及び第4共通電圧供給ライン(18b, 18d)に供給された共通電圧を共通ライン(VL1, VL2, ...)で供給する。

【0012】

前記共通電圧生成部(8)で生成された共通電圧(Vcom)は前記第1及び第2 TCP(17a, 17b)を通じて前記第1乃至第4共通電圧供給ライン(18a ~ 18d)と前記複数のAgドット(22)に供給される。これにより前記共通電圧(Vcom)は前記下板(1)上に配列された複数の共通ライ

50

ン(VL1, VL2, ,,)だけでなく前記上板(3)上に形成された共通電極(未図示)に供給される。よって、前記共通電圧(Vcom)はストレージキャパシタ(Cst)を形成するために複数の供給ライン(VL1, VL2, ,,)に供給されるだけでなく前記複数のAgドット(22)を通じて前記上板(3)の共通電極に供給される。

【0013】

前記共通電極に供給された共通電圧(Vcom)は画素電極(未図示)に供給されたデータ電圧といっしょに前記上下板(1, 3)の間に注入された液晶を駆動させる駆動電圧である。前記液晶パネル(2)は前記液晶の駆動によって所定の画像が表示されるのに前記液晶を駆動させるためには前記共通電極に一定な共通電圧(Vcom)が供給されなければならない。

【0014】

同じように、前記液晶パネル(2)はTN構造ながらストレージオンコモン(storage on common)構造で成り立っているから前記下板(1)上に複数の共通ライン(VL1, VL2, ,,)が配列される。よって、前記複数の共通ライン(VL1, VL2, ,,)でも上述したように、前記共通電圧生成部(8)で生成された共通電圧(Vcom)が供給される。

10

【0015】

結局、前記共通電圧(Vcom)は前記下板(1)上に形成された第1乃至第4共通電圧供給ライン(18a ~ 18d)と複数の共通ライン(VL1, VL2, ,,)と、複数のAgドット(22)及び前記上板(3)上に形成された共通電極に全部等しく供給される。

【発明の開示】

【発明が解決しようとする課題】

20

【0016】

しかし、前記共通電極は前記上板(3)上に前面に形成されるため前記下板(1)上に形成された複数の共通ライン(VL1, VL2, ,,)のライン抵抗より大きい面抵抗を持っている。よって、前記共通電圧生成部(8)で生成された共通電圧(Vcom)は抵抗値が相対的に低い前記複数の共通ライン(VL1, VL2, ,,)に主に供給されて、前記共通電極では願うくらい供給されることができなくなる。これによって、前記上板(3)上の共通電極に願うくらい共通電圧が供給されることができなくなることよって上板(3)の共通電極に供給された共通電圧は不安定になる。このように、上板(3)の共通電極で不安定な共通電圧(Vcom)が供給されることによって階調表現が容易にならなくなって信頼性ある画質を得ることができなくなる。

【0017】

30

本発明は下板と上板に互いに相違した共通電圧を供給することで、信頼性ある画質を得ることができる液晶表示装置を提供することにその目的がある。

【課題を解決するための手段】

【0018】

本発明の第1実施例によれば、液晶表示装置は、第1及び第2共通電圧供給ラインを具備して、複数のゲートラインと複数のデータラインによって定義された画素領域がマトリックス形態で配列されて、前記第2共通電圧供給ラインに電氣的に連結されて前記各ゲートラインに平行に配列された複数の共通ラインが具備された下板；前記下板に対向されて前記第1共通電圧供給ラインに電氣的に連結された共通電極が具備された上板；及び前記第1共通電圧供給ラインと前記共通電極を電氣的に連結するためのドット；及び前記第1及び第2共通電圧供給ラインに独立的に供給するための第1及び第2共通電圧を生成する共通電圧生成部を含む。

40

【0019】

本発明の第2実施例によれば、液晶表示装置は、第1及び第2共通電圧供給ラインを具備して、複数のゲートラインと複数のデータラインによって定義された画素領域がマトリックス形態に配列されて、前記第2共通電圧供給ラインに電氣的に連結されて前記各ゲートラインに平行に配列された複数の共通ラインが具備された下板；前記下板に対向されて前記第1共通電圧供給ラインに電氣的に連結された共通電極が具備された上板；前記第1共通電圧供給ラインと前記共通電極を電氣的に連結するためのドット；及び前記第1及び第2共通電圧供給ラインに独立的に供給するための第1及び第2共通電圧を生成する共通電圧生成

50

部；前記下板の第1側に接続された第1 TCP；及び前記下板の第2側に接続されて前記共通電圧生成部と電氣的に連結された第2 TCPを含む。

【0020】

本発明の第3実施例によれば、液晶表示装置は、第1及び第2共通電圧供給ラインを具備して、複数のゲートラインと複数のデータラインによって定義された画素領域がマトリクス形態に配列されて、前記第2共通電圧供給ラインに電氣的に連結されて前記各ゲートラインに平行に配列された複数の共通ラインが具備された下板；前記下板に対向されて前記第1共通電圧供給ラインに電氣的に連結された共通電極が具備された上板；前記第1共通電圧供給ラインと前記共通電極を電氣的に連結するためのドット；及び前記第1及び第2共通電圧供給ラインに独立的に供給するための第1及び第2共通電圧を生成する共通電圧生成部；前記下板の向い合って対応された第1及び第2側に接続された第1及び第2 TCP；及び前記下板の第3側に接続されて前記共通電圧生成部と電氣的に連結された第3 TCPを含む。

10

【発明を実施するための最良の形態】

【0021】

以下、添付された図面を参照して本発明の実施例を詳細に説明する。

【0022】

図2は本発明の第1実施例による液晶表示装置を示した図面である。

図2に図示ように、本発明の第1実施例による液晶表示装置は複数のゲートライン(GL1 ~ GLn)、データライン(DL1 ~ DLm)及び複数の共通ライン(VL1, VL2, ...)が配列されて所定の画像が表示される液晶パネル(102)と、前記液晶パネル(102)の一側に具備されたPCB(104)と、前記液晶パネル(102)とPCB(104)間に接続された複数のデータTCP(110a ~ 110c)等と、前記液晶パネル(102)の他側に接続された複数のゲートTCP(114a, 114b)等と、前記複数のデータTCP(110a ~ 110c)等それぞれに実装された複数のデータドライバIC(112a ~ 112c)等と、前記複数のゲートTCP(114a, 114b)等それぞれに実装された複数のゲートドライバIC(116a, 116b)等を具備する。

20

【0023】

前記PCB(104)には各種素子が実装されるのに、例えばタイミングコントローラ(106)、共通電圧生成部(108)、電源供給部(未図示)等が実装されることができる。前記タイミングコントローラ(106)は前記ゲートドライバIC(116a, 116b)を駆動するためのゲート制御信号と前記データドライバIC(112a乃至112c)を駆動するためのデータ制御信号を生成する。前記ゲート制御信号は所定のゲート信号ライン(未図示)を通じて前記ゲートドライバIC(116a, 116b)に供給される。前記データ制御信号は所定のデータ信号ライン(未図示)を通じて前記データドライバIC(112a乃至112c)に供給される。前記共通電圧生成部(8)は所定の共通電圧を生成する。

30

【0024】

前記液晶パネル(102)は下板(101)、上板(103)及び二つの基板(101, 103)の間に載せられた液晶を含む。前記下板(101)は複数のゲートライン(GL1 ~ GLn)とデータライン(DL1 ~ DLm)が交差配列されてその交差部には薄膜トランジスタ(TFT)と画素電極(未図示)が形成されて、複数のゲートライン(GL1 ~ GLn)と平行に複数の共通ライン(VL1, VL2, ...)が配列されている。前記画素電極は以前共通ラインとオーバーラップされてストレージキャパシタ(Cst)が形成される。このような方式をストレージオンコモン(storage on common)方式と言う。前記上板(103)はR、G及びBカラーフィルタが配列されて、その上に共通電極が形成される。

40

【0025】

前記共通電圧生成部(108)で生成された共通電圧は第1乃至第4 TCPライン(117a ~ 117d)を通じて液晶パネル(102)に供給されることができる。前記第1乃至第4 TCPライン(117a ~ 117d)は最左側データTCPすなわち第1データTCP(110a)及び最右側データTCPすなわち第2データTCP(110c)上にパターン形態に形成されることができる。すなわち、前記第1及び第2 TCPライン(117a, 117b)は前記第1データTCP(110a)上に形成されて、前記第3及び第4 TCPライン(117c, 117d)は前記第2データTCP(110)上に形成されることができる。

50

【0026】

前記液晶パネル(102)の下板(101)には第1乃至第5共通電圧供給ライン(118a~118e)が配列される。前記第1及び第2共通電圧供給ライン(118a, 118b)は前記下板(101)の左側枠領域に配列されて、前記第3及び第4共通電圧供給ライン(118c, 118d)は前記下板(101)の右側枠領域に配列されて、前記第5共通電圧供給ライン(118e)は前記下板(101)の下側枠領域に配列される。前記第1乃至第4共通電圧供給ライン(118a~118d)は前記データライン(DL1~DLm)と平行に配列されて、前記5共通電圧供給ライン(118e)は前記ゲートライン(GL1~GLn)と平行に配列される。前記第1共通電圧供給ライン(118a)は前記第1 TCPライン(117a)に電氣的に連結されて、前記第2共通電圧供給ライン(118b)は前記第2 TCPライン(117b)に電氣的に連結されて、前記第3共通電圧供給ライン(118c)は前記第3 TCPライン(117c)に電氣的に連結されて、第4共通電圧供給ライン(118d)は前記第4 TCPライン(117d)に電氣的に連結される。又、前記第5共通電圧供給ライン(118e)はその両側で前記第1及び第3共通電圧供給ライン(118a, 118c)に電氣的に連結される。前記第1共通電圧供給ライン(118a)は前記下板(101)の左側枠領域だけではなく前記ゲートTCP(114a, 114b)上に形成されるようになる。前記第2及び第4共通電圧供給ライン(118b, 118d)は前記共通ライン(VL1, VL2, ...)と電氣的に連結される。同時に、各共通電圧供給ライン(118a~118e)の間、第1 TCPライン(117a)と第1共通電圧供給ライン(118a)の間そして第3 TCPライン(117c)と第3共通電圧供給ライン(118c)の間には下板(101)に供給された共通電圧を上板(103)に供給するための媒介体であるAgドット(122a~122c)が形成される。勿論、前記Agドット(122a~122c)は各共通電圧供給ライン(118a~118e)上に形成されることもできる。よって、前記Agドット(122a~122c)は下板(101)の各共通電圧供給ライン(118a~118e)と上板(103)の共通電極を電氣的に連結させる。

10

20

【0027】

前記共通電圧生成部(108)は互いに相違する値を持つ第1及び第2共通電圧(Vcom1, Vcom2)を生成する。前記第1共通電圧(Vcom1)は前記第1データTCP(110a)上に配列された第1 TCPライン(117a)と前記第3データTCP(110c)上に配列された第3 TCPライン(117c)に供給される。前記第2共通電圧(Vcom2)は前記第1データTCP(110a)上に配列された第2 TCPライン(117b)と前記第3データTCP(110c)上に配列された第4 TCPライン(117d)に供給される。引き続いて、第1及び第3 TCPライン(117a, 117c)に供給された第1共通電圧(Vcom1)は前記第1及び第3共通電圧供給ライン(118a, 118c)とAgドット(122a~122c)を經由して上板(103)の共通電極に供給される。前記第1共通電圧(Vcom1)は前記第5共通電圧供給ライン(118e)でも供給されることができる。前記第2共通電圧(Vcom2)は前記第2及び第4共通電圧供給ライン(118b, 118d)を經由して前記共通ライン(VL1, VL2, ...)に供給される。よって、前記した下板(101)の共通ライン(VL1, VL2, ...)に供給された第2共通電圧(Vcom2)は画素電極に供給されたデータ電圧間の差の値が前記ストレージキャパシタ(Cst)に保存されるようになって、前記上板(103)の共通電極に供給された第1共通電圧(Vcom1)は画像を表示するための基準電圧である。故に、前記第1共通電圧(Vcom1)と各画素領域の画素電極に供給されたデータ電圧間の電位差によって画像が表示されて、前記第2共通電圧(Vcom2)によって共通ライン(VL1, VL2, ...)と画素電極の間に形成されたストレージキャパシタ(Cst)に画素電極に印加されたデータ電圧が充電されることができる。

30

40

【0028】

よって、上板(103)の共通電極に第1共通電圧(Vcom1)を供給して、下板(101)の共通ライン(VL1, VL2, ...)に第2共通電圧(Vcom2)を供給することができる。このように、上板(103)の共通電極と下板(101)の共通ライン(VL1, VL2, ...)に互いに相違する値を持つ第1及び第2共通電圧(Vcom1, Vcom2)を供給することで、下板の共通ラインのライン抵抗と上板の共通電極の面抵抗間の差によって共通電圧が上板の共通電極で安定的に供給されることができない問題を解決することができる。

【0029】

すなわち、前記上板(103)の共通電極に供給された第1共通電圧(Vcom1)は前記下板(101)の共通ライン(VL1, VL2, ...)に供給された第2共通電圧(Vcom2)より少なくとも大きく設

50

定されることができる。この時、第1共通電圧(Vcom1)を第2共通電圧(Vcom2)に比べてどのくらい大きく設定されるかどうかの可否は上板(103)の共通電極の面抵抗と下板(101)の共通ライン(VL1, VL2, ...)のライン抵抗間の差に依存する。これら抵抗間の差が大きいほど前記第2共通電圧(Vcom2)に比べて相対的に前記第1共通電圧(Vcom1)が大きくなるように設定されることができる。

【0030】

本発明の第1実施例は上板(103)の共通電極と下板(101)の共通ライン(VL1, VL2, ...)に互いに相違する値を持つ第1及び第2共通電圧(Vcom1, Vcom2)を独立的に供給することで、上板(103)の共通電極により安定的に電圧を供給して画質低下を防止することができる。

【0031】

以上では液晶パネル(102)のゲートライン(GL1~GLn)を一側に具備されたゲートTCP(114a, 114b)のゲートドライバIC(116a, 116b)で駆動することに限定して説明した。

【0032】

しかし、本発明は前記で説明した構造だけではなく、液晶パネル(102)のゲートライン(GL1~GLn)を両側で駆動する構造でも適用されることができるし、以下これについて詳細に説明する。

【0033】

図3は本発明の第2実施例による液晶表示装置を示した図面である。

図3に図示するように、本発明の第2実施例による液晶表示装置は基本的な構成は本発明の第1実施例と類似している。本発明の第2実施例による液晶表示装置では液晶パネル(302)の下板(301)の左側に第1及び第2ゲートTCP(314a, 314b)が配列されて、右側に第3及び第4ゲートTCP(314c, 314d)が配列される。前記第1乃至第4ゲートTCP(314a~314d)上には第1乃至第4ゲートドライバIC(316a~316d)が実装されている。

【0034】

本発明の第2実施例による液晶表示装置は、PCB(304)、複数のゲートTCP(314a~314d)、複数のデータTCP(310a~310e)、液晶パネル(302)を含む。

【0035】

前記PCB(304)は前記液晶パネル(302)の上側に配列されて、タイミングコントローラ(306)、共通電圧生成部(308)、電源供給部(未図示)等が実装されることができる。

【0036】

前記データTCP(310a~310e)は前記PCB(304)と前記液晶パネル(302)間に接続される。前記データTCP(310a~310e)上には第1乃至第5データドライバIC(312a~312e)が実装される。前記データTCP(310a~310e)中一部データTCP、すなわち第1及び第5データTCP(310a, 310e)には第1乃至第4 TCPライン(317a~317d)が配列される。すなわち、前記第1及び第2 TCPライン(317a, 317b)は前記第1データTCP(310a)上に配列されて、前記第3及び第4 TCPライン(317a, 317b)は前記第5データTCP(310e)に配列される。前記データドライバIC(312a~312e)は前記PCB(304)のタイミングコントローラ(306)から生成されたデータ制御信号によって所定のデータ電圧を前記液晶パネル(302)で供給する。

【0037】

前記ゲートTCP(314a~314d)は前記液晶パネル(302)の左右側に配列される。すなわち、前記第1及び第2ゲートTCP(314a, 314b)は前記液晶パネル(302)の左側で前記液晶パネル(302)に接続されて、前記第3及び第4ゲートTCP(314c, 314d)は前記液晶パネル(302)の右側で前記液晶パネル(302)に接続される。前記第1乃至第4ゲートTCP(314a~314d)上には第1乃至第4ゲートドライバIC(316a~316d)が実装される。前記第1乃至第4ゲートドライバIC(314a~314d)は前記PCB(304)のタイミングコントローラ(306)から生成されたゲート制御信号に応答してスキャン信号を順次に前記液晶パネル(302)に供給する。このように、液晶パネル(302)の左右側に第1乃至第4ゲートドライバIC(316a~316d)が具備されて、液晶パネル(302)の両側にスキャン信号が供給されるようにすることで、パネルサイズが大型化されてライン抵抗による電圧降下を補償して画質低下を防止することができる。

【0038】

10

20

30

40

50

前記液晶パネル(302)は既に前に説明したので簡単に説明すると、下板(301)、上板(303)及び二つの基板(301, 303)の間に載せられた液晶を含む。前記下板(301)は画素領域を定義する複数のゲートライン(GL1 ~ GLn)とデータライン(DL1 ~ DLm)が配列されて、前記複数のゲートライン(GL1 ~ GLn)と平行に複数の共通ライン(VL1, VL2, ...)が配列される。複数のゲートライン(GL1 ~ GLn)とデータライン(DL1 ~ DLm)交差部にはスイッチング素子である薄膜トランジスタ(TFT)が形成される。前記薄膜トランジスタ(TFT)は図示されない画素電極と連結されている。前記画素電極は前記複数の共通ライン(VL1, VL2, ...)とオーバーラップされてストレージキャパシタ(Cst)を形成する。前記ストレージキャパシタ(Cst)は前記画素電極から供給されたデータ電圧を1フレーム間維持する。前記下板(301)の枠領域に沿って第1乃至第5共通電圧供給ライン(318a ~ 318e)が配列される。前記第1及び第2共通電圧供給ライン(318a, 318b)は前記下板(301)の左側枠領域に配列されて、前記第3及び第4共通電圧供給ライン(318c, 318d)は前記下板(303)の右側枠領域に配列されて、前記第5共通電圧供給ライン(318e)は前記下板(303)の下側枠領域に配列される。

10

【0039】

上板(303)はR、G、Bカラーフィルタと共通電極等が形成される。前記下板(301)と前記上板(303)の間には下板(301)に供給された共通電圧を上板(303)に供給するためのAgドット(322a, 322b)が形成される。より詳細に、前記Agドット(322a, 322b)は前記下板(301)の各共通電圧供給ライン(318a ~ 318e)と前記上板(303)の共通電極を電氣的に連結させる。

【0040】

前記液晶パネル(302)はTNモードでストレージオンコモン(storage on common)方式で成り立っている。すなわち、前記下板(301)に形成された画素電極に供給されたデータ電圧と上板(303)に形成された共通電極に供給された共通電圧間の電位差によって液晶をねじって(twisted)駆動させるTNモードで、画素電極と共通ライン(VL1, VL2, ...)をオーバーラップさせてストレージキャパシタ(Cst)を形成して、画素電極に供給されたデータ電圧を1フレーム間維持されるように充電するストレージオンコモン方式で成り立っている。

20

【0041】

本発明の第2実施例は前記下板(301)の共通ライン(VL1, VL2, ...)と上板(303)の共通電極で互いに相違している共通電圧を独立的に印加させることで、共通ラインのライン抵抗に比べて相対的に大きい共通電極の面抵抗を補償するようにして上板(303)の共通電極でより安定的に共通電圧を供給することができるし、ひいては画質低下を防止することができる。

30

【0042】

前記共通電圧生成部(308)は互いに相違している値を持つ第1及び第2共通電圧(Vcom1, Vcom2)を生成する。前記第1共通電圧(Vcom1)は前記第1データTCP(310a)上に配列された第1TCPライン(317a)と前記第5データTCP(310e)上に配列された第3TCPライン(317c)に供給される。前記第2共通電圧(Vcom2)は前記第1データTCP(310a)上に配列された第2TCPライン(317b)と前記第5データTCP(310e)上に配列された第4TCPライン(317d)に供給される。引き続いて、第1及び第3TCPライン(317a, 317c)に供給された第1共通電圧(Vcom1)は前記第1及び第3共通電圧供給ライン(318a, 318c)とAgドット(322a, 322b)を經由して上板(303)の共通電極に供給される。前記第1共通電圧(Vcom1)は前記第5共通電圧供給ライン(318e)でも供給されることができる。前記第1共通電圧供給ライン(318a)は前記下板(301)の左側枠領域だけでなく前記第1及び第2ゲートTCP(114a, 114b)上に形成されるようになって、前記第3共通電圧供給ライン(318c)は前記下板(301)の右側枠領域だけでなく前記第3及び第4ゲートTCP(314c, 314d)上に形成されるようになる。前記第2共通電圧(Vcom2)は前記第2及び第4共通電圧供給ライン(318b, 318d)を經由して前記共通ライン(VL1, VL2, ...)に供給される。よって、前記下板(301)の共通ライン(VL1, VL2, ...)に供給された第2共通電圧(Vcom2)は画素電極との間でストレージキャパシタ(Cst)を形成するための電圧で、前記上板(303)の共通電極に供給された第1共通電圧(Vcom1)は画像を表示するための基準電圧である。故に、前記第1共通電圧(Vcom1)と各画素領域の画素電極に供給されたデータ電

40

50

圧の間の電位差によって画像が表示されて、前記第2共通電圧(Vcom2)によって共通ライン(VL1, VL2, ...)と画素電極の間に形成されたストレージキャパシタ(Cst)に画素電極に印加されたデータ電圧が充電されることができる。

【0043】

よって、上板(303)の共通電極に第1共通電圧(Vcom1)を供給して、下板(301)の共通ライン(VL1, VL2, ...)に第2共通電圧(Vcom2)を供給することができる。このように、上板(303)の共通電極と下板(301)の共通ライン(VL1, VL2, ...)に互いに相違する値を持つ第1及び第2共通電圧(Vcom1, Vcom2)を供給することで、下板の共通ラインのライン抵抗と上板の共通電極の面抵抗間の差によって共通電圧が上板の共通電極に安定的に供給されることができないという問題を解決することができる。

10

【0044】

すなわち、前記上板(303)の共通電極に供給された第1共通電圧(Vcom1)は前記下板(301)の共通ライン(VL1, VL2, ...)に供給された第2共通電圧(Vcom2)より少なくとも大きく設定されることができる。この時、第1共通電圧(Vcom1)を第2共通電圧(Vcom2)に比べてどのくらい大きく設定されるかどうかの可否は上板(303)の共通電極の面抵抗と下板(301)の共通ライン(VL1, VL2, ...)のライン抵抗間の差に依存する。これら抵抗間の差が大きいほど前記第2共通電圧(Vcom2)に比べて相対的に前記第1共通電圧(Vcom1)が大きくなるように設定されることができる。

【0045】

本発明の第2実施例液晶パネル(302)の左右側にゲートTCP(314a~314d)を具備して、上板(303)の共通電極と下板(301)の共通ライン(VL1, VL2, ...)に互いに相違する値を持つ第1及び第2共通電圧(Vcom1, Vcom2)を独立的に供給することで、上板(303)の共通電極により安定的に電圧を供給して画質低下を防止することができる。

20

【0046】

以上ではゲートラインを左右側で駆動する構造を限定して説明しているが、本発明はデータラインを上下側で駆動する構造にも同様に適用することができる。

【0047】

以上に開示したように、本発明によれば、上下板で共通電圧(Vcom)をそれぞれ分離して供給することで、前記上下板上に安定的に共通電圧(Vcom)を供給して画質を向上させることができる。

30

【0048】

また、本発明は上下板に独立的な共通電圧を供給する技術はゲートラインを一側で駆動する構造、ゲートラインを両側で駆動する構造、データラインを両側で駆動する構造等にも容易に適用することができるので、その適用範囲を拡大させることができる。

【図面の簡単な説明】

【0049】

【図1】従来の液晶表示装置を示す図面である。

【図2】本発明の第1実施例による液晶表示装置を示す図面である。

【図3】本発明の第2実施例による液晶表示装置を示す図面である。

【符号の説明】

40

【0050】

106、306 タイミングコントローラ

108、308 通電圧生成部

フロントページの続き

| (51) Int.Cl. | F I | テーマコード(参考) |
|---|--------------|------------|
| | G 0 9 G 3/20 | 6 6 0 Q |
| | G 0 9 G 3/20 | 6 2 1 M |
| | G 0 9 G 3/20 | 6 1 1 J |
| | | |
| (74)代理人 100096688 | | |
| 弁理士 本宮 照久 | | |
| (74)代理人 100104352 | | |
| 弁理士 朝日 伸光 | | |
| (74)代理人 100128657 | | |
| 弁理士 三山 勝巳 | | |
| (72)発明者 ファン クワンヒ | | |
| 大韓民国 デグシ ブック ドンチョンドン チルゴックファサン 3チャ 108 - 1105 | | |
| (72)発明者 イ チャンウォン | | |
| 大韓民国 デジョンシ ユサング ガムドン 598 - 3 | | |
| (72)発明者 チョ スンヒョン | | |
| 大韓民国 ソウル ソンブック チョンヌンドン ウバン アパート 101 - 1512 | | |
| F ターム(参考) 2H092 GA12 GA17 JB11 NA01 NA11 | | |
| 2H093 NA51 NB07 NC11 ND02 ND03 ND04 ND06 ND33 ND40 | | |
| 5C006 AA16 AA22 AC25 AF35 BB16 BC02 BC03 BC11 BF43 FA18 | | |
| FA26 FA37 | | |
| 5C080 AA10 BB05 CC03 DD03 EE29 FF03 FF11 JJ02 | | |

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶表示装置 | | |
| 公开(公告)号 | JP2007183537A | 公开(公告)日 | 2007-07-19 |
| 申请号 | JP2006160631 | 申请日 | 2006-06-09 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | Eruji.菲利普斯杜天公司, 有限公司 | | |
| [标]发明人 | ファンクワンヒ イチャンウォン チョスンヒョン | | |
| 发明人 | ファンクワンヒ イチャンウォン チョスンヒョン | | |
| IPC分类号 | G09G3/36 G02F1/1343 G02F1/133 G09G3/20 | | |
| CPC分类号 | G02F1/13306 G02F1/1362 G02F1/136213 G09G3/3655 G09G2300/0426 G09G2320/0223 | | |
| FI分类号 | G09G3/36 G02F1/1343 G02F1/133.505 G09G3/20.624.D G09G3/20.680.G G09G3/20.660.Q G09G3/20.621.M G09G3/20.611.J G09G3/20.612.E | | |
| F-TERM分类号 | 2H092/GA12 2H092/GA17 2H092/JB11 2H092/NA01 2H092/NA11 2H093/NA51 2H093/NB07 2H093/NC11 2H093/ND02 2H093/ND03 2H093/ND04 2H093/ND06 2H093/ND33 2H093/ND40 5C006/AA16 5C006/AA22 5C006/AC25 5C006/AF35 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC11 5C006/BF43 5C006/FA18 5C006/FA26 5C006/FA37 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/EE29 5C080/FF03 5C080/FF11 5C080/JJ02 2H193/ZD21 | | |
| 代理人(译) | 白井伸一 朝日 伸光 | | |
| 优先权 | 1020050132909 2005-12-29 KR | | |
| 其他公开文献 | JP4762796B2 | | |
| 外部链接 | Espacenet | | |

摘要(译)

要解决的问题：提供一种能够获得可靠图像质量的液晶显示装置。
 ŽSOLUTION：在液晶显示装置的下基板中，像素区域由大量栅极线和大量数据线限定，并且多条公共线与各栅极线平行布置，其中第一第二公共电压供应线设置在下基板的框架区域上。上基板设置有：公共电极，下基板的第一公共电压供应线通过点与上基板的公共电极电连接。将具有彼此不同值的第一和第二公共电压提供给第一和第二公共电压供应线。因此，第一公共电压经由第一公共电压供应线和点施加到上基板的公共电极，并且第二公共电压经由第二公共电压供应线施加到公共线。第一公共电压可以大于第二公共电压。通过将较大值的第一公共电压施加到具有大表面电阻的上基板的公共电极，可以更稳定地提供公共电压并且可以防止图像劣化。Ž

