

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2007-34218
(P2007-34218A)

(43) 公開日 平成19年2月8日(2007.2.8)

(51) Int.Cl.
GO2F 1/1343 (2006.01)

F I
GO2F 1/1343

テーマコード (参考)
2H092

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号	特願2005-221390 (P2005-221390)	(71) 出願人	303018827
(22) 出願日	平成17年7月29日 (2005.7.29)		NEC液晶テクノロジー株式会社
			神奈川県川崎市中原区下沼部1753番地
		(74) 代理人	100096231
			弁理士 稲垣 清
		(72) 発明者	西田 真一
			神奈川県川崎市中原区下沼部1753番地
			NEC液晶テクノロジー株式会社内
		Fターム(参考)	2H092 GA14 JA26 JB06 JB36 JB52
			JB56 JB61 KA05 KA18 KB04
			KB23 KB24 KB25 MA05 MA08
			MA13 MA17 MA19 NA01 NA26
			NA27 PA09

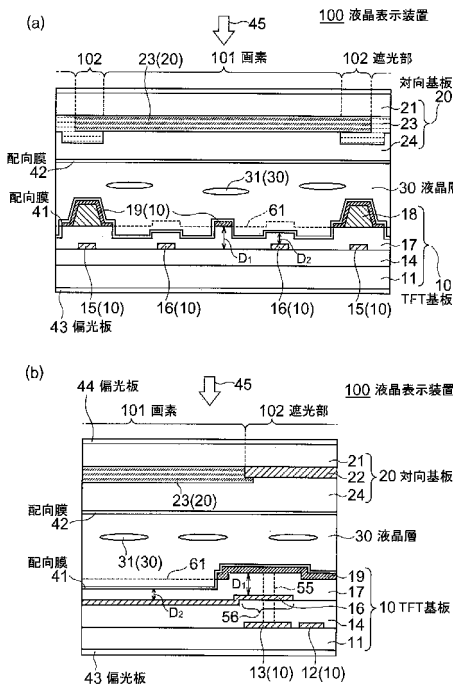
(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】

【課題】 液晶層に横電界を印加する2つの電極が、絶縁膜の液晶層に近い面及び遠い面にそれぞれ配設されたIPS方式の液晶表示装置であって、双方の電極間で十分な耐電圧性能を確保しつつ、消費電力を低減でき、且つフリッカや残像の発生を抑制可能な液晶表示装置及びその製造方法を提供する。

【解決手段】 共通電極19に接するパッシベーション膜17の部分の膜厚D₁が、画素電極16に接するパッシベーション膜17の部分の膜厚D₂よりも厚く形成されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 及び第 2 の基板と、該第 1 及び第 2 の基板の相互間に挟持された液晶層とを備え、前記第 1 の基板上に形成された画素電極及び共通電極によって前記基板と平行方向の電界を発生し、前記液晶層を駆動する液晶表示装置において、

前記画素電極及び共通電極のうち一方の電極が絶縁膜の液晶層に近い面に、他方の電極が液晶層から遠い面にそれぞれ配設されており、

前記一方の電極に接する絶縁膜の部分の膜厚 D_1 が、前記他方の電極に接する前記絶縁膜の部分の膜厚 D_2 よりも厚く形成されていることを特徴とする液晶表示装置。

【請求項 2】

10

前記画素電極と共通電極とが前記絶縁膜を介して相互に対向する部分を有し、該対向する部分に接する前記絶縁膜の膜厚が、前記膜厚 D_1 と同じか又はそれよりも厚い、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記膜厚 D_1 と膜厚 D_2 の関係が、 $D_2 < D_1 - 40$ (nm) である、請求項 1 又は 2 に記載の液晶表示装置。

【請求項 4】

画素にデータを供給するデータ線が、前記絶縁膜の液晶層から遠い面に、且つ、前記一方の電極と基板垂直方向に見て重なり合って配設され、前記一方の電極は、前記絶縁膜の液晶層から近い側の面に形成された有機絶縁膜上に配設されている、請求項 1 ～ 3 の何れ

20

【請求項 5】

前記絶縁膜の前記液晶層に近い面がほぼ平坦に形成されている、請求項 1 ～ 4 の何れかに記載の液晶表示装置。

【請求項 6】

請求項 1 ～ 4 の何れかに記載の液晶表示装置を製造する方法であって、

前記他方の電極を形成する工程と、

前記他方の電極上に前記絶縁膜を形成する工程と、

前記絶縁膜上に透明導電層を形成する工程と、

前記透明導電層上に形成したレジストパターンをマスクとして、前記透明導電層及び絶縁膜をエッチングし、前記透明導電層を前記一方の電極に形成すると共に、前記絶縁膜の膜厚を D_1 及び D_2 とする工程とを有することを特徴とする液晶表示装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及びその製造方法に関し、特に、IPS方式 (In-Plane Switching mode) の液晶表示装置及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置の表示方式には、基板に垂直な縦方向の電界によって、液晶の配向方向を基板に直交する面内で回転させる方式と、基板に平行な横方向の電界によって、基板に平行な面内で回転させる方式とがある。前者の代表例がTN方式 (Twisted Nematic mode) であり、後者はIPS方式である。

40

【0003】

TN方式の液晶表示装置では、液晶が基板に平行な面からずれて配向するため、視野角の増大に伴って偏光角に大きなずれが生じ、広い視野角が得られない。これに対して、IPS方式の液晶表示装置では、液晶が基板に平行な面内で配向するため、視野角による偏光角のずれが生じず、広い視野角を得ることが出来る。このため、近年、IPS方式の液晶表示装置が多く採用される傾向にある。

【0004】

50

ところで、IPS方式の液晶表示装置では、液晶層に横電界を印加する2つの電極が、同じ絶縁膜上に配設されたものと、絶縁膜を挟み、液晶層に近い面及び遠い面にそれぞれ配設されたものとがある。後者は、2つの電極の一部を絶縁膜を介して対向配置させることによって、電荷を保持するための保持容量を簡素な構造で構成できるメリットがある。そのような液晶表示装置の一例を、図7に示す。

【0005】

液晶表示装置200は、光出射側に配設されたTFT基板10と、光入射側に配設されたTFT基板10に対向する対向基板20と、TFT基板10と対向基板20との間に挟まれた液晶層30とを備える。TFT基板10には、液晶層30に横電界を印加する画素電極16及び共通電極19が、パッシベーション膜17の下面及び上面にそれぞれ形成されている。 10

【0006】

図8(a)に、図7の画素電極及び共通電極の平面構造を示す。図7は、同図のVII-VII方向に沿って見た断面を示している。双方の電極16, 19は、各画素101内で、画素の配列の列方向に平行なストライプ状に形成され、且つ、行方向に交互に配設されている。

【0007】

図8(b)は、画素電極及び共通電極が同じ絶縁膜上に形成された液晶表示装置について、それらの電極の平面構造を示している。この液晶表示装置では、電極間のショートを防ぐために、双方の電極16, 19を相互に一定の距離を保って配設する必要がある。これに対して、液晶表示装置200では、双方の電極16, 19がパッシベーション膜17を介して配設されているので、符号201, 202に示すように、基板と垂直方向に見て、これらの電極16, 19を重ね合うように配設できる。従って、図8(b)の液晶表示装置に比して、保持容量が簡素な構造で構成され、また、電極16, 19のストライプ状部分の端部近傍で、液晶層30に十分な電界を発生することによって、白表示の際の透過率を高めることが出来る。 20

【0008】

液晶層に横電界を印加する2つの電極が、絶縁膜を挟み、液晶層に近い側及び遠い側にそれぞれ配設された液晶表示装置については、例えば特許文献1に記載されている。

【特許文献1】特開2004-62145号公報 30

【発明の開示】

【発明が解決しようとする課題】

【0009】

液晶表示装置200では、画素電極16と共通電極19との間に介在するパッシベーション膜17について十分な耐電圧性能を維持するためには、その膜厚を十分に大きくする必要がある。パッシベーション膜17の膜厚が小さいと、画素電極16と共通電極19との間でショートが発生し、液晶表示装置に点欠陥不良が生じる恐れがあるからである。

【0010】

しかし、パッシベーション膜17の膜厚が大きいと、画素電極16と共通電極19との間に印加される電圧の相当部分がパッシベーション膜17に印加され、液晶層30内での電界が低下する。液晶層30内で所要の強度の横電界を発生させるためには、電極16, 19に対する印加電圧を増大させる必要があり、消費電力を低減できない問題がある。 40

【0011】

また、画素電極16と液晶層30との間に大きな膜厚を有するパッシベーション膜17が介在することにより、画素電極16及び共通電極19の各近傍の液晶層30で発生する電界の強度が大きく異なる。このため、液晶層30と配向膜41との界面に蓄積される電荷量に大きな偏りが生じることによって、フリッカ(flicker)や残像が発生し易い問題がある。

【0012】

本発明は、上記に鑑み、液晶層に横電界を印加する2つの電極が、絶縁膜の液晶層に近 50

い面及び遠い面にそれぞれ配設されたIPS方式の液晶表示装置であって、双方の電極間で耐電圧性能を確保しつつ、消費電力を低減でき、且つフリッカや残像の発生を抑制可能な液晶表示装置及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記目的を達成するために、本発明に係る液晶表示装置は、第1及び第2の基板と、該第1及び第2の基板の相互間に挟持された液晶層とを備え、前記第1の基板上に形成された画素電極及び共通電極によって前記基板と平行方向の電界を発生し、前記液晶層を駆動する液晶表示装置において、

前記画素電極及び共通電極のうち一方の電極が絶縁膜の液晶層に近い面に、他方の電極が液晶層から遠い面にそれぞれ配設されており、 10

前記一方の電極に接する絶縁膜の部分の膜厚 D_1 が、前記他方の電極に接する前記絶縁膜の部分の膜厚 D_2 よりも厚く形成されていることを特徴とする。

【0014】

また、本発明に係る液晶表示装置の製造方法は、上記液晶表示装置を製造する方法であって、

前記他方の電極を形成する工程と、

前記他方の電極上に前記絶縁膜を形成する工程と、

前記絶縁膜上に透明導電層を形成する工程と、

前記透明導電層上に形成したレジストパターンをマスクとして、前記透明導電層及び絶縁膜をエッチングし、前記透明導電層を前記一方の電極に形成すると共に、前記絶縁膜の膜厚を D_1 及び D_2 とする工程とを有することを特徴とする。 20

【発明の効果】

【0015】

本発明の液晶表示装置によれば、絶縁膜の液晶層から遠い面に配設された、他方の電極に接する絶縁膜の部分の膜厚 D_2 が薄く形成されていることにより、液晶層の駆動に際して絶縁膜に印加される電圧を低減し、消費電力を低減できる。また、液晶層で生じる電界強度のばらつきが小さくなることによって、フリッカや残像の発生を抑制できる。なお、一方の電極を画素電極とすることも共通電極とすることも出来る。

【0016】

本発明の液晶表示装置の好適な実施態様では、前記画素電極と共通電極とが前記絶縁膜を介して相互に対向する部分を有し、該対向する部分に接する前記絶縁膜の膜厚が、前記膜厚 D_1 と同じか又はそれよりも厚い。この場合、前記対向する部分で形成される保持容量において双方の電極間の耐電圧性能を高めることが出来る。 30

【0017】

本発明の液晶表示装置の好適な実施態様では、前記膜厚 D_1 と膜厚 D_2 の関係が、 $D_2 < D_1 - 40$ (nm)である。双方の電極間の耐電圧性能を確保しつつ、絶縁膜に印加される電圧を効果的に低減できると共に、液晶層で生じる電界強度のばらつきを効果的に抑制できる。

【0018】

本発明の液晶表示装置の好適な実施態様では、画素にデータを供給するデータ線が、前記絶縁膜の液晶層から遠い面に、且つ、前記一方の電極と基板垂直方向に見て重なり合って配設されることによって、データ線が発生する電界を一方の電極で遮蔽できる。また、前記一方の電極は、前記絶縁膜の液晶層から近い側の面に形成された有機絶縁膜上に配設されていることによって、データ線と一方の電極との間の結合容量を低減できる。 40

【0019】

本発明の液晶表示装置では、好適には、前記絶縁膜の前記液晶層に近い面がほぼ平坦に形成されている。この場合、液晶の配向の均一性が向上し、表示の際のコントラストを向上させることが出来る。

【0020】

本発明の液晶表示装置の製造方法によれば、一方の電極、及び、 D_1 及び D_2 の膜厚を有する絶縁膜の形成に際して、共通のレジストパターンをマスクとしてエッチングを行うので、製造工程を簡素化できる。

【発明を実施するための最良の形態】

【0021】

以下に、図面を参照し、本発明の実施形態に基づいて本発明を更に詳細に説明する。図1(a)、(b)は、本発明の第1実施形態に係る液晶表示装置の構成を示す断面図である。図1(a)、(b)は、画素の配列の行方向及び列方向の断面をそれぞれ示している。液晶表示装置100は、アクティブマトリクス型の透過型液晶表示装置であって、バックライト光源の前面に配設され、光スイッチングによって透過光を透過させる画素101を面内に備える。画素101は、マトリクス状に配設され、各画素101を囲んで、遮光部102が配設されている。

10

【0022】

液晶表示装置100は、光出射側に配設されたTFT基板10と、光入射側に配設されたTFT基板10に対向する対向基板20と、TFT基板10と対向基板20との間に挟まれた液晶層30とを備える。TFT基板10は、各画素101に光スイッチングを制御する薄膜トランジスタ(TFT:Thin Film Transistor)素子を備え、対向基板20は、各画素101に各色のカラーフィルタ23を備える。

【0023】

TFT基板10はガラス基板11を備える。ガラス基板11上には、遮光部102内に、走査線12及び共通線13が形成され(図1(b))、走査線12及び共通線13を覆ってガラス基板11上にはゲート絶縁膜14が形成されている。ゲート絶縁膜14上には、データ線15及び画素電極16が形成され、データ線15は遮光部102内に、画素電極16は画素101内にそれぞれ形成されている。

20

【0024】

走査線12と共通線13、及び、データ線15と画素電極16は、それぞれ同じ金属材料で形成されている。データ線15及び画素電極16は、段差の発生を抑制し、且つ抵抗を十分に低減可能な範囲に設定することが好ましく、本実施形態では200nmの厚みで形成されている。なお、データ線15及び画素電極16の厚みは、150~250nmの範囲に設定できる。

30

【0025】

データ線15及び画素電極16を覆ってゲート絶縁膜14上には、パッシベーション膜17が形成されている。パッシベーション膜17上には、基板と垂直方向に見て、データ線15と重なるように、凸状の断面形状を有する凸状有機膜18が形成されている。凸状有機膜18を覆ってパッシベーション膜17上には、ITOから成る透明な共通電極19が形成されている。画素電極19は、凸状有機膜18の近傍では、凸状有機膜18上及び凸状有機膜18から露出するパッシベーション膜17上に連続して形成されている。

【0026】

共通電極19を構成するITOは、金属材料に比して大きな抵抗を有するが、共通線13が抵抗の小さな金属材料で構成されることによって、信号伝達の遅延が抑制される。また、凸状有機膜18は、データ線15と共通電極19との間の結合容量を抑制するために大きな膜厚を有することが好ましく、本実施形態では1.5 μ mの膜厚で形成されている。なお、凸状有機膜18の膜厚は、0.3~3 μ mの範囲に設定できる。

40

【0027】

対向基板20はガラス基板21を備え、ガラス基板21上にはブラックマトリクス22が形成されている(図1(b))。ブラックマトリクス22は、基板と垂直方向に見て、走査線12及び共通線13と重なるように形成され、画素101の配列の行方向に延びる遮光部102の部分を構成している。ブラックマトリクス22から露出するガラス基板21の表面、及び、ブラックマトリクス22の一部を覆って、カラーフィルタ23が形成されている。隣接する画素101のカラーフィルタ23の双方の縁部は重なり合って形成さ

50

れ（図 1（a））、画素 101 の配列の列方向に延びる遮光部 102 の部分を構成している。ブラックマトリクス 22 及びカラーフィルタ 23 上には、オーバーコート層 24 が形成されている。

【0028】

液晶層 30 に面する TFT 基板 10 及び対向基板 20 の表面には、配向膜 41, 42 がそれぞれ形成されている。配向膜 41, 42 は、相互に平行な方向にラビングされ、液晶 31 は、初期配向状態でこのラビング方向に平行にホモジニアス配向している。TFT 基板 10 の光出射面、及び、対向基板 20 の光入射面には、偏光板 43, 44 が相互にクロスニコルに配設されている。TFT 基板 10 側の偏光板 43 は、その吸収軸が、液晶 31 の初期配向方向に一致するように配設されている。符号 45 は、液晶表示装置 100 に入射する光の入射方向を示している。 10

【0029】

図 2 は、図 1（a）、（b）の TFT 基板の構成を示す平面図である。なお、図 1（a）、（b）は、同図の Ia-Ia 方向及び Ib-Ib 方向に沿って見た断面をそれぞれ示している。走査線 12 及び共通線 13 は、画素 101 の配列の行方向に沿って延び、隣接する 2 つの画素 101 の間に各 1 本ずつ配設されている。データ線 15 は、画素 101 の配列の列方向に沿って延び、隣接する 2 つの画素 101 の間に各 1 本ずつ配設されている。

【0030】

走査線 12 とデータ線 15 との交点の近傍には、TFT 素子 51 が配設されている。TFT 素子 51 は、島状のパターンに形成された半導体層 52 と、半導体層 52 の両端にそれぞれ接続されるソース電極 53 及びドレイン電極 54 と、半導体層 52 の下部にゲート絶縁膜 14 を介して配設され、ゲート電極として機能する走査線 12 の一部とから構成される。ソース電極 53 は画素電極 16 に、ドレイン電極 54 はデータ線 15 にそれぞれ直接に接続される。共通線 13 は、パッシベーション膜 17 及びゲート絶縁膜 14 に連続して形成されたスルーホールに埋め込まれたプラグ 55 を介し、上部の共通電極 19 に接続されている。 20

【0031】

各画素電極 16 は、ソース電極 53 に接続された配線部分 16a と、この配線部分 16a から画素 101 内に分岐して延びる複数の分岐部分 16b とを有する。共通電極 19 は、行方向の画素 101 に共通の配線部分 19a と、この配線部分 19a から各画素 101 内に分岐して延びる複数の分岐部分 19b とを有する。画素電極の分岐部分 16b 及び共通電極の分岐部分 19b は何れもストライプ状に形成され、それらの間に形成される横電界によって、液晶層 30 が駆動される。また、共通電極の分岐部分 19b の一部は、基板と垂直方向に見て、データ線 15 と重なるように形成され、データ線 15 が発生する電界を遮蔽している。 30

【0032】

画素電極の配線部分 16a は、基板と垂直方向に見て、共通線 13 の一部と重なるように形成されている。共通電極の配線部分 19a は、基板と垂直方向に見て、走査線 12 及び共通線 13 と重なるように形成されている。画素電極の配線部分 16a は、下部の共通線 13、及び、上部の共通電極の配線部分 19a との間で保持容量を形成する。 40

【0033】

符号 32 は、配向膜 41, 42 のラビング方向を示し、画素 101 の配列の列方向に一致する。データ線 15、画素電極の分岐部分 16b、及び、共通電極の分岐部分 19b は、ラビング方向 32 に対して所定の角度を有して延在し、且つ TFT 素子 51 に近い側の領域 103 と、TFT 素子 51 から遠い側の領域 104 との境界に対して、対称に形成されている。画素電極の分岐部分 16b の端部 56 は、基板と垂直方向に見て、共通電極の配線部分 19a と重なるように形成されている。

【0034】

画素電極 16 と共通電極 19 との間に電圧が加わっていない状態では、液晶 31 は、T 50

FT基板10の偏光板43の吸収軸に平行に配向しているため、対向基板20から入射した光は、FTT基板10を透過することが出来ない。

【0035】

一方、FTT素子51の駆動によって、画素電極16及び共通電極19の間に所定の電圧が加わると、液晶層30に横方向の電界が生じ、液晶31は、FTT基板10に平行な面内で回転する。対向基板20から入射した光は、液晶層30を通過する際の複屈折によって、FTT基板10を透過することが出来る。また、電圧の大きさを調節することによって、液晶31が回転する角度を調節し、透過光の光強度を調節することが出来る。

【0036】

液晶層30で発生する電界の方向が双方の領域103, 104の境界に対して対称であるため、液晶31は、双方の領域103, 104で相互に反対方向に回転する。この場合、2つの領域103, 104で光学特性が相互に補償され、液晶表示装置を斜めから見た際の表示特性を向上させることが出来る。 10

【0037】

図1(a)、(b)に戻り、本実施形態の液晶表示装置100では、共通電極19が接するパッシベーション膜17の部分の膜厚は300nmで、共通電極19が接しないパッシベーション膜17の部分の膜厚は100nmである。この場合、共通電極19が接するパッシベーション膜17の部分の膜厚 D_1 が十分に大きいため、画素電極16と共通電極19との間で十分な耐電圧性能が得られる。また、共通電極19が接する部分を除き、画素電極16が接するパッシベーション膜17の部分の膜厚 D_2 が十分に小さいため、液晶層30の駆動に際してパッシベーション膜17に印加される電圧を低減し、消費電力を低減できる。 20

【0038】

また、本実施形態の液晶表示装置100では、従来の液晶表示装置200に比して、画素電極16と共通電極19の間の印加電圧を低減でき、画素電極16と液晶層30との間の距離を短縮することによって、液晶層30で生じる電界強度のばらつきを小さくできる。これによって、配向膜41と液晶層30との界面に蓄積される電荷量の偏りを小さくし、フリッカや残像の発生を抑制できる。

【0039】

本発明者の研究によれば、膜厚 D_1 と膜厚 D_2 との関係が、 $D_2 < D_1 - 40$ (nm)であるように D_1 , D_2 の値を設定することによって、画素電極16と共通電極19との間の耐電圧性能を確保しつつ、液晶層30の駆動に際してパッシベーション膜17に印加される電圧を効果的に低減できると共に、液晶層30で生じる電界強度のばらつきを効果的に抑制できることが判った。電極間で十分な耐電圧性能を確保するためには、膜厚 D_1 は150nm以上であることが好ましく、また、パッシベーション膜17に印加される電圧を十分に低減すると共に、液晶層30で生じる電界強度のばらつきを十分に抑制するためには、膜厚 D_2 は100nm以下であることが好ましい。 30

【0040】

図3(a)～(c)は、図1に示した液晶表示装置を製造する各製造段階を順次に示す断面図である。これらの図は、図1(a)に対応する断面を示している。FTT基板10の製造に際して、先ず、スパッタ法により、ガラス基板11上に金属膜を成膜する。次いで、公知のフォトリソグラフィ法及びエッチング法により、金属膜を所定形状にパターンニングし、走査線12及び共通線13を形成する。金属膜には、例えばクロムを用いることが出来る。 40

【0041】

次いで、PCVD (Plasma Chemical Vapor Deposition) 法により、窒化シリコンからなるゲート絶縁膜14、非晶質シリコン膜、及びn型非晶質シリコン膜を、それぞれ400nm、200nm、及び30nmの膜厚で順次に堆積する。引き続き、ドライエッチング法により、n型非晶質シリコン膜及び非晶質シリコン膜を島状にパターンニングし、FTT素子の半導体層52を形成する。

【0042】

次いで、スパッタ法により、半導体層52を覆ってゲート絶縁膜14上に金属膜を成膜する。引き続き、公知のフォトリソグラフィ法及びエッチング法により、金属膜を所定形状にパターニングし、データ線15、画素電極16、ソース電極53、及びドレイン電極54を形成する。金属膜には、例えばクロムを用いることが出来る。

【0043】

更に、データ線15、画素電極16、ソース電極53、ドレイン電極54、及び半導体層52を覆ってゲート絶縁膜14上に、窒化シリコン膜61を300nmの膜厚で形成する。窒化シリコン膜61上に、透明な感光性アクリル樹脂膜(18)を1.5μmの膜厚で塗布し、露光、現像によってこの感光性アクリル樹脂膜を所定形状にパターニングし、凸状有機膜18を形成する。

10

【0044】

次いで、窒化シリコン膜61及びゲート絶縁膜14を貫通するスルーホールを形成した後、スパッタ法により、スルーホールを埋め込んで窒化シリコン膜61上にITO膜62を成膜する。引き続き、フォトリソグラフィ法により、ITO膜62上に所定のパターンを有するレジストマスク63を形成する(図3(a))。更に、レジストマスク63を用いたエッチング法により、ITO膜62をパターニングし、上記スルーホールを埋め込むプラグ55及びプラグ55に接続される共通電極19を形成する(図3(b))。

【0045】

引き続き、レジストマスク63を用いたエッチングにより、窒化シリコン膜61を200nmだけ除去する(図3(c))。これにより、共通電極19が接する部分の膜厚D₁が300nmで、共通電極19が接しない部分の膜厚が100nmのパッシベーション膜17を形成し、レジストマスク63の除去等を行うことにより、TFT基板10を製造する。

20

【0046】

更に、公知の方法により対向基板20を製造し、液晶層30に面するTFT基板10及び対向基板20の表面に配向膜41、42を形成し、所定の方向にラビングする。配向膜41、42が形成されたTFT基板10及び対向基板20を、スペーサを介して相互に貼り合わせ、周辺のシール部をシール材で固定することによって、中空部を形成する。引き続き、中空部の内部に液晶を注入し、注入部分を封止する。

30

【0047】

次いで、TFT基板10の光出射面、及び、対向基板20の光入射面に、偏光板43、44をそれぞれ貼り付ける。偏光板43、44は、TFT基板10側の偏光板43の吸収軸が液晶31の初期配向方向に一致し、且つ相互にクロスニコルになるように貼り付ける。更に、TFT素子51を駆動するためのドライバIC及び信号処理基板を接続することによって、図1に示した液晶表示装置100を製造することが出来る。

【0048】

上記製造方法によれば、パッシベーション膜17の形成に際して、共通電極19を形成する際に用いたレジストマスク63を用いてエッチングを行うことによって、製造工程を簡素化できる。

40

【0049】

図4は、本発明の第2実施形態に係る液晶表示装置のTFT基板について、図2に対応する構成を示す平面図である。液晶表示装置105では、画素電極の分岐部分16bが透明なITOで形成され、金属材料から成る配線部分16a上の一部に形成されている。本実施形態の液晶表示装置105は、上記を除いては、第1実施形態の液晶表示装置100と同様の構成を有している。

【0050】

本実施形態の液晶表示装置105によれば、画素電極の分岐部分16bが透明であるため、第1実施形態の液晶表示装置100に比して、透過光の利用効率を高め、液晶表示装置の輝度を増加させることが出来る。

50

【0051】

液晶表示装置105の製造方法は、ゲート絶縁膜14上に成膜された金属膜のパターニングに際して、画素電極16については、配線部分16aのみを形成する。画素電極の配線部分16aの形成に後続して、全面にITO膜を成膜する。更に、公知のフォトリソグラフィ法及びエッチング法を用いて、ITO膜を所定形状にパターニングし、画素電極の分岐部分16bを形成する。上記以外の製造方法については、第1実施形態の液晶表示装置の製造方法と同様である。

【0052】

図5(a)、(b)は、本発明の第3実施形態に係る液晶表示装置について、図1(a)、(b)に対応する断面をそれぞれ示す断面図である。液晶表示装置106では、共通電極19に接する部分を除き、画素電極16に接するパッシベーション膜17の部分及びその近傍が、画素電極16の膜厚分だけ、他の部分よりも薄く形成されている。従って、パッシベーション膜17の表面は、略平坦に形成されている。本実施形態の液晶表示装置106は、上記を除いては、第1実施形態の液晶表示装置100と同様の構成を有している。

10

【0053】

本実施形態の液晶表示装置106によれば、パッシベーション膜17の表面が略平坦に形成されているため、液晶31の配向の均一性が向上し、表示の際のコントラストを向上させることが出来る。

【0054】

液晶表示装置106の製造方法は、共通電極19の形成に後続して、フォトリソグラフィ法により、図6(a)に示すように、共通電極19に接する部分を除き、画素電極16に接する部分及びその近傍の窒化シリコン膜61を露出させるマスクパターンを有するレジストマスク63を形成する。次いで、レジストマスク63を用いたエッチング法により、図6(b)に示すように、レジストマスク63から露出する窒化シリコン膜61を、画素電極16の膜厚分だけ除去する。更に、レジストマスク63を除去することによってTFT基板10を製造する。上記以外の製造方法については、第1実施形態の液晶表示装置の製造方法と同様である。

20

【0055】

以上、本発明をその好適な実施形態に基づいて説明したが、本発明に係る液晶表示装置及びその製造方法は、上記実施形態の構成にのみ限定されるものではなく、上記実施形態の構成から種々の修正及び変更を施した液晶表示装置及びその製造方法も、本発明の範囲に含まれる。

30

【図面の簡単な説明】

【0056】

【図1】図1(a)、(b)は、本発明の第1実施形態に係る液晶表示装置について、画素の配列の行方向及び列方向の断面をそれぞれ示す断面図である。

【図2】図1の液晶表示装置について、TFT基板の構成を示す平面図である。

【図3】図3(a)～(c)は、図1の液晶表示装置を製造する各製造段階を順次に示す断面図である。

40

【図4】本発明の第2実施形態に係る液晶表示装置について、TFT基板の構成を示す平面図である。

【図5】図5(a)、(b)は、本発明の第3実施形態に係る液晶表示装置について、図1(a)、(b)に対応する断面をそれぞれ示す断面図である。

【図6】図6(a)、(b)は、図5の液晶表示装置を製造する各製造段階を順次に示す断面図である。

【図7】画素電極及び共通電極が、パッシベーション膜の下面及び上面にそれぞれ配設された、従来の液晶表示装置の構成を示す断面図である。

【図8】図8(a)は、図7の液晶表示装置について、画素電極及び共通電極の平面形状を示す平面図であり、図8(b)は、画素電極及び共通電極が同一の絶縁膜上に配設され

50

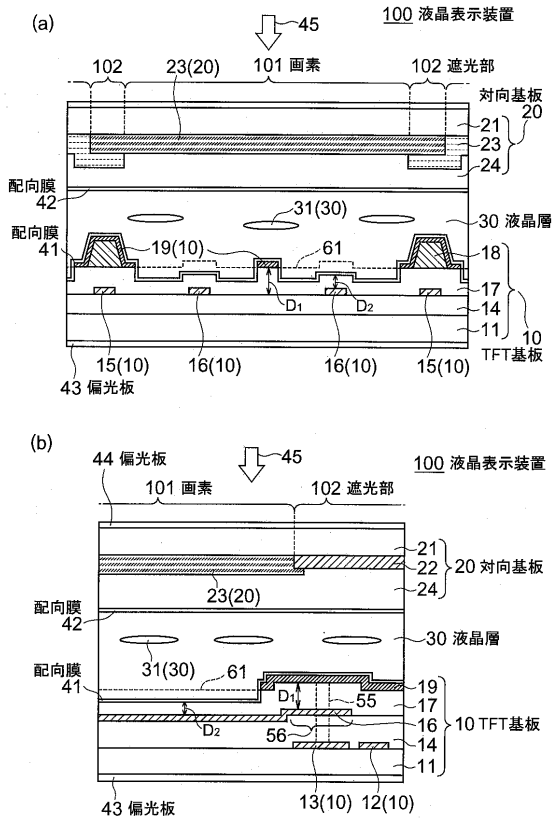
た液晶表示装置について、画素電極及び共通電極の平面形状を示す平面図である。

【符号の説明】

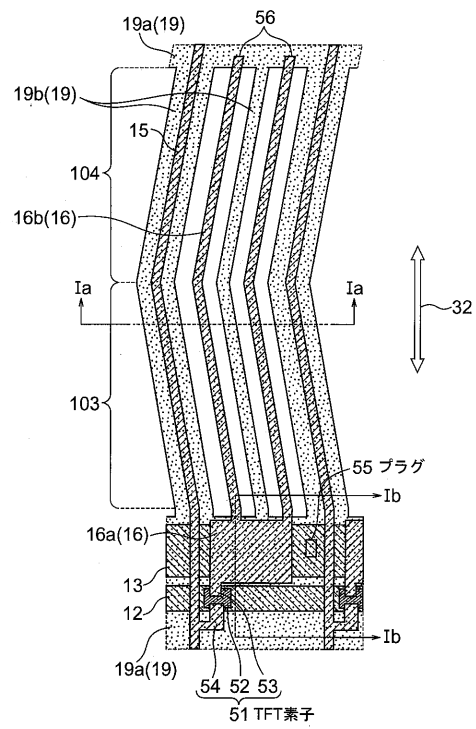
【0057】

10	: TFT基板	
11	: ガラス基板	
12	: 走査線	
13	: 共通線	
14	: ゲート絶縁膜	
15	: データ線	
16	: 画素電極	10
16a	: 画素電極の配線部分	
16b	: 画素電極の分岐部分	
17	: パッシベーション膜	
18	: 凸状有機膜（感光性アクリル樹脂膜）	
19	: 共通電極	
19a	: 共通電極の配線部分	
19b	: 共通電極の分岐部分	
20	: 対向基板	
21	: ガラス基板	
22	: ブラックマトリクス	20
23	: カラーフィルタ	
24	: オーバーコート層	
30	: 液晶層	
31	: 液晶	
32	: 配向膜のラビング方向	
41, 42	: 配向膜	
43	: TFT基板側の偏光板	
44	: 対向基板側の偏光板	
45	: 光の入射方向	
51	: TFT素子	30
52	: 半導体層	
53	: ソース電極	
54	: ドレイン電極	
55	: プラグ	
56	: 画素電極の端部	
61	: 窒化シリコン膜	
62	: ITO膜	
63	: レジストマスク	
100, 105, 106	: 液晶表示装置	
101	: 画素	40
102	: 遮光部	
103, 104	: 領域	

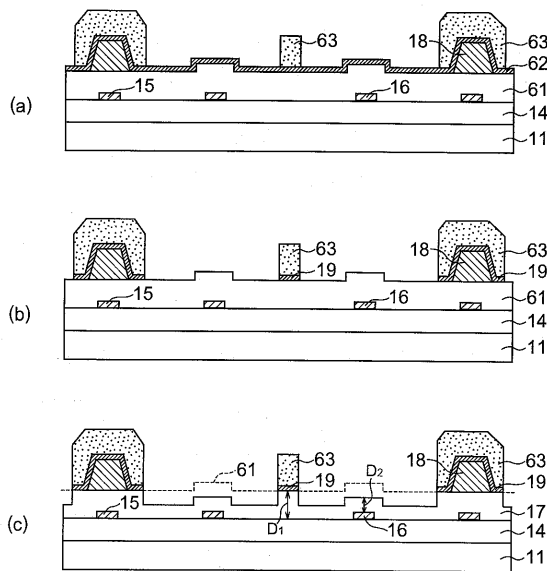
【図 1】



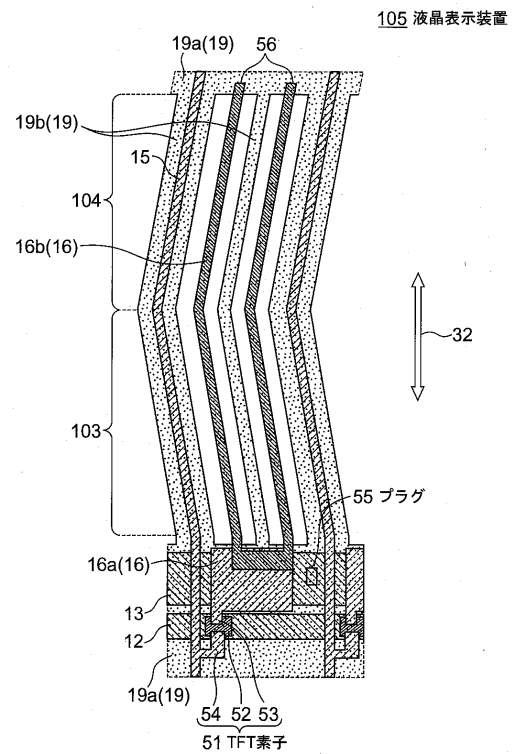
【図 2】



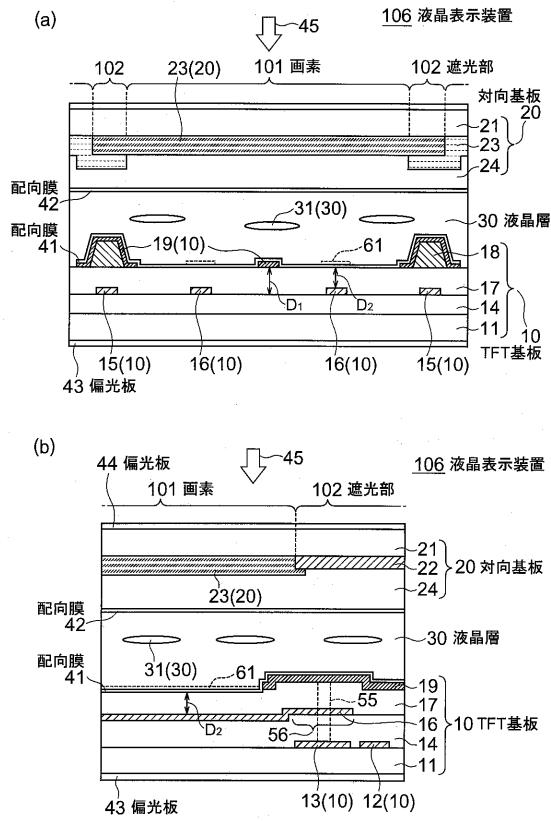
【図 3】



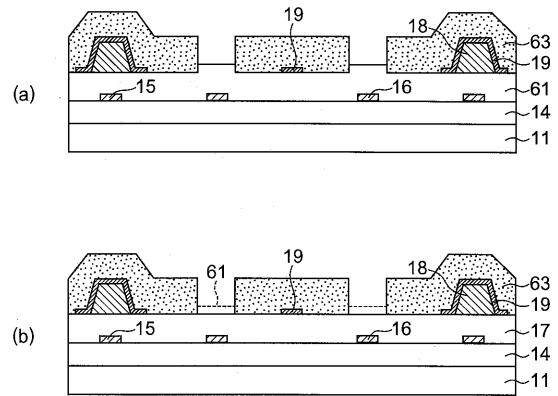
【図 4】



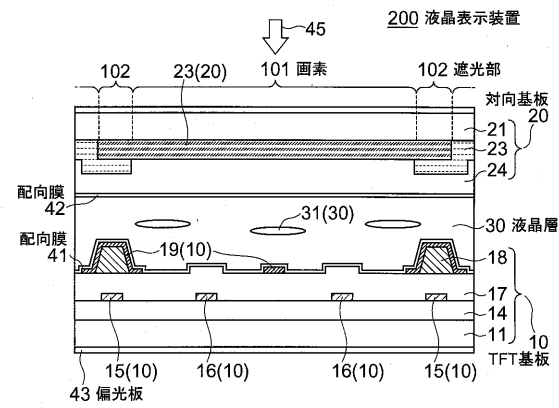
【図 5】



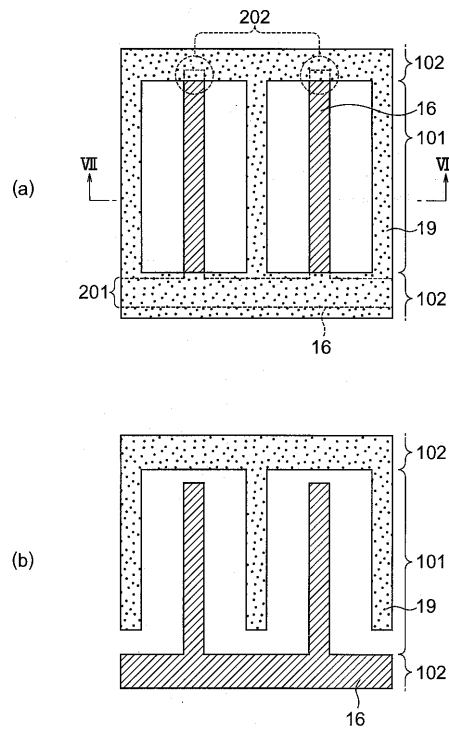
【図 6】



【図 7】



【図 8】



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2007034218A	公开(公告)日	2007-02-08
申请号	JP2005221390	申请日	2005-07-29
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NEC LCD科技有限公司		
[标]发明人	西田真一		
发明人	西田 真一		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F2001/133357		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JB06 2H092/JB36 2H092/JB52 2H092/JB56 2H092/JB61 2H092/KA05 2H092/KA18 2H092/KB04 2H092/KB23 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA17 2H092/MA19 2H092/NA01 2H092/NA26 2H092/NA27 2H092/PA09 2H092/JB32		
代理人(译)	稻垣清		
其他公开文献	JP4929432B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种IPS型液晶显示装置，其中在绝缘膜的靠近液晶层的表面和远离液晶层的表面上分别设置两个用于向液晶层施加横向电场的电极，并在两个电极之间提供足够的距离。（EN）提供一种液晶显示装置及其制造方法，该液晶显示装置能够在确保耐压性能的同时降低功耗并抑制闪烁和残像的发生。钝化膜17的与公共电极19接触的部分的膜厚D1形成成为比钝化膜17的与像素电极16接触的部分的膜厚D2厚。[选型图]图1

